(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 695 33 103 T2** 2005.06.23

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 758 499 B1**
(21) Deutsches Aktenzeichen: **695 33 103.5**
(86) PCT-Aktenzeichen: **PCT/US95/03318**
(96) Europäisches Aktenzeichen: **95 915 380.0**
(87) PCT-Veröffentlichungs-Nr.: **WO 95/026071**
(86) PCT-Anmeldetag: **16.03.1995**
(87) Veröffentlichungstag der PCT-Anmeldung: **28.09.1995**
(97) Erstveröffentlichung durch das EPA: **19.02.1997**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **02.06.2004**
(47) Veröffentlichungstag im Patentblatt: **23.06.2005**

(51) Int Cl.[7]: **H02M 3/18**
G11C 8/00, G05F 3/16, H02M 3/07, G11C 16/06, G11C 5/14

(30) Unionspriorität:
217095 **23.03.1994** **US**

(84) Benannte Vertragsstaaten:
DE, FR, GB, IT

(73) Patentinhaber:
Intel Corp., Santa Clara, Calif., US

(74) Vertreter:
Zenz, Helber, Hosbach & Partner GbR, 45128 Essen

(72) Erfinder:
PANTELAKIS, Dimitris, Folsom, US; TEDROW, Kerry, Orangevale, US; JAVANIFARD, Johnny, Sacramento, US; CANEPA, George, Folsom, US

(54) Bezeichnung: **VERFAHREN UND VORRICHTUNG ZUR AUSSTATTUNG EINER GEREGELTEN LADUNGSPUMPE FÜR SEHR NIEDRIGE NEGATIVE SPANNUNGEN**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

HINTERGRUND DER ERFINDUNG

Gebiet der Erfindung

[0001] Diese Erfindung bezieht sich auf Computersysteme und insbesondere auf Verfahren und Einrichtungen zur Bereitstellung einer genauen geregelten Spannung einer Ladungspumpe bei einem äußerst geringen Energieverbrauch.

Entwicklungsverlauf des Standes der Technik

[0002] Es hat eine neue Entwicklungstendenz zur Reduzierung des Energiebedarfs tragbarer Computer gegeben. Um den Energieverbrauch zu reduzieren, wurde ein großer Teil der in Personalcomputern verwendeten, integrierten Schaltungen neu entworfen, so daß diese mit niedrigen Spannungspegeln arbeiten. Die in tragbaren Computern verwendeten Schaltungen und Komponenten werden so ausgelegt, dass sie mit Spannungspegeln, wie zum Beispiel 5 Volt und 3,3 Volt, arbeiten. Dies trägt erheblich zur Reduzierung des Energiebedarfs derartiger Computer bei.

[0003] Einige Merkmale tragbarer Computer erfordern jedoch höhere Spannungen als diese Versorgungsspannungen. Beispielsweise wurde damit begonnen, elektrisch lösch- und programmierbare Flash-Nur-Lese-Speicher (Flash-EEPROM-Speicher) als eine neue Form eines Langzeitspeichers mit wahlfreiem Zugriff zu verwenden. Ein Beispiel eines Flash-EEPROM-Speicherarrays, die an Stelle eines Festplattenlaufwerks verwendet werden kann, ist in der US-Patentanmeldung Nr. 07/969,131 mit dem Titel A Method and Circuitry For A Solid State Memory Disk, S. Wells, eingereicht am 31. Oktober 1992, beschrieben und dem Zessionar der vorliegenden Erfindung übertragen. Ein derartiges Array schafft ein kleineres und leichteres funktionales Äquivalent für ein Festplattenlaufwerk, das schneller arbeitet und nicht so empfindlich gegenüber einer physischen Beschädigung ist. Derartige Speicherarrays sind besonders in tragbaren Computern nützlich, wo räumliche Anforderungen überdurchschnittlich hoch sind und das Gewicht bedeutend ist. Diese Flash-EEPROM-Speicherarrays erfordern jedoch sehr viel höhere Spannungen und wesentlich mehr Energie zum Programmieren und Löschen von Daten, als durch die Batterien der tragbaren Computern mit geringer Versorgungsspannung unmittelbar bereitgestellt werden kann.

[0004] Ladungspumpen können in tragbaren Computern zur Bereitstellung einer hohen Spannung aus einer niedrigeren Spannungsquelle verwendet werden. Ein Problem bei der Verwendung von Ladungspumpen besteht jedoch darin, dass der an einem Ausgangsanschluss bereitgestellte Spannungspegel dazu neigt, wesentlich vom gewünschten Wert abzuweichen. Der Ausgang einer Spannungspumpe wird mit einer Folge von Ladungsimpulsen versorgt, die gespeichert werden, um eine Quellspannung bereitzustellen. Die Ladungspumpe erzeugt diese Form der Ausgabe, da die Ausgangsstufe wie eine Diode funktioniert, die nur bei einer geeigneten vorgespannten Bedingung Ladung zum Ausgang überträgt. Dies erzeugt eine Spannungswelligkeit am Pumpenausgang, wenn die Stromanforderungen im Verhältnis zur Belastungskapazität hoch sind. Darüber hinaus variiert die Ausgangsspannung bei unterschiedlichen Quellspannungen, Temperaturen, Herstellungsverfahren und Lastströmen. Andererseits ist es zum Programmieren und Löschen der Speicherzellen einer Flash-EEPROM-Speichermatrix erforderlich, sehr genaue Spannungen bereitzustellen. Dieses Problem macht es wünschenswert, zu versuchen, die durch Ladungspumpen bereitgestellte Ausgangsspannung zu regeln, um einen relativ konstanten Wert über Schwankungsbereiche von Quellspannungen, Temperaturen und Herstellungsverfahren zu erhalten.

[0005] Eine weitere Möglichkeit, mit der die Energieanforderungen der Flash-EEPROM-Arrays reduziert wurden, ist die Verwendung von Negativ-Gate-Löschtechniken [negative gate erase techniques]. Diese Techniken reduzieren die beim Löschen des Flash-EEPROM-Speicherarrays erforderliche Strommenge und reduzieren damit die verwendete Energie. Infolgedessen ist es besonders wünschenswert, die Ausgangsspannung zu regeln, die von Ladungspumpen, die zum Erzeugen der für Negativ-Gate-Löschvorgänge verwendeten Spannungen genutzt werden, bereitgestellt wird.

[0006] Eine für die Verwendung mit Flash-EEPROM-Speichermatrizen erforderliche Spannung ist eine negative Spannung, die am Gate-Anschluss eines P-Kanal-Entkopplungstransistors verwendet wird, der Teil des Wort-Dekodierers in derartigen Speicherarrays ist. Ein derartiger Transistor muss mit sehr kurzer Verzögerung betrieben werden, sobald eine Operation begonnen hat. Aus diesem Grund muss die verwendete negative Spannung sofort verfügbar sein. Das Bereitstellen einer sofort verfügbaren Spannung aus einer Ladungspumpe erfordert in der Regel, dass die Ladungspumpe jederzeit eingeschaltet ist. Dies an sich erfordert üblicherweise die Aufwendung erheblicher Energie. Es ist deshalb wünschenswert, eine negative Ladungspumpenschaltung mit äußerst geringem Energiebedarf bereitzustellen, die bei sehr geringem Energieverbrauch in Betrieb bleibt.

[0007] Das US-Patent Nummer 5,168,174 stellt eine Negativ-Spannung-Ladungspumpe mit Rückkopplungssteuerung vor. Gemäß dem 174er Patent

implementiert die Ladungspumpenschaltung eine Rampensteuerung, eine phasenstabile Regelung und ein Trimmen der negativen Spannungsimpulse. Die Schaltung umfasst eine Negativ-Spannung-Ladungspumpen-Teilschaltung, die mehrere Phaseneingänge, einen Phasenfreigabe-Eingang, einen Ausgang, eine Versorgungsspannung und eine Bezugsspannung aufweist. Die Schaltung umfasst weiter eine Rampensteuerungs-Teilschaltung zur Steuerung der Änderungsgeschwindigkeit der Spannung am Ausgang der Ladungspumpen-Teilschaltung und eine Amplitudensteuerungs-Teilschaltung zur Steuerung der Spannungsamplitude am Ausgang der Ladungspumpen-Teilschaltung.

Zusammenfassende Darstellung der Erfindung

[0008] Es ist folglich eine Aufgabe der vorliegenden Erfindung, ein sehr einfaches Verfahren und eine Einrichtung zur Bereitstellung einer geregelten Ausgangsspannung aus einer Ladungspumpe bereitzustellen, während minimale Energie verbraucht wird.

[0009] Es ist eine weitere, spezielle Aufgabe der vorliegenden Erfindung, ein Verfahren und eine Einrichtung zur Bereitstellung einer geregelten Ausgangsspannung aus einer negativen Ladungspumpe unter Aufwendung minimaler Energie bereitzustellen, deren Spannung zum Betreiben eines Wort-Leitungs-Entkopplungstransistors in einem Speicherarray verwendet werden kann.

[0010] Gemäß der vorliegenden Erfindung wird eine Schaltung bereitgestellt zum Bereitstellen einer geregelten negativen Ausgangsspannung aus einer Ladungspumpenschaltung, während geringe Leistungsmengen verbraucht werden, wobei eine Taktschaltung enthalten ist, um Taktimpulse zum Betreiben der Ladungspumpenschaltung derart, dass sie eine Ausgangsspannung zur Verfügung stellt, bereitzustellen, wobei die Schaltung ferner aufweist
eine Vorspannschaltung zum Regeln der Ausgangsspannung, indem die Ausgangsspannung der Ladungspumpenschaltung überwacht wird und die Taktschaltung freigegeben wird, wenn eine unzureichende Ausgangsspannung erfasst wird, wobei die Vorspannungsschaltung einen Spannungsteiler, der zwischen einem Ausgangsanschluss der Ladungspumpenschaltung und einer Quelle des Potentials angeordnet ist, und eine Komparatorschaltung, die so geschaltet ist, dass sie in Abhängigkeit von einer von dem Spannungsteiler erzeugten Spannung funktioniert, enthält,
dadurch gekennzeichnet, dass die Vorspannschaltung aufweist: eine impuls-freigegebene Schaltung zum Freigeben der Vorspannschaltung während eines Bruchteils der der Ladungspumpenschaltung zur Verfügung stehenden Gesamtbetriebszeit.

[0011] Diese und andere Aufgaben und Merkmale der Erfindung werden unter Bezugnahme auf die nachfolgende detaillierte Beschreibung gemeinsam mit den Zeichnungen, in denen gleiche Elemente in den verschiedenen Ansichten mit gleichen Bezugszeichen versehen sind, besser verständlich.

Kurzbeschreibung der Zeichnungen

[0012] Fig. 1 ist eine Blockdarstellung eines Computersystems, dessen Elemente so kombiniert werden können, dass sie die vorliegende Erfindung bereitstellen.

[0013] Fig. 2 ist ein Blockschaltbild, das die Verwendung einer negativen Ladungspumpenschaltung gemäß der vorliegenden Erfindung zum Steuern eines Wort-Leitungs-Entkopplungstransistors für ein Flash-EEPROM-Speicherarray veranschaulicht.

[0014] Fig. 3 ist ein Blockschaltbild einer negativen Ladungspumpenschaltung, das ihre Wirkungsweise in der vorliegenden Erfindung veranschaulicht.

[0015] Fig. 4 ist ein Blockschaltbild einer Schaltung zum Bereitstellen der vorliegenden Erfindung.

[0016] **Fig.** 5 ist ein Zeitdiagramm, das die Werte verschiedener Signale, die in der Schaltung von Fig. 3 verwendet werden, darstellt.

Bezeichnungen und Terminologie

[0017] Einige Teile der nachfolgenden detaillierten Beschreibung werden in Form symbolischer Darstellungen von Operationen an Datenbits in einem Computerspeicher präsentiert. Diese Beschreibungen und Darstellungen sind die Mittel, die von Datenverarbeitungsfachleuten verwendet werden, um den Inhalt ihrer Arbeit anderen Fachleuten in wirksamster Weise mitzuteilen. Die Operationen sind diejenigen, die physische Manipulationen physischer Größen erfordern. Üblicherweise, aber nicht notwendigerweise, nehmen diese Größen die Form elektrischer oder magnetischer Signale an, die gespeichert, übertragen, kombiniert, verglichen und anderweitig manipuliert werden können. Es hat sich gelegentlich als zweckmäßig erwiesen, hauptsächlich aus Gründen der allgemeinen Verwendung, diese Signale als Bits, Werte, Elemente, Symbole, Zeichen, Ausdrücke, Zahlen oder dergleichen zu bezeichnen. Es sollte jedoch bedacht werden, dass all diese und ähnlichen Begriffe den zugehörigen physikalischen Größen zugeordnet sein sollen und lediglich geeignete Kennzeichnungen sind, die auf diese Größen angewendet werden.

[0018] Ferner werden die ausgeführten Manipulationen oft mit Begriffen wie Hinzufügen oder Vergleichen bezeichnet, die üblicherweise mentalen Arbeitsweisen, die von einem menschlichen Anwender

ausgeführt werden, zugeordnet werden. Es ist keine derartige Fähigkeit eines menschlichen Anwenders bei den meisten Fällen der hier beschriebenen Operationen, die einen Teil der vorliegenden Erfindung bilden, erforderlich oder gewünscht; die Operationen sind Maschinenoperationen. Verwendbare Maschinen zum Ausführen der Operationen der vorliegenden Erfindung umfassen Mehrzweckdigitalcomputer oder andere, ähnliche Einrichtungen. In allen Fällen sollte die Unterscheidung zwischen den Verfahrensoperationen zum Betreiben eines Computers und dem Berechnungsverfahren selbst beachtet werden. Die vorliegende Erfindung bezieht sich auf ein Verfahren und eine Einrichtung zum Betreiben eines Computers zur Verarbeitung elektrischer oder anderer (z. B. mechanischer, chemischer) physischer Signale, um andere gewünschte physikalische Signale zu erzeugen.

Detaillierte Beschreibung

[0019] Es wird auf Fig. 1 Bezug genommen, in der ein Computersystem **10** dargestellt ist. Das System **10** umfasst eine Zentralverarbeitungseinheit **11**, die die verschiedenen Anweisungen ausführt, die dem Computersystem **10** zur Steuerung seiner Operationen bereitgestellt werden. Die Zentralverarbeitungseinheit **11** ist mit einem Bus **12** verbunden, der Informationen zu verschiedenen Komponenten des Systems **10** übertragen kann. Mit dem Bus **12** ist ein Hauptspeicher **13** verbunden, der üblicherweise aus dynamischem Speicher mit wahlfreiem Zugriff aufgebaut ist, der in einer den Fachleuten im bisherigen Stand der Technik bekannten Art und Weise angeordnet ist, um Informationen während einer Zeitdauer, in der das System **10** mit Energie versorgt ist, zu speichern. Mit dem Bus **12** ist außerdem ein Nur-Lese-Speicher **14** verbunden, der verschiedene, den Fachleuten bekannte Speichereinrichtungen umfassen kann, von denen jede zum Festhalten eines bestimmten Speicherzustandes bei einem energielosen Zustand des Systems **10** geeignet ist. Der Nur-Lese-Speicher **14** speichert üblicherweise verschiedene, durch den Prozessor **11** verwendete Grundfunktionen, wie zum Beispiel grundlegende Eingabe-/Ausgabeprozesse und Inbetriebnahmeprozesse, die üblicherweise als BIOS-Prozesse bezeichnet werden.

[0020] Mit dem Bus **12** sind außerdem verschiedene periphere Komponenten verbunden, wie zum Beispiel ein Langzeitspeicher **16** und Schaltungen, wie zum Beispiel ein Bildspeicher **17**, zu dem Daten geschrieben werden, die zu einer Ausgabeeinrichtung, wie zum Beispiel einem Monitor **18**, zur Anzeige übertragen werden sollen. Statt des üblicherweise als Langzeitspeicher verwendeten elektromechanischen Festplattenlaufwerks kann ein Flash-EEPROM-Speicherarray als Langzeitspeicher **16** verwendet werden. Derartige Flash-EEPROM-Speicherarrays werden mit Techniken programmiert und gelöscht, die größere Spannungen nutzen, als diejenigen, die üblicherweise für die integrierten Schaltungen höherentwickelter, tragbarer Computer verfügbar sind. Derartige Flash-EEPROM-Speicherarrays können Schaltungen zum Programmieren und Löschen des Speicherarrays umfassen. Infolgedessen können gemäß der vorliegenden Erfindung derartige Langzeitspeicherarrays Schaltungen bereitstellen, die hohe Spannungen aus den niedrigeren Spannungen erzeugen, die aus den Batterien zur Verfügung stehen, die in den tragbaren Computern, in denen derartige Arrays üblicherweise zu finden sind, verfügbar sind.

[0021] Ein Flash-EEPROM-Speicherarray wird aus Speicherzellen hergestellt, die Floating-Gate-Feldeffekttransistor-Bauelemente enthalten. Derartige Speichertransistoren können durch Änderung der auf dem Floating-Gate gespeicherten Ladung programmiert werden, und der Zustand (programmiert oder gelöscht) kann durch Abfragen der Zellen erfasst werden. Das herkömmliche Verfahren zum Löschen eines Flash-EEPROM-Speicherzellenarrays löscht alle Zellen gleichzeitig (oder zumindest einige große Blöcke davon). Üblicherweise erfordert dies das Anlegen von zwölf Volt an die Source-Anschlüsse aller Speicherzellen, die Erdung der Gate-Anschlüsse und das Belassen der Drain-Anschlüsse auf schwimmendem Potential. Diese herkömmliche Form des Löschens von Flash-EEPROM-Speicherarrays wird als Positiv-Source-Löschen bezeichnet. Dieses Positiv-Source-Löschen wurde wegen der Diodenwirkung zwischen der Source und dem Substrat der N-Flash-EEPROM-Speicherzellen als übermäßig Strom verbrauchend angesehen. Aus diesem Grund haben die Entwickler versucht, Negativ-Gate-Löschtechniken bereitzustellen, um den Stromverlust durch den Diodeneffekt zu verhindern. Auf diese Weise können Ladungspumpen ausreichend Strom zur Erzeugung der Energie für das wirksame Löschen und Programmieren der Flash-EEPROM-Speicher bereitstellen.

[0022] Gemäß der neueren Negativ-Löschtechnik wird eine große negative Spannung (üblicherweise minus neun oder zehn Volt) am Gate-Anschluss des Speicherbauelements bereitgestellt und Vcc (üblicherweise fünf Volt) wird am Source-Anschluss bereitgestellt. Die fünf Volt am Source-Anschluss sind nicht ausreichend, die Source-Substrat-Flächendiode des Bauelements zu schädigen; es fließt nur eine relativ unwesentliche Menge Source-Strom. Infolgedessen erfordert die Negativ-Löschtechnik weitaus weniger Strom von der Ladungspumpe, obwohl ähnliche Spannungsunterschiede zwischen den Gate- und Source-Anschlüssen des Bauelements angelegt werden.

[0023] Um die Negativ-Löschtechnik für ein Flash-EEPROM-Speicherarray auszunutzen, ist es

erforderlich, eine genaue negative Spannung an den Gate-Anschluss eines P-Kanal-Entkopplungstransistors anzulegen, um die Dekodierungsschaltung von dem Speicherarray zu entkoppeln. Fig. 2 ist ein Blockschaltbild eines Flash-EEPROM-Speicherarrays mit dazugehörigen Schaltungen, die mit einem Wort-Leitungs-Zugriff in Verbindung stehen. Fig. 2 zeigt ein Array **26** des Flash-EEPROM-Speicherbauelements **28**. Es ist eine einzeilige Dekodierschaltung zur Verwendung mit dem Array **26** dargestellt. Die Schaltung umfasst einen Inverter **25**, der eine bestimmte Zeile des Arrays **26** mit der Dekodierschaltung verbindet. Der Inverter **25** wird zum Anlegen einer hohen Spannung (wie zum Beispiel zwölf Volt) verwendet, die zum Programmieren der Speicherzellen der Matrix **26** und zum Anlegen von fünf Volt an die Gate-Anschlüsse der Speichertransistoren während einer Leseoperation genutzt wird. Der Inverter **25** ist mit der Wort-Leitung über einen Entkopplungstransistor **27** verbunden. Der Transistor **27** ist ein P-FET-Bauelement, das auf eine negative Spannung an seinem Gate-Anschluss mit dem Verbinden der hohen Spannung mit der Wort-Leitung reagiert. Der Entkopplungstransistor **27** wird zur Entkopplung des negativen Löschpotentials verwendet, so dass die N+-Sperrschichten der N-Transistoren im Wort-Dekodierer nicht in Durchlaßrichtung vorgespannt werden. Eine negative Ladungspumpenschaltung **21** ist ebenso mit der Wort-Leitung über ein P-FET-Bauelement **22** verbunden. Die negative Ladungspumpenschaltung **21** wird verwendet, um eine negative Spannung an der Wort-Leitung und den Gate-Anschlüssen der Flash-EEPROM-Speicherzellen des Arrays **26** zum Löschen dieser Zellen bereitzustellen. Wie oben dargelegt wurde, wird die negative Spannung an die Gate-Anschlüsse angelegt, während eine kleine positive Spannung an die Source-Anschlüsse der Speicherzellen angelegt wird, um das Löschen der in den Flash-Zellen gespeicherten Zustände zu bewirken.

[0024] Das Löschen des Speicherbauelements **28** erfordert, dass positive fünf Volt an den Source-Anschluss des Bauelements **28** angelegt werden, dass Minus neun Volt an den Gate-Anschluss angelegt werden, und dass der Drain-Anschluss aufschwimmendes Potential gebracht wird. Die fünf Volt am Source-Anschluss sind nicht ausreichend, die Source-Substrat-Flächendiode des Bauelements zu beschädigen; es fließt nur eine relativ unwesentliche Menge Source-Strom. Infolgedessen erfordert die Negativ-Gate-Löschtechnik weitaus weniger Strom von der Ladungspumpe, als die Positiv-Löschtechnik. Der Betrieb des Transistorbauelements **27** zur Auswahl der Programmierspannung oder zur Entkopplung der negativen Löschspannung wird durch eine negative Spannung gesteuert, die durch eine geregelte negative Ladungspumpe mit äußerst geringem Energiebedarf gemäß der vorliegenden Erfindung bereitgestellt wird. Es ist wünschenswert, diese Pumpe zu regeln, um sicherzustellen, dass ausreichend Spannung zum Einschalten des Entkopplungstransistors **27** während des Programmierens und Lesens zur Verfügung steht. Diese verwendete Spannung sollte nicht zu groß sein, um eine Beanspruchung des Entkopplungstransistors zu vermeiden.

[0025] In einem tragbaren Computer können negative Spannungen, die zum Betreiben verschiedener Teile eines Flash-EEPROM-Speicherarrays erforderlich sind, wie zum Beispiel die an den Gate-Anschluss eines Entkopplungstransistors angelegte Spannung, durch eine Ladungspumpe geliefert werden. Fig. 3 stellt eine negative Ladungspumpe **31** dar, die zur Bereitstellung einer derartigen negativen Spannung verwendet werden kann. Fig. 3 stellt eine erste Bootstrap-Pumpenanordnung dar, die zur Bereitstellung einer Anzahl unterschiedlicher, negativer Spannungspegel genutzt werden kann, einschließlich der hohen negativen, für das Löschen von Flash-EEPROM-Speicherarrays erforderlichen Spannungen gemäß der Negativ-Löschtechnik. Wie für Fachleute ersichtlich sein wird, kann eine ähnliche Ladungspumpe mit durch N-Kanaltransistoren ersetzten P-Kanaltransistoren und einem positiven Spannungseingang genutzt werden, um die hohen positiven Spannungen zum Ausführen der Positiv-Source-Löschoperationen und anderer Vorgänge, wie zum Beispiel die positive Ausgangsspannungen erfordernde Programmierung, bereitzustellen. Wie in Fig. 3 gezeigt, umfasst die Pumpe **31** eine Anzahl von Stufen von P-Feldeffekttransistoren(FETs) **32**, **33** und **34**, die in Reihe zwischen Masse und einem Ausgangsanschluss Vout geschaltet sind. Die Eingangstaktsignale werden der Schaltung **31** von Quellen geliefert, die mittels der Kondensatoren **36** und **37** dargestellt sind. Ein zweiter Satz Eingangstaktsignale wird von den Quellen geliefert, die durch die Kondensatoren **40** und **41** dargestellt werden. Jede Stufe der Schaltung **31** umfasst ein P-Kanal-FET-Bauelement **43** oder **44**, das zum Vorladen des Gate-Anschlusses des Bauelements **32** oder **33** dieser Stufe verwendet wird. Die erste Stufe umfasst die Transistorbauelemente **32** und **43** und die Kondensatoren **36** und **40**.

[0026] In Fig. 3 sind vier einzelne Taktsignale gezeigt, die als Phase 1, Phase 2, Phase 3 und Phase 4 bezeichnet werden. Jedes dieser Taktsignale stellt einen hohen Vcc-Wert und einen niedrigen Masse-Wert bereit. Um die Arbeitsweise der Schaltung **31** zu verstehen, wird die Arbeitsweise einer einzelnen Stufe, die das Bauelement **33** umfasst, erörtert. Dem Zeitdiagramm von Fig. 3 folgend, sind die Takte der Phase 2 und Phase 4 zuerst niedrig. Da der Takt der Phase 2 niedrig ist, ist das Steuerbauelement **44** am Anfang eingeschaltet. Wenn das Taktsignal der Phase 1 auf Niedrig geht, lädt der durch den Kondensator **36** angelegte, negative Spannungsimpuls den

Kondensator **41** am Gate-Anschluss des Bauelements **33** über das Bauelement **44** auf den negativen Spannungspegel des Source-Anschlusses des Bauelements **33**. Wenn dann der Takt der Phase 2 auf Hoch geht, schaltet sich das Bauelement **44** ab, wodurch das Gate des Bauelements **33** entkoppelt wird und der Kondensator **41** auf einem negativ geladenen Pegel belassen wird.

[0027] Wenn der Takt der Phase 3 dann auf Niedrig geht, ist die Spannung am Gate-Anschluss des Bauelements **33** aufgrund des auf einen negativen Wert vorgeladenen Kondensators **41** merklich niedriger als die Spannung am Source-Anschluss. Dies schaltet das Bauelement **33** in dem Bereich ein, in dem es keinen Abfall der Schwellspannung (Vt) wahrnimmt. Das Entfernen des Vt-Abfalls bedeutet, dass ein erhöhter Strom schneller vom Kondensator **36** zur nächsten Stufe übertragen wird. Der negative Spannungsimpuls der Phase 1 am Kondensator **36** beginnt den Kondensator **37** zu laden (auf einen wert von Minus Vcc).

[0028] Wenn der Takt der Phase 3 auf Hoch geht, beginnt das Bauelement **33** sich auszuschalten. Wenn der Takt der Phase 2 auf Niedrig geht, geht der Kondensator **37** auf etwa Minus zweimal Vcc und das Bauelement **44** schaltet sich ein, wodurch das Gate das Bauelement **33** entladen und in Richtung der Spannung der Drain gebracht wird, so dass sich das Bauelement **33** sofort ausschaltet. Wenn der Takt der Phase 1 dann auf Hoch geht, bleibt die das Bauelement **33** ausgeschaltet und das Bauelement **44** bleibt eingeschaltet, so dass die Ladung an den Drain- und Gate-Anschlüssen des Bauelements **33** ausgeglichen wird.

[0029] Die Schaltung als Ganzes betrachtet; wenn das Bauelement **32** als Antwort auf die negative Flanke des Taktes der Phase 4 eingeschaltet wird, wurde der Kondensator **40** an seinem Gate-Anschluss durch das ausgeschaltete Bauelement **43** an Masse gelegt. Auf diese Weise wird der Gate-Anschluss des Bauelements **32** sehr viel niedriger gezwungen als der Source-Anschluss und das Bauelement **32** wird ohne einen Vt-Abfall eingeschaltet und lädt den Kondensator **36** und den Kondensator **41** sehr schnell auf Massepegel. Wenn der Takt der Phase 4 auf Hoch geht, beginnt das BAuelement **32** sich auszuschalten. Der Abfall des Impulses der Phase 1 veranlasst den Kondensator **36** auf Minus Vcc zu gehen und vervollständigt das Ausschalten des Bauelements **32** durch das Entladen des Kondensators **40** über das Bauelement **43**. Der niedrige Wert des Taktes der Phase 1 führt das Laden des Kondensators **41** fort, bis der Anstieg des Taktes der Phase 2 das BAuelement **44** ausschaltet, wobei das Gate des Bauelements **33** geladen bleibt. Wie oben dargelegt, schaltet sich das Bauelement **33** vollständig ohne einen Vt-Abfall ein, wenn der Takt der Phase 3 auf Niedrig geht und der Gate-Anschluss des auf einen negativen Wert geladenen Bauelements **33** unter den Source-Anschluss geht. Dies gestattet eine schnelle Ladung des Kondensators **37** auf einen negativen Wert von etwa Minus zweimal Vcc. Die gleiche Abfolge würde über jede beliebige Anzahl vorhandener Stufen fortgesetzt, bis die Ladung auf dem Kondensator **37** ausreichend ist, um das Bauelement **34** einzuschalten, um einen gepumpten Spannungspegel am Ausgang der Schaltung **31** bereitzustellen. Es sollte beachtet werden, dass das Bauelement **34** in einem Bereich arbeitet, in dem es einen Vt-Abfall aufweist, da kein Bootstrap-Transistor bereitgestellt wird.

[0030] Diese grundlegende Arbeitsweise fährt in der dargelegten Art und Weise fort. Die in Fig. 2 dargestellte, zweistufige Pumpenschaltung **31** liefert am Ausgangsanschluss eine negative Spannung von etwa N (wobei N die Anzahl der Stufen ist) mal der gepumpten Spannung Vcc, abzüglich des Vt-Abfalls des Bauelements **44**. Sehr wesentlich ist, dass die Schaltung **31** eine sehr wirksame Arbeitsweise bereitstellt, da die Schaltung **31** mit Ausnahme der letzten Stufe nicht die Schwellwertspannungsabfälle der üblichen Ladungspumpenschaltungen aufweist. Dies gestattet es, am Ausgang mehr und schneller Strom bereitzustellen. Diese erhöhte Wirksamkeit gestattet es, die Ladungspumpe in weniger Stufen auszuführen und erfordert deshalb weniger Chipfläche auf einer integrierten Schaltung.

[0031] Es wird auf Fig. 4 Bezug genommen; darin ist ein Blockschaltbild einer Schaltung **50** dargestellt, die gemäß der vorliegenden Erfindung ausgeführt ist. Die Schaltung **50** enthält eine negative Ladungspumpe **51**, die eine, wie zum Beispiel in Fig. 3 dargestellte Ladungspumpe sein kann. Die Ladungspumpe **51** empfängt in der oben beschriebenen Art und Weise Eingangstaktsignale und erzeugt einen Ausgangsspannungswert. Die Ausgangsspannung ist im bevorzugten Ausführungsbeispiel eine negative Spannung, die an die Gate-Anschlüsse der P-Kanal-Entkopplungstransistoren in einem Flash-EEPROM-Speicherarray, das für die Nutzung von Negativ-Löschtechniken ausgeführt ist, angelegt werden kann. Die Schaltung **50** ist besonders zur Bereitstellung der negativen Spannung ausgeführt, die zum Anlegen an die Wort-Leitung eines Flash-EEPROM-Speicherarrays zum Lesen der in den Speicherzellen gespeicherten Werte verwendet wird.

[0032] Um sowohl die von der Spannungspumpe **51** genutzte Energie zu reduzieren und die erzeugte Ausgangsspannung zu regeln, wird eine ganz besondere Vorspannungsschaltung verwendet. Die Schaltung umfasst ein P-Feldeffekttransistor-(FET)-Bauelement **54**, dessen Source-Anschluss an eine Quellspannung Vcc angeschlossen ist. Die Drain des P-Bauelements **54** ist mit den Source-Anschlüssen einer Anzahl im Wesentlichen identischer

P-FET-Bauelemente **56**, **57** und **58** verbunden. Die Gate-Anschlüsse jedes der P-FET-Bauelemente **56**, **57**, **58** und ein ähnliches P-FET-Bauelement **70** sind miteinander verbunden. Da die Gates der Bauelemente **56**, **57**, **58** und **70** verbunden sind und der Source-Anschluss jedes Bauelement mit der Quellspannung Vcc verbunden ist, wird der Strom durch das Bauelement **56** durch jedes der anderen Bauelemente **57**, **58** und **70** gespiegelt. Der Strompfad durch das Bauelement **56** verläuft durch die Drain- und Source-Anschlüsse eines N-FET-Bauelements **59** zur Masse. Der Strompfad durch das Bauelement **57** verläuft durch die Drain- und Source-Anschlüsse eines N-FET-Bauelements **60** und einen Widerstand **61** zur Masse. Der Strompfad durch das Bauelement **58** verläuft durch eine Reihenschaltung, die eine Mehrzahl ähnlicher, über Dioden verbundene P-FET-Bauelemente **63**–**67** umfasst, die zusammen als Teilerschaltung fungieren, zum Ausgangsanschluss der Pumpe **51**.

[0033] Die Transistoren **56** und **57** bilden einen ersten Stromspiegel. Die Transistoren **59** und **60** bilden ebenso einen Stromspiegel mit einer Verstärkung größer als eins. Da die Bauelemente **56** und **57** übereinstimmen, übertragen sie gleiche Ströme in einer Anordnung, die unabhängig von der Stromversorgung ist. Der durch diese Anordnung bereitgestellte Strom wird dem Bauelement **57** zu der den Transistor **58** umfassenden Stromspiegelanordnung und zu der den Transistor **70** umfassenden Stromspiegelanordnung gespiegelt.

[0034] Ein N-FET-Bauelement **69** und ein P-FET-Bauelement **70** haben ihre Source- und Drain-Anschlüsse zwischen der Quellspannung Vcc und Masse in Reihe geschaltet. Diese Bauelemente stellen eine Komparatoranordnung bereit, die steuert, ob eine Schaltung **53**, die die Taktimpulse zum Betreiben der Pumpe **51** bereitstellt, freigegeben oder gesperrt ist. Der Gate-Anschluss des N-Bauelements **69** ist zwischen die Bauelemente **63** und **64** im Teilernetzwerk geschaltet. Da das P-Bauelement **70** so geschaltet ist, dass es den Strom durch die Bauelemente **56** und **57** spiegelt, wirkt es als Stromquelle für die Komparatoranordnung, die den Eingang der Schaltung **53** speist.

[0035] Die Bauelemente **56**, **57**, **58**, **59**, **60** und **70** sind vorgespannt, um einen sehr kleinen Strom bereitzustellen, und wenn die Quellspannung Vcc über ein leitendes Bauelement **54** angelegt wird, leiten sie normalerweise. Das Bauelement **54** wird durch eine niederwertige Spannung, die an seinem Gate-Anschluss angelegt wird, freigegeben. Diese niederwertige Spannung wird von einer Quelle von Impulsfreigabesignalen **55** für eine, in Bezug auf die Gesamtdauer des ersten langsamen Taktsignals, kurz gewählte Dauer bereitgestellt. Während der Dauer des Impulsfreigabesignals fließt Strom durch die Bauelemente **56** und **59** zur Masse. Dieser Strom wird durch das Bauelement **57** und das Bauelement **58** gespiegelt. Der geringe Vorspannungsstrom durch das Bauelement **58** ist ausreichend, um den Strom durch die Bauelemente **63**–**67** des Teilernetzwerkes aufrechtzuerhalten, so dass eine Schwellwertspannung über jedem Bauelement des Teilers abfällt. Wenn die Ausgangsspannung der Pumpe **51** auf ihrem gewünschten negativen Pegel ist, ist die am Gate-Anschluss des Bauelements **69** bereitgestellte Spannung niedriger als eine Schwellwertspannung.

[0036] Da der Strom durch das Bauelement **56** schließlich durch das Bauelement **70** gespiegelt wird, wird das Bauelement freigegeben, wenn das Bauelement **54** freigegeben wird. Wenn die Spannung am Ausgang der Ladungspumpe **51** über (positiver als) dem gewünschten negativen Ausgangspegel liegt, ist das N-Bauelement **69** eingeschaltet und überträgt diesen Strom zur Masse, um ein Eingangssignal eines ersten niedrigen Pegels für die Taktschaltung **53** der Pumpe bereitzustellen. Dieses niederwertige Eingangssignal an der Taktschaltung **53** der Pumpe gibt die Taktsignale frei, die zum Betreiben der Ladungspumpe **51** erforderlich sind, um eine negative Ausgangsspannung für die Entkopplungstransistoren des Speicherarrays bereitzustellen. Andernfalls wird die Ladungspumpe **51** gesperrt.

[0037] Um sicherzustellen, dass die durch die Ladungspumpe **51** erzeugte Ausgangsspannung auf einem relativ konstantem Wert ist, wird der Vorspannungsstrom durch das Bauelement **57** in die Bauelemente **58** und **70** gespiegelt. Da das Bauelement **70** als eine Stromquelle für den Komparator wirkt, wird das Bauelement **70** versuchen, den gleichen Strom wie das Bauelement **57** zu übertragen. Zur gleichen Zeit variiert die Spannung am Gate-Anschluss des Bauelements **69** mit dem am Ausgangsanschluss bereitgestellten Wert. Wenn die Spannung am Ausgangsanschluss höher als gewünscht (nicht ausreichend negativ) ist, ist das Bauelement **69** eingeschaltet und eine relativ geringe Spannung wird an den Taktgenerator **53** der Pumpe angelegt, um die Ladungspumpe **51** freizugeben. wenn die Spannung am Ausgangsanschluss negativer als der gewünschte Ausgangswert ist, schaltet sich das Bauelement **69** ab und ein hoher Spannungswert (Vcc) wird an den Taktgenerator **53** der Pumpe von der Quell-Vcc angelegt, um den Takt zu sperren. Wenn dies auftritt, wird der Spannungspegel am Ausgang der Ladungspumpe **51** durch die Ausgangslastschaltung über einen gewissen Zeitabschnitt relativ konstant gehalten. Der Spannungspegel am Ausgang steigt graduell an, da sich die Ladung auf der kapazitiven Ausgangslast über eine Zeitdauer, die etwa der verbleibenden Länge des langsamen Taktes entspricht, abbaut. Auf diese Weise bewirkt die Vorspannungsanordnung die Regelung der Ausgangsspannung der Pumpe **51** durch wahlweises Freigeben des Bauelements **69**

während des Zustandes, in dem ein die Pumpe freigebender Impuls an das Bauelement **54** geliefert wird.

[0038] Wenn das impulsfreigebende Signal endet und das Bauelement **54** gesperrt ist, wird die Vorspannungsschaltung ausgeschaltet und das Bauelement **70** wird gesperrt. Jedoch wird das hochwertige, die Pumpe freigebende Signal dann invertiert und zu einem P-FET-Bauelement **75** geliefert. Das Bauelement **75** wird freigegeben, um die Quellspannung Vcc an die Taktschaltung **53** der Pumpe anzulegen und die Pumpe **51** zu sperren. Dies schaltet die Pumpe **51** vollständig ab. Da die Pumpe **51** nur während der kurzen Zeit des impulsfreigebenden Signals arbeitet, ist die tatsächlich durch die Pumpe **51** verbrauchte Energie sehr gering, verglichen mit dem, was geliefert werden würde, um die Pumpe die gesamte Zeit arbeiten zu lassen. Auf diese Art und Weise wird eine geregelte Ladungspumpenschaltung mit sehr geringem Energiebedarf geschaffen.

[0039] Es sollte beachtet werden, dass die Schaltung **50** die Energieanforderungen der Ladungspumpe **51** nicht nur deshalb reduziert, weil sie nur eine sehr kurze Zeit arbeitet. Sie reduziert die Energieanforderungen ebenso, weil sie, anders als die meisten geregelten Schaltungen, nicht die Erzeugung einer Spannungsreferenz erfordert, die konstant Energie liefern muss. Aus diesem Grund verwendet die Schaltung eine sehr geringe Menge Energie, verglichen mit Schaltungen des Standes der Technik.

Patentansprüche

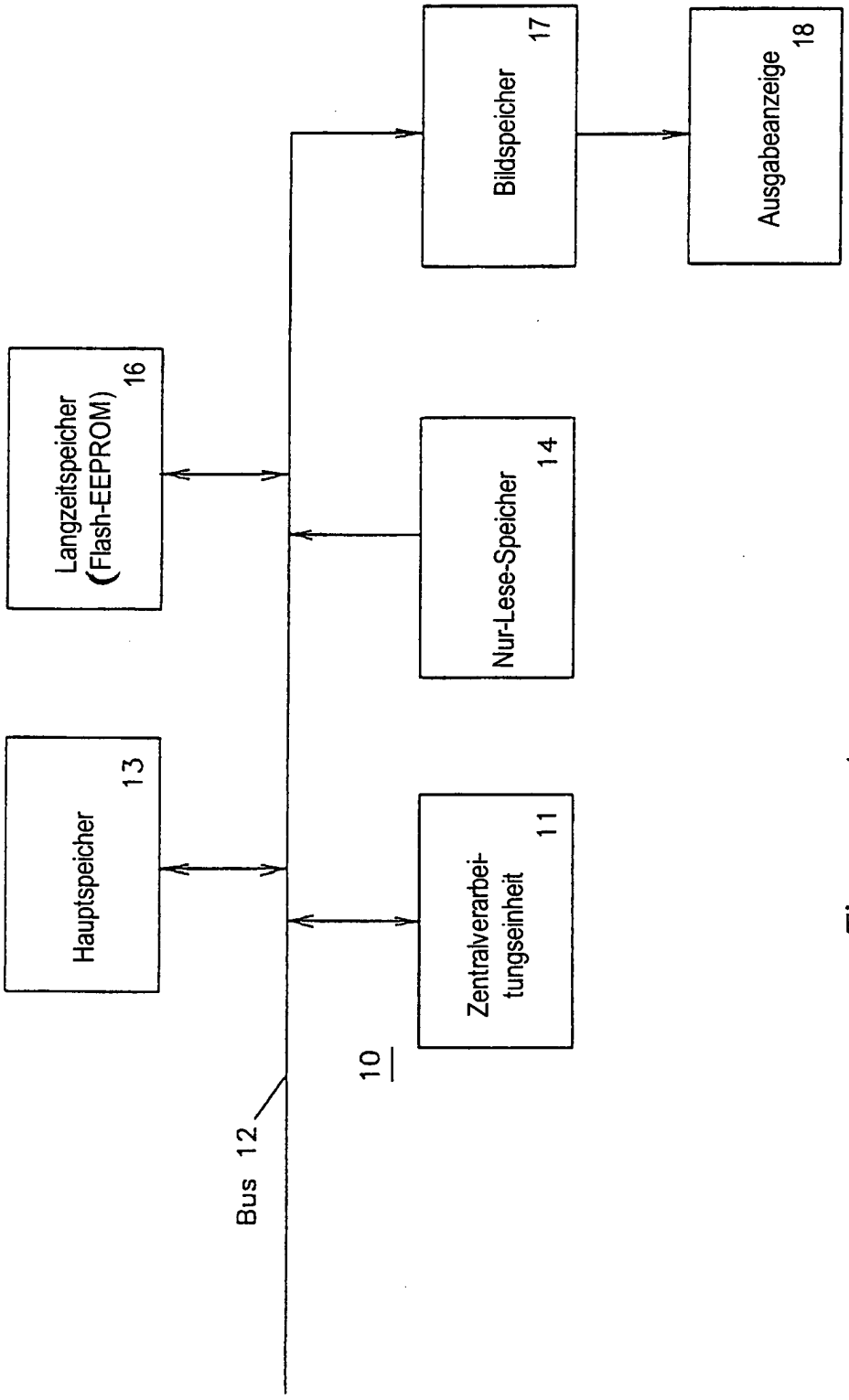
1. Eine Schaltung zum Bereitstellen einer geregelten negativen Ausgangsspannung aus einer Ladungspumpenschaltung (**51**), während geringe Leistungsmengen verbraucht werden, wobei eine Taktschaltung (**53**) enthalten ist, um Taktimpulse zum Betreiben der Ladungspumpenschaltung (**51**) derart, daß sie eine Ausgangsspannung zur Verfügung stellt, bereitzustellen, wobei die Schaltung ferner aufweist
eine Vorspannschaltung (**50**) zum Regeln der Ausgangsspannung, indem die Ausgangsspannung der Ladungspumpenschaltung (**51**) überwacht wird und die Taktschaltung (**53**) freigegeben wird, wenn eine unzureichende Ausgangsspannung erfaßt wird, wobei die Vorspannschaltung einen Spannungsteiler (**63**–**67**), der zwischen einem Ausgangsanschluß der Ladungspumpenschaltung (**51**) und einer Quelle des Potentials angeordnet ist, und eine Komparatorschaltung (**69**–**70**), die so geschaltet ist, daß sie in Abhängigkeit von einer von dem Spannungsteiler (**63**–**67**) erzeugten Spannung funktioniert, enthält,
dadurch gekennzeichnet, daß die Vorspannschaltung aufweist: eine impuls-freigegebene Schaltung (**54**–**61**, **63**–**67**, **69**–**70** und **75**) zum Freigeben der Vorspannschaltung (**50**) während eines Bruchteils der der Ladungspumpenschaltung (**51**) zur Verfügung stehenden Gesamtbetriebszeit.

2. Die Schaltung nach Anspruch 1, wobei der Spannungsteiler (**63**–**67**) eine Mehrzahl von als Diode geschalteten Transistorbauelementen aufweist.

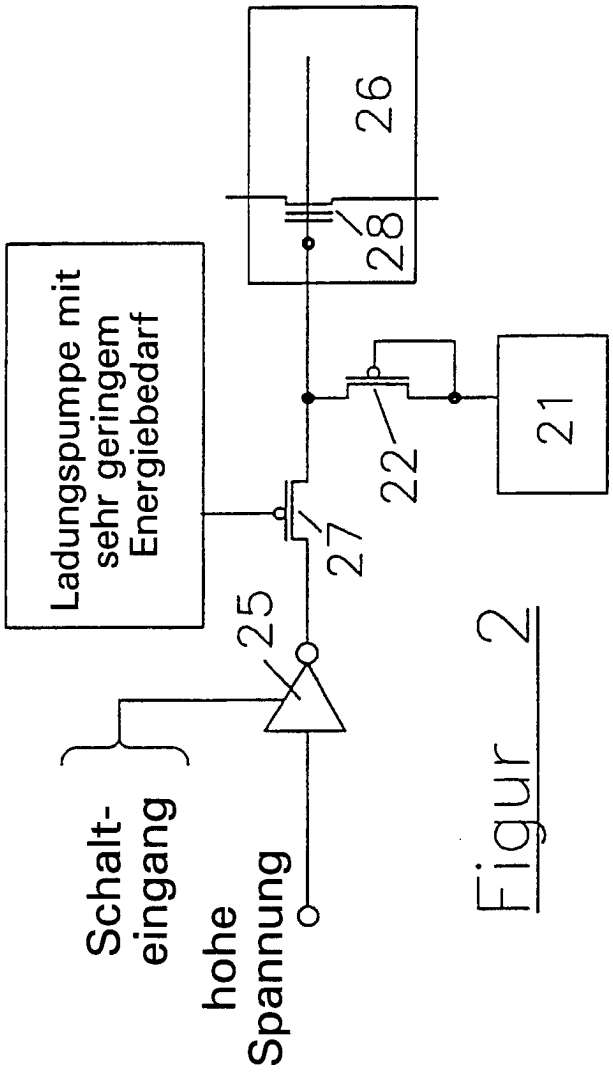
3. Die Schaltung nach Anspruch 1, wobei die Schaltung (**54**–**61**, **63**–**67**, **69**–**70** und **75**) zum Freigeben der Vorspannschaltung (**50**) während eines Bruchteils der der Ladungspumpenschaltung (**51**) zur Verfügung stehenden Gesamtbetriebszeit aufweist:
einen Transistorschalter (**54**), der mit der Quelle des Potentials verbunden ist;
eine Quelle von freigebenden Impulsen (**55**) für den Transistorschalter (**54**);
eine Schaltung (**56**–**61**, **63**–**67**) zum Erzeugen eines ersten Stroms in Abhängigkeit von der Quelle des Potentials, die von dem Transistorschalter (**54**) zur Verfügung gestellt wird; und
eine Stromspiegelschaltung (**56**–**60**, **70**) zum Liefern eines zweiten Stroms an die Vorspannschaltung (**50**), wobei der zweite Strom den ersten Strom spiegelt.

Es folgen 4 Blatt Zeichnungen

Anhängende Zeichnungen

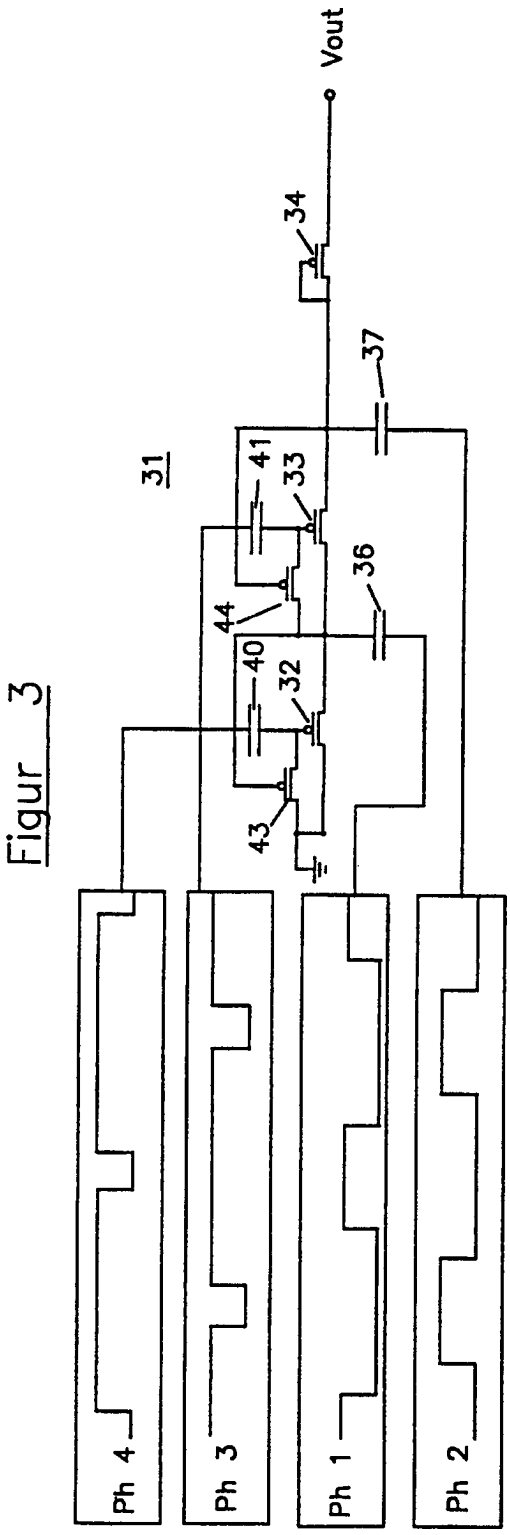


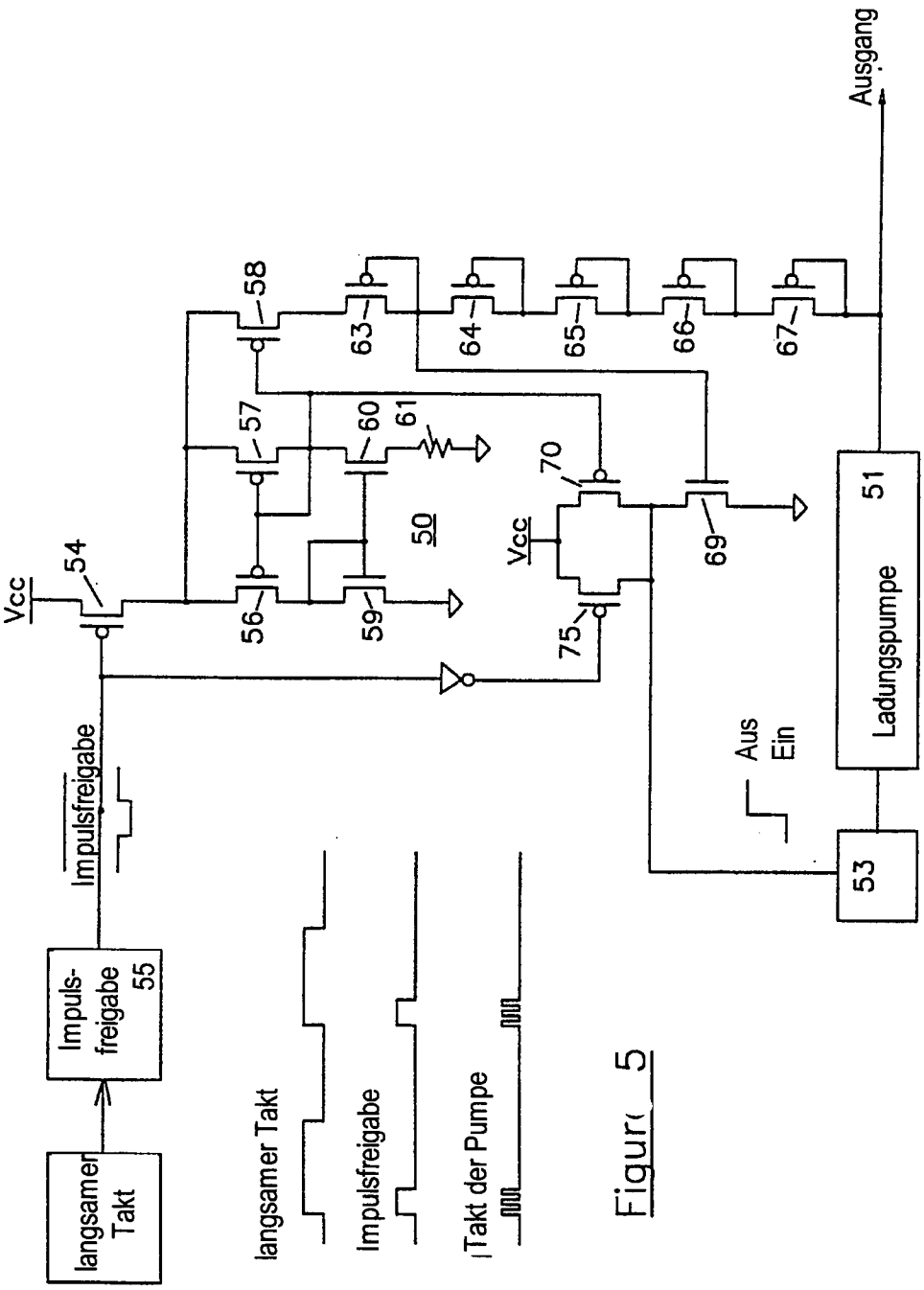
Figur 1


Ladungspumpe mit sehr geringem Energiebedarf
26
28
21
22
27
25
Schalt-eingang
hohe Spannung

Figur 2

Figur 3





Figur 4

Figur 5