

[12] 发明专利申请公开说明书

[21] 申请号 01129500.7

[43] 公开日 2002 年 2 月 20 日

[11] 公开号 CN 1336754A

[22] 申请日 2001.6.21 [21] 申请号 01129500.7

[30] 优先权

[32] 2000.6.22 [33] US [31] 09/603,113

[71] 申请人 匹克希姆公司

地址 美国加利福尼亚州

[72] 发明人 杨晓东

[74] 专利代理机构 北京纪凯知识产权代理有限公司

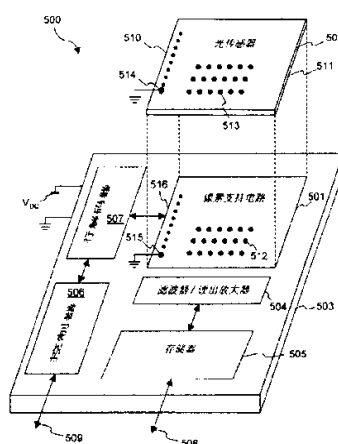
代理人 沙 捷

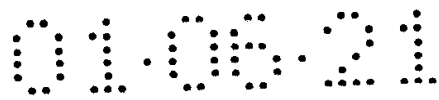
权利要求书 3 页 说明书 12 页 附图页数 9 页

[54] 发明名称 数字像素传感器的改进设计

[57] 摘要

提供了一种数字成像设备。该数字成像设备包括具有形成于第二基片上的支持电路,和形成于第一基片上的光传感器的光传感器阵列,所述第二基片由,例如 CMOS 工艺技术产生。独立于第二基片,单独处理第一基片,从而可优化形成于第一基片上的光传感器,而且还可优化形成于第二基片上的电路。随后使第一基片和第二基片电接触,从而来自于第一基片上的光传感器的信号可由第二基片上的支持电路接收。





权 利 要 求 书

1. 一种数字图像传感器，其特征在于所述数字图像传感器包括：
具有光传感器阵列的第一基片，当使光传感器阵列暴露于景象之下时，每个光传感器产生一个模拟电荷信号；
与所述第一基片耦接，并且包括像素支持电路阵列的第二基片，
每个像素支持电路接收并把模拟电荷信号转换为数字电荷信号。
2. 按照权利要求 1 所述的图像传感器，其特征在于：利用铟凸块，耦接所述第一基片和所述第二基片。
3. 按照权利要求 2 所述的图像传感器，其特征在于：第一基片包括一复用器阵列，每个复用器与光传感器阵列中的一组光传感器耦接，以致来自于该组光传感器中各个光传感器的模拟电荷信号被耦合到像素支持电路之一中。
4. 按照权利要求 3 所述的图像传感器，其特征在于：该组光传感器包括具有第一颜色滤光器的第一光传感器，具有第二颜色滤光器的第二光传感器，具有第三颜色滤光器的第三光传感器，以及具有第一颜色滤光器，第二颜色滤光器和第三颜色滤光器之一的第四光传感器。
5. 按照权利要求 4 所述的图像传感器，其特征在于：所述第一颜色滤光器是红色滤光器，所述第二颜色滤光器是绿色滤光器，所述第三颜色滤光器是蓝色滤光器。
6. 按照权利要求 4 所述的图像传感器，其特征在于：所述第一颜色滤光器，第二颜色滤光器和第三颜色滤光器被制造成传感相同的光谱。
7. 按照权利要求 2 所述的图像传感器，其特征在于：所述第二基片还包括与像素支持电路阵列耦接的数字数据存储器，从而来自于各

个光传感器的数字电荷信号可直接保存在数字数据存储器中。

8. 一种数字图像传感器，其特征在于：所述数字图像传感器包括：
包括光传感器的第一基片，当使光传感器阵列暴露于景象之下时，
每个光传感器产生一个模拟电荷信号；

通过一导电凸块阵列与所述第一基片联系的第二基片，所述导电凸块阵列把第一基片与第二基片粘结就位，所述第二基片包括像素支持电路阵列，每个像素支持电路通过导电凸块的相应凸块，接收来自于光传感器之一的模拟电荷信号；和

其中每个像素支持电路包括一个模/数转换电路，并且把模拟电荷信号转换为数字电荷信号。

9. 按照权利要求 8 所述的图像传感器，其特征在于：所述模/数转换电路是具有预定数据精度的模/数转换器。

10. 按照权利要求 8 所述的图像传感器，其特征在于：所述第一基片是利用第一 CMOS 工艺方法制造的。

11. 按照权利要求 10 所述的图像传感器，其特征在于：所述第二基片是利用第二 CMOS 工艺方法制造的。

12. 按照权利要求 10 所述的图像传感器，其特征在于：所述各个导电凸块是利用铟沉积，在所述第一基片和第二基片任一中形成的。

13. 按照权利要求 8 所述的图像传感器，其特征在于：所述是导电凸块利用选择铟，铜，焊料，银和金的一种材料形成的。

14. 按照权利要求 8 所述的图像传感器，其特征在于：所述第二基片还包括与像素支持电路耦接的数字数据存储器，从而来自于各个像素支持电路的数字电荷信号可直接保存在数字数据存储器中。

15. 一种数字图像传感器的设计方法，该方法包括：
在第一基片上形成光传感器阵列；
在第二基片上形成包括像素电路阵列的像素支持电路，每个像素电路包括一个模/数转换器；
使第一基片和第二基片耦接，从而来自光传感器阵列中各个光传感器的信号可被像素电路之一接收。
16. 按照权利要求 15 所述的方法，其中第一基片与第二基片的耦接包括铟凸块。
17. 按照权利要求 15 所述的方法，其中使第一基片与第二基片耦接包括形成选自铟，铜，焊料，银和金的材料的凸块。
18. 按照权利要求 15 所述的方法，还包括在第一基片上形成复用电路，每个复用电路与光传感器阵列中的一组光传感器耦合。
19. 以数字方式接收来自于景象的图像的方法，所述方法包括：
在形成于第一基片上的光传感器阵列接收光线，光传感器阵列中的各个光传感器响应所述光线，产生电荷信号；
在形成于第二基片上的支持电路，接收来自于光传感器阵列中各个光传感器的电荷信号，支持电路响应来自于光传感器的电荷信号，产生数字信号。
20. 按照权利要求 19 所述的方法，还包括复用来自于光传感器阵列中各个光传感器的电荷信号，以便响应控制信号，每个支持电路接收来自于一组光传感器中的一个光传感器的电荷信号。

说明书

数字像素传感器的改进设计

本发明涉及图像传感器系统，更具体地说，涉及数字像素传感器的改进设计。

数字摄影术是过去几年中出现的最令人激动的技术之一。借助适当的硬件和软件（以及稍许知识），任何人都可把数字摄影术的原理用于工作。例如，数字相机处于数字摄影术应用的刃口地位。近年来的产品推广，技术进步及价格降低，以及电子邮件和环球网的出现，已使数字相机成为最热门的新型消费电子产品。

但是，数字相机的工作方式不同于传统的胶片相机。事实上，数字相机的工作方式更接近于计算机扫描仪，复印机或传真机。绝大多数数字相机使用图像传感器或光敏器件，例如电荷耦合器件（CCD）或互补型金属氧化物半导体（CMOS）感知景象。光敏器件对景象反射的光线起反应，并可把反应强度转变为电子电荷信号，电荷信号可进一步被数字化。通过使光透过红色，绿色和蓝色滤光器，可关于每个独立的色谱，对反应进行度量。当借助软件组合并取值这些读数时，相机可确定图像各部分的具体颜色。由于图像实际上是数字数据的集合，因此图像可容易地下载到计算机中，并进行巧妙的处理，以便获得更美的效果。

但是，数字相机不具有常规摄影术能够获得的分辨率。而传统的基于胶片的技术，只受化学胶片的粒度的限制，其分辨率一般为几千万像素，普通消费者能够接受的有市场前景的绝大多数数字相机中使用的图像传感器的分辨率稍大于1百万像素。

此外，数字图像传感器的动态范围通常不如基于胶片的常规摄影术那样宽。对于CMOS图像传感器来说，更是如此，一般说来，CMOS图像传感器的动态范围小于CCD的动态范围。图1表示了Fowler等的美国专利 No. 5461425 中描述的数字图像传感器10的方框图。如图所示，图像传感器核心12具有一个二维像素阵列15，每个像素具有一个和专用A/D转换器耦接的光检测元件（光检测器或光传感器），A/D

转换器输出代表光检测元件的模拟输出的位流。换句话说，Fowler 的图像传感器直接输出数字图像数据。考虑到传统的 CMOS 图像传感器，这种结构不仅使后续的支持电路变得非常简单，而且还具有许多优点。这些优点包括可更好地控制图像传感器的工作，并且图像质量更好。但是，在每个光检测元件中加入专用 A/D 转换器，会引入一些实际问题，这些实际问题会限制这种图像传感器的使用。问题之一是图像传感器核心 12 的尺寸不可避免地要大于不具有专用 A/D 转换器情况下，图像传感器核心的尺寸。如果要求图像传感器具有位于其上的几百万个光检测器，则会存在大量的专用 A/D 转换器，这些专用 A/D 转换器会占用图像传感器核心中相当大量的空间。较大的图像传感器核心通常意味着成本较高，生产率较低。于是，需要直接产生数字图像数据的数字图像传感器的新的设计。此外，当需要光检测器变小，以便在尺寸有限的图像传感器中安放专用 A/D 转换器时，会降低光传感器的灵敏性。在常规的处理下，像素的光敏部分的效率和灵敏性随着 CMOS 器件尺寸的减小而降低。另外，随着功能元件尺寸的进一步减小，光传感器会遭受逐渐增大的泄漏电流，于是噪声越来越大。灵敏性的降低导致像素器件的动态范围相应减小，从而导致在像素处需要其它支持电路进行补偿。像素处支持电路数量的增大抵消了在芯片方面，较小的器件尺寸的益处。于是，需要具有高效率和高灵敏性的 CMOS 光传感器，同时仍然能够在支持电路方面保持较小的器件尺寸的组件。

根据本发明，在第一基片上形成成像传感器的光传感器，在第二基片上形成光传感器的支持电路。随后使第一基片和第二基片电耦接，这样第一基片上的每个光传感器与第二基片上的支持电路电耦接。在一个实施例中，第一基片和第二基片通过凸块电耦接。换句话说，在第二基片的上表面上形成导电材料（例如铟）凸块，凸块与支持电路电耦接。在第一基片中适当地形成通路和类似的导电凸块，从而当使第一基片和第二基片对准时，第一基片上的光传感器与第二基片上的凸块电耦接。在大多数实施例中，第一基片被布置成与第二基片接触，并被粘结就位。在一些实施例中，可利用相同的处理技术（例如 CMOS）生产第一和第二基片，而在其它一些实施例中，可利用不同的处理技术生产第一和第二基片。

在一个实施例中，成像设备包括像素阵列。每个像素包括一个光传感器和该光传感器的像素支持电路。根据本发明，光传感器形成于第一基片上，并借助通路和隆起技术，与第二基片上的像素支持电路电耦接。在另一实施例中，也可在第一基片上形成复用电路，从而多个光传感器可利用第二基片中的相同凸块，使第一基片上光传感器与第二基片上的像素支持电路之间的信号耦接。

本发明的不同实施例可来带一个或多个下述优点和益处。首先，采用本发明的图像传感器的尺寸不会因采用大量的像素级支持电路而显著增大，于是，可保持图像传感器的灵敏度。其次，由于图像传感器的尺寸几乎不变，因此可保持生产这种图像传感器时，半导体晶片的产率。从而，可控制这种图像传感器的成本，并且可实现这种图像传感器的普及。

以下将参考附图，详细描述这些以及其它实施例。下文还将论述本发明实施例的其它目的、益处和优点。

图 1（现有技术）表示了 Fowler 等的美国专利 No. 5461425 中描述的图像传感器。

图 2A 表示了根据本发明的 CMOS 图像传感器或光敏器件的方框图。

图 2B 表示了根据本发明的数字像素传感器电路的例证方框图。

图 3 表示了根据本发明的数字图像传感器的方框图。

图 4A-4D 表示了根据本发明的数字图像传感器的相应方框图。

图 5A-5C 表示了根据本发明的数字图像传感器的相应方框图。

图 2A 表示了其中实践本发明的光传感器阵列（图像传感器）100。光传感器阵列 100 可在任何图像捕获器件（例如，数字相机）中用于固定或视频图像捕获。利用 CMOS 技术，一般至少部分构成于基片上的光传感器阵列 100 包含布置成阵列的若干像素 150-i, j。在图 2A 中，单个像素 150-i, j 被布置在行 102-i 和列 104-j 中，行 102-i 是行 102-1~102-N 之一，列 104-j 是列 104-1~104-M 之一。对于彩色检测来说，每个像素 150-i, j 可包括一个滤光器（例如，红色滤光器，蓝色滤光器或绿色滤光器）。随后，像素 150-i, j 被布置在有选择性透射滤光器的镶嵌面中，从而不同组的像素 150-i, j 检测不同颜色的光线。例如，第一组像素 150-i, j 106 可检测红光，第二组像素 150-i,

j 108 可检测绿光，第三组像素 150-i, j 110 可检测蓝光。光传感器阵列 100 的分辨率由行数和列数确定。图 2A 中，光传感器阵列 100 的分辨率为 $N \times M$ ，在许多应用中，该分辨率可以为，例如 1000 像素 $\times$ 1000 像素。

光传感器阵列 100 中的每个像素 150-i, j 包括一个当暴露在光线下时，产生电信号的光传感器。图 2B 表示了单个像素 150 的例子，该像素可以是光传感器阵列 100 中的任意一个像素 150-i, j。于是，像素 150 是像素组 106, 108 或 110 之一的一个组件。

图 2B 中，像素 150 表示光传感器阵列 100（图 2A）中像素 150-i, j 之一的电路的一个实施例。像素 150 包括光传感器 120 和像素支持电路 138，光传感器 120 可以是光电二极管。光传感器 120 可被表示为电流源 122 和电容器 124 并联。光传感器 120 与晶体管 128 的源极和漏极串联耦接，光传感器 120 和晶体管 128 的组合体耦接在电源 V_{cc} 和地之间。晶体管 128 的栅极 130 被耦接，以便接收复位信号。当发给栅极 130 的复位信号被设定为高电平，则打开晶体管 128，电容器 124 被充电到 V_{cc} 减去晶体管 128 的门限电压 V_{th} 的电压。在复位信号设定为高电平的时间长到足以完成对电容器 124 的充电之后，把复位信号设定为低电平，以便关闭晶体管 128。电容器 124 随后通过电流源 122 放电。

电流源 122 以一定的速率使电容器 124 放电，放电速率取决于入射光传感器 120 的光子的数目。通过滤光器 136 过滤的来自光 126 的光子，入射到光传感器 120。从而，电容器 124 两端的电压取决于入射光传感器 120 的光子的总数。电压输出信号 V_{out} （它是电容器 124 两端的电压）表示在关闭晶体管 128 的时间和入射到光传感器 120 上的光线 126 被截断的时间之间，累积的光强度。

电路 132 被耦接，以便接收来自于电容器 124 的电压输出信号电压输出信号 V_{out} 。电路 132 增强电压输出信号 V_{out} ，以便产生像素电荷信号（pixel charge signal）。像素电荷信号是适于耦接下述模/数转换电路的增强电压输出信号。应注意在某些实施例中，电路 132 不是必需的。根据具体的实现，电路 132 的使用可提高像素 150 的灵敏性。

诸如图 2B 中表示的像素 150 之类的图像传感器的操作涉及光集中过程，以及其后的读出过程。使这两个过程中的每个过程持续可控的时间间隔。首先，通过打开晶体管 128，对电容器 124 充电。随后在如上所述的光集中过程中，在设定的一段时间，即曝光时间内，使光线 126 入射到光传感器 120 上。其间进行光集中过程的时间间隔被称为曝光控制，可借助电子快门实现所述曝光控制，曝光控制可控制有多少电荷被光传感器 120 扩散。在光集中过程之后，像素 150 开始读出过程，在读出过程中，借助读出电路，每个光检测器中的像素电荷信号被读出到数据总线或视频总线上。在集中过程之后，像素电荷信号由电路 132 测量，并由 A/D 转换器 134 进行数字化，以便产生表示像素 150 的曝光量的数字化像素电荷信号。A/D 转换器 134 可具有任意的精度（例如，8，10 或 16 二进制位）。

A/D 转换器 134 被耦接，以便接收来自于电路 132 的像素电荷信号（即，模拟信号），并且当受到 CLK 信号的触发时，对该模拟信号进行数字化处理，产生数字化像素电荷信号。和常规实现的位于像素 150 外的电路相反，在像素 150 内对像素电荷信号进行数字化处理的优点在于可以比相应模拟信号高得多的速度，从光传感器阵列 100 中的每个像素 150-i, j 读出数字化像素电荷信号。在美国专利 No. 5461425 中详细讨论了像素级数字化处理，该专利作为参考整体包含于此。

图 3 表示了根据本发明的图像传感器 300 的功能图。图像传感器 300 包括传感器阵列 302，传感器阵列 302 具有类似于图 2A 和 2B 中描述的 $N \times M$ 像素阵列。传感器放大器和锁存电路 304 被耦合到传感器阵列 302 中，以便于从传感器阵列 302 中读出数字信号。门限存储器 306，时标存储器 308 和数字存储器 310 与传感器阵列 302 耦合。由于传感器阵列 302 是 $N \times M$ 像素阵列，每个像素输出具有 k 比特的数字化像素电荷信号，因此门限存储器 306 为 $N \times M$ 比特，时标存储器 308 的大小为 $N \times M \times m$ 比特，这里 m 是时间分辨率。在一个实施例中，传感器阵列 302 的分辨率为 1000×1000 像素，每个像素输出为 10 比特（即， $N=M=1000$ ， $k=10$ ）。于是，门限存储器 306 为 1 兆位，具有两位时间分辨率的时标存储器 308 为 2 兆位，数字存储器 310 至少为 1.2 兆位。这种存储器配置的结果是，传感器阵列 302 中的每个像素可被门限存

储器 306 和时标存储器 308 单独标记，并被存储在数字存储器 310 中。

因此，借助上面略述的，并且在图 3 中图解说明的结构，每个像素曝光于图像的曝光时间可不同，以便补偿图像的明亮和暗色部分。另外，与每个像素相关的曝光时间有多长的信息以及该像素的累积强度被存储在时标存储器 308 和数字存储器 310 中。在 David Yang 等的美国专利申请，No. 09/567786，“Multiple Sampling via a Time-Indexed Method to Achieve Wide Dynamic Ranges”（申请日，2000 年 5 月 9 日）中提供了图像传感器 300 的进一步描述，该专利申请的发明人之一是本发明的发明人，该专利申请作为参考整体包含于此。

如图 2A-2B 及图 3 的结构中所示，图像传感器 302 包括一个二维像素阵列，每个像素具有一个光检测器和具有 A/D 转换器的支持电路。根据一个实施例，每个像素单元包括可如同美国专利 No. 5461425 中描述的那样实现的，或者按照图 2B 的电路 138 实现的相同电路。

和电路 138 的各种不同实现无关，每个像素必须提供一定的空间，以便容纳电路 138。实践中，为了容纳电路 138，要么扩大图像传感器的尺寸，要么缩小光检测器的尺寸。在任何一种情况下，要么产率被降低，要么光检测器尺寸被降低。随着光传感器的尺寸变得越来越小，光传感器的效率和灵敏性被降低，这是不利的。虽然借助辅助滤波和放大，可在电路 132 中，补偿一些灵敏性损失，但是仍然非常希望在继续包括具有更小特征尺寸的支持电路的同时，保持光传感器的灵敏性。

图 4A 表示了根据本发明的数字图像传感器 450 中的单个像素 400 的一个实施例的横截面。像素 400 包括形成于基片 401 上的像素支持电路和形成于另一基片 402 上的光传感器 407。基片 401 和基片 402 可以是相同的半导体材料，也可以是不同的半导体材料，不过基片 401 最好由 CMOS 工艺形成。基片 401 和基片 402 通过连接点 405 和 406 电耦接。借助本领域中众所周知的方法，在基片 401 上形成连接点 405 和 406，例如铟凸块。根据具体的实现，凸块材料可包括焊锡，铜，银或金。通过在基片 402 中形成深的通路，可形成从光传感器 407 到凸块 405 和 406 的电连接。

如果借助铟凸块技术形成连接点 405 和 406, 则根据具体的工艺方法, 在基片 402 的背面, 以及在基片 401 的顶面上, 连接点 405 和 406 的位置处沉积铟。应注意所述的基片的背面或顶面是相对于图 4A 而言, 并不意味着用于产生基片的晶片的任意特定侧面。借助常规的金属化技术, 可形成与铟的电连接。随后可把基片 401 放置在基片 402 上方, 并按压使之就位, 在沉积的铟之间形成冷井, 并形成连接点 405 和 406。

根据一个实施例, 光传感器 407 包括形成于基片 402 中的光检测区 412。通常, 基片 402 包括 p 型区, 光检测区 412 被掺杂 (例如借助离子注入), 从而在 p 型区中形成 n^+ 区。

如图 4B 中基片 401 的方框图所示, 像素支持电路包括电路 408, 类似于图 2B 的电路 132, 电路 408 处理在连接点 405 接收的信号。电路 132 输出的模拟像素电荷信号被输入 A/D 转换电路 409。A/D 转换电路 409 可包括 A/D 转换器或者响应时钟信号 CLK, 使模拟像素电荷信号变成数字信号电荷信号的其它电路。在 David Yang 等的待审批的美国专利申请, No. 09/274202, “Methods for Simultaneous Analog-to-digital Conversion and Multiplication” (申请日, 1999 年 3 月 22 日) 中公开了一种可使模拟像素电荷信号转换为数字信号电荷信号的转换电路, 该专利申请的发明人之一是本发明的发明人, 该专利申请作为参考整体包含于此。

图 4C 表示了光传感器 407。图 4C 中的光传感器 407 被模拟为光敏电流源 410 与电容器 411 并联。光传感器 407 与基片 401 上的连接点 405 和 406 电连接。或者, 可省略连接点 406, 并形成基片 402 的接地连接。具有位于基片 402 上的一个单独的接地连接, 使光传感器 407 使像素 400 所需的连接点数目减少一半, 即, 现在, 每个像素只需要一个连接点 405, 而不是两个连接点。

在一些实施例中, 还可在基片 401 和 402 之间形成绝缘层 403, 以便保护和分隔基片 401 和 402。另外, 还可在光传感器 407 的光收集区 412 放置一个滤光器 404, 以便光传感器 407 对特定颜色的光线 (例如, 红光, 绿光或蓝光) 敏感。

图 4D 表示了数字成像设备 450 的光传感器阵列 451。光传感器阵列 451 包括像素的 $N \times M$ 阵列, $N \times M$ 像素阵列中的每个像素类似于图

4A 中所示的像素 400。基片 402 包括一个 $N \times M$ 光传感器阵列， $N \times M$ 光传感器阵列中的每个光传感器类似于图 4A 和 4C 中表示的光传感器 407。在图 4D 中，使一个独立的接地点与基片 402 耦接，从而，对于 $N \times M$ 像素阵列中的每个像素来说，只需要基片 401 上的一个连接点 405 即可提供电连通性。 $N \times M$ 光传感器阵列中的每个光传感器与接地点 452 耦接，从而不需要连接点 406（图 4A）。

基片 401 包括如图 4B 中所示的像素支持电路，像素支持电路与每个连接点 405 耦接。根据另一实施例，基片 401 包括控制和读出电路，以及如图 2 和 3 所述的存储器。由于独立于基片 402 制造基片 401，因此可使用不同的处理技术制造基片 401 和基片 402。可利用最先进的 CMOS 技术，处理基片 401，以及在基片 401 上形成的各种电路。随后，可对基片 402 进行处理，以便产生具有最佳灵敏性和噪声特性的光传感器。

此外，由于在基片 402 上几乎不包含支持电路，因此基片 402 的差不多整个表面都可供光传感器使用。这便于在保持 CMOS 技术在信号处理方面的优点的同时，可获得更高分辨率的光传感器阵列。

图 5A 表示了数字成像设备 500。成像设备 500 包括像素支持电路 501，光传感器 502，行解码电路 507，控制器 506，滤波器 504 和存储器 505。本领域的技术人员将认识到这些功能部分中的至少一部分可位于基片 503 的外部。如同已结合图 2 和 3 说明的那样，行解码器 507 与像素支持电路 501 耦接，以便控制从光传感器 502 中每个光传感器的数字像素电荷信号的读出。数字像素电荷信号数据流由滤波器 504 接收，并保存在存储器 505 中。存储器 505 还可包括如同参考图 3 说明的门限存储器和时标存储器。控制器 506 控制行解码器 507，存储器 505 和光传感器 502，从而响应在端口 509 接收的控制信号，通过端口 508，从数字成像设备 500 读出数据。

光传感器 502 形成于基片 511 上，而像素支持电路 501，滤波器/灵敏放大器 504，存储器 505，控制器 506 和行解码器 507 可形成于基片 503 上。随后放置基片 511，并使之与基片 503 接触，从而光传感器 502 与像素支持电路 501 电耦接，控制信号和接地可输入光传感器 502。在一些实施例中，控制信号可通过端口 510 被输入光传感器 502。基片

511 可以是足以支持图像传感器 500 提供的分辨率的任意大小。另外，可在基片 503 上形成任意类型的支持电路。换句话说，基片 503 并不局限于像素支持电路 501。

如同已说明的那样，光传感器 502 和像素支持电路之间的导电性可由形成于基片 503 表面上的导电凸块 512 的阵列提供。导电凸块 512 对准基片 511 下表面上的导电点 513 的类似阵列。导电点 513 与光传感器 502 中的单个光传感器电连接。导电凸块 512 与像素支持电路 501 中的单个电路电连接。

可使用使光传感器 502 与像素支持电路 501 电耦接的任意方法。一种方法包括基片 511 中充填导体的深的通路，每个通路 with 光传感器 502 中的一个光传感器电连接，实现与基片 503 上的金属化线路的电接触。随后可将基片 511 用环氧树脂粘合到 (epoxied) 基片 503。

还可利用铟隆起 (bumping) 技术。如果导电凸块 512 和基片 511 下表面上的对应导电点 513 是铟凸块，则可使基片 511 和基片 503 冷焊就位。冷焊工艺包括在基片 503 上方对准基片 511，从而使导电点 513 和凸块 512 对准，并在环境温度下，在基片 511 和基片 503 之间加压。在压力下，铟易于焊在一起，从而如果导电点 513 和凸块 512 都是铟，则同时挤压基片 511 和基片 503 将使这两块基片焊接就位。接地输入点 514 可类似地焊接在基片 503 上的接地端口 515 上。类似地，控制输入点可焊接在基片 503 的控制端口 516 上。另外，在不干扰导电点 513 和凸块 512 的情况下，可在基片 511 和 513 之间有选择地涂覆绝缘环氧树脂，以便帮助把基片 511 和基片 503 固定就位。

光传感器 502 和基片 511 可和图 4A-4D 中描述的光传感器 407 和基片 402 一样。另外，像素支持电路 501 和基片 503 可和图 4A-4D 中描述的基片 401 的像素支持电路一样。但是，在一些实施例中，一个以上的光传感器可使用基片 511 和基片 503 之间的一个电耦合 (即，导电点 513 和相对凸块 512 其中的一对)。

借助铟隆起技术，凸块 512 的间距可稍大于光传感器 502 的间距；例如，凸块 512 的间距可约为 20 微米。但是，光传感器 502 的单个光传感器的密度是有限的。在光传感器的大小不能小于 0.20 微米的例子中，可使用如下所述的复用方法。作为参考图 4A-4D 描述的利用凸块

512 之一的单个光传感器的替换方案，多个光传感器可使用单个凸块 512。图 5B 和 5C 表示了多个光传感器使用凸块 512 中的每个凸块的实施例。

图 5B 表示了基片 511 上的光传感器 502 的方框图，这里多个独立的光传感器共享电连接 513 之一。光传感器 512 是具有独立的光传感器 502-1, 1~502-N, M 的 $N \times M$ 光传感器阵列（即，具有 N 行，M 列光传感器的光传感器阵列）。光传感器 502-1, 1~502-N, M 分组成束（cluster）520-1, 1~520-Q, P 中，束 520-1, 1~520-Q, P 中的每束都具有 $Z+1$ 个光传感器。可在光传感器 502 的任意分组中形成束。在大多数实施例中，束 520 中的每束包括相同数目的光传感器 502。例如，在图 5B 中，束 520-1, 1 包括光传感器 520-1, 1，光传感器 520-1, 2，光传感器 520-2, 1 和光传感器 520-2, 2。束 520-1, 1 也可包括其它光传感器。

在大多数实施例中，在每束中具有 $Z+1$ 个光传感器的情况下，形成 $Q \times P$ 的束阵列， $Q=N/\text{sqrt}(Z+1)$ ， $P=M/\text{sqrt}(Z+1)$ ，其中 $\text{sqrt}()$ 是平方根运算符。一种特别便利的分组是 $Z=3$ ，从而每组四个光传感器可具有如图 2A 中所示的对红色、绿色和蓝色敏感的光传感器。

束 520 之一，如 520-1, 1 中的每个光传感器通过复用器，例如复用器 521-1, 1~521-Q, P 被耦接，以便共用连接点 513，例如，513-1, 1~513-Q, P 中的单个连接点。每个复用器包括 $Z+1$ 个单个晶体管，每个晶体管被耦接，以便接收来自于光传感器束 520 之一的输出。图 5B 中，束 520-1, 1~520-Q, P 均分别包括复用器 521-1, 1~521-Q, P。复用器 521-1, 1~521-Q, P 均包括晶体管 522-1, 1~522-Q, P，523-1, 1~523-Q, P，524-1, 1~524-Q, P 和 525-1, 1~525-Q, P。晶体管 522-1, 1~522-Q, P 均由控制信号 S_0 打开，晶体管 523-1, 1~523-Q, P 由控制信号 S_1 打开，晶体管 524-1, 1~524-Q, P 由控制信号 S_2 打开，晶体管 525-1, 1~525-Q, P 由控制信号 S_3 打开。控制信号 $S_0 \sim S_3$ 分别在连接点 510-0~510-Z 输入。于是，控制信号 $S_0 \sim S_3$ 均打开整个一组晶体管，所述一组晶体管再使一组光传感器与连接点 513-1, 1~513-Q, P 耦接。例如， S_0 打开一组晶体管 522。当该组晶体管 522 被打开时，与晶体管 522 耦接的一组光传感器与连接点 513 耦接。例如，当晶体管 522-1, 1

被信号 S_0 打开时，则光传感器 502-1, 1 与连接点 513-1, 1 耦接。

图 5C 表示了用于安放图 5B 中所示的基片 511 上的光传感器 502 的基片 503 的方框图。像素支持电路 501 包括像素电路的 $P \times Q$ 阵列。凸块连接点 512-1, 1~512-Q, P 通过晶体管 530-1, 1~530-Q, P 分别与 V_{cc} 耦接。晶体管 530-1, 1~530-Q, P 均被耦接，以便接收复位信号，如前所述。凸块连接点 512-1, 1~512-Q, P 也分别与电路 531-1, 1~531-Q, P 耦接。电路 531-1, 1~531-Q, P 均包括滤波器，放大器和用于把在 512-1, 1~512-Q, P 接收的信号转换为数字像素电荷信号的模/数转换器。响应来自于行解码器 507 的行信号，数字像素电荷信号耦接到线路 532-1~532-P。滤波器 504 接收来自于线路 532-1~532-P 的数字像素电荷信号，并把相应的数字化图像保存在存储器 505 中。

信号 $S_0 \sim S_z$ 通过凸块 516-1~516-Z 被传递给基片 511。基片 511 通过凸块 515 接地。

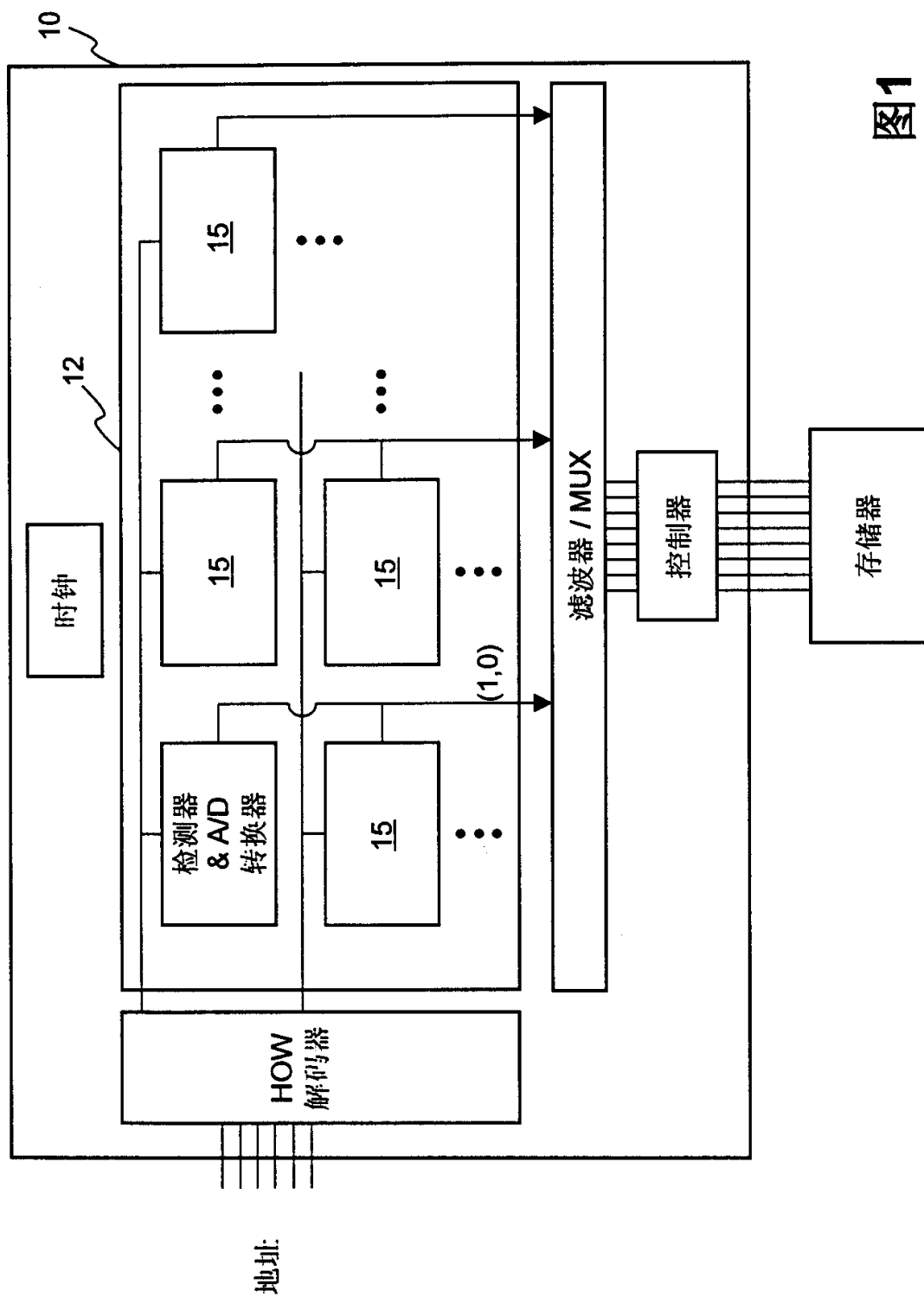
操作上，通过把信号 $S_0 \sim S_z$ 均设置为高电平，并把复位信号设定为高电平（即等于或接近于 V_{cc} ），可对光传感器 502-1, 1~502-N, M 中的每个光传感器充电。一旦光传感器 502-1, 1~502-N, M 均被充电，则把信号 $S_0 \sim S_z$ 及复位信号设定为低电平。随后可使含有光传感器 502 的基片 511 暴露给图像，这里图像的一部分在设定的一段时间内照射到光传感器 502-1, 1~502-N, M 中的每个光传感器上。在该曝光时间内，光传感器 502-1, 1~502-N, M 中的每个光传感器累积接收的光线数量。在一些实施例中，光传感器 502-1, 1~502-N, M 均包括一个有色滤光器，从而，在每个光传感器，只累积特定波长的光线。在一些实施例中，如同参考图 3 说明的那样，可使每束光传感器累积在预定的一段时间内来自图像的接收光线。

一旦完成累积步骤，则开始读出过程。相对于每组光传感器，完成读出。通过把控制信号 $S_0 \sim S_z$ 之一设定为高电平，使光传感器束 520-1, 1~520-Q, P 中每束光传感器中的相应光传感器分别连接连接点 513-1, 1~513-Q, P，选择一组光传感器。一旦完成一组光传感器的读出过程，控制器 506 可把控制信号 $S_0 \sim S_z$ 中的另一信号设定为高电平，直到所有的光传感器均被读出为止。

上面的描述和附图只是举例说明本发明，并不是对本发明的限制。

01.06.21

本领域中的技术人员将认识到在本发明公开范围内的各种变化，虽然这里没有对这些变化进行具体说明，但均在本发明的保护范围内。因此，本发明的范围只由所附权利要求限定。



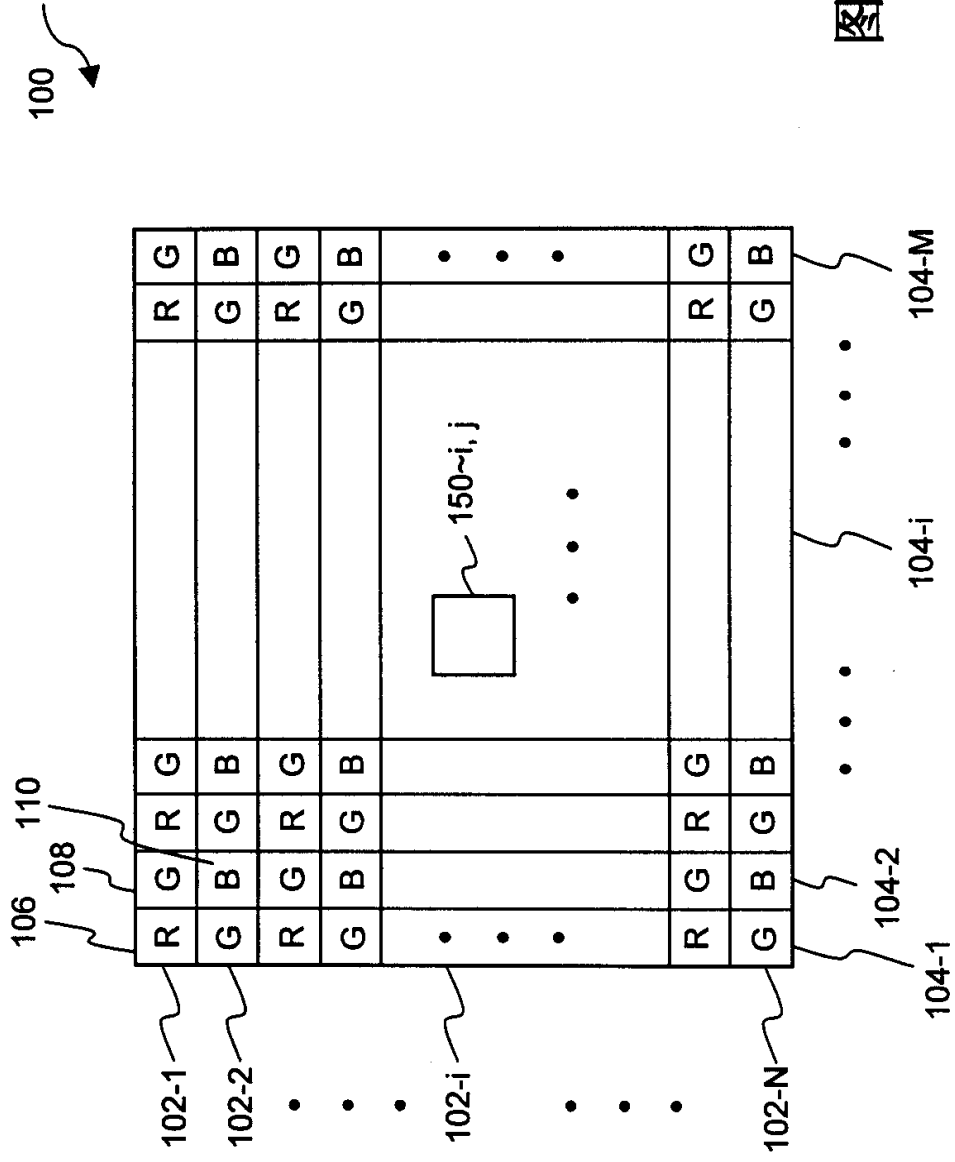


图 2A

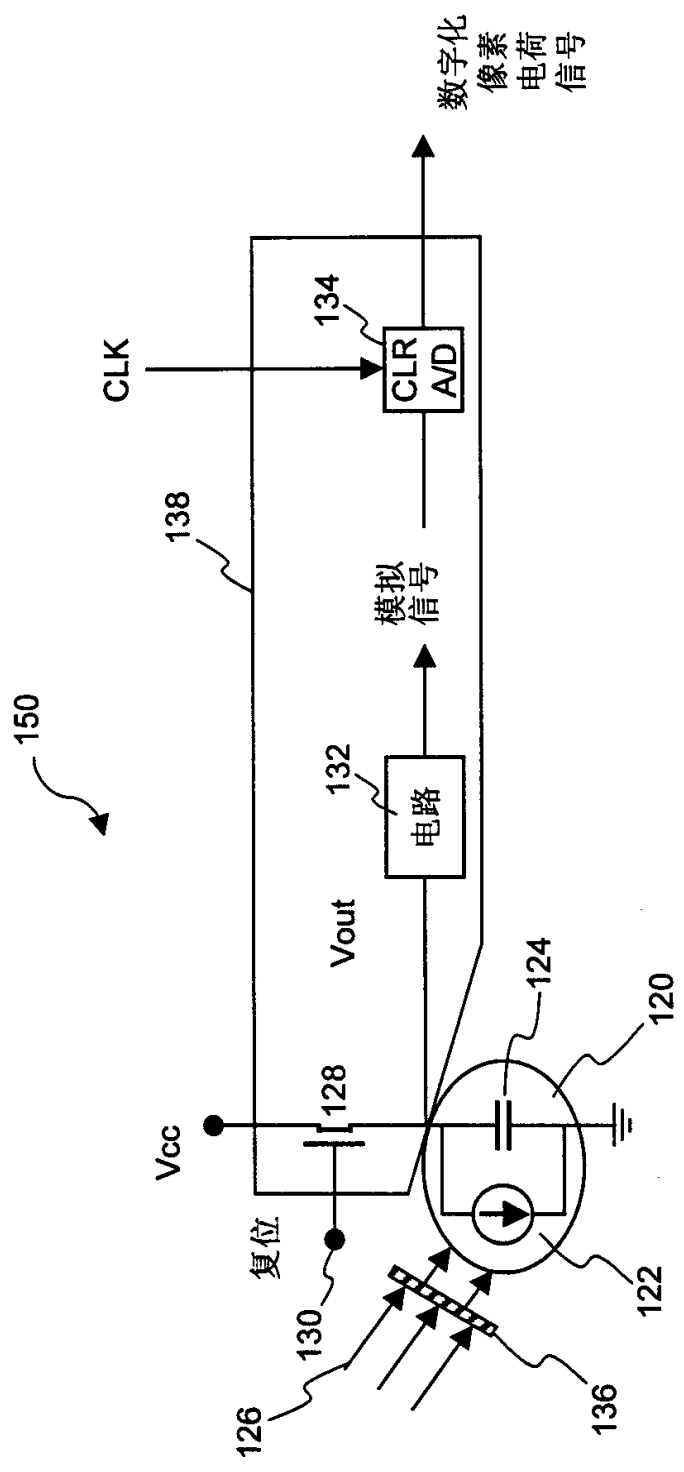


图 2B

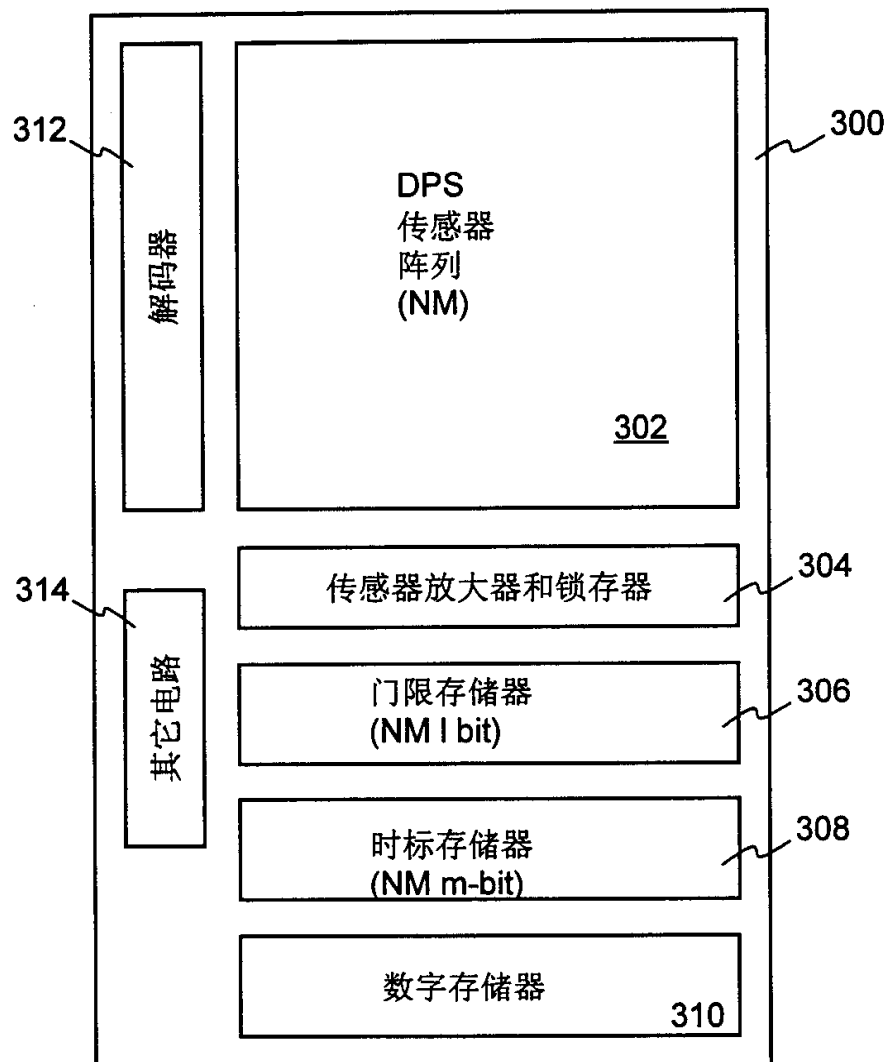


图 3

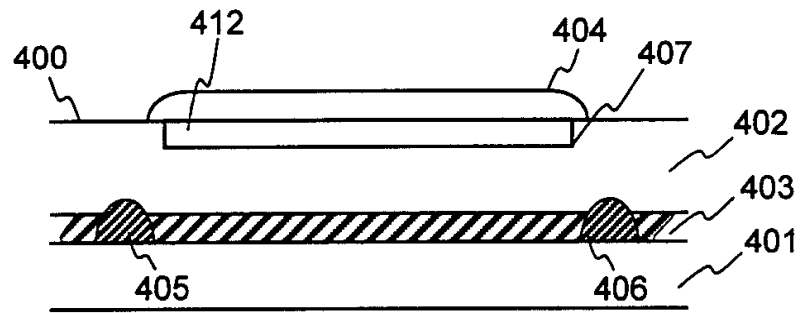


图 4A

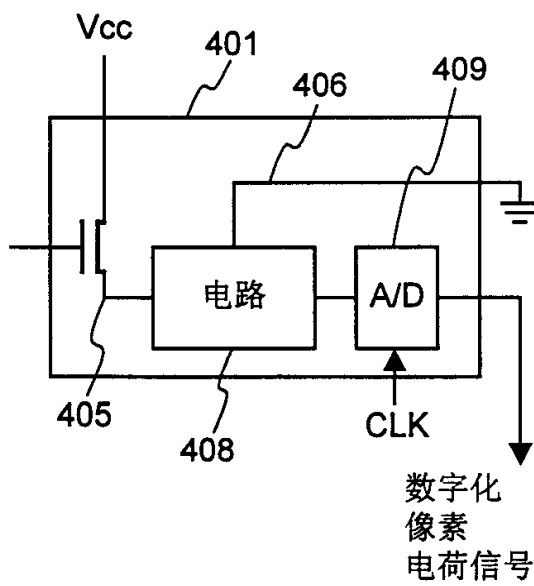


图 4B

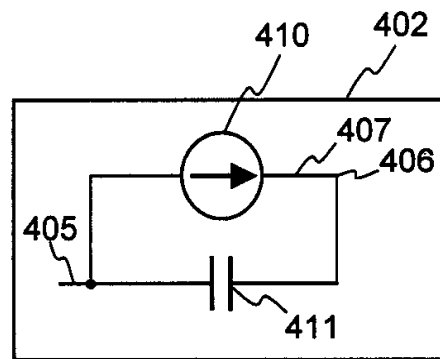


图 4C

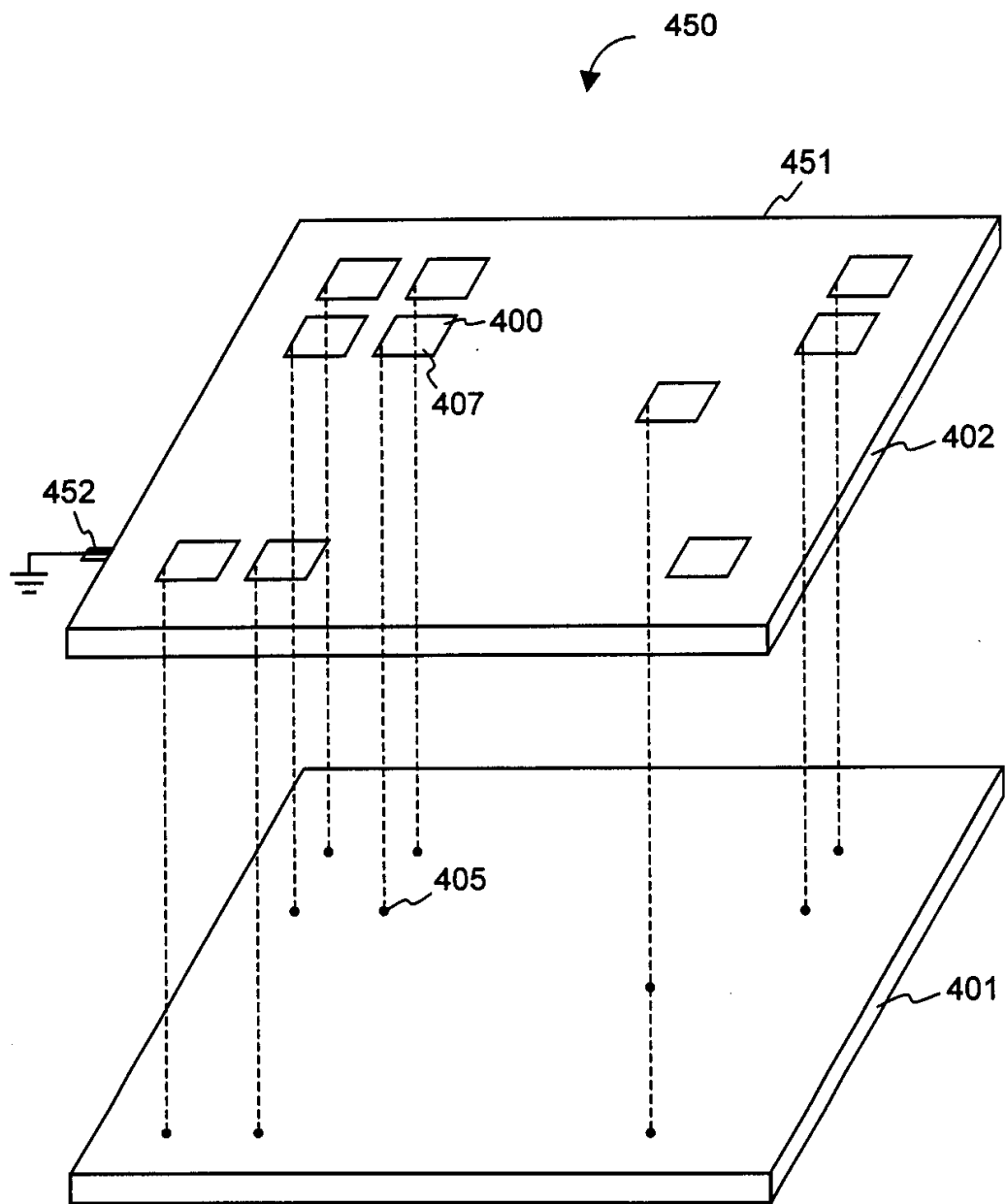


图 4D

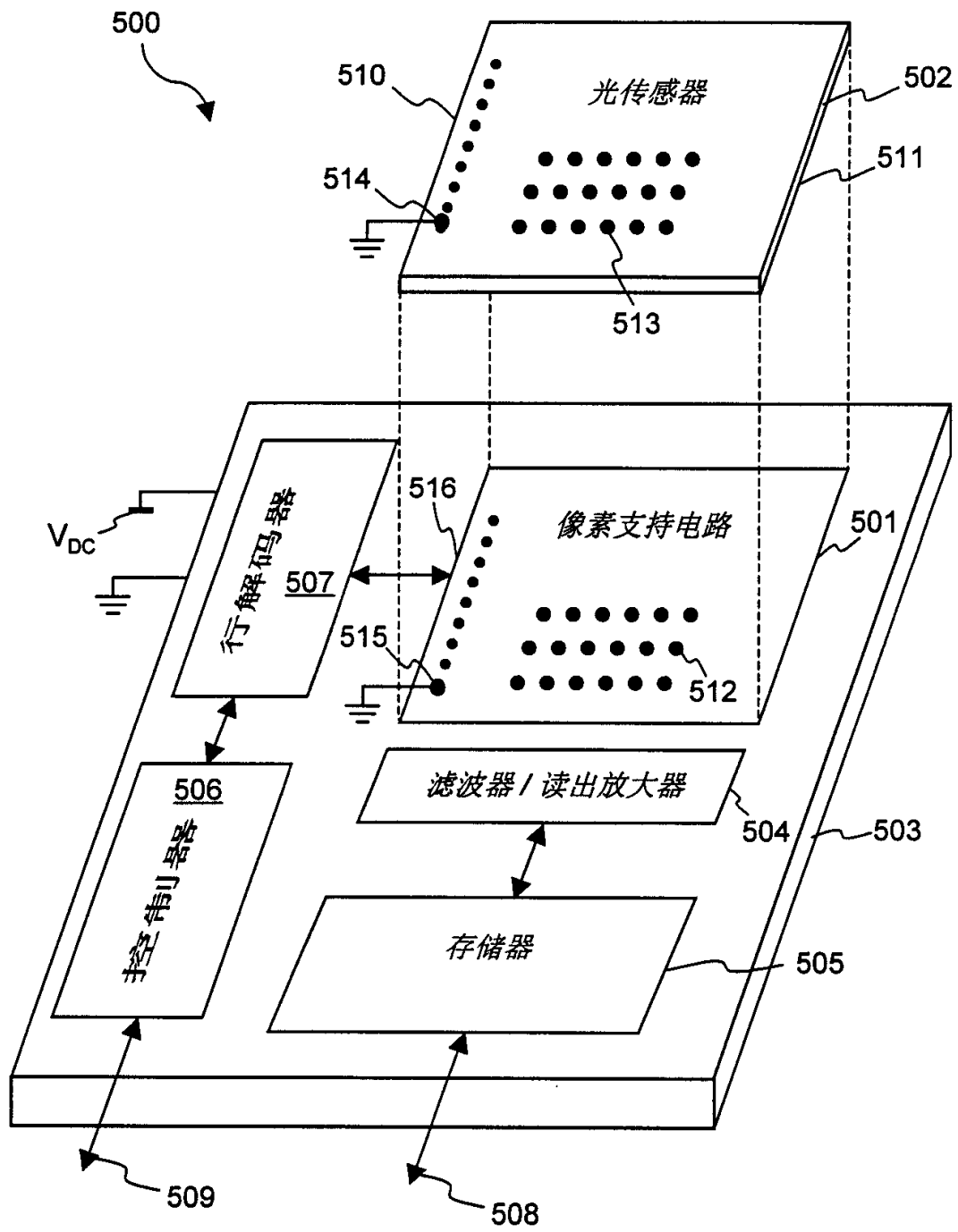


图 5A

8

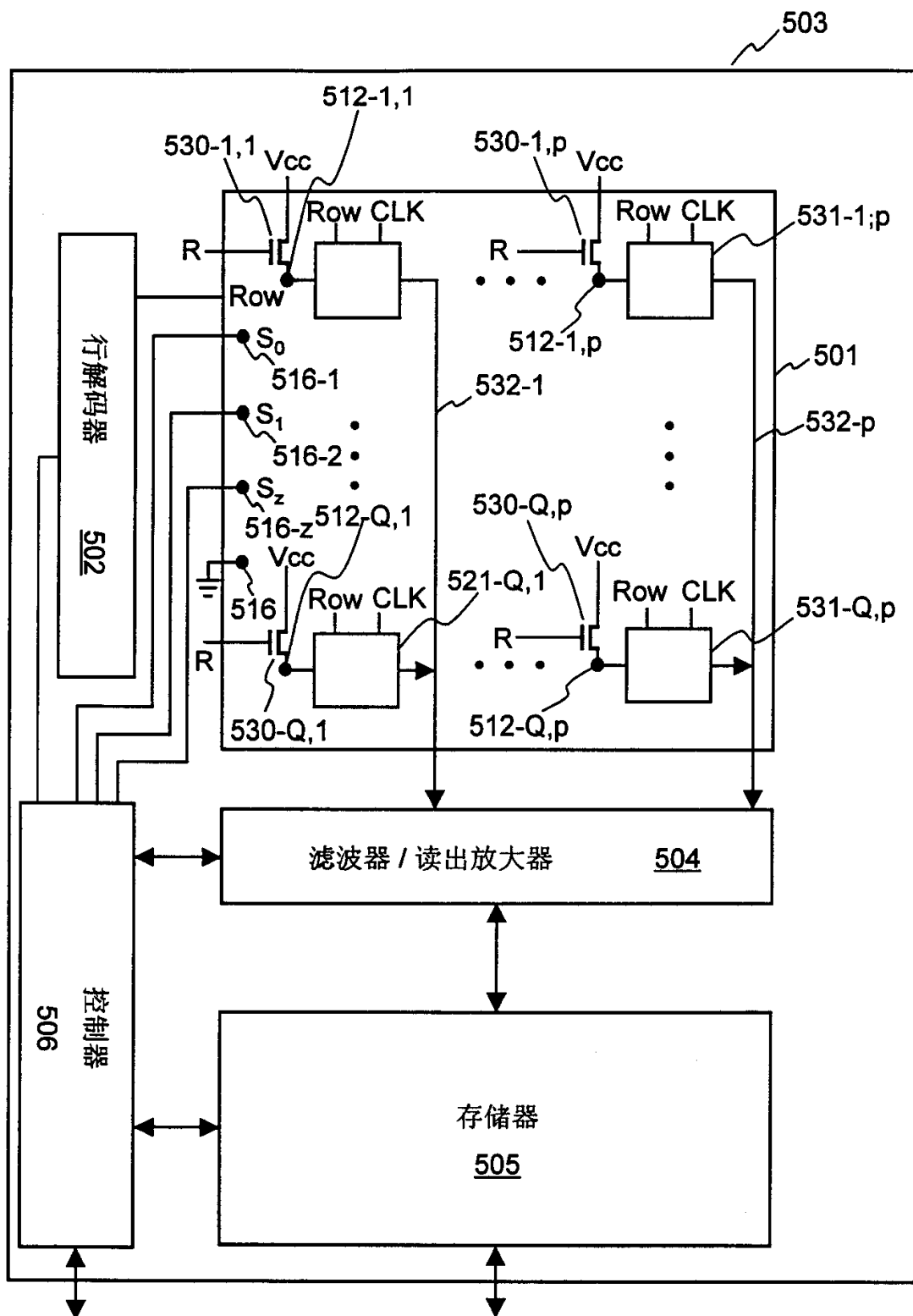


图 5C