

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3617618号
(P3617618)

(45) 発行日 平成17年2月9日(2005.2.9)

(24) 登録日 平成16年11月19日(2004.11.19)

(51) Int. Cl.⁷

H01S 5/028

F I

H01S 5/028

請求項の数 4 (全 12 頁)

(21) 出願番号	特願平11-361950	(73) 特許権者	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成11年12月20日(1999.12.20)	(74) 代理人	100078282 弁理士 山本 秀策
(65) 公開番号	特開2001-177179(P2001-177179A)	(72) 発明者	大島 昇 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(43) 公開日	平成13年6月29日(2001.6.29)	審査官	吉野 三寛
審査請求日	平成14年1月11日(2002.1.11)	(56) 参考文献	特開平09-275239(JP, A) 特開昭59-148381(JP, A)
		(58) 調査した分野(Int. Cl. ⁷ , DB名)	H01S 5/00-5/50

(54) 【発明の名称】 半導体レーザー素子の製造方法

(57) 【特許請求の範囲】

【請求項1】

多数のレーザーチップが形成されたレーザーウェハを劈開して、複数のレーザーチップがバー状態になったレーザーバーを、各レーザーチップのそれぞれの端面が両側に露出した状態で形成し、該レーザーバーをバー固定用治具により保持して、該レーザーバーにおける各レーザーチップのそれぞれの端面に所定の反射率を有する所定の膜厚Tの保護膜を成膜する成膜工程を包含する半導体レーザー素子の製造方法において、

前記成膜工程が、

前記保護膜として Al_2O_3 膜を、電子ビーム蒸着法によって、5オングストローム/秒以上10オングストローム/秒以下の成膜速度 r で、前記膜厚Tの $1/5$ 以上 $1/2$ 以下

10

に達するまで成膜する第1成膜工程と、
該第1成膜工程に連続して、 Al_2O_3 膜を、前記膜厚Tに達するまで10オングストローム/秒以上20オングストローム/秒以下の成膜速度 R であって $r < R$ の条件で成膜する第2工程と、

を包含すること特徴とする半導体レーザー素子の製造方法。

【請求項2】

前記第1の成膜工程の成膜速度が5オングストローム/秒であり、前記第2の成膜工程の成膜速度が10オングストローム/秒である請求項1に記載の半導体レーザー素子の製造方法。

【請求項3】

20

前記膜厚 T が 1500 オングストロームであり、前記第 1 の成膜工程における膜厚が、300 オングストロームである請求項 2 に記載の半導体レーザ素子の製造方法。

【請求項 4】

前記レーザバーにおける各レーザチップの一方の端面に成膜された Al_2O_3 膜上に、アモルファス Si 膜と Al_2O_3 膜とを交互に積層する第 3 成膜工程をさらに包含する請求項 1 に記載の半導体レーザ素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、レーザチップの端面に所定の反射率を有する保護膜を設けた半導体レーザ素子およびその製造方法に関し、特に、高い信頼性を有する半導体レーザ素子に適した保護膜を得ることができる半導体レーザ素子およびその製造方法に関する。

10

【0002】

【従来の技術】

半導体レーザ素子においては、図 3 に示すように、 $GaAs$ レーザチップ 1 の両端面 1a、1b に等しい反射率を有する保護膜 101a、101b が設けられている構成のものが多い。この場合、両端面からの光出力 P_o は等しくなる。

【0003】

この保護膜 101a が Al_2O_3 からなる場合、例えば Al_2O_3 膜の屈折率 (n) を $n = 1.60$ 、レーザチップ 1 の屈折率を $n = 3.50$ として計算すると、保護膜 101a の膜厚 d を変化させることによって、図 4 に示すように、保護膜 101a の反射率が変化する。なお、この図 4 では、レーザ発振波長 () 7800 オングストロームでの計算結果を示している。

20

【0004】

この図 4 に示すように、保護膜の厚さに関わらず、反射率は保護膜が無い場合よりも小さくなる。そして、光学的膜厚 $n \times d$ が発振波長の $1/4$ の奇数倍になったときに反射率が最小となり、光学的膜厚 $n \times d$ が発振波長の $1/2$ の整数倍になったときに保護膜が無い場合とほぼ同じ反射率となる。これは、 Al_2O_3 保護膜 101a の屈折率が $GaAs$ レーザチップ 1 の屈折率よりも小さいためである。

【0005】

これに対して、 $GaAs$ レーザチップ 1 の屈折率よりも大きい屈折率を有する膜、例えばアモルファス Si 等の膜を用いた場合、保護膜の厚さに関わらず、反射率は保護膜が無い場合よりも大きくなる。そして、光学的膜厚 $n \times d$ が発振波長の $1/4$ の奇数倍になったときに反射率が最大となり、光学的膜厚 $n \times d$ が発振波長の $1/2$ の整数倍になったときに保護膜が無い場合とほぼ同じ反射率となる。

30

【0006】

ところで、光出力 20 mW 以上の高出力レーザの場合には、一般に、図 5 に示すように、主射出面 (前面) 側からの光出力 P_f を高くするために、前面側 1a を保護膜が無い場合の反射率よりも低い反射率となるように、その反対側 (後面) 側 1b を保護膜が無い場合よりも高い反射率となるように設計している。

40

【0007】

例えば、前面側 1a の Al_2O_3 保護膜 201a は膜厚を約 700 オングストローム ~ 1600 オングストロームに形成することにより、その反射率を約 15% 以下に設定することができる。一方、後面側 1b の保護膜 100 は、レーザチップ 1 の屈折率よりも大きい屈折率を有する膜を用いても、1 層では十分に高い反射率が得られない。このため、第 1 層および第 3 層 102b として厚さ $\lambda/4$ (λ : 波長) に相当する Al_2O_3 膜、第 2 層および第 4 層 104b として厚さ $\lambda/4$ に相当するアモルファス Si 膜を交互に積層し、最後の第 5 層 103b として厚さ $\lambda/2$ に相当する Al_2O_3 膜を積層する。これにより、約 85% 以上の高反射率の保護膜を形成することができる。

【0008】

50

以下に、レーザチップの端面に上述したような所定の反射率を有する保護膜を形成する方法を説明する。まず、図6(a)および図6(b)に示すように、レーザウェハ2における特定の素子の電極3とそれに隣接する素子の電極3との間に、発光部(チャネル)4と直交する方向に、劈開線5をスクライブにより形成する。次に、図7に示すように、ウェハ2を劈開して、レーザバー(バー状態のレーザチップ)6を形成する。

【0009】

次に、図8に示すように、レーザバー6を、レーザバー固定用治具7に電極3面を重ねるようにしてセットする。このとき、全てのレーザバー6においてレーザチップの前面(主射出面)1a側および後面1b側が同じ向きとなるようにセットする。

【0010】

次に、レーザバー固定用治具7に固定されたレーザバー6の端面に所定の反射率を有する保護膜を成膜する。この成膜には、一般に、図9に示すような真空蒸着装置が用いられる。この真空蒸着装置は、チャンバー9内に蒸着源11と上記レーザバー固定用治具7を保持するためのホルダー8と蒸着膜厚モニター用の水晶振動子14を備えている。

【0011】

この装置を用いてレーザチップの両端面1a、1bに保護膜を蒸着する場合、まず、図9に示すように、ダクト10を通してチャンバー9内を真空にする。そして、所定の真空度に達した後、蒸着源11に入れた蒸着材料12を電子ビーム等で加熱して蒸発させて、図10(a)に示すようにレーザチップ1の端面1aに保護膜101aを蒸着する。蒸着完了後、引き続いてホルダー8を180°回転させ、図1(b)に示すようにレーザチップ1のもう一方の端面1bに保護膜101bを蒸着する。両端面1a、1bに保護膜を形成するときの成膜速度(蒸着レート)は、蒸着完了までの間、ほぼ一定となるように制御される。この蒸着レートは加熱温度により制御されるので、電子ビーム蒸着の場合には電子ビームの強度により制御される。また、抵抗加熱の場合には、抵抗体に流す電流量で制御されることは良く知られている。この蒸着レートは、蒸着材料が Al_2O_3 の場合、数オングストローム/秒~30オングストローム/秒の間で設定されるのが一般的である。なお、蒸着は水晶振動子14にて膜厚をモニターしながら行い、所定の膜厚に達した時点で蒸着を停止する。

【0012】

さらに、高出力タイプの半導体レーザ素子の場合には、上述した手順と同様にして、図11(a)に示すように、前面(主射出面)1a側に反射率約15%以下の低反射保護膜201aを成膜した後、引き続いて図11(b)に示すように、後面1b側に高反射保護膜100を成膜する。この高反射保護膜100は、上述したように、第1層および第3層102bとして厚さ $\lambda/4$ (λ :波長)に相当する Al_2O_3 膜、第2層および第4層104bとして厚さ $\lambda/4$ に相当するアモルファスSi膜を交互に積層し、最後の第5層103bとして厚さ $\lambda/2$ に相当する Al_2O_3 膜を積層する。

【0013】

【発明が解決しようとする課題】

上述したように、レーザチップの端面に保護膜を形成する場合、保護膜の成膜速度は蒸着完了までの間、一定となるように制御される。よって、図9に示したように、蒸着材料12に入力される電子ビームパワー13も蒸着完了までの間、ほぼ一定となる。しかし、このようにして作製した半導体レーザ素子を高出力で動作させると、必要とされる信頼性が得られないという問題があった。

【0014】

本発明は、このような従来技術の問題点を解決すべくなされたものであり、レーザチップの端面に所定の反射率の保護膜を有し、信頼性の高い半導体レーザ素子およびその製造方法を提供することを目的とする。

【0015】

【課題を解決するための手段】

本発明の半導体レーザ素子の製造方法は、多数のレーザチップが形成されたレーザウェハ

10

20

30

40

50

を劈開して、複数のレーザチップがバー状態になったレーザバーを、各レーザチップのそれぞれの端面が両側に露出した状態で形成し、該レーザバーをバー固定用治具により保持して、該レーザバーにおける各レーザチップのそれぞれの端面に所定の反射率を有する所定の膜厚 T の保護膜を成膜する成膜工程を包含する半導体レーザ素子の製造方法において、前記成膜工程が、前記保護膜として Al_2O_3 膜を、電子ビーム蒸着法によって、5オングストローム/秒以上10オングストローム/秒以下の成膜速度 r で、前記膜厚 T の $1/5$ 以上 $1/2$ 以下に達するまで成膜する第1成膜工程と、該第1成膜工程に連続して、 Al_2O_3 膜を、前記膜厚 T に達するまで10オングストローム/秒以上20オングストローム/秒以下の成膜速度 R であって $r < R$ の条件で成膜する第2工程と、を包含すること特徴とし、そのことにより上記目的が達成される。

10

【0016】

好ましくは、前記第1の成膜工程の成膜速度が5オングストローム/秒であり、前記第2の成膜工程の成膜速度が10オングストローム/秒である。

【0017】

好ましくは、前記膜厚 T が1500オングストロームであり、前記第1の成膜工程における膜厚が、300オングストロームである。

【0018】

好ましくは、前記レーザバーにおける各レーザチップの一方の端面に成膜された Al_2O_3 膜上に、アモルファス Si 膜と Al_2O_3 膜とを交互に積層する第3成膜工程をさらに包含する。

20

【0024】

以下、本発明の作用について説明する。

【0025】

本発明にあっては、レーザチップの端面に所定の反射率を有する保護膜を成膜する際に、ある膜厚に達するまでを比較的低い成膜速度で成膜するので、レーザチップ端面に与えるダメージを小さくすることが可能である。また、残りの所定膜厚までをそれよりも速い成膜速度で成膜するので、緻密で大気中の水分や酸素を通しにくい、良好な膜質の保護膜を得ることが可能である。

【0026】

両端面に所定の反射率を有する保護膜を成膜した後、一方の端面（後面側）の保護膜上に多層膜を成膜して後面側を高反射率とすることにより、高出力の半導体レーザ素子にも適用可能である。

30

【0027】

$GaAs$ レーザチップの場合、保護膜の材料としては例えば Al_2O_3 を用いることができる。また、その上に成膜する多層膜としては、例えばアモルファス Si と Al_2O_3 を交互に積層したものをを用いることができる。この保護膜の成膜速度は、電子ビーム蒸着の場合、電子ビームの強度により制御することが可能である。そして、蒸発に寄与しない電子流の量を低くした条件下で端面近傍の保護膜を成膜可能であるので、光出射端面に与えるダメージが小さくなる。

【0028】

半導体レーザ素子の端面保護膜の形成方法において、保護膜がある膜厚に達するまでをある成膜速度で成膜し、残りの所定膜厚までをその2倍の成膜速度で成膜すると、半導体レーザ素子のCOD（光学的破壊レベル）は、従来方法により成膜品と比較して高くなるので好ましい。また、保護膜がある膜厚に達するまでを5オングストローム/秒以上10オングストローム/秒以下の成膜速度で成膜し、残りの所定膜厚までを10オングストローム/秒以上20オングストローム/秒以下の成膜速度で成膜すると、さらに半導体レーザ素子のCOD値が高くなるので好ましい。さらに、保護膜が所定膜厚の $1/5$ 以上 $1/2$ 以下に達するまでをある成膜速度で成膜し、残りの所定膜厚までをそれよりも速い成膜速度で成膜すると、半導体レーザ素子のCOD値が従来方法による成膜品と比較して高くなるので好ましい。

40

50

【 0 0 2 9 】

【 発明の実施の形態 】

まず、本発明の原理について簡単に説明する。

【 0 0 3 0 】

レーザチップの端面に比較的高い成膜速度、例えば約 10 オングストローム / 秒 ~ 30 オングストローム / 秒程度で保護膜を成膜した場合、膜質が緻密で大気中の水分や酸素を通しにくく、端面の劣化を防止する効果の大きい保護膜が得られると考えられる。

【 0 0 3 1 】

しかし、この場合、図 9 に示した蒸着材料 12 に入力する電子ビームパワー 13 も高くなるため、蒸着に寄与しない迷走電子や反跳電子等の電子流 15 が増加し、それがレーザチップ端面にダメージを与えて半導体レーザ素子としての信頼性が損なわれるおそれがある。また、保護膜材料の飛散速度も速くなるので、保護膜材料自身によりレーザチップ端面にダメージを与えるおそれもある。さらに、熱膨張率の大きく異なるレーザチップと保護膜との密着性が良いため、レーザ発振時には端面の温度が高くなり、熱応力によってレーザチップを構成している結晶にダメージを与えることも考えられる。

10

【 0 0 3 2 】

一方、保護膜の成膜速度を比較的低い条件、例えば 10 オングストローム / 秒程度以下とした場合、保護膜の膜質を良好なものにすることが困難であり、半導体レーザ素子としての信頼性を損なうおそれがある。

【 0 0 3 3 】

本発明はこのような考察に基づいてなされたものである。以下に、本発明の実施形態について、図面を参照しながら説明する。

20

【 0 0 3 4 】

(実施形態 1)

図 1 は、本実施形態 1 における半導体レーザ素子の製造方法を説明するための図である。本実施形態では、図 1 (b - 4) に示すように、レーザチップ 1 の一方の端面 1 a 側に、所定の反射率を有し、その組成が一定で、所定膜厚 T のうち、端面 1 a からある膜厚までの部分 3 0 1 a の密度が残りの部分 3 0 2 a の密度よりも低い保護膜が所定膜厚 T で形成している。また、他方の端面 1 b 側には、所定の反射率を有し、その組成が一定で、所定膜厚 T のうち、端面 1 b からある膜厚までの部分 3 0 1 b の密度が残りの部分 3 0 2 b の

30

【 0 0 3 5 】

この半導体レーザ素子の製造は、以下のようにして行うことができる。まず、従来技術と同様に、図 6 に示したようなウェハ 2 を劈開して図 7 に示したようなバー状態のレーザチップ 6 を形成し、図 8 に示したようにそのバー状態のレーザチップ 6 をバー固定用治具 7 に電極 3 面を重ねるようにしてセットする。このとき、全てのレーザバー 6 においてレーザチップの端面 1 a 側および端面 1 b 側が同じ向きとなるようにセットする。そして、レーザバー固定用治具 7 に固定されたレーザバー 6 の端面 1 a、1 b に所定の反射率を有する保護膜を成膜する。成膜時には、図 9 に示したような真空蒸着装置を用いる。

【 0 0 3 6 】

図 1 (a - 1) に示すように、レーザバーを積層したレーザバー固定用治具 7 をレーザバー (レーザチップ) 1 の端面 1 a が蒸着源 11 側に向くように、装置内のホルダー 8 にセットする。そして、装置のチャンバー 9 をダクト 10 を通して排気し、所定の真空度に達した後、蒸着源 11 から蒸着材料 12 を蒸発させて成膜を開始する。

40

【 0 0 3 7 】

まず、図 1 (b - 1) に示すように、端面 1 a に所定の膜厚 T オングストロームよりも薄い t オングストロームの保護膜 3 0 1 a を成膜速度 r オングストローム / 秒にて成膜する。続いて、図 1 (b - 2) に示すように、保護膜が所定の膜厚 T オングストロームになるまでの間、保護膜 3 0 2 a を成膜速度 R オングストローム / 秒にて成膜する。このとき、成膜速度 $r < 成膜速度 R$ となるように設定する。但し、蒸着材料が Al_2O_3 の場合には

50

、Rは30オングストローム/秒程度以下であるのが好ましい。

【0038】

このとき、図1(a-1)および図1(a-2)に示すように、保護膜301aの成膜速度rは保護膜302aの成膜速度Rに対して十分小さいため、保護膜301aの成膜時に蒸着材料12に照射する電子ビームパワー13'を、保護膜302aの成膜時に蒸着材料12に照射する電子ビームパワー13に比べて小さくすることができる。その結果、保護膜301aの成膜は、材料の蒸発に寄与しない電子流を低く抑えた状態にて行うことができる。

【0039】

このようにレーザーチップ1の端面1aに保護膜301a、302aを成膜した後、図1(a-3)および図1(a-4)に示すように、ホルダー8を180°回転させて、レーザーチップ1のもう一方の端面1bに保護膜301b、302bを成膜する。この保護膜301b、302bは、端面1aに設けた保護膜301a、302aと同様に成膜することができる。

10

【0040】

まず、図1(b-3)に示すように、端面1bに所定の膜厚Tオングストロームよりも薄いtオングストロームの保護膜301bを成膜速度rオングストローム/秒にて成膜する。続いて、図1(b-4)に示すように、保護膜が所定の膜厚Tオングストロームになるまでの間、保護膜302bを成膜速度Rオングストローム/秒にて成膜する。このとき、成膜速度r<成膜速度Rとなるように設定する。

20

【0041】

このときにも、図1(a-3)および図1(a-4)に示すように、保護膜301bの成膜速度rは保護膜302bの成膜速度Rに対して十分小さいため、保護膜301bの成膜時に蒸着材料12に照射する電子ビームパワー13'を、保護膜301bの成膜時に蒸着材料12に照射する電子ビームパワー13に比べて小さくすることができる。その結果、端面1aに保護膜301aを成膜したときと同様に、保護膜301bの成膜は、材料の蒸発に寄与しない電子流を低く抑えた状態にて行うことができる。

【0042】

以上のように、本実施形態では、半導体レーザー素子の信頼性を左右する両光出射端面1a、1b近傍の成膜を、蒸発に寄与しない電子流の量を低くした条件下で行っているため、光出射端面に与えるダメージを小さくすることができる。しかも、残りの膜は高い成膜速度で行っているため、良好な膜質の保護膜を得ることができる。

30

【0043】

(実施形態2)

本実施形態2では、レーザーチップ1の両端面に反射率が異なる保護膜を設けた例について説明する。このように反射率を非対称とした構造では、通常、高出力レーザに用いられ、低反射の膜は単層で、高反射の膜は多層構造であるのが一般的である。

【0044】

図2は、本実施形態2における半導体レーザー素子の製造方法を説明するための図である。光出力が約20mW以上の高出力レーザの場合、一般に、主出射面1a側からの光出力を高くするため、図2(b-5)に示すように、主出射面(前面)1a側を低反射、反対面(後面)1b側を高反射となるように設計する。本実施形態では、図2(b-5)に示すように、レーザーチップ1の一方の主光出射端面(前面)1a側に、所定の反射率を有し、その組成が一定で、所定膜厚Tのうち、端面1aからある膜厚までの部分301aの密度が残りの部分302aの密度よりも低い保護膜が所定膜厚Tで形成している。また、他方の端面(後面)1b側には、多層構造により高反射の保護膜300を形成している。この保護膜300は、所定の反射率を有し、その組成が一定で、所定膜厚Tのうち、端面1bからある膜厚までの部分301bの密度が残りの部分302bの密度よりも低い保護膜を形成し、その上に第2層305b、第3層303b、第4層305bおよび第5層304bを形成している。

40

50

【0045】

保護膜材料として Al_2O_3 およびSiを用いる場合、主射出面1a側の保護膜を Al_2O_3 の単層膜で形成し、その反射率が約15%以下の低反射となるように設計するのが一般的である。よって、保護膜301aおよび保護膜302aを加えた膜厚Tオングストロームは、その反射率が約15%以下の低反射となるように設定される。ここで、 Al_2O_3 膜の屈折率(n)を $n = 1.60$ 、レーザチップの屈折率を $n = 3.50$ 、発振波長()を7800オングストロームとして計算すると、この反射率に対応する膜厚Tオングストロームは、図4に示すように約700オングストローム~1600オングストロームとなる。

【0046】

一方、後面1b側の保護膜300は、第1層301b+302bおよび第3層303bとして厚さ / 4 (波長)に相当する Al_2O_3 膜と、第2層305bおよび第4層305bとして厚さ / 4に相当するアモルファスSi膜とを交互に積層し、さらに、第5層304bとして厚さ / 2に相当する Al_2O_3 膜を有する。また、その反射率は約85%以上の高反射率となる。

【0047】

端面1a側の保護膜301a、302aおよび端面1b側の保護膜301b、302bの成膜は、図2(a-1)~図2(a-4)および図2(b-1)~図2(b-4)に示すように、実施形態1において図1(a-1)~図1(a-4)および図1(b-1)~図1(b-4)を用いて説明した成膜方法と同様に行うことができる。

【0048】

すなわち、図2(b-1)に示すように、端面1aに所定の膜厚Tオングストロームよりも薄いtオングストロームの保護膜301aを成膜速度rオングストローム/秒にて成膜する。続いて、図2(b-2)に示すように、保護膜が所定の膜厚Tオングストロームになるまでの間、保護膜302aを成膜速度Rオングストローム/秒にて成膜する。このとき、成膜速度 $r < 成膜速度R$ となるように設定する。但し、蒸着材料が Al_2O_3 の場合には、Rは10オングストローム/秒程度以上30オングストローム/秒程度以下とし、rは10オングストローム/秒程度以下であるのが好ましい。

【0049】

このようにレーザチップ1の端面1aに保護膜301a、302aを成膜した後、図2(a-3)および図2(a-4)に示すように、ホルダー8を180°回転させて、レーザチップ1のもう一方の端面1bに保護膜301b、302bを成膜する。この保護膜301b、302bは、端面1aに設けた保護膜301a、302aと同様に成膜することができる。

【0050】

すなわち、図2(b-3)に示すように、端面1bに所定の膜厚Tオングストロームよりも薄いtオングストロームの保護膜301bを成膜速度rオングストローム/秒にて成膜する。続いて、図2(b-4)に示すように、保護膜が所定の膜厚Tオングストロームになるまでの間、保護膜302bを成膜速度Rオングストローム/秒にて成膜する。このとき、成膜速度 $r < 成膜速度R$ となるように設定する。また、このときの所定膜厚Tと成膜速度rにて成膜する膜厚tは、 $t = T / 5 \sim T / 2$ 程度に設定する。

【0051】

そして、端面1b側の第3層303bおよび第5層304bの Al_2O_3 膜は、成膜開始から完了までの間、比較的高い一定の成膜速度(10オングストローム/秒~30オングストローム/秒)で成膜を行う。また、第2層305bおよび第4層305bのアモルファスSi膜も、成膜開始から完了までの間、一定の成膜速度(1オングストローム/秒以下)で成膜を行う。

【0052】

本実施形態でも、半導体レーザ素子の信頼性を左右する端面1a、1b近傍の成膜を、蒸発に寄与しない電子流の量を低くした条件下で行っているため、光射出端面に与えるダメ

10

20

30

40

50

ージを小さくすることができる。しかも、残りの膜は高い成膜速度で行っているため、良好な膜質の保護膜を得ることができる。

【0053】

(実施形態3)

本実施形態3では、実施形態2と同様に、端面1aに所定の膜厚 T オングストロームよりも薄い t オングストロームの保護膜301aを成膜速度 r オングストローム/秒にて成膜し、続いて、保護膜が所定の膜厚 T オングストロームになるまでの間、保護膜302aを R オングストローム/秒で成膜した。また、端面1bには所定の膜厚 T オングストロームよりも薄い t オングストロームの保護膜301bを成膜速度 r オングストローム/秒にて成膜し、続いて、保護膜が所定の膜厚 T オングストロームになるまでの間、保護膜302bを R オングストローム/秒で成膜し、その上に第2層305b、第3層303b、第4層305bおよび第5層304bを形成した。但し、本実施形態3では、成膜速度 r と成膜速度 R との関係を約 $r = R / 2$ に設定した。すなわち、保護膜301aの成膜速度 r を保護膜302aの成膜速度 R の半分に設定し、保護膜301bの成膜速度 r を保護膜302bの成膜速度 R の半分に設定した。

10

【0054】

蒸着材料が Al_2O_3 である場合には、 r は10オングストローム/秒程度以下、 R は20オングストローム/秒程度以下であるのが好ましく、かつ、 R と r の値は $R / 2$ となるように設定する。また、このときの所定膜厚 T と成膜速度 r にて成膜する膜厚 t は $t = T / 5 \sim T / 2$ 程度に設定する。

20

【0055】

上記範囲内で r および R の値を $r = R / 2$ になるように設定し、保護膜を形成した半導体レーザ素子によれば、従来の成膜方法に比べて高いCOD値を得ることが可能となる。

【0056】

(実施形態4)

本実施形態4では、実施形態2および実施形態3と同様に、端面1aに所定の膜厚 T オングストロームよりも薄い t オングストロームの保護膜301aを成膜速度 r オングストローム/秒にて成膜し、続いて、保護膜が所定の膜厚 T オングストロームになるまでの間、保護膜302aを R オングストローム/秒で成膜した。また、端面1bには所定の膜厚 T オングストロームよりも薄い t オングストロームの保護膜301bを成膜速度 r オングストローム/秒にて成膜し、続いて、保護膜が所定の膜厚 T オングストロームになるまでの間、保護膜302bを R オングストローム/秒で成膜し、その上に第2層305b、第3層303b、第4層305bおよび第5層304bを形成した。但し、本実施形態4では、成膜速度 r を5オングストローム/秒以上10オングストローム/秒以下、成膜速度 R を10オングストローム/秒以上20オングストローム/秒以下とし、成膜速度 r と成膜速度 R との関係を約 $r = R / 2$ に設定した。

30

【0057】

蒸着材料が Al_2O_3 である場合には、実施形態3において、より具体的に r を5オングストローム/秒以上10オングストローム/秒以下、 R を10オングストローム/秒以上20オングストローム/秒以下とし、かつ、 R と r の値は $R / 2$ となるように設定する。また、このときの所定膜厚 T と成膜速度 r にて成膜する膜厚 t は、実施形態3と同様、 $t = T / 5 \sim T / 2$ 程度に設定する。

40

【0058】

このようにして保護膜を形成した半導体レーザ素子によれば、最も高いCOD値を得ることが可能となる。

【0059】

(実施形態5)

本実施形態5では、実施形態2～実施形態4と同様に、端面1aに所定の膜厚 T オングストロームよりも薄い t オングストロームの保護膜301aを成膜速度 r オングストローム/秒にて成膜し、続いて、保護膜が所定の膜厚 T オングストロームになるまでの間、保護

50

膜 302 a を R オングストローム / 秒で成膜した。また、端面 1 b には所定の膜厚 T オングストロームよりも薄い t オングストロームの保護膜 301 b を成膜速度 r オングストローム / 秒にて成膜し、続いて、保護膜が所定の膜厚 T オングストロームになるまでの間、保護膜 302 b を R オングストローム / 秒で成膜し、その上に第 2 層 305 b、第 3 層 303 b、第 4 層 305 b および第 5 層 304 b を形成した。但し、本実施形態 5 では、主射出面 1 a 側の反射率を約 15% 以下にするために、屈折率 $n = 3.50$ のレーザチップの端面に屈折率 $n = 1.60$ の Al_2O_3 膜を膜厚 T 1500 オングストロームで成膜した。そして、成膜速度 r を 5 オングストローム / 秒として膜厚 $t = 300$ オングストローム (所定膜厚 T の $1/5$) の保護膜 301 a および 301 b を成膜し、成膜速度 R を 10 オングストローム / 秒以上として残りの保護膜 302 a および 302 b を成膜した。

10

【0060】

本実施形態 5 で作製した半導体レーザ素子と、従来の方法で端面保護膜を形成した半導体レーザ素子について、COD 値 (光学的破壊レベル) の比較を行った結果を下記表に示す。なお、この表において、 α が本実施形態 5 で作製した半導体レーザ素子を示し、 β が従来の方法で端面保護膜を形成した半導体レーザ素子を示す。

【0061】

【表 1】

ロット	COD 値		
	α (mW)	β (mW)	$\alpha - \beta$ (効果) (mW)
A	185.6	115.1	70.5
B	177.5	116.4	61.1
C	146.0	117.7	28.3
D	140.9	102.3	38.6
E	160.5	132.9	27.6
F	197.7	125.0	72.7

20

30

主射出面 (前面 低反射) 側 : Al_2O_3 単層

後面 (高反射) 側 : $Al_2O_3/Si/Al_2O_3/Si/Al_2O_3$ 5 層構造

【0062】

この表に示すように、本実施形態 5 によれば、全てのロットにおいて、COD 値が約 30 mW ~ 70 mW 上昇していることが確認できた。

40

【0063】

なお、上記実施形態では電子ビーム蒸着法により保護膜を成膜したが、本発明は抵抗加熱による蒸着にも適用可能である。

【0064】

【発明の効果】

以上詳述したように、本発明によれば、レーザチップの端面に所定の反射率を有する保護膜を成膜する際に、レーザチップ端面に与えるダメージを小さくすることができ、しかも、保護膜の膜質を良好なものにすることができる。従って、半導体レーザ素子としての信頼性を向上することができる。さらに、両端面に所定の反射率を有する保護膜を成膜した後、一方の端面 (後面) 側の保護膜上に多層膜を成膜して高反射率とすることにより、高

50

出力の半導体レーザ素子においても、信頼性を向上することができる。

【図面の簡単な説明】

【図 1】実施形態 1 における半導体レーザ素子の製造工程を説明するための図である。

【図 2】実施形態 2 における半導体レーザ素子の製造工程を説明するための図である。

【図 3】従来の半導体レーザ素子の構造を示す図である。

【図 4】保護膜の膜厚と反射率との関係を示す図である。

【図 5】従来の半導体レーザ素子の構造を示す図である。

【図 6】半導体レーザ素子の製造工程を説明するための図である。

【図 7】半導体レーザ素子の製造工程を説明するための図である。

【図 8】半導体レーザ素子の製造に用いられる治具を説明するための図である。

10

【図 9】半導体レーザ素子の製造に用いられる蒸着装置を説明するための図である。

【図 10】従来の半導体レーザ素子の製造工程を説明するための図である。

【図 11】従来の半導体レーザ素子の製造工程を説明するための図である。

【符号の説明】

1 レーザチップ

1 a、1 b 端面

2 ウェハ

3 電極

4 発光部 (チャンネル)

5 劈開線

20

6 レーザバー

7 レーザバー固定用治具

8 ホルダー

9 チャンバー

10 ダクト

11 蒸着源

12 蒸着材料

13、13' 電子ビームパワー

14 水晶振動子

15、15' 電子流

30

101 a、101 b、100、201 a、102 b、300、301 a、302 a、30

1 b、302 b 保護膜

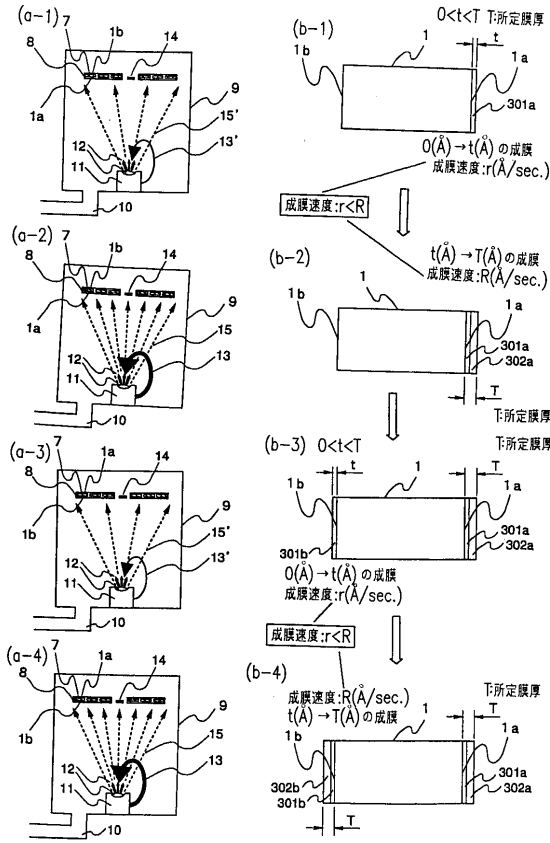
303 b、102 b 第 3 層

304 b、103 b 第 5 層

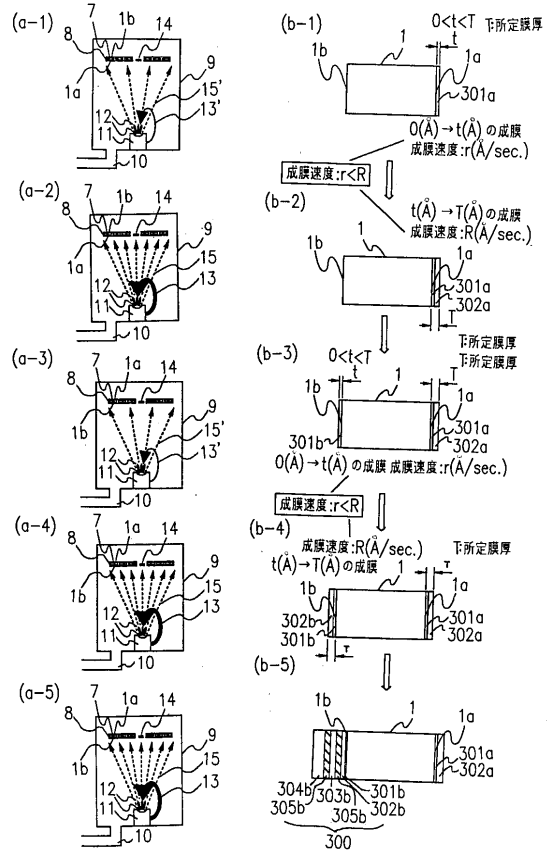
305 b、104 b 第 2 層および第 4 層

100 保護膜

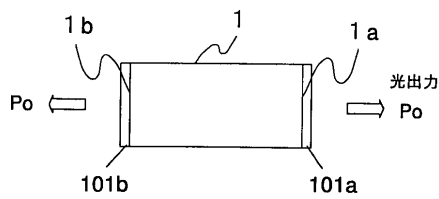
【 図 1 】



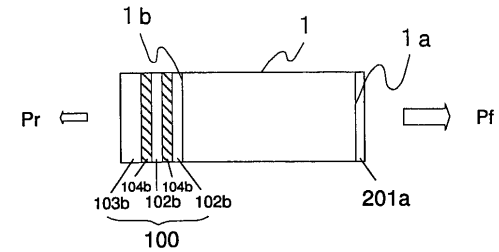
【 図 2 】



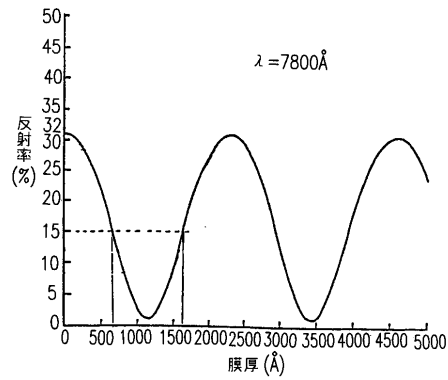
【 図 3 】



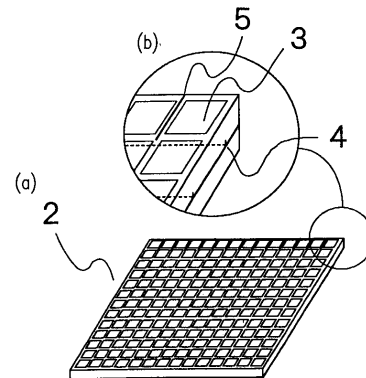
【 図 5 】



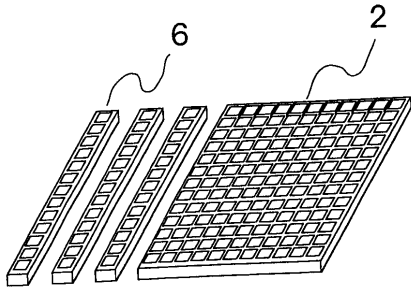
【 図 4 】



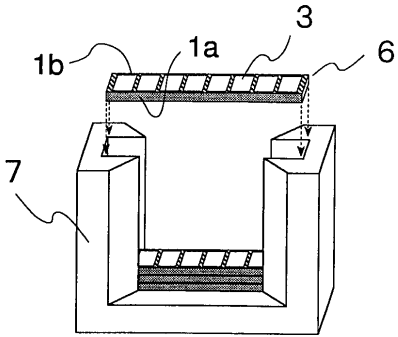
【 図 6 】



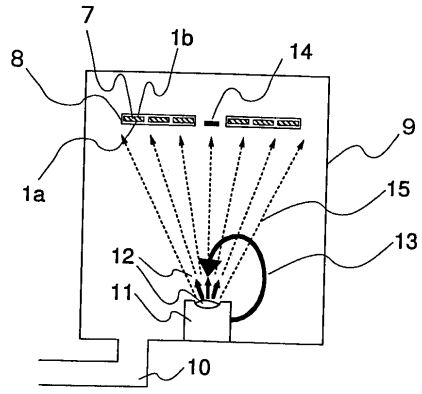
【 図 7 】



【 図 8 】

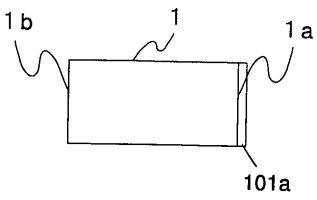


【 図 9 】

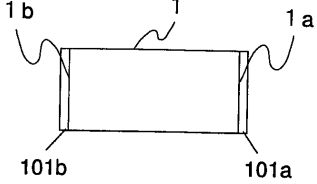


【 図 10 】

(a)

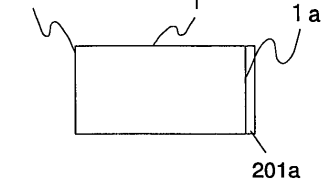


(b)



【 図 11 】

(a)



(b)

