

(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) . Int. Cl. (45) 공고일자 2006년08월22일  
G02F 1/133 (2006.01) (11) 등록번호 10-0614016  
G09G 3/36 (2006.01) (24) 등록일자 2006년08월11일

(21) 출원번호	10-2005-7012381(분할)	(65) 공개번호	10-2005-0084513
(22) 출원일자	2005년06월30일	(43) 공개일자	2005년08월26일
(62) 원출원	특허10-1998-0707748		
번역문 제출일자	원출원일자 : 1998년09월29일 2005년06월30일	심사청구일자	2003년01월29일
(86) 국제출원번호	PCT/JP1998/000405	(87) 국제공개번호	WO 1998/33166
국제출원일자	1998년01월29일	국제공개일자	1998년07월30일

EP 유럽특허: 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴,

(30) 우선권주장 JP-P-1997-00029568 1997년01월29일 일본(JP)

(73) 특허권자 세이코 앱슨 가부시키가이샤  
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1

(72) 빌명자 마츠에다 요지로  
일본 나가노켄 스와시 오와 3-3-5 세이코 엘레나이

(74) 대리인 특히 법인 코리아나

### 심사관 : 이동윤

#### (54) 액티브 매트릭스 기판 및 전자 기기

## 요약

출력단을 하이 임피던스 상태로 할 수 있는 기능을 갖는, 데이터선을 구동하기 위한 디지털 드라이버(330)와, 데이터선의, 상기 디지털 드라이버와는 반대측의 끝에 형성된 검사회로(340)를 형성한다. 검사회로(340)는 복수의 데이터선의 각각마다 형성된 쌍방향성 스위치와, 그 스위치의 개폐를 제어하는 제어수단을 갖는다. 데이터선의 반대측에 형성된 검사회로를 사용하여, 데이터선의 단선이나 디지털 드라이버 출력의 검사 이외의 것, 점결합의 유무도 판정할 수 있도록 이루어진다. 또한, 검사 전용의 회로로 하였기 때문에 지극히 소형이고, 이 회로는 데드 스페이스에 배치하는 것도 가능하다.

## 대표도

도 4

## 색인어

검사 회로, 밀봉 위치, 데드 스페이스

### 명세서

#### 도면의 간단한 설명

도 1은 본 발명의 액티브 매트릭스 기판의 검사방법의 일례를 실행하기 위한 장치의 전체 구성을 도시한 도면.

도 2는 본 발명의 액티브 매트릭스 기판에 설치되어 있는 회로의 구성예를 도시한 도면.

도 3은 도 2에 있어서의 D/A 변환기를 구성하는 트랜지스터의 사이즈와, 검사회로를 구성하는 트랜지스터의 사이즈를 모식적으로 비교하여 도시한 도면.

도 4는 검사회로를 밀봉재의 아래에 배치한 예를 도시한, 액정 표시 장치의 일부의 단면도.

도 5는 본 발명의 액티브 매트릭스 기판의 검사방법의 일실시예의, 개요를 도시한 흐름도.

도 6은 본 발명의 액티브 매트릭스 기판의 검사 방법의 일실시예의, 보다 구체적인 내용을 설명하기 위한 흐름도.

도 7은 도 6 중의, 접결합 측정의 내용을 보다 구체적으로 도시한 흐름도.

도 8은 도 6 중의, 필요 여부 판정의 내용을 보다 구체적으로 도시한 흐름도.

도 9a는 액티브 매트릭스부의 1화소의 구성의 일례를 도시한 평면도.

도 9b는 도 9a의 등가 회로도.

도 10a는 액티브 매트릭스부의 1화소의 구성의 다른 예를 도시한 평면도.

도 10b는 도 10a의 등가 회로도.

도 11은 본 발명에서 사용가능한 용량 분할 방식의 D/A 변환기의 구성예의 개요를 설명하기 위한 도면.

도 12는 도 11의 용량 분할 방식의 D/A 변환기의 일부의 회로 구성예를 도시한 도면.

도 13은 본 발명에서 사용가능한 저항 분할 방식의 D/A 변환기의 구성예의 개요를 설명하기 위한 도면.

도 14는 본 발명에서 사용 가능한 PWM 방식의 D/A 변환기의 구성예의 개요를 설명하기 위한 도면.

도 15a, 도 15b는 도 1, 도 2에 도시된 검사회로의 일례의 개요를 설명하기 위한 도면.

도 16은 도 1, 도 2에 도시된 검사회로의 구성의 다른 예의 개요를 설명하기 위한 도면.

도 17은 본 발명의 액티브 매트릭스 기판에 설치된 회로의 다른 구성예를 도시한 도면.

도 18은 액티브 매트릭스 기판의 제조를 위해 글래스 기판을 절단하는 경우의 위치를 도시한 도면.

도 19는 주사선 구동회로, 데이터선 구동회로, 검사회로 등의 레이아웃의 일례를 도시한 도면.

도 20는 본 발명의 액티브 매트릭스 기판의 제조방법의 일례의, 제 1 공정을 도시한 도면.

도 21은 본 발명의 액티브 매트릭스 기판의 제조방법의 일례의, 제 2 공정을 도시한 도면.

도 22는 본 발명의 액티브 매트릭스 기판의 제조방법의 일례의, 제 3 공정을 도시한 도면.

도 23은 본 발명의 액티브 매트릭스 기판의 제조방법의 일례의, 제 4 공정을 도시한 도면.

도 24는 본 발명의 액티브 매트릭스 기판의 제조방법의 일례의, 제 5 공정을 도시한 도면.

도 25는 본 발명의 액티브 매트릭스 기판의 제조방법의 일례의, 제 6 공정을 도시한 도면.

도 26은 본 발명의 액티브 매트릭스 기판의 제조방법의 일례의, 제 7 공정을 도시한 도면.

도 27은 본 발명의 액티브 매트릭스 기판을 사용한 액정 표시 장치의 구성을 도시한 도면.

도 28은 본 발명의 액티브 매트릭스 기판을 사용한 전자기기의 일례(랩탑 컴퓨터)의 구성을 도시한 도면.

도 29는 본 발명의 액티브 매트릭스 기판을 사용한 전자기기의 다른 예(액정프로젝터)의 구성을 도시한 도면.

도 30a는 도 9a에 도시된 디바이스의 A-A 선에 따르는 단면 구조를 도시한 도면.

도 30b는 도 10a에 도시된 디바이스의 A-A선에 따르는 단면 구조를 도시한 도면.

※ 도면의 주요 부분의 주요 부호에 대한 설명 ※

300 : TFT 기판 340 : 검사 회로

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액티브 매트릭스 기판의 검사방법, 액티브 매트릭스 기판, 액정장치 및 전자기기에 관한 것으로, 특히, 기판상에, 디지털 방식의 데이터선 드라이버(디지털 신호를 입력하여, D/A 변환하여 아날로그 신호를 출력하고, 이것에 의해 데이터선을 구동하는 드라이버: 이하, '디지털 드라이버'라 함)가 형성되어 있는 형태의 액티브 매트릭스 기판의 검사 기술에 관한 것이다.

주사선이나 데이터선의 구동회로(드라이버)를 기판상에 형성한, 드라이버 내장형의 액티브 매트릭스 기판 및 이것을 이용한 액정 표시 장치에 관해서, 최근 활발한 연구가 이루어지고 있다. 이러한 액티브 매트릭스 기판은 예를 들면, 저온 폴리 실리콘 기술을 이용하여 제조된다. 상술의 액티브 매트릭스 기판을 사용한 제품을 실제로 시장에 투입하기 위해서는, 신뢰성 보증의 견지에서, 기판 형성후에 있어서 패널 조립 전에 양품/불량품의 검사를 정확히 할 필요가 있다.

본 발명자의 검토에 의하면, 상술의 검사로서는, 크게 구별하여, 드라이버 자체의 출력 능력 체크나 데이터선의 단선 검출과 같은 기초적 검사와, 화소를 구성하는 스위칭 소자(TFT나 MIM 등)의 특성이나 축적 용량의 리크 특성과 같은 액티브 매트릭스부의 점결함의 검사가 필요하다.

데이터선을 구동하기 위한 디지털 드라이버(즉, 디지털 데이터선 드라이버)의 경우, 디지털 데이터의 축적(저장)의 용이성에 착안하여 소정의 타이밍으로 일괄하여 구동하는 방식(선순차 구동 방식)이 채용되고 있다.

이러한 디지털선 순차 구동의 드라이버를 내장한 표시 장치는 현재 실용화되어 있지 않아서, 어째든 상술과 같은 고 신뢰도의 검사를 하기에는 불명확이다.

#### 발명이 이루고자 하는 기술적 과제

본 발명의 목적 중의 하나는 디지털 드라이버를 탑재한 액티브 매트릭스 기판의 검사 기술을 확립하여, 고 신뢰도의 기판이나 표시 장치 등을 시장에 투입할 수 있도록 하는 것에 있다.

### 발명의 구성 및 작용

상술한 과제를 해결한 본 발명은 이하와 같은 구성을 하고 있다.

즉, 본 발명은 복수의 주사선 및 복수의 데이터선과,

출력단을 하이 임피던스 상태로 할 수 있는 기능을 가지며, 상기 복수의 데이터선을 구동하기 위한 디지털 드라이버와,

한 개의 주사선 및 한 개의 데이터선에 접속된 스위치 소자와,

상기 스위치 소자의 각각에 접속된 용량과,

상기 데이터선의, 상기 디지털 드라이버와는 반대측의 끝에 형성된 검사회로를 갖고,

상기 검사회로는 상기 복수의 데이터선의 각각마다 형성된 쌍방향성 스위치와, 그 스위치의 개폐를 제어하는 제어수단을 구비한다.

데이터선의 디지털 드라이버는, 출력부에 D/A 변환기를 갖기 때문에, 한번 출력한 신호를, 공통의 경로를 통해 다시 읽어 들여 액티브 매트릭스부의 검사(점결함의 측정)를 행할 수 없다.

그러나, 본 발명에서는 데이터선의, 디지털 드라이버의 반대측의 끝에 검사회로가 형성되어 있기 때문에, 디지털 드라이버로 데이터선을 구동하여 액티브 매트릭스부의 용량(축적 용량)에 신호를 기록하고, 그 기록된 신호를 검사회로를 통해 판독 출력할 수 있다. 따라서, 액티브 매트릭스부의 점결함의 유무를 판별할 수 있게 된다.

검사회로를 사용한 신호의 판독 출력시에, 디지털 드라이버의 출력(A/D 변환 출력)이 온으로 되어 있는 경우에는 축적 용량으로부터 판독 출력된 신호에 의한 결합 판정이 담보되지 않기 때문에, 점결합 판정을 위한 기초 신호의 취득의 스텝에서는 검사회로의 출력을 오프하는(하이 임피던스로 함)것이 필요하게 된다. 따라서, 디지털 드라이버에는 출력을 하이 임피던스 상태로 할 수 있는 기능이 부여되어 있다.

또한, 검사회로는 검사에 사용되는 회로이기 때문에, 디지털 드라이버와 같은 고속 동작이 불필요하고, 예를 들면, 검사 가능한 최소한의 기능만 가지면 된다. 따라서, 본 발명에서는 디지털 드라이버는 쌍방향성 스위치(예를 들면 아날로그 스위치)와, 그 스위치의 개폐를 제어하는 제어 수단을 갖는 구조으로 되어 있다. 회로 구성이 간단하고, 고도의 동작 특성이 요구되지 않기 때문에 트랜지스터의 사이즈도 작아도 되어, 저스페이스화에 적합하다. 따라서, 그 검사 회로를, 액티브 매트릭스 기판상에 탑재하는 것은 충분히 가능하다.

또한, 「검사회로」의 의미는 검사를 주목적으로 이용되는 회로이고, 데이터선 드라이버와 같이 데이터선을 드라이브하는 기능을 갖지 않는다고 하는 의미이고, 검사 이외의 목적을 위하여 사용하는 것이나, 검사 이외의 목적으로 사용할 수 있는 구성을 포함하는 것을 배제하는 의미가 아니다.

또한, 상기 검사 회로를 구성하는 소자는 상기 디지털 드라이버를 구성하는 소자와 함께, 같은 제조 공정에 의해 제조된 것을 특징으로 한다.

하나의 액티브 매트릭스 기판 상에 있어서, 디지털 드라이버 및 검사회로를 동일한 공정에 의해 제조하는 것이다. 예를 들면, 저온 폴리실리콘 박막 트랜지스터(TFT) 기술을 이용하여 제조할 수 있다.

또한, 상기 디지털 드라이버는 그 출력부에 스위치를 구비하고, 그 스위치를 개방 상태로 함으로써 출력단을 하이 임피던스 상태로 하는 것을 특징으로 한다. 디지털 드라이버의 출력을 하이 임피던스 상태로 하기 위해서, 출력부에 스위치를 형성한 것이다.

상기 디지털 드라이버는 용량 분할 방식의 D/A 변환기, 저항 분할 방식의 D/A 변환기, PWM 방식의 D/A 변환기 중의 어느 하나를 구비하는 것을 특징으로 하는 것이다.

본 발명의 액티브 매트릭스 기판에 탑재 가능한 D/A 변환기의 예를 예시한 것이다.

용량 분할 방식의 D/A 변환기는 예를 들면, 중량 부가된 각 용량마다 스위치가 형성되고, 스위치의 개폐 제어에 의해서, 결합 용량에 각 용량의 전하를 합성하여 변환 전압을 발생시킨다.

저항 분할 방식의 D/A 변환기는 예를 들면, 출력 경로에 개재하는 스위치의 개폐를 제어함으로써, 저항 분압된 전압을 선택적으로 꺼내서, 변환 전압을 발생시킨다.

PWM 방식의 D/A 변환기는 예를 들면, 시간적으로 전압치가 변화하는(램프파)전압원에 접속된 스위치의 온 시간을 디지털 데이터치에 따라서 제어하여 변환 전압을 발생시킨다.

상기 검사회로의 상기 제어수단은 상기 쌍방향성 스위치를 점순차로 주사하는 것을 특징으로 한다.

검사회로가, 예를 들면, 시프트 레지스터 등을 사용한 점 순차의 데이터선 스캔 기구를 갖고, 점 순차에 데이터를 판독 출력하여 검사를 하는 것이다.

상기 검사회로의 상기 제어수단은 상기 쌍방향성 스위치의 수를 M개(M은 2이상의 자연수)로 한 경우에, P개(P는 자연수)의 쌍방향성 스위치의 일괄한 구동을 Q회(Q는 자연수) 반복하여, 합계로 M개( $M = P \times Q$ )의 쌍방향성 스위치를 구동하는 것을 특징으로 한다.

점 순차 스캔과는 다른 방식의 검사회로이다.

상기 검사회로의 적어도 일부는 액티브 매트릭스 기판의, 화상 표시 등의 본질적 기능의 실현에 기여하지 않는 스페이스에 배치되어 있는 것을 특징으로 한다. 검사회로는 상술과 같이 트랜지스터의 사이즈가 작고, 점유 면적이 적게 되기 때문에, 적어도 그 일부는 액티브 매트릭스 기판의, 화상 표시 등의 본질적 기능의 실현에 기여하지 않는 스페이스, 즉, 소위 데드 스페이스(dead space)에 배치하는 것도 가능해진다. 따라서, 액티브 매트릭스 기판이나 액정 표시 장치의 대형화를 억제 할 수 있다.

상기 검사회로는 패널 공정에 있어서의 밀봉재에 의한 밀봉 위치에 배치되어 있는 것을 특징으로 한다.

패널 공정에 있어서, 밀봉재에 밀봉되려고 하는 위치는 액티브 매트릭스 기판에 있어서 필연적으로 생기는 데드 스페이스이다. 상기 스페이스에 검사회로를 배치하여, 스페이스의 유효 이용을 꾀하는 것이다.

상기 검사회로 및 상기 디지털 드라이버는 각각, 액티브 매트릭스 기판상에 있어서, 복수로 분할되어 배치되어 있는 것을 특징으로 한다.

회로를 분할하여 배치함으로써, 데드 스페이스의 유효 이용이 한층더 가능해지는 경우가 있다. 또한, 분할한 양만큼, 하나의 블록에 있어서의 소자수가 감소하여, 여유 있는 레이아웃 설계가 가능해진다. 또한, 소자수가 감소한 양만큼, 시프트 레지스터 등의 직렬적으로 동작하는 회로의 동작 주파수도 저감할 수 있다.

상기 검사회로는 적어도 제 1 검사회로와 제 2 검사회로로 분할되고, 상기 디지털 드라이버는 적어도 제 1 디지털 드라이버와 제 2 디지털 드라이버로 분할되며,

데이터선을 끼워서 상기 제1의 디지털 드라이버와 상기 제1의 검사회로가 대치하여 배치되고, 또한, 데이터선을 끼워서 상기 제 2 디지털 드라이버와 상기 제 2 검사회로가 대치하여 배치되며,

또한, 상기 제 1 디지털 드라이버와 상기 제 2 검사회로는 데이터선이 같은 측의 끝부분에 배치되고, 상기 제 2 디지털 드라이버와 상기 제 1 검사회로는 데이터선이 같은 측의 끝부분에 배치되어 있는 것을 특징으로 한다.

분할된 동종의 회로(제 1 회로 및 제 2 회로)의 각각을, 데이터선을 통해서서로 반대측에 배치하는 레이아웃을 갖는 것이다.

액티브 매트릭스 기판면의 상하에 회로가 분산되기 때문에, 표시영역의 주위에 존재하는 데드 스페이스를 유효하게 이용할 수 있게 된다. 특히, 밀봉 위치의 데드 스페이스는 기판의 주위(상하)에 균등하게 존재하기 때문에, 상기 스페이스의 유효 이용을 목표로 하는 경우에 유리하다.

또한, 회로가 분할되어 있기 때문에, 분할 수에 따라서, 하나의 회로 블록내의 소자수가 적어지고, 여유가 있는 레이아웃이 가능해진다. 또한, 소자수가 감소한 량만큼, 시프트 레지스터 등의 직렬적으로 동작하는 회로의 동작 주파수를 저감할 수도 있다.

또, 액티브 매트릭스 기판의 검사방법에 있어서,

상기 디지털 드라이버에 의해 상기 데이터선을 구동하여, 상기 스위치 소자에 접속되어 있는 상기 용량에 신호의 기록을 하는 단계와,

상기 디지털 드라이버의 출력을 하이 임피던스 상태로 하는 단계와,

상기 검사회로에 의해 상기 용량에 기록된 상기 신호를 판독 출력하여 검사의 기초가 되는 기초신호를 취득하여, 그 취득된 기초신호에 근거하여 액티브 매트릭스부의 검사를 하는 것을 특징으로 한다.

다음에, 액티브 매트릭스 기판을 사용하여, 액티브 매트릭스부의 검사를 행하는 기본적인 방법이다.

각 단계의 실행에 앞서서, 상기 디지털 드라이버 자체의 검사 및 상기 데이터선의 단선 검사를 행하는 것을 특징으로 한다.

액티브 매트릭스부의 검사 이전에, 디지털 드라이버 자체의 출력 특성 및 데이터선의 단선을 검사하는 것(예비적 검사)이다.

상술한 본 발명의 액티브 매트릭스 기판에서는 데이터선을 끼워서, 디지털 드라이버에 대향하여 검사회로가 형성되어 있기 때문에, 디지털 드라이버에 의해 각 데이터선을 예를 들면, 1회만 선순차 구동하고, 그 스캔에 동기시켜 검사회로를 선순차 혹은 점순차로 스캔하여, 데이터선을 통해 이송되는 신호를 수신하면, 수신의 유무 및 수신신호의 진폭 등에 의해, 용이하게 예비적인 검사를 할 수 있다.

상기 취득된 기초신호에 근거하는 액티브 매트릭스부의 검사의 공정은 상기 기초신호의 특성의, 액티브 매트릭스부에서의 2차원적인 분포를 고찰하는 단계를 포함하는 것을 특징으로 한다.

액티브 매트릭스부의 검사를 위해 취득되는 기초신호에는, 대부분의 경우, 상당한 노이즈가 함유되어 있다. 따라서, 신호의 특성의 절대치뿐만 아니라, 신호의 특성의 분포의 이상(예를 들면, 주위와 비교하여 특이적으로 이상을 나타내는 특정한 부분이 있는 등)도 고려하여 상대적인 검사를 하는 것이 유효하다.

또한, 상기 취득된 기초신호에 근거하는 액티브 매트릭스부의 검사의 공정은 상기 취득된 기초신호를, 미리 준비되어 있는 샘플 신호와 비교하는 단계를 포함하는 것을 특징으로 한다.

샘플 신호와의 비교에 의해 검사를 하는 방법이다. 또한, 액티브 매트릭스 기판을 이용하여 구성된 액정 장치를 특징으로 하고, 소정의 검사를 통과한, 신뢰성이 높은 액정장치이다. 상기 액정장치를 이용하여 구성된 전자기기는 액정장치의 신뢰성이 높기 때문에, 전자기기의 신뢰성도 향상한다.

이하에 도면에 도시된 본 발명의 실시예를 참조하면서 더욱 상세하게 설명한다.

(제 1 실시예)

(1) 검사 시스템과 그 동작의 개요

도 1은 본 발명의 액티브 매트릭스 기판의 검사 방법을 실행하기 위한 장치의 전체 구성을 도시한 도면이다.

본 실시예에서는 화소부의 스위치 소자가 박막 트랜지스터(TFT)로 이루어진 액티브 매트릭스 기판(이하, 'TFT 기판'이라 함)의 검사를 하는 경우에 관해서 설명한다.

도 1에 있어서, TFT 기판 시험기(100)는 검사 동작을 통괄적으로 제어하는 테스트 시스템 제어기(10)와, 각종 타이밍 신호를 생성하는 타이밍 발생기(20)와, 검사용 데이터를 출력하는 데이터 발생기(30)와, 고속의 증폭기 및 A/D 변환기(40)와, 그 A/D 변환기로부터 출력되는 데이터를 입력하여 소정의 해석을 하는 데이터 분석기(50)를 갖고 있다.

또한, 완전 자동 프로버(200)는 프로버 제어기(210)와, 각종 신호의 인터페이스로 되는 DUT 보드(220)를 갖고 있다.

또한, TFT 기판(300)은 액티브 매트릭스부(310)와, 주사선 드라이버(320)와, 출력 오프 기능 부가 디지털 데이터선 드라이버(이하, 단지 디지털 데이터선 드라이버라 함)(330)와, 검사회로(340)를 구비하고 있다. 또, 출력 오프 기능이란, 출력을 강제적으로 하이 임피던스 상태로 할 수 있는 기능이다. 검사시에는 완전 자동 프로버의 프로브(검사단자, 도 1에서는 도시되지 않음)는 TFT 기판(300)의 노출되어 있는 소정의 단자(도 1에서는 도시되지 않음)에 접속된다.

그리고, 테스트 시스템 제어기(10)의 통괄 제어하에서, TFT 기판 시험기(100)내의 타이밍 발생기(20) 및 데이터 발생기(30)에서, 타이밍 신호와 검사 데이터가 출력된다. 이들은 완전 자동 프로버(200)의 DUT 보드(220)를 통해 TFT 기판(300)에 이송된다.

타이밍 신호는, TFT 기판(300) 내의 주사선 드라이버(320), 디지털 데이터선 드라이버(330), 검사회로(340)에 각각 입력되고, 또한, 검사 데이터는 디지털 데이터선 드라이버(330)에 입력된다.

그리고, 소정의 검사 공정을 거친 후(검사 동작의 상세한 설명에 관해서는 후술함), 검사회로(340)로부터, 취득된 검사의 기초가 되는 아날로그 신호(이하, 기초신호라 함)가 출력되고, 이 기초신호는 완전 자동 프로버(200)내의 DUT 보드(220)를 통해 TFT 시험기(100)에 이송된다. 그리고, TFT 시험기(100)내의 고속 증폭기, A/D 변환기(50)에 의해 증폭 및 A/D 변환되어, 그 변환된 데이터는 데이터 분석기(50)에 입력되어, 소정의 해석이 이루어진다.

## (2) TFT 기판(300)상에 구성되는 회로의 개요

도 2에, 도 1에 도시된 TFT 기판(300)의 구체적인 구성예가 도시된다. 도 1에 도시된 검사 시스템을 사용한 검사를 가능하게 하기 위해서는 TFT 기판(300)도 몇개의 요건을 구비할 필요가 있다.

즉, 디지털 데이터선 드라이버가 출력 오프 기능(출력을 하이 임피던스 상태로 하는 기능)을 갖는 것, 기판의 상태에 있어서, 각 화소부에 용량을 갖는 것은 필수의 요건이 된다.

도 2에 도시된 바와 같이, TFT 기판(300)에 내장되어 있는 디지털 데이터선 드라이버(330)는 m비트 시프트 레지스터(400)와, u비트의 데이터 입력단자(D1 단자Du)와, u×m개의 스위치(SW1 내지 SWum)와, u×m 비트의 래치(A)(참조번호 410) 및 래치(B)(참조번호 420)와, m비트 D/A 변환기(430)를 구비한다. 본 실시예에서는 D/A 변환기(430)가 출력 오프 기능을 갖고 있다.

또한, 주사선 드라이버(320)는 n 비트 시프트 레지스터(322)를 구비한다.

또한, 액티브 매트릭스부는 복수개의 데이터선(X1 내지 Xm)과, 복수개의 주사선(Y1 내지 Yn)과, 각 주사선과 각 데이터선에 접속되며, 매트릭스 형상으로 배치된 TFT(M1)와, 축적 용량(유지 용량)(C S1)을 구비한다. 상기 축적용량(C S1)이 존재함으로써, 기판 상태에서의 접결함의 측정이 가능해진다.

또, TFT 기판의 상태에서는 액정 용량(C LC)은 존재하지 않지만, 도 2에서는 이해를 위해 편의상, 액정 용량(C LC)을 기재하고 있다. 또한, 축적용량(C S1)의, TFT(M1)와의 접속단부의 반대의 단부는 공통의 전위(VCOM)에 유지되어 있다.

## (3)구체적인 구성예

### ① 축적 용량부의 구성

도 9a, 도 9b에, 도 2의 액티브 매트릭스부의 1화소의 구성을 도시한다.

도 9a는 레이아웃 구성을 도시하고, 도 9b는 그의 등가 회로를 도시한다. 또한, 도 9a에 있어서의 A-A선에 따르는 디바이스의 단면 구조가 도 30a에 도시되어 있다.

도 9a에 있어서, 참조번호(5000, 5100)는 주사선을 나타내고, 참조번호(5200, 5300)는 데이터선을 나타낸다. 또한, 참조번호(5400)는 용량선이고, 참조번호(5500)는 화소 전극이다.

도 30a에서 명백한 바와 같이, TFT의 드레인의 연장부(5505)와, 주사선(게이트 전극)(5000)의 형성 공정을 이용하여 동시에 형성된 용량선(5400)과의 사이에 게이트 절연막(5510)과 같은 절연막(5520)이 형성되어 있고, 또한, 용량선(5400)과 화소전극(5500)과의 사이에 중간 절연막(5530)이 형성되어 있고, 이들에 의해서, 축적용량(CS1)(5410)이 구성된다. 또, 참조번호(5600)는 개구부(빛이 투과하는 영역)이고, K1, K2는 콘택트 영역이다.

또, 축적용량(CS1)은 도 10a, 도 10b에 도시된 바와 같은 구성에 의해서도 형성할 수가 있다. 도 30b에는 도 10a의 A-A선에 따르는 디바이스의 단면 구조가 도시되어 있다.

도 9에서는 용량선을 별개로 형성하고 있었지만, 도 10에서는 TFT의 드레인의 연장부를 인접하는 주사선(게이트 전극)에 오버랩시킴으로써 축적 용량을 형성하고 있다.

즉, 도 10a 및 도 30b에 도시된 바와 같이, 폴리실리콘으로 이루어진 드레인의 연장부(5700)와 인접하는 주사선(게이트 전극)(5100)과의 사이에 게이트 절연막(5120)과 같은 절연막(5130)이 형성되어 있고, 또한, 인접하는 주사선(5100)과 화소전극(5500)과의 사이에 중간 절연막(5140)이 형성되어 있고, 이들에 의해서, 축적 용량(5420)이 형성된다. 또, 도 10a에 있어서, 도 9a와 동등의 장소에는 동일의 참조번호를 부가하고 있다.

## ② D/A 변환기의 구성

도 2의 m비트 D/A 변환기(430)로서는, 도 11 내지 도 14에 도시된 구성의 것을 사용할 수 있다.

접결합의 검사를 할 때에는, 화소부의 용량에 신호를 기록한 후에 D/A 변환기의 출력을 오프시키는 것이 필요하기 때문에, 도 11 내지 도 14의 D/A 변환기는 어느 것이나, 출력 오프 기능(출력을 하이 임피던스 상태로 하는 기능)을 갖고 있다. 이하, 구체적으로 설명한다.

### (용량 분할 방식의 D/A 변환기)

도 11의 D/A 변환기(430)는 출력 오프 기능 부가의 용량 분할 방식의 D/A 변환기이다. 상기 변환기는 중량 부가된 용량(2진 하중 용량)(C1 내지 C8)에 전하를 축적해 두고, 8비트의 입력 데이터(D1 내지 D8)가 「1」일 때에, 대응하는 스위치(SW20 내지 SW28)를 폐쇄하고, 각 중량 부가된 용량(C1 내지 C8)과 결합용량(C30)과의 사이에서 전하의 이동을 발생시키고, 8비트의 입력 데이터(D1 내지 D8)에 대응한 변환 전압을 출력단자(VOUT)에 발생시키는 것이다. 도 11 중, 스위치(SW1 내지 SW8)는 용량(C1 내지 C8)의 리셋용 스위치이고, V0는 리셋 전압이다. 또한, 스위치(C40)는 결합 용량(C30)의 리셋 스위치이다.

스위치 제어회로(6000)는 스위치(SW20 내지 SW28)를 강제적으로 개방 상태로 하여 출력단자(VOUT)를 플로팅 상태(하이 임피던스 상태)로 하기 위해서 형성되어 있다.

도 12에, 스위치(SW20)의 구체적 구성을 도시한다. 스위치(SW20)는 nMOS 트랜지스터(M10), pMOS 트랜지스터(M20) 및 인버터(INV1)로 이루어진 전달 게이트와, 상기 전달 게이트에 직렬로 접속되는 nMOS 트랜지스터(M30)를 구비한다. 스위치 제어회로(6000)는 nMOS 트랜지스터(M30)를 오프시킴으로써, 입력 데이터(D1)에 대응한 출력을 하이 임피던스 상태로 한다. 다른 입력 데이터에 대응한 다른 스위치에 대해서도 마찬가지로, 하이 임피던스 상태로 할 수 있다.

또, 도 11, 도 12에서는 스위치 제어회로(6000)를 독립으로 형성하고, 또한, 도 12에서는 하이 임피던스로 하기 위한 전용의 트랜지스터(M30)를 형성하고 있지만, 반드시 이것에 한정되는 것은 아니다. 예를 들면, 도 11, 도 12에 있어서, 리셋 신호 등을 사용하여 입력 데이터(D1 내지 D8)를 강제적으로 「0」에 고정함으로써, 도 11의 스위치(SW20)나 도 12의 전달 게이트(M10, M20)를 오프시켜, 출력을 하이 임피던스 상태로 할 수도 있다.

### (저항 분할 방식의 D/A 변환기)

도 13에 도시된 D/A 변환기(430)는 직렬 접속된 저항(R1 내지 R8)의 각 공통접속점에서 얻어지는 분압 전압을, 스위치(SW100 내지 SW108)의 개폐 제어에 의해 선택하여 추출하여 변환출력(VOUT)를 얻는 것이다.

스위치(SW100 내지 SW108)의 개폐는 디코더(7000)의 출력에 의해 결정된다. 또한, 각 스위치(SW100 내지 SW108)(스위치군 7100)는 스위치 제어회로(7200)의 제어에 의해서 일괄하여 개방 상태로 되고, 출력을 하이 임피던스 상태로 할 수 있게 되어 있다.

### (PWM 방식의 D/A 변환기)

도 14에 도시된 D/A 변환기(430)는 PWM 회로(7502)에 의해 입력 데이터치에 대응한 펄스폭의 펄스 신호를 생성하여, 그 펄스폭으로 스위치(7506)의 온시간(닫힌 상태로 되는 시간)을 제어하여, 변환출력(VOUT)을 얻는 것이다. 또, 참조번호(7504)는 램프과 전원이고, 참조번호(7400)는 화상 데이터를 일시적으로 기억하는 래치 회로이다. 또한, 스위치 제어회로(7508)의 제어에 의해, 스위치(7506)를 강제적으로 열린 상태로하여 출력을 하이 임피던스 상태로 하는 것이 가능하다.

### ③ 검사회로의 구성

도 2의 검사회로(342)에서는 도 15a, 도 15b 및 도 16에 도시된 것을 사용할 수 있다. 또, 「검사회로」의 의미는, 검사를 위해 사용되며, 데이터선 드라이버와 같이 데이터선의 구동을 목적으로 하지 않는다고 하는 의미이고, 다른 목적으로 사용되는 구성을 포함하는 것이나 회로 전체를 다른 목적으로 사용하는 것을 배제하는 것이 아니다.

도 15a의 검사회로(342)는 데이터선(X1 내지 Xm)의 각각에 대응하여 MOS 트랜지스터를 사용한 아날로그 스위치(SW X1 내지 SW Xm)를 형성하여, 상기 아날로그 스위치(SW X1 내지 SW Xm)를, 시프트 레지스터(7600)의 출력에 의해 점순차 방식으로 주사하여, 출력단자(TOUT)에서 검사의 기초가 되는 기초신호를 순차로 얻는 것이다. 기초신호는, 완전 자동 프로버(200)내의 DUT 보드(220)로 이송되도록 되어 있다.

도 15b에서는 시프트 레지스터(7602)의 1출력으로 2개의 아날로그 스위치(SW X1 내지 SW Xm)를 구동하도록 한 것이며, 기본적으로는 점순차 주사 방식을 채용하고 있는 점에서 도 15a와 공통이다. 2개의 아날로그 스위치를 동시 구동하기 때문에, 시프트 레지스터의 비트 수(단계수)는  $m/2$  비트로 종료한다. 또한, 기초신호는 2개의 단자(TOUT1, TOUT2)로부터 얻어진다.

도 16의 검사회로(342)에서는 점순차 주사와는 다른 방식을 채용하고 있다. 즉,  $m$ 개의 아날로그 스위치(SW X1 내지 SW Xm)를 구동하는 경우에,  $p$ 개의 아날로그 스위치를 일괄해서 구동하고, 그 구동을  $q$ 회 되풀이함으로써, 합계로  $m$ 개 ( $m = p \times q$ )의 아날로그 스위치의 구동을 실현하는 방식이다.

스위치 제어회로(7300)는 제어선(G1 내지 Gq)을 순차로 온시키고, 각 제어선이 1회 온 될 때마다, 출력선(L1 내지 Lp)의 각각으로부터 동시에 기초신호가 얻어진다.

이상 설명한 검사회로는 어느 것이나 데이터선의 드라이브 능력을 필요로 하지 않고, 또한, 화상표시를 위한 고속 구동으로 한 요구도 없기 때문에, 트랜지스터 사이즈는 작아도 무방하고, 기본적으로는 동작가능한 최저한의 능력만 가지고 있으면 된다. 따라서, 점유 면적을 지극히 작게 할 수 있고, TFT 기판상에 형성하는 것이 가능해진다.

도 3는 D/A 변환기(430)를 점순차 구동도 가능한 드라이버로 한 경우의, 그 D/A 변환기의 출력단의 MOS 트랜지스터의 사이즈와, 검사회로(342)를 구성하는 MOS 트랜지스터의 사이즈를 비교하여 도시한 도면이다.

즉, 점순차 구동도 가능한 D/A 변환기(430)를 구성하는 MOS 트랜지스터(M200)의 채널폭(W)은 적어도  $1000\mu\text{m}$  이상 필요하고, 이것에 대하여, 검사회로(342)를 구성하는 MOS 트랜지스터(M300)의 채널폭(W)은  $100\mu\text{m}$  이하에서 양호하다. 즉, 검사회로의 트랜지스터의 사이즈는  $1/10$  이하에서 양호하다.

이와 같이 트랜지스터의 사이즈가 작고, 점유 면적이 적게 되기 때문에, 검사회로(342)의 적어도 일부는 TFT 기판의, 화상 표시 등의 본질적 기능의 실현에 기여하지 않는 스페이스, 즉, 소위 데드 스페이스에 배치하는 것도 가능해진다. 따라서, TFT 기판이나 액정 표시 장치의 대형화를 억제할 수 있다.

예를 들면, 검사회로(342)는, 도 4에 도시된 바와 같이, TFT 기판의 패널 공정에 있어서의 밀봉재(시일재)에 의한 밀봉 위치에 배치할 수가 있다. 도 4에서는 이해의 편의를 위해 완성한 액정 표시 장치의 단면 구성을 그리고 있다.

도 4에 있어서, 참조번호(500)는 글래스 기판이고, 참조번호(510)는 SiO<sub>2</sub>막이고, 참조번호(520)는 게이트 절연막이며, 참조번호(530, 540)는 중간 절연막이고, 참조번호(522, 524)는 소스·드레인층이고, 참조번호(526)는 게이트 전극이다. 검사회로를 구성하는 MOS 트랜지스터(M300)는, 밀봉재(시일재)(550)에 의한 밀봉영역(A1)에 배치되어 있다. 밀봉재에 의한 밀봉 위치는 액티브 매트릭스 기판에 있어서 필연적으로 생기는 데드 스페이스이고, 이 스페이스에 검사회로를 배치함으로써, 스페이스의 유효 활용을 꾀할 수 있다.

또, 도 4 중, 참조번호(560)는 대향 기판이고, 참조번호(570, 572)는 배향막이고, 참조번호(574)는 액정이다.

#### (4) TFT 기판의 검사순서

##### ① 개요

TFT 기판의 검사는 도 5에 도시된 바와 같이, 크게 구별하여, 신호선의 단선 검출 및 D/A 변환기의 출력 검사 공정(예비적 검사 공정, 스텝 600)과, 점결합의 검사공정(스텝 610)으로 분리된다. 신호선의 단선 검출 및 D/A 변환기의 출력검사(스텝 600)는 디지털 데이터선 드라이버에 대향하여 검사회로를 형성하게 하는 본 실시예의 액티브 매트릭스 기판(도 1, 도 2)의 기본적 구성에 의해 가능해지는 검사이고, 도 1, 도 2에 도시된 디지털 데이터선 드라이버(330)의 모든 출력을 온시키고, 검사회로(340)에 의해 그 출력을 수신함으로써, 원칙적으로 1회의 스캔으로 용이하게 검사할 수 있다.

예를 들면, 데이터선을 통해 데이터선 드라이버의 출력 신호가 아무것도 전달되어 있지 않은 경우에는 데이터선이 단선되어 있거나 데이터선 드라이버 자체에 결함이 있게 된다. 점결합의 검사 공정(스텝 610)에 관해서는 후술한다.

##### ② 구체적인 검사순서

도 6에 구체적인 검사 순서의 예를 도시한다.

도 6의 흐름도에서는, 검사 시간이 짧은 것부터 순차로 검사하는 방식을 채용하고, 또한 필요한 모든 공정에 관해서 검사를 하도록 하고 있다. 단지, 이것에 한정되는 것이 아니라, 불량이 발견된 시점에서 이후의 검사를 중지하는 것도 가능하다.

이하, 도 6의 검사 순서에 관해서 순서를 따라 설명한다.

우선, 미검사 TFT 기판의 유무를 조사하여(스텝 700), 미검사 TFT 기판이 있는 경우에는 그 기판을 도 1의 시스템에 얼라인먼트(장착)하여(스텝 710), 도 1의 완전 자동 프로퍼(220)에 의한 프로빙을 행한다(스텝 720).

그리고, 우선, 드라이버 소비 전류의 측정을 한다(스텝730). 상기 스텝에서는 데이터선, 주사선 드라이버(및 검사회로)의 공급 전원에 흐르는 소비 전류가 정상의 범위에 있는지의 여부를 판정한다. 전원 사이에 단락이 있으면, 과대한 전류가 흐르기 때문에, 이것에 의해 판정이 가능하다.

다음에, 주사선 드라이버의 엔드 펄스의 측정을 행한다(스텝 740). 즉, 시프트 레지스터의 초기단에 펄스를 입력하여, 그 펄스가 소정의 타이밍으로 최종단으로부터 출력되었는가를 판정한다. 디지털 신호이기 때문에 순서로 판정 가능하다.

다음에, 데이터선 드라이버의 엔드 펄스를, 주사선 드라이버의 경우와 같이 측정한다(스텝 750).

다음에, 데이터선(신호선) 및 주사선의 단락 검사를 실행한다(스텝 760).

즉, 주사 드라이버의 모든 출력을 하이 레벨로 하고, 검사회로의 각 스위치도 온 상태로 하여, 주사선 드라이버로부터 검사회로에 흐르는 전류를 측정한다. 혹시, 배선간에 단락이 있으면, 과대한 전류가 흐르게 된다.

다음에, 데이터선(신호선) 및 주사선의 단선 검사를 실행한다(스텝 770).

즉, 디지털 드라이버의 모든 출력을 하이 레벨로 하고, 검사회로의 스위치를 순서대로 폐쇄하여 전류의 변화를 검출한다. 혹시 단선이 있으면, 흐르는 전류가 감소하기 때문에 판별이 가능하다.

다음에, D/A 변환기의 출력 측정을 행한다(스텝 780).

점결합의 검사를 하기 전에, D/A 변환기의 모든 출력에 관한 검사를 하는 것이다. 이 검사에서는 그 정밀도를 높이기 위해서, 백, 흑, 중간조와 같은 복수 계조의 신호에 관해서 출력 레벨이 적정한지의 여부를 조사하는 것이 바람직하다. 구체적으로는 설정된 레벨의 전압을 모든 데이터선(신호선)에 출력하여, 일정시간 후에 D/A 변환기의 출력을 하이 임피던스 상태로 하고, 검사회로를 사용하여 각 데이터선(신호선)의 전압을 검출한다. 다음에, 점결합의 측정을 한다(스텝790).

상기 점결합의 측정은 보다 구체적으로는 도 7에 도시된 바와 같은 순서에 따라 행하여진다. 즉, 우선, 디지털 데이터선 드라이버의 모든 출력을 온시키고, 설정된 레벨의 전압을 모든 데이터선(신호선)에 출력시켜, 화소부의 축적 용량에 신호를 기록한다(스텝 900). 다음에, 디지털 데이터선 드라이버의 D/A 변환기의 출력을 하이 임피던스 상태로 한다(스텝 910). 다음에, 검사회로의 스위치를 단한 상태로 주사선을 한 개씩 선택하여, 1 화소 분씩의 전위의 변동량을 검출한다(스텝 920). 그리고, 필요에 따라서, 복수회의 검출(스텝 930)이나, 기록 조건을 다르게 하여 검출(스텝 940)을 실행한다.

이상의 각 단계에 있어서, 이상(불량)이 발견된 경우에는 필요에 따라서, 불량 어드레스의 검출을 하여, 양질 여부 판정시의 기초 데이터로 한다(도 6의 스텝 800).

이상의 스텝에 의해, 검사의 기초가 되는 기초 데이터가 얻어지기 때문에, 마지막에, 기초 데이터에 근거하여, 종합적으로 양부 판정을 행한다(도 6의 스텝810).

양부 판정은 예를 들면, 도 8에 도시된 바와 같이, 기초 데이터의 TFT 기판면에서의 이차원적 분포를 고찰하여, 주위에 대하여 극단적으로 다른 수치를 나타내는 곳(특이점)이 없는지의 여부를 조사하거나(스텝 960), 샘플 데이터와의 비교에 의해 이상을 조사하는 것(스텝 970) 등에 의해, 종합적으로 판단된다.

그리고, 이상의 검사 공정을, 다른 미검사 칩에 관해서 순차로 행하여 간다(도 6의 스텝 820, 830).

이와 같이, 본 실시예에 의하면, 디지털 데이터선 드라이버를 탑재한 액티브 매트릭스 기판의 양품 검사를, 단시간에 고정밀도로 할 수 있다.

(제 2 실시예)

도 17을 참조하여, 본 발명의 제 2 실시예에 관해서 설명한다.

본 실시예의 특징은 디지털 데이터선 드라이버 및 검사회로를 상하로 2분할하여 배치하고, 더구나, 상하로 분할된 각 회로가 서로 뒤얽혀 배치되어 조밀한 구성으로 되어 있는 것이다.

즉, 도 17에 명시된 바와 같이, 디지털 데이터선 드라이버는 제 1 드라이버(8000A)와 제 2 드라이버(8000B)로 2분할되어 있다. 데이터선 드라이버 자체의 구성은 도 2와 같지만, 2분할된 것에 의해, 각 드라이버의 비트수는 도 2의 경우의 1/2로 되어 있다.

또한, 검사회로도, 제 1 회로(8100A)와 제 2 회로(8100B)로 2분할되어 있다. 그리고, 제 1 회로(8100A)는 짹수번의 데이터선(X2, X4…Xm)에 접속되어 있고, 제 2 회로(8100B)는 홀수번의 데이터선(X1, X3…Xm-1)에 접속되어 있다. 도 17 중, 참조번호(S1, S2, S3, S4, Sm, Sm-1)는 아날로그 스위치를 나타내고, 참조번호(8102, 8104)는 시프트 레지스터의 1단분의 구성을 나타낸다.

본 실시예와 같이, 드라이버나 검사회로를 분할함으로써, 이하의 여러가지의 효과를 얻을 수 있다.

즉, 드라이버나 검사회로를 분할한 것에 의해, 각 회로를 구성하는 소자수가 1/2로 되어, 그만큼 점유면적이 감소하며, 또한 여유가 있는 소자의 배치가 가능해진다.

또한, 시프트 레지스터의 단수가 절반으로 됨에 따라 동작 주파수도 1/2로 되어, 회로 설계상 유리하다.

또한, 회로의 분할은, 회로를 화소부의 주위에 균등하게 배치할 수 있음에 따라, 이것에 의해, 데드 스페이스의 유효 이용이 가능해진다. 예를 들면, 도 4에서 설명한 밀봉재(시일재) 바로 아래의 데드 스페이스를 활용할 때에 유리하게 된다.

즉, 밀봉재(시일재)는 기판에 여분의 응력을 주지 않도록, 기판면의 주위에 균등한 폭으로 접하도록 설치된 것으로, 따라서, 회로가 분할되며, 게다가 각 회로의 소자수가 저감되어 있는 것은 밀봉재의 바로 아래의 데드 스페이스의 이용 효율을 높이는 데 도움이 되기 때문이다.

특히, 검사회로의 소자 사이즈는 드라이버의 소자 사이즈보다 작기 때문에, 검사회로의 분할에 의해서, 더욱 저 스페이스로 되어, 레이아웃 설계상 유리하다.

도 19에 액티브 매트릭스 기판(TFT 기판상)에 있어서의, 검사회로 등의 배치 예를 도시한다. 또, 도 19에는 액티브 매트릭스 기판상에 있어서의 드라이버 등의 레이아웃뿐만 아니라, 그 TFT 기판을 사용하여 제조된 액정 패널의 종단면 및 횡단면도 더불어 도시하고 있다.

도 19에 있어서, 참조번호(9100)는 액티브 매트릭스 기판(TFT 기판)이고, 참조번호(8000A, 8000B)는 디지털 데이터선 드라이버 및 검사회로이고, 참조번호(320)는 주사선 드라이버이다. 또한, 참조번호(8300)는 차광 패턴을 나타내고, 그 패턴의 내부가 액티브 매트릭스부(화소부)이다. 또한, 참조번호(8400)는 실장 단자부이고, 참조번호(9200)는 밀봉재(시일재)이고, 참조번호(574)는 액정이고, 참조번호(9000)는 대향 기판(컬러 필터가 형성된 기판)이다.

도 19로부터 명확해진 바와 같이, 주사선 드라이버, 데이터선 드라이버 및 검사회로는 어느 것이나 액티브 매트릭스 기판의 주위의 데드 스페이스를 유효하게 이용하여 배치되어 있다. 따라서, 밀봉재에 의한 밀봉 위치의 데드 스페이스를 유효하게 활용하는 데 적합하다.

도 19에 도시된 액정 패널(액티브 매트릭스 기판(9100))은 예를 들면, 도 18에 도시된 바와 같은 절단 공정을 거쳐 제조된다.

즉, 도 18에서는 액티브 매트릭스 기판(TFT 기판)(9100)과 대향기판(컬러 필터 기판)(9000)을 대판 접합 방식에 의해 접합시킨 후, 절단하여 6개의 패널을 제조한다. 도 18 중, 1점 쇄선으로 나타내는 절단선(L10, L11, L30, L31, L32, L33)은, 액티브 매트릭스 기판과 대향기판을 동시에 절단하는 선이다. 또한, 접선으로 나타내어지는 절단선(L20, L21)은 대향 기판만을 절단하는 선이다.

(제 3 실시예)

본 실시예에서는 도 20 내지 도 26을 사용하여, 액티브 매트릭스 기판 상에 박막 트랜지스터(TFT)를 제조하는 방법(저온 폴리실리콘 기술을 사용한 제조방법)에 관해서 설명한다.

또, 도 20 내지 도 26의 제조 공정에서는 용량(콘텐서)도 더불어 제조하게 하고 있다. 따라서, 이 공정은 검사회로나 드라이버의 시프트 레지스터 등의 제조뿐만 아니라, 도 11의 용량 분할 방식의 D/A 변환기를 제조하는 경우에도 사용할 수 있는 것이다.

(공정 1)

우선, 도 20에 도시된 바와 같이 기판(4000)상에 베피층(4100)을 설치하여, 그 베피층(4100)상에 비결정 실리콘층(4200)을 형성한다.

(공정 2)

다음에, 도 21에 도시된 바와 같이, 비결정 실리콘층(4200)의 전면에 레이저광을 조사하여 어닐을 실시함으로써 비결정 실리콘을 다결정화하여, 다결정 실리콘층(4220)을 형성한다.

(공정 3)

다음에, 도 22에 도시된 바와 같이 다결정 실리콘층(4220)을 패터닝하여, 아일랜드 영역(4230, 4240, 4250)을 형성한다. 아일랜드 영역(4230, 4240)은 MOS 트랜지스터의 능동영역(소스, 드레인)이 형성되는 층이다. 또한, 아일랜드 영역(4250)은 박막 용량의 1극이 되는 층이다.

(공정 4)

다음에, 도 23에 도시된 바와 같이, 마스크층(4300)을 형성하여, 아일랜드 영역(4250)에만 인(P) 이온을 투입하여, 저 저항화한다.

(공정 5)

다음에, 도 24에 도시된 바와 같이, 게이트 절연막(4400)을 형성하여, 그 게이트 절연막상에 TaN층(4500, 4510, 4520)을 형성한다. TaN층(4500, 4510)은 MOS 트랜지스터의 게이트가 되는 층이고, TaN층(4520)은 박막 용량의 전극이 되는 층이다. 그 후, 마스크층(4600)을 형성하여, 게이트 TaN층(4500)을 마스크로서, 자가 정렬로 인(P)을 이온 투입하고, n형의 소스층(4231), 드레인층(4232)을 형성한다.

(공정 6)

다음에, 도 25에 도시된 바와 같이, 마스크층(4700a, 4700b)을 형성하여, 게이트 TaN층(4510)을 마스크로서, 자가 정렬로 봉소(B)를 투입하여, p형의 소스층(4241), 드레인층(4242)을 형성한다.

(공정 7)

그 후, 도 26에 도시된 바와 같이, 층간 절연막(4800)을 형성하여, 그 층간 절연막에 콘택트 홀을 형성한 후, ITO나 Al로 이루어진 전극층(4900, 4910, 4920, 4930)을 형성한다. 또, 도 26에서는 도시되지 않았지만, TaN층(4500, 4510, 4520)이나 다결정 실리콘층(4250)에도 콘택트 홀을 통해 전극이 접속된다. 이것에 의해, n채널 TFT, p채널 TFT 및 MOS 용량이 완성된다.

이상 기술된 바와 같이, 공정을 공통화한 제조 공정을 사용함으로써 제조가 용이해지고, 비용면에서도 유리하게 된다. 또한, 폴리실리콘은 비결정 실리콘에 비교하여 캐리어의 이동도가 대단히 크기 때문에 고속 동작이 가능하고, 회로의 고속화의 면에서 유리하다.

그리고, 상술의 검사 방법을 사용하여 우량품 판정을 확실히 하기 위해서, 완성된 제품의 신뢰도도 지극히 높게 할 수 있고, 따라서, 고품질의 제품의 시장에의 투입이 가능해진다.

또, 상술의 제조 공정에서는 저온 폴리실리콘 TFT 기술을 사용하고 있지만, 제조 방법은 반드시 이것에 한정되는 것이 아니다. 예를 들면, 회로의 소정의 동작 속도가 보증되면, 비결정 실리콘을 사용한 공정도 사용가능하다. 또한, 화소부의 스위칭 소자로서는 TFT의 그 외에, MIM과 같은 2 단자 소자도 사용할 수 있다.

(제 4 실시예)

본 실시예에서는 본 발명의 액티브 매트릭스 기판을 사용하여 제조된 액정 패널이나, 그 패널 등을 사용한 전자기기의 예에 관해서 설명한다. 어느 것이나 고품질의 장치이다.

① 액정 표시 장치(도 27)

액정 표시 장치는 예를 들면, 도 27에 도시된 바와 같이, 백라이트(2000), 편광판(2200), TFT 기판(2300)과, 액정(2400)과, 대향기판(컬러 필터 기판)(2500)과, 편광판(2600)으로 이루어진다. 본 실시예에서는 상술과 같이, TFT 기판(1300) 상에 구동회로(2310)(및 검사회로)를 형성하고 있다.

② 퍼스널 컴퓨터(도 28)

도 28에 도시된 퍼스널 컴퓨터(1200)는 키보드(1202)를 구비한 본체부(1204)와, 액정 표시 화면(1206)을 갖는다.

### ③ 액정 프로젝터(도 29)

도 29에 도시된 액정 프로젝터(1100)는 투과형 액정 패널을 라이트 밸브로서 이용한 투사형 프로젝터이고, 예를 들면 3판 프리즘 방식의 광학 시스템을 사용하고 있다.

도 29에 있어서, 프로젝터(1100)에서는 백색 광원의 램프 유닛(1102)으로부터 사출된 투사광이 라이트 가이드(1104)의 내부에서, 복수의 미러(1106) 및 2 장의 색선별 미러(1108)에 의해서 R, G, B의 3원색으로 나누어지고, 각각의 빛깔의 화상을 표시하는 3장의 액정 패널(1110R, 1110G 및 1110B)에 유입된다. 그리고, 각각의 액정 패널(1110R, 1110G 및 1110B)에 의해서 변조된 빛은 색선별 프리즘(1112)에 3방향에서 입사된다. 색선별 프리즘(1112)에서는 적(R) 및 청(B)의 빛이 90도 굴곡되고, 녹(G)의 빛이 직진하기 때문에 각 빛깔의 화상이 합성되어, 투사 렌즈(1114)를 통해서 스크린 등에 컬러 화상이 투사된다.

기타, 본 발명을 적용할 수 있는 전자기기로서는 엔지니어링·워크 스테이션(EWS), 페이저 혹은 휴대전화, 워드프로세서, 텔레비전, 뷰파인더형 또는 모니터 직시형의 비디오 테이프 레코더, 전자수첩, 전자 탁상 계산기, 카 네비게이션 장치, POS 단말, 터치 패널을 구비한 장치 등을 들 수 있다.

본 발명은 액티브 매트릭스 기판의 검사 방법, 액티브 매트릭스 기판, 액정장치 및 전자기기에 관한 것으로, 특히, 기판상에, 디지털 방식의 데이터선 드라이버(디지털 신호를 입력하고, D/A 변환하여 아날로그 신호를 출력하여, 이것에 의해 데이터선을 구동하는 드라이버: 이하, 디지털 드라이버라 함)이 형성되어 있는 형태의 액티브 매트릭스 기판의 검사기술에 관한 것이다.

#### 발명의 효과

검사회로는 상술한 바와 같이 트랜지스터의 사이즈가 작아 점유 면적이 작고, 적어도 그 일부는 패널 공정에 있어서의 밀봉재에 의한 밀봉 위치 및 액티브 매트릭스 기판의 화상 표시 등의 본질적 기능의 실현에 기여하지 않는 데드 스페이스 등에 배치하는 것도 가능해진다. 따라서, 액티브 매트릭스 기판이나 액정 표시 장치의 대형화를 억제하고 스페이스를 유용하게 이용할 수 있다.

#### (57) 청구의 범위

청구항 1.  
삭제

청구항 2.  
삭제

청구항 3.

기판;

상기 기판 상의 복수의 주사선;

상기 기판 상의 복수의 데이터선;

상기 복수의 주사선과 상기 복수의 데이터선의 교차에 대응하여 형성된 복수의 화소; 및

상기 복수의 데이터선에 대해 설치된 복수의 검사용 스위치 및 상기 복수의 검사용 스위치의 개폐를 제어하는 제어수단을 포함하며, 상기 각 검사용 스위치를 개재하여 상기 각 데이터선에 접속되어, 상기 복수의 데이터선 또는 상기 복수의 화소를 검사하는 검사회로를 구비하고,

적어도 상기 검사회로의 일부가 밀봉 위치에 배치된 것을 특징으로 하는 액티브 매트릭스 기판.

#### 청구항 4.

제 3 항에 있어서,

상기 검사 회로의 트랜지스터가 밀봉 위치에 배치되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

#### 청구항 5.

제 3 항에 있어서,

상기 검사 회로에 포함되는 트랜지스터는 절연막으로 피복되고, 상기 절연막 상에 밀봉재가 배치되는 것을 특징으로 하는 액티브 매트릭스 기판.

#### 청구항 6.

제 5 항에 있어서,

상기 기판에 대향하는 대향 기판을 더 구비하고,

상기 주사선 및 상기 데이터선은, 상기 기판과 상기 대향 기판 사이에 배치되고,

상기 밀봉재는 상기 기판과 상기 대향 기판을 접착하는 것을 특징으로 하는 액티브 매트릭스 기판.

#### 청구항 7.

제 6 항에 있어서,

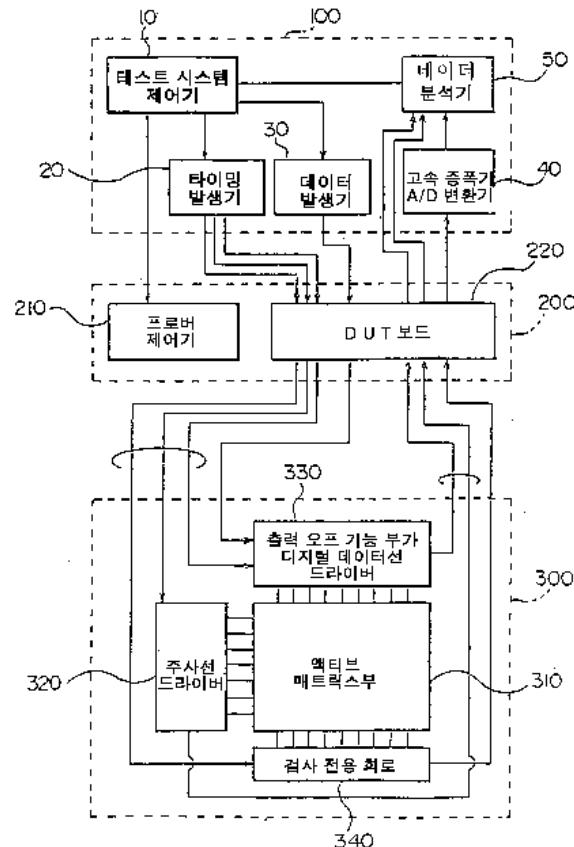
상기 기판과 상기 대향 기판 사이에 액정층이 형성되어 있는 것을 특징으로 하는 액티브 매트릭스 기판.

#### 청구항 8.

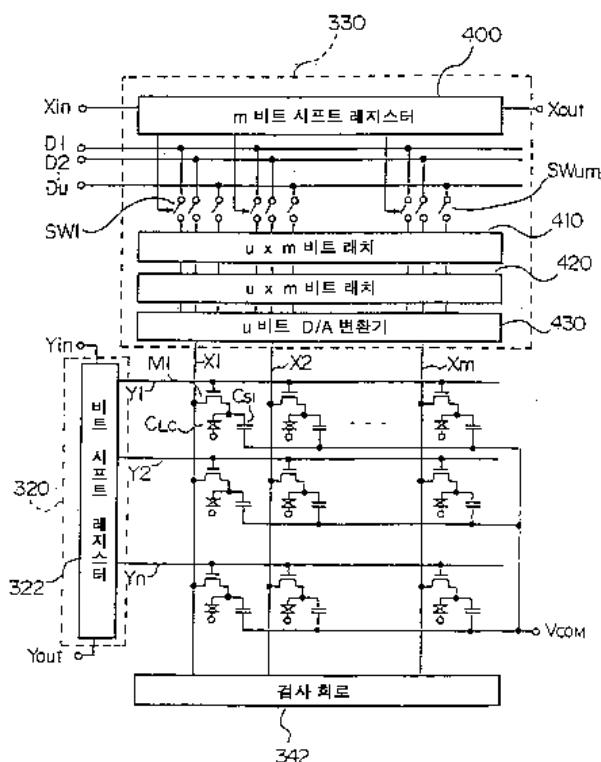
제 3 항 내지 제 7 항 중 어느 한 항에 기재된 액티브 매트릭스 기판을 포함하는 전자기기.

도면

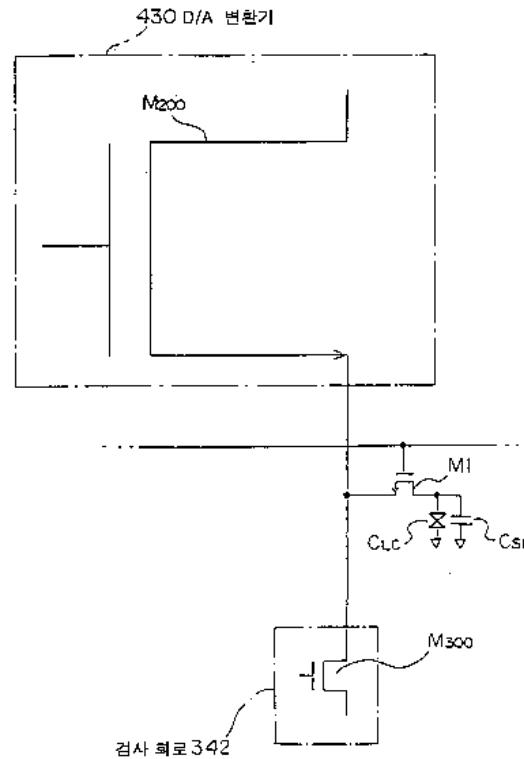
도면1



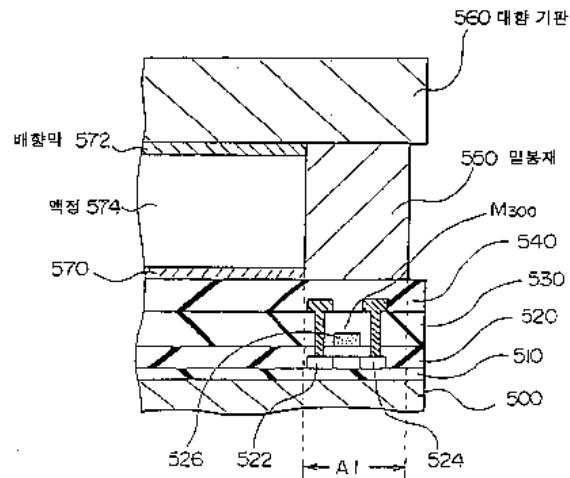
도면2



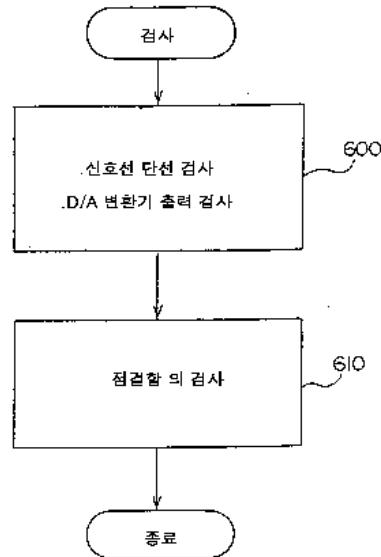
도면3



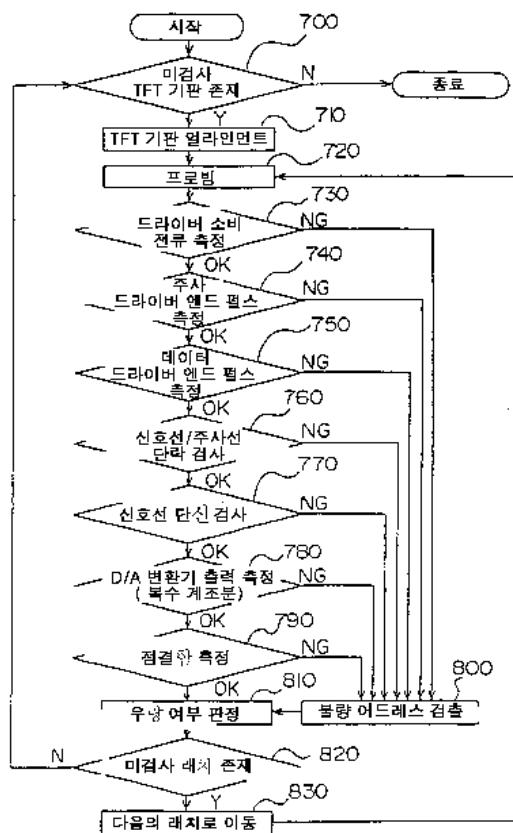
도면4



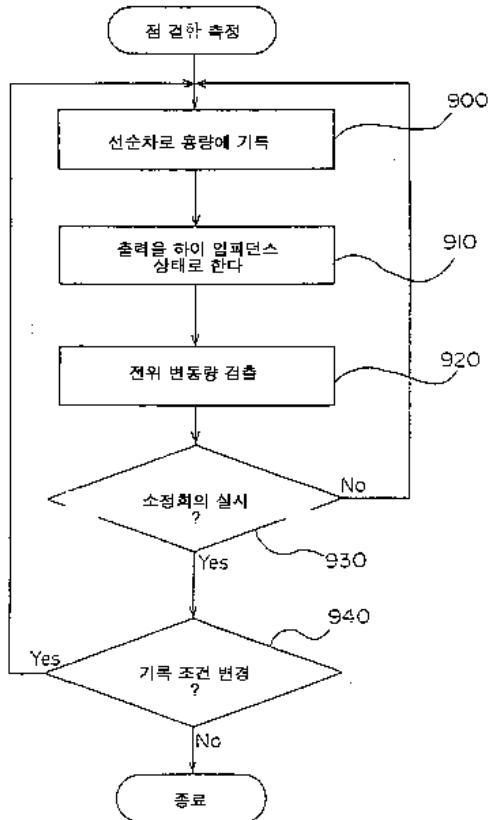
도면5



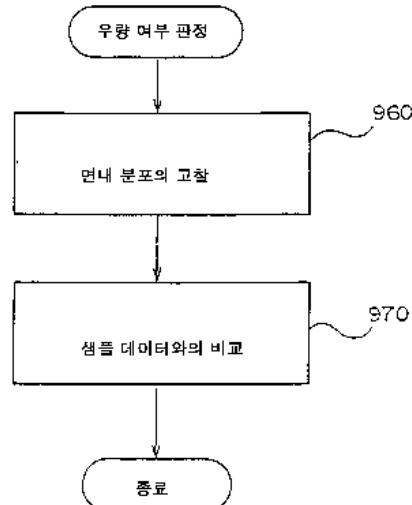
도면6



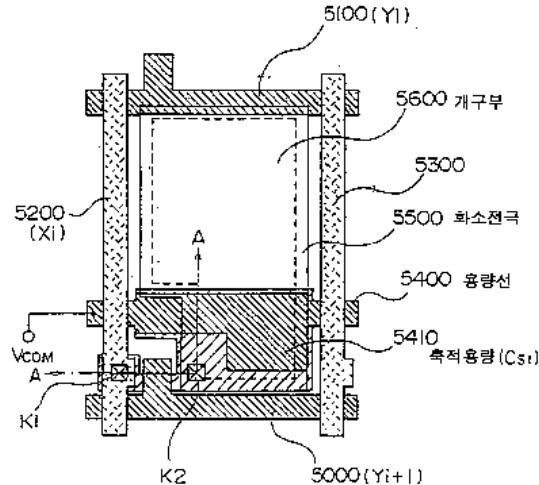
도면7



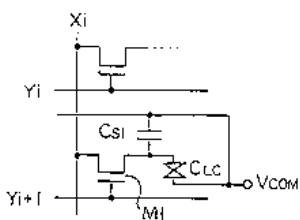
도면8



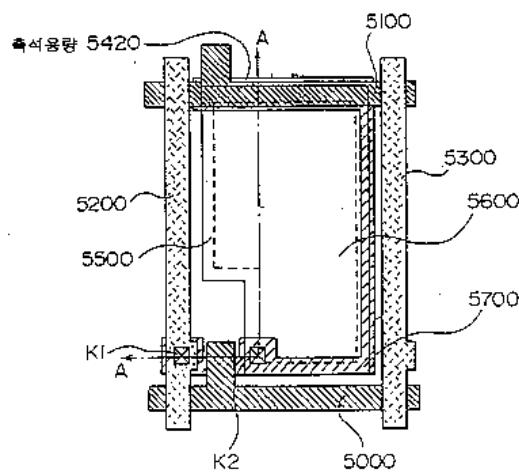
### 도면9a



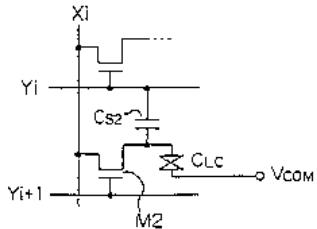
### 도면9b



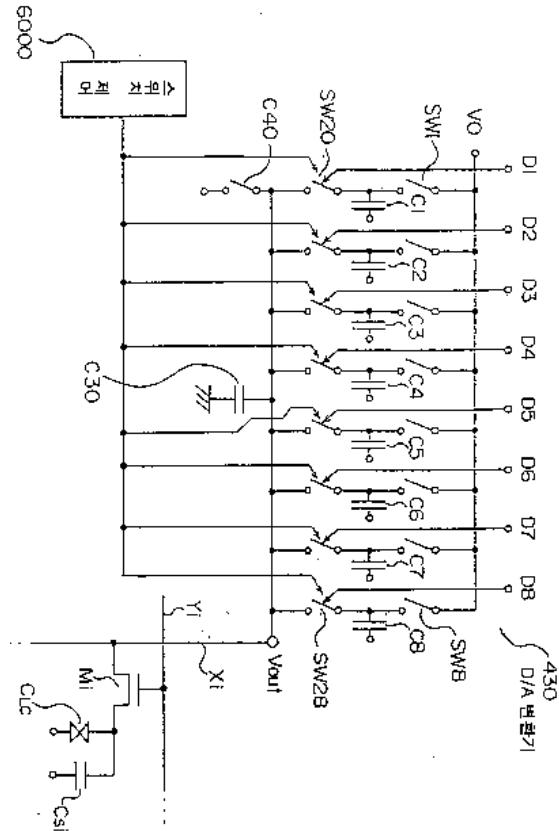
### 도면 10a



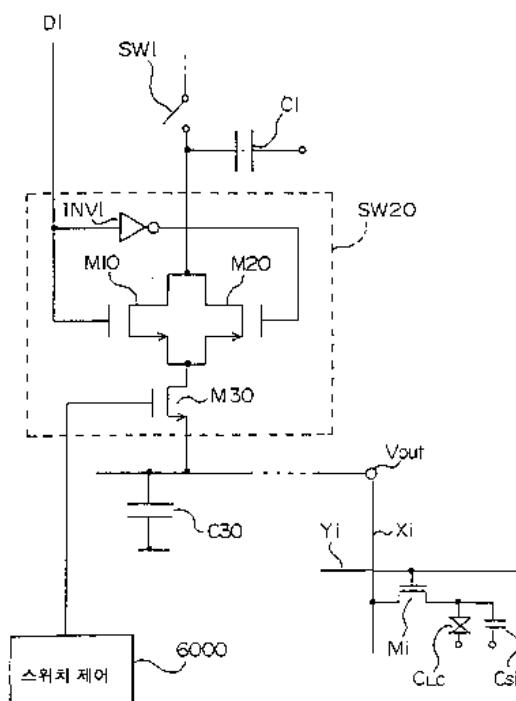
## 도면 10b



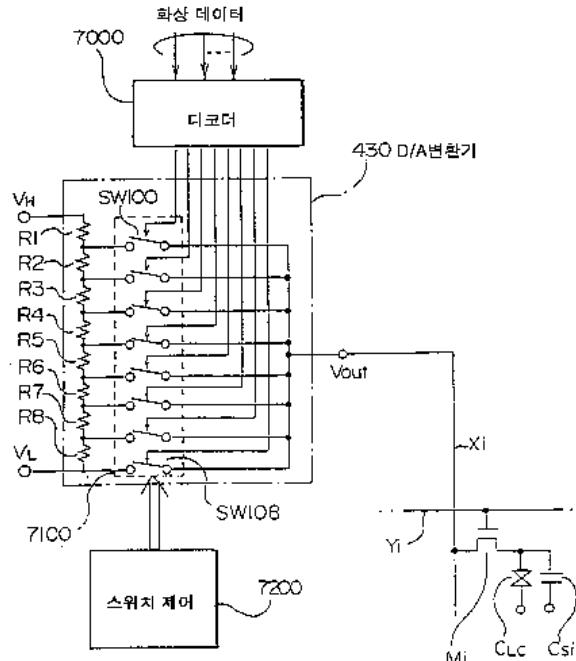
도면11



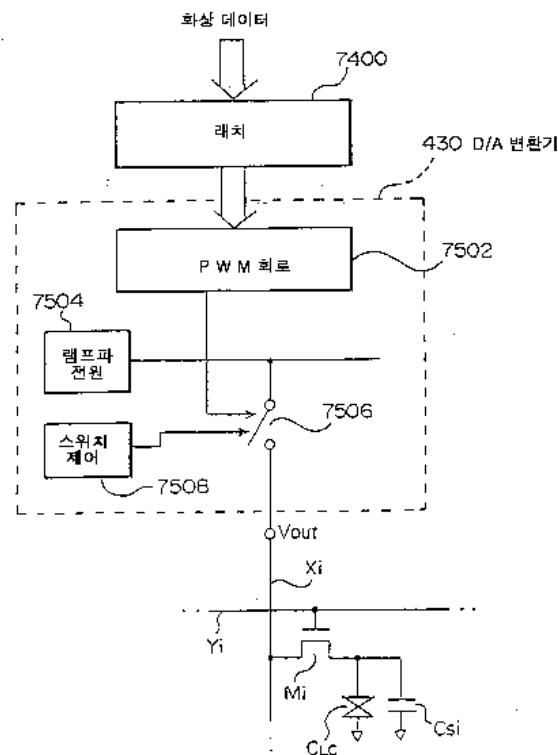
도면12



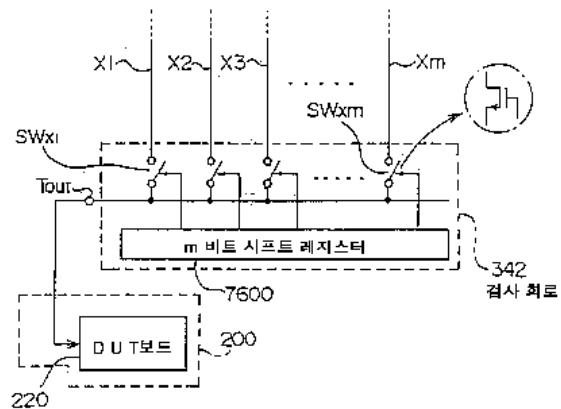
도면13



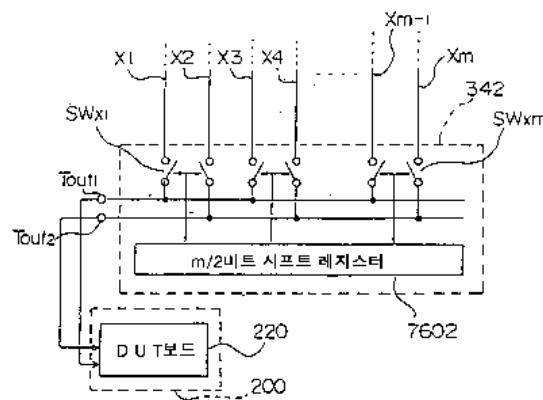
도면14



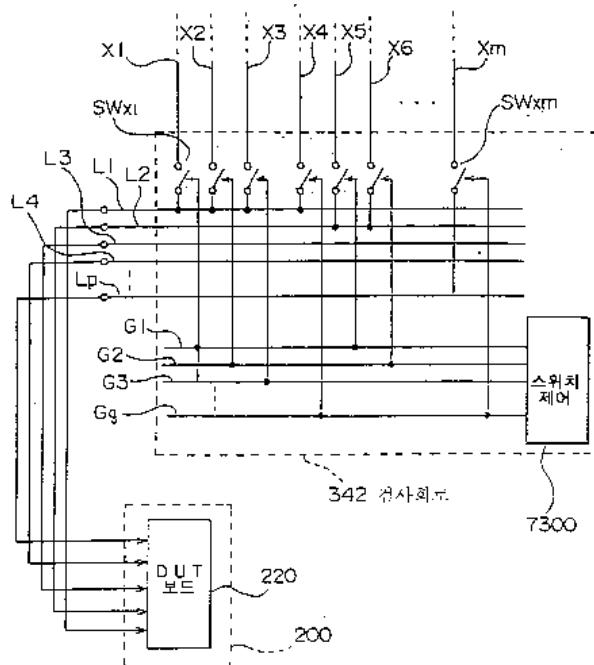
도면15a



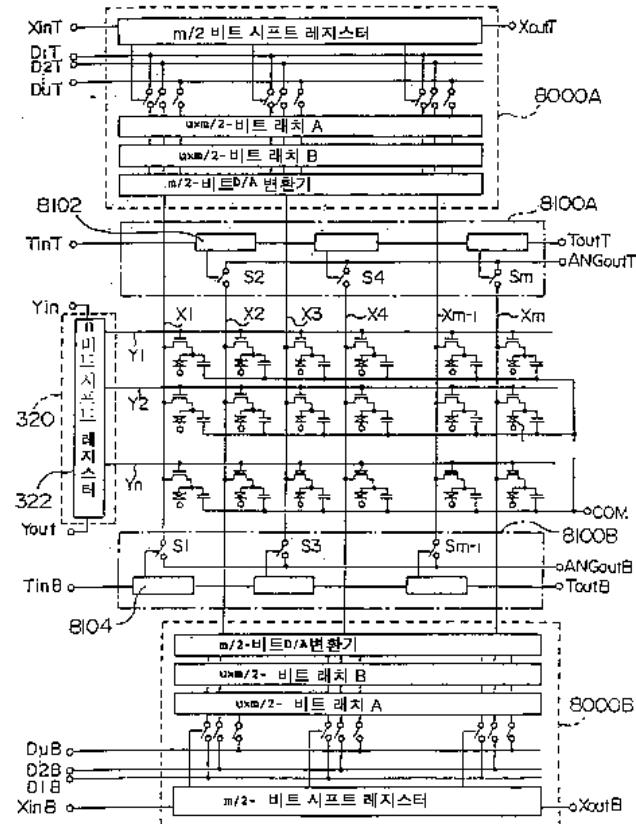
도면15b



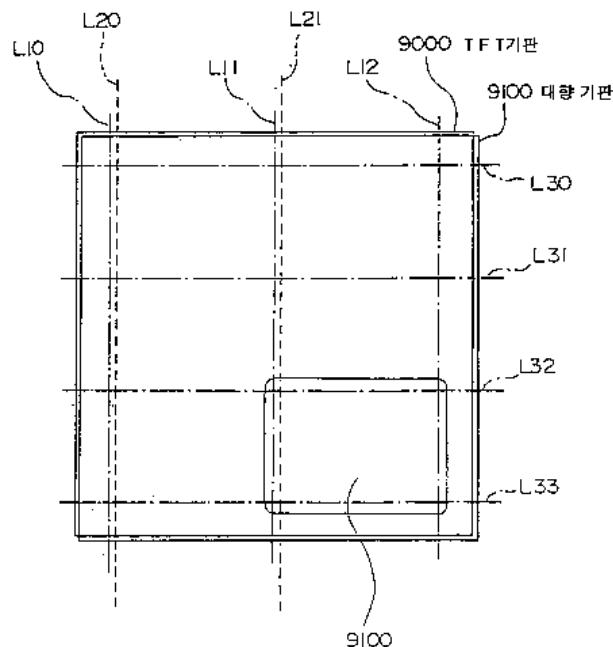
도면16



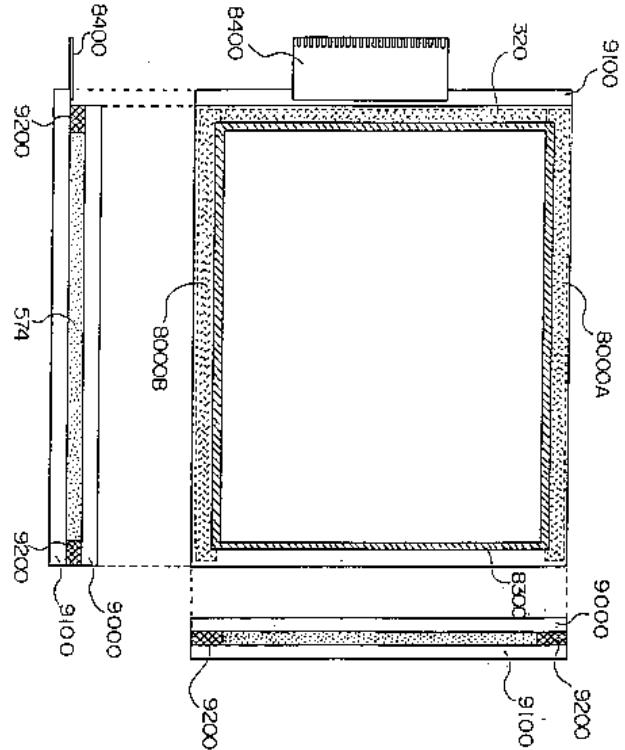
도면17



도면18



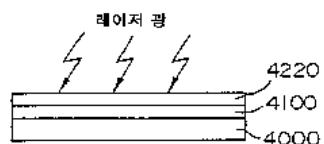
## 도면19



## 도면20



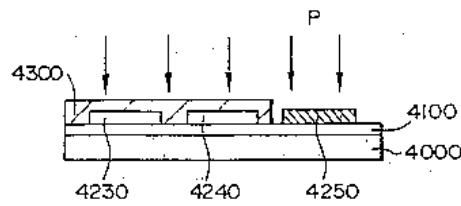
## 도면21



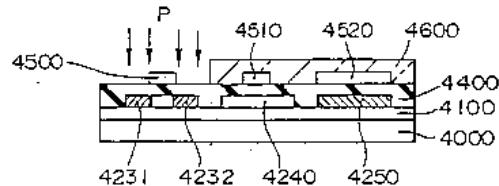
## 도면22



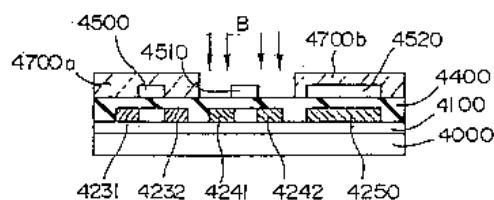
도면23



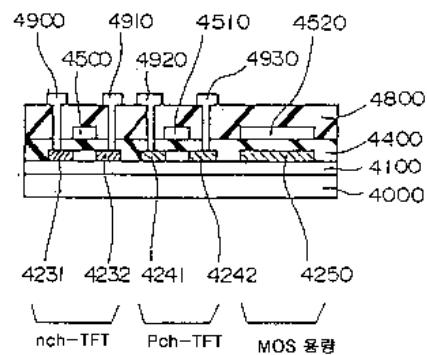
도면24



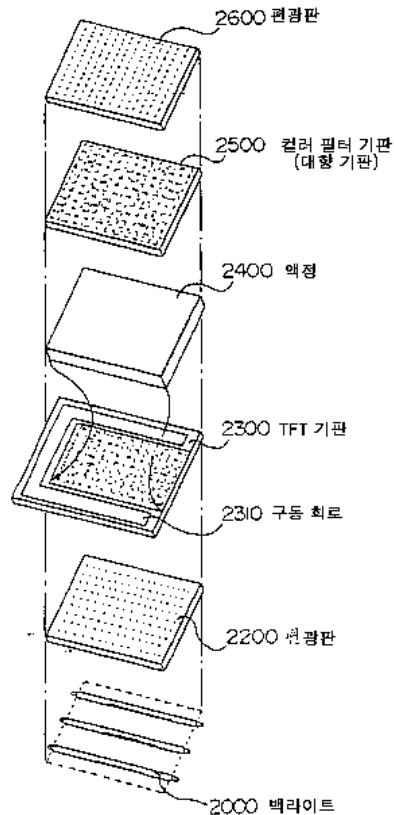
도면25



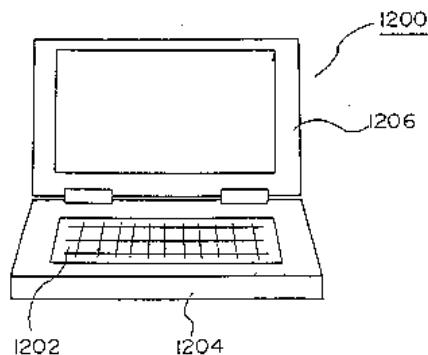
도면26



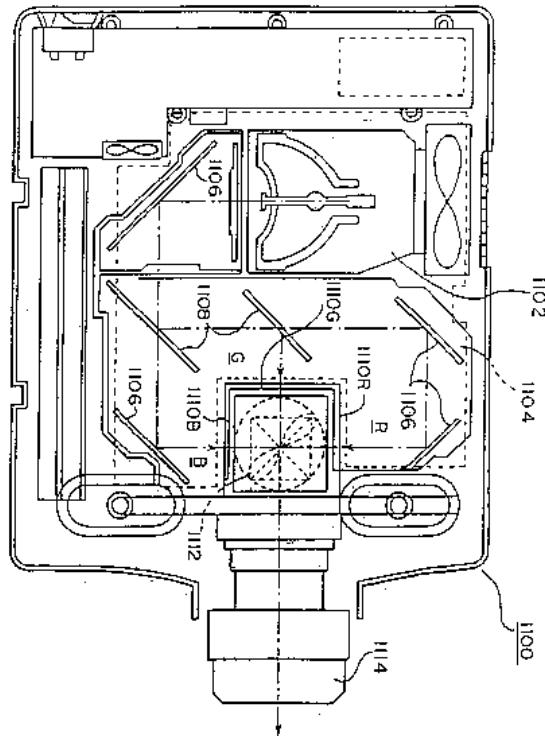
도면27



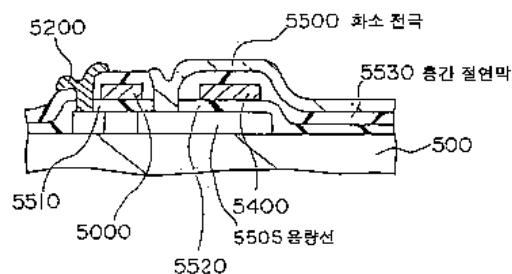
도면28



도면29



도면30a



도면30b

