

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2024 年 11 月 14 日 (14.11.2024)



(10) 国际公布号
WO 2024/229666 A1

(51) 国际专利分类号:

G09G 3/00 (2006.01)

(21) 国际申请号:

PCT/CN2023/092832

(22) 国际申请日:

2023 年 5 月 8 日 (08.05.2023)

(25) 申请语言:

中文

(26) 公布语言:

中文

(71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区 (西区) 合作路 1188 号, Sichuan 611731 (CN)。北京京东方技术开发有限公

司 (BEIJING BOE TECHNOLOGY DEVELOPMENT CO., LTD.) [CN/CN]; 中国北京市大兴区北京经济技术开发区地泽路 9 号 1 幢 407 室, Beijing 100176 (CN)。

(72) 发明人: 卢玉群 (LU, Yuqun); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。李泽亮 (LI, Zeliang); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。鲍建东 (BAO, Jiandong); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。王伟 (WANG, Wei); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。秦少杰 (QIN, Shaojie); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。谭华 (TAN, Hua); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(54) Title: DISPLAY PANEL, DISPLAY APPARATUS AND CRACK DETECTION METHOD

(54) 发明名称: 显示面板、显示装置及裂纹检测方法

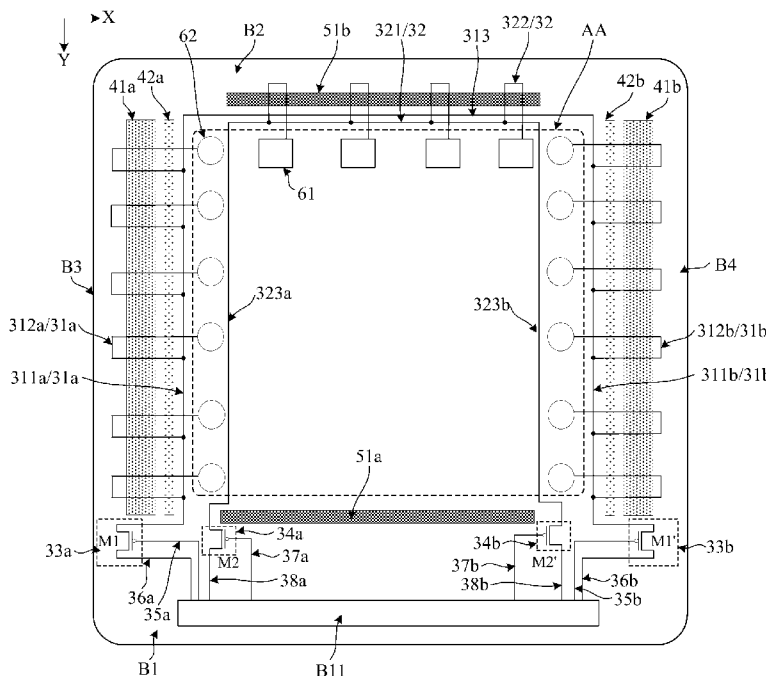


图 3

(57) Abstract: A display panel, comprising: a substrate (10), a plurality of sub-pixels (PX), a plurality of data lines (DL), first detection lines (31a, 31b) and first detection control units (33a, 33b). The first detection control units (33a, 33b) are electrically connected to the first detection lines (31a, 31b), and are configured to provide first test signals to the first detection lines (31a, 31b). The first detection lines (31a, 31b) are electrically connected to the plurality of sub-pixels (PX) in a display region (AA) in any one of the following manner: the first detection lines (31a, 31b) being electrically connected to anodes of light-emitting elements (62) of the plurality of

叶子进(YE, Zijin); 中国北京市大兴区北京经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: 北京安信方达知识产权代理有限公司(AFD CHINA INTELLECTUAL PROPERTY LAW OFFICE); 中国北京市海淀区学清路38号 (B座)21层2108, Beijing 100083 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

sub-pixels in the display region (AA); the first detection lines (31a, 31b) being electrically connected to source electrodes of data writing transistors of pixel circuits (61) of the plurality of sub-pixels in the display region (AA); and the first detection lines (31a, 31b) being electrically connected to the plurality of data lines (DL) in the display region (AA), and the data lines (DL) being electrically connected to a plurality of sub-pixels, which are arranged in a first direction (X).

(57) 摘要: 一种显示面板, 包括: 衬底(10)、多个子像素(PX)、多条数据线(DL)、第一检测线(31a、31b)、第一检测控制单元(33a、33b)。第一检测控制单元(33a、33b)与第一检测线(31a、31b)电连接, 被配置为给第一检测线(31a、31b)提供第一测试信号。第一检测线(31a、31b)通过以下任一方式与显示区域(AA)的多个子像素(PX)电连接: 第一检测线(31a、31b)与显示区域(AA)的多个子像素的发光元件(62)的阳极电连接; 第一检测线(31a、31b)与显示区域(AA)的多个子像素的像素电路(61)的数据写入晶体管的源极电连接; 第一检测线(31a、31b)与显示区域(AA)的多条数据线(DL)电连接, 数据线(DL)与沿第一方向(X)排布的多个子像素电连接。

显示面板、显示装置及裂纹检测方法

技术领域

本文涉及显示技术领域，尤指一种显示面板、显示装置及裂纹检测方法。

5

背景技术

显示面板的外围通常会设置检测模组或电路，用于检测显示面板的外围（边缘区域）在生产运输中是否有裂纹（crack）缺陷。目前通常采用以下两种检测方法：涡流检测（ET检测）和电阻检测。涡流检测是通过面板裂纹检测（PCD，Panel Crack Detection）线路检测画面是否有亮线来判断面板四周是否存在裂纹；电阻检测是对 PCD 线路之间的电阻进行检测，通过电阻值是否异常判断是否存在裂纹。然而，上述检测方式均只能检测出边缘区域有无裂纹缺陷，无法精确定位缺陷的位置。例如，针对大尺寸的显示面板，工作人员需要利用显微镜在显示面板的整个边缘区域慢慢寻找裂纹位置，将消耗工作人员的大量时间和精力，导致工作效率极低。

10

15

发明内容

以下是对本文详细描述的主题的概述。本概述并非是为了限制权利要求的保护范围。

本公开实施例提供一种显示面板、显示装置及裂纹检测方法。

20

一方面，本实施例提供一种显示面板，包括：衬底、多个子像素和多条数据线、至少一条第一检测线和至少一个第一检测控制单元。衬底包括显示区域和位于所述显示区域外围的周边区域。多个子像素和多条数据线位于显示区域，多个子像素和多条数据线电连接，多个子像素中的至少一个子像素包括：像素电路和发光元件，像素电路和发光元件电连接，被配置为驱动发光元件发光。至少一条第一检测线和至少一个第一检测控制单元位于周边区域，至少一个第一检测控制单元与至少一条第一检测线电连接，被配置为给至少一条第一检测线提供第一测试信号。至少一条第一检测线通过以下任一方式与显示区域的多个子像素电连接：至少一条第一检测线与显示区域的多个子像素的发光元件的阳极电连接；至少一条第一检测线与显示区域的多个子像素的像素电路的数据写入晶体管的源极电连接；至少一条第一检测线与所述显示区域的多条数据线电连接，其中，多条数据线中的至少一条数据线与沿第一方向排布的多个子像素电连接，至少一条第一检测线至少位于所述显示区域沿第一方向相对两侧的周边区域内。

25

30

在一些示例性实施方式中，所述至少一条第一检测线包括：第一主线以及与所述第一主线电连接的多条第一子线，每条第一子线与所述显示区域的至少一个子像素电连接；所述多条第一子线沿着所述第一主线的延伸方向依次排布。

35

在一些示例性实施方式中，所述周边区域还设置有栅极驱动电路。所述第一主线位于所述栅极驱动电路靠近所述显示区域的一侧，每条第一子线的一部分线段位于所述栅极驱动电路远离所述显示区域的一侧。

在一些示例性实施方式中，所述周边区域还设置有栅极驱动电路。所述第一主线位于所述栅极驱动电路远离所述显示区域的一侧，所述多条第一子线位于所述第一主线靠近所述显示区域的一侧。

40

在一些示例性实施方式中，所述第一检测线的多条第一子线电连接的多个子像素包括：

所述显示区域内最靠近所述第一主线且沿所述第一主线的延伸方向排布的多个子像素。

在一些示例性实施方式中，每条第一子线至少包括：第一线段、第二线段以及第一跨线，所述第一跨线的两端分别与所述第一线段和第二线段电连接，所述第一线段位于所述栅极驱动电路远离所述显示区域的一侧，所述第二线段位于所述栅极驱动电路靠近所述显示区域的一侧，所述第一跨线在所述衬底的正投影与所述栅极驱动电路在所述衬底的正投影至少部分交叠；所述第一跨线位于所述第一线段和第二线段靠近所述衬底的一侧。

在一些示例性实施方式中，在垂直于所述显示面板的方向上，所述显示面板至少包括：衬底以及设置在所述衬底上的底部遮光金属层、半导体层、第一栅金属层、第二栅金属层、第一源漏金属层以及第二源漏金属层。所述第一跨线位于所述底部遮光金属层，所述第一线段和所述第二线段位于所述第一栅金属层。

在一些示例性实施方式中，所述至少一个第一检测控制单元包括：第一检测晶体管，所述第一检测晶体管的栅极与第一检测控制线电连接，所述第一检测晶体管的第一极与第一测试信号传输线电连接，所述第一检测晶体管的第二极与所述第一检测线电连接。

在一些示例性实施方式中，显示面板还包括：位于所述周边区域的第二检测线和至少一个第二检测控制单元；所述至少一个第二检测控制单元与所述第二检测线电连接，被配置为给所述第二检测线提供第二测试信号。所述第二检测线与所述显示区域的多个子像素电连接。所述第二检测线与所述显示区域的多个子像素的连接方式不同于所述第一检测线与所述显示区域的多个子像素的连接方式。

在一些示例性实施方式中，所述第二检测线包括：第二主线以及与所述第二主线电连接的多条第二子线；每条第二子线与所述显示区域的至少一个子像素电连接，所述多条第二子线沿着所述第二主线的延伸方向依次排布。所述第二主线的延伸方向与所述第一检测线的第一主线的延伸方向交叉。

在一些示例性实施方式中，所述至少一条第一检测线的多条第一子线和所述显示区域的多个子像素的发光元件的阳极一一对应电连接。所述第二检测线的多条第二子线和所述显示区域的多个子像素的像素电路的数据写入晶体管的源极一一对应电连接。

在一些示例性实施方式中，所述至少一条第一检测线的多条第一子线与所述显示区域的多条数据线一一对应电连接；所述多条数据线沿所述第一方向延伸。所述第二检测线的多条第二子线和所述显示区域的多条第一电源线一一对应电连接，所述多条第一电源线沿第二方向延伸，所述第二方向与所述第一方向交叉。

在一些示例性实施方式中，所述周边区域还设置有第一电源边框线。所述第二主线位于所述第一电源边框线靠近所述显示区域的一侧，每条第二子线的一部分位于所述第一电源边框线远离所述显示区域的一侧。

在一些示例性实施方式中，所述周边区域还设置有第一电源边框线。所述第二主线位于所述第一电源边框线远离所述显示区域的一侧，所述多条第二子线位于所述第二主线靠近所述显示区域的一侧。

在一些示例性实施方式中，所述第二检测线的多条第二子线电连接的多个子像素包括：所述显示区域内最靠近所述第二主线且沿所述第二主线的延伸方向排布的多个子像素。

在一些示例性实施方式中，每条第二子线至少包括：第三线段、第四线段以及第三跨线，所述第三跨线的两端分别与所述第三线段和第四线段电连接，所述第三线段位于所述第一电源边框线远离所述显示区域的一侧，所述第四线段位于所述第一电源边框线靠近所述显示区域的一侧，所述第三跨线在所述衬底的正投影与所述第一电源边框线在所述衬底

的正投影至少部分交叠;所述第三跨线位于所述第三线段和所述第四线段靠近所述衬底的一侧。

5 在一些示例性实施方式中,在垂直于所述显示面板的方向上,所述显示面板至少包括:衬底以及设置在所述衬底上的底部遮光金属层、半导体层、第一栅金属层、第二栅金属层、第一源漏金属层以及第二源漏金属层。所述第三跨线位于所述底部遮光金属层,所述第三线段和第四线段位于所述第一栅金属层。

在一些示例性实施方式中,所述第二检测控制单元包括:第二检测晶体管,所述第二检测晶体管的栅极与第二检测控制线电连接,所述第二检测晶体管的第一极与第二测试信号传输线电连接,所述第二检测晶体管的第二极与所述第二检测线电连接。

10 另一方面,本实施例提供一种显示装置,包括如上所述的显示面板。

另一方面,本实施例提供一种裂纹检测方法,应用于如上所述的显示面板,包括:通过第一检测控制单元向第一检测线提供第一测试信号;根据与所述第一检测线电连接的多个子像素的发光状态,确定周边区域是否存在裂纹以及裂纹所在的位置。

15 在一些示例性实施方式中,裂纹检测方法还包括:通过第二检测控制单元向第二检测线提供第二测试信号;根据与所述第二检测线电连接的多个子像素的发光状态,确定所述周边区域是否存在裂纹以及裂纹所在位置。

20 另一方面,本实施例提供一种显示面板,包括:衬底、多个子像素、至少一条第一检测线和至少一个第一检测控制单元。衬底包括显示区域和位于所述显示区域外围的周边区域。多个子像素位于所述显示区域。至少一条第一检测线和至少一个第一检测控制单元位于所述周边区域,所述至少一个第一检测控制单元与所述至少一条第一检测线电连接,被配置为给所述至少一条第一检测线提供第一测试信号。所述至少一条第一检测线与所述显示区域的多个子像素电连接。所述至少一条第一检测线包括:第一主线、以及与所述第一主线电连接的多条第一子线,所述多条第一子线延伸至所述显示区域,每条第一子线与所述显示区域的至少一个子像素电连接。所述多条第一子线中的至少一条第一子线的一部分

25 线段位于所述第一主线远离所述显示区域的一侧。

在一些示例性实施方式中,所述周边区域还设置有栅极驱动电路。所述第一主线位于所述栅极驱动电路靠近所述显示区域的一侧,每条第一子线的一部分线段位于所述栅极驱动电路远离所述显示区域的一侧。

30 在一些示例性实施方式中,显示面板还包括:位于所述周边区域的第二检测线和至少一个第二检测控制单元,所述至少一个第二检测控制单元与所述第二检测线电连接,被配置为给所述第二检测线提供第二测试信号。所述第二检测线与所述显示区域的多个子像素电连接。所述第二检测线与所述显示区域的多个子像素的连接方式不同于所述第一检测线与所述显示区域的多个子像素的连接方式。

35 在一些示例性实施方式中,所述第二检测线包括:第二主线以及与所述第二主线电连接的多条第二子线;每条第二子线与所述显示区域的至少一个子像素电连接,所述多条第二子线沿着所述第二主线的延伸方向依次排布。所述第二主线的延伸方向与所述第一检测线的第一主线的延伸方向交叉。

在阅读并理解了附图和详细描述后,可以明白其他方面。

40 附图概述

附图用来提供对本公开技术方案的进一步理解,并且构成说明书的一部分,与本公开

的实施例一起用于解释本公开的技术方案，并不构成对本公开的技术方案的限制。附图中一个或多个部件的形状和大小不反映真实比例，目的只是示意说明本公开内容。

图 1 为本公开至少一实施例的显示面板的平面示意图；

图 2 为本公开至少一实施例的像素电路的等效电路图；

5 图 3 为本公开至少一实施例的一种显示面板的示意图；

图 4 为本公开至少一实施例的显示面板的局部走线示意图；

图 5 为图 4 所示的第一子线的局部剖面示意图；

图 6 为本公开至少一实施例的显示区域的局部剖面示意图；

图 7 为本公开至少一实施例的显示面板的另一局部走线示意图；

10 图 8 为图 7 所示的第二子线的局部剖面示意图；

图 9 为本公开至少一实施例的第二子线与像素电路的连接示意图；

图 10A 为图 9 中形成半导体层后的像素电路的示意图；

图 10B 为图 9 中形成第一栅金属层后的像素电路的示意图；

图 10C 为图 9 中形成第二栅金属层后的像素电路的示意图；

15 图 10D 为图 9 中形成第一源漏金属层后的像素电路的示意图；

图 11A 和图 11B 为本公开至少一实施例的第三边框区域和第四边框区域的裂纹检测的显示图案示意图；

图 12 为本公开至少一实施例的第二边框区域的裂纹检测的显示图案示意图；

图 13 为本公开至少一实施例的另一种显示面板的示意图；

20 图 14 为本公开至少一实施例的另一种显示面板的示意图；

图 15 为本公开至少一实施例的另一显示面板的示意图；

图 16 为本公开至少一实施例的另一显示面板的示意图；

图 17 为本公开至少一实施例的另一显示面板的平面示意图；

图 18 为本公开至少一实施例的另一显示面板的示意图；

25 图 19 为本公开至少一实施例的另一显示面板的示意图；

图 20 为本公开至少一实施例的显示装置的示意图。

详述

30 下面将结合附图对本公开的实施例进行详细说明。实施方式可以以多个不同形式来实施。所属技术领域的普通技术人员可以很容易地理解一个事实，就是方式和内容可以在不脱离本公开的宗旨及其范围的条件下被变换为其他形式。因此，本公开不应该被解释为仅限于下面的实施方式所记载的内容中。在不冲突的情况下，本公开中的实施例及实施例中的特征可以相互任意组合。

35 在附图中，有时为了明确起见，夸大表示了一个或多个构成要素的大小、层的厚度或区域。因此，本公开的一个方式并不一定限定于该尺寸，附图中一个或多个部件的形状和大小不反映真实比例。此外，附图示意性地示出了理想的例子，本公开的一个方式不局限于附图所示的形状或数值等。

本说明书中的“第一”、“第二”、“第三”等序数词是为了避免构成要素的混同而设置，而不是为了在数量方面上进行限定的。本公开中的“多个”表示两个及以上的数量。

在本说明书中，为了方便起见，使用“中部”、“上”、“下”、“前”、“后”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示方位或位置关系的词句以参照附图说明构成要素的位置关系，仅是为了便于描述本说明书和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本公开的限制。构成要素的位置关系根据描述的构成要素的方向适当地改变。因此，不局限于在说明书中说明的词句，根据情况可以适当地更换。

在本说明书中，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解。例如，可以是固定连接，或可拆卸连接，或一体地连接；可以是机械连接，或连接；可以是直接相连，或通过中间件间接相连，或两个元件内部的连通。对于本领域的普通技术人员而言，可以根据情况理解上述术语在本公开中的含义。

在本说明书中，“电连接”包括构成要素通过具有某种电作用的元件连接在一起的情况。“具有某种电作用的元件”只要可以进行连接的构成要素间的电信号的传输，就对其没有特别的限制。“具有某种电作用的元件”的例子不仅包括电极和布线，而且还包括晶体管等开关元件、电阻器、电感器、电容器、其它具有多种功能的元件等。

在本说明书中，晶体管是指至少包括栅极、漏极以及源极这三个端子的元件。晶体管在漏极（漏电极端子、漏区域或漏电极）与源极（源电极端子、源区域或源电极）之间具有沟道区域，并且电流能够流过漏极、沟道区域以及源极。在本说明书中，沟道区域是指电流主要流过的区域。

在本说明书中，第一极可以为漏极、第二极可以为源极，或者第一极可以为源极、第二极可以为漏极。在使用极性相反的晶体管的情况或电路工作中的电流方向变化的情况等下，“源极”及“漏极”的功能有时互相调换。因此，在本说明书中，“源极”和“漏极”可以互相调换。另外，栅极还可以称为控制极。

在本说明书中，“平行”是指两条直线形成的角度为 -10° 以上且 10° 以下的状态，因此，也包括该角度为 -5° 以上且 5° 以下的状态。另外，“垂直”是指两条直线形成的角度为 80° 以上且 100° 以下的状态，因此，也包括 85° 以上且 95° 以下的角度的状态。

在本说明书中，圆形、椭圆形、三角形、矩形、梯形、五边形或六边形等并非严格意义上的，可以是近似圆形、近似椭圆形、近似三角形、近似矩形、近似梯形、近似五边形或近似六边形等，可以存在公差导致的一些小变形，例如可以存在导角、弧边以及变形等。

本公开中的“光透过率”指的是光线透过介质的能力，是透过透明或半透明体的光通量与其入射光通量的百分率。

本公开中的“约”、“大致”，是指不严格限定界限，允许工艺和测量误差范围内的情况。在本公开中，“大致相同”是指数值相差10%以内的情况。

在本公开中，A 沿着 B 方向延伸是指，A 可以包括主体部分和与主体部分连接的次要部分，主体部分是线、线段或条形状体，主体部分沿着 B 方向伸展，且主体部分沿着 B 方向伸展的长度大于次要部分沿着其它方向伸展的长度。本公开中所说的“A 沿着 B 方向延伸”均是指“A 的主体部分沿着 B 方向延伸”。

本实施例提供一种显示面板，包括：衬底、多个子像素和多条数据线、至少一条第一检测线和至少一个第一检测控制单元。衬底包括显示区域和位于所述显示区域外围的周边区域。多个子像素和多条数据线位于显示区域，多个子像素和多条数据线电连接，多个子

像素中的至少一个子像素包括：像素电路和发光元件，像素电路和发光元件电连接，被配置为驱动发光元件发光。至少一条第一检测线和至少一个第一检测控制单元位于周边区域，至少一个第一检测控制单元与至少一条第一检测线电连接，被配置为给至少一条第一检测线提供第一测试信号。至少一条第一检测线通过以下任一方式与显示区域的多个子像素电连接：至少一条第一检测线与显示区域的多个子像素的发光元件的阳极电连接；至少一条第一检测线与显示区域的多个子像素的像素电路的数据写入晶体管的源极电连接；至少一条第一检测线与所述显示区域的多条数据线电连接，其中，多条数据线中的至少一条数据线与沿第一方向排布的多个子像素电连接，至少一条第一检测线至少位于所述显示区域沿第一方向相对两侧的周边区域内。

在一些示例中，第一检测线可以与显示区域的多个子像素的发光元件的阳极电连接。在裂纹检测过程中，当发光元件的阳极接收到第一检测线传输的第一测试信号，发光元件可以被点亮，反之，当第一检测线所在位置存在裂纹，第一检测线无法将第一测试信号传输给对应的发光元件的阳极，对应的发光元件不发光。如此一来，可以根据显示区域的暗线位置来定位边缘裂纹的位置。

在一些示例中，第一检测线可以与显示区域的多个子像素的像素电路的数据写入晶体管的源极电连接。在裂纹检测过程中，当像素电路的数据写入晶体管的源极接收到第一检测线传输的第一测试信号，像素电路驱动的发光元件不发光，反之，当第一检测线所在位置存在裂纹，第一检测线无法将第一测试信号传输给对应的像素电路，所述像素电路驱动的发光元件可以发光。如此一来，可以根据显示区域的亮线位置来定位边缘裂纹的位置。

在一些示例中，第一检测线可以与显示区域内的多条数据线电连接，多条数据线可以沿第一方向延伸（例如横向布线）。在裂纹检测过程中，当数据线接收到第一检测线传输的第一测试信号，所述数据线所连接的像素电路可以驱动发光元件不发光，反之，当第一检测线所在位置存在裂纹，第一检测线无法将第一测试信号传输给对应的数据线，所述数据线所连接的像素电路可以驱动发光元件发光。如此一来，可以根据显示区域的亮线位置来定位边缘裂纹的位置。

本实施例提供的显示面板，利用第一检测控制单元给第一检测线提供第一测试信号，第一检测线与显示区域的多个子像素电连接，根据对第一测试信号的电压控制以及显示区域的多个子像素的显示结果，可以便于确定周边区域是否存在裂纹以及精确定位出周边区域存在边缘裂纹的位置，从而可以提高工作效率。

下面通过一些示例对本实施例的方案进行举例说明。

图1为本公开至少一实施例的显示面板的平面示意图。在一些示例中，如图1所示，本实施例的显示面板可以包括：显示区域AA、围绕显示区域AA的周边区域BB。周边区域BB可以包括：沿第一方向X位于显示区域AA相对两侧的第三边框区域B3和第四边框区域B4、沿第二方向Y位于显示区域AA相对两侧的第一边框区域B1和第二边框区域B2。其中，第一边框区域B1还可以称为下边框，第二边框区域B2还可以称为上边框，第三边框区域B3还可以称为左边框，第四边框区域B4还可以称为右边框。第一边框区域B1与第三边框区域B3和第四边框区域B4连通，第二边框区域B2与第三边框区域B3和第四边框区域B4连通。

在一些示例中，如图1所示，显示区域AA可以为矩形，例如圆角矩形。然而，本实施例对此并不限定。例如，显示区域可以为圆形、或者椭圆形等其它形状。

在一些示例中，如图1所示，第三边框区域B3和第四边框区域B4可以包括沿着显示区域AA的方向依次设置的电路区、电源线区、裂缝坝区和切割区。电路区可以连接到

显示区域 AA，电路区可以包括栅极驱动电路，例如，栅极驱动电路可以包括多个级联的移位寄存器，多个移位寄存器可以与显示区域 AA 中的多条栅线 GL 电连接。电源线区连接到电路区，可以至少包括低电平电源线，低电平电源线可以沿着平行于显示区域边缘的方向延伸，与显示区域 AA 的阴极连接。裂缝坝区可以连接到电源线区，可以至少包括在复合绝缘层上设置的多个裂缝。切割区可以连接到裂缝坝区，可以至少包括在复合绝缘层上设置的切割槽，切割槽可以被配置为在显示面板的所有膜层制备完成后，切割设置可以分别沿着切割槽进行切割。

在一些示例中，如图 1 所示，显示区域 AA 可以是平坦的区域，包括组成像素阵列的多个子像素 PX，多个子像素 PX 可以被配置为显示动态图片或静止图像。显示区域 AA 可以称为有效区域。在一些示例中，显示面板可以为柔性面板，因而显示面板可以是可变形的，例如卷曲、弯曲、折叠或卷起。

在一些示例中，如图 1 所示，显示区域 AA 可以至少包括多个子像素 PX、多条栅线 GL 以及多条数据线 DL。多条栅线 GL 可以沿第一方向 X 延伸，多条数据线 DL 可以沿第二方向 Y 延伸。多条栅线 GL 和多条数据线 DL 在衬底基板上的正投影可以交叉形成多个子像素区域，每个子像素区域内可以设置一个子像素 PX。多条数据线 DL 与多个子像素 PX 电连接，多条数据线 DL 可以被配置为向多个子像素 PX 提供数据信号。多条数据线 DL 可以延伸至第一边框区域 B1。多条栅线 GL 与多个子像素 PX 电连接，多条栅线 GL 可以被配置为向多个子像素 PX 提供栅极控制信号。在一些示例中，栅极控制信号可以包括扫描信号和发光控制信号。又如，栅极控制信号可以包括扫描信号、发光控制信号和复位控制信号。

在一些示例中，如图 1 所示，第一方向 X 可以是显示区域 AA 中栅线 GL 的延伸方向（行方向），第二方向 Y 可以是列方向。第一方向 X 和第二方向 Y 可以交叉，例如，第一方向 X 和第二方向 Y 可以相互垂直。

在一些示例中，显示区域 AA 的一个像素单元可以包括三个子像素，三个子像素分别为红色子像素、绿色子像素和蓝色子像素。然而，本实施例对此并不限定。在一些示例中，一个像素单元可以包括四个子像素，四个子像素分别为红色子像素、绿色子像素、蓝色子像素和白色子像素。

在一些示例中，子像素的形状可以是矩形、菱形、五边形或六边形。当一个像素单元包括三个子像素，三个子像素可以采用水平并列、竖直并列或品字方式排列；当一个像素单元包括四个子像素，四个子像素可以采用水平并列、竖直并列或正方形方式排列。然而，本实施例对此并不限定。

在一些示例中，一个子像素可以包括：像素电路以及与像素电路电连接的发光元件。像素电路可以包括多个晶体管和至少一个电容。例如，像素电路可以是 3T1C、4T1C、5T1C、5T2C、6T1C、7T1C 或 8T1C 结构。其中，上述电路结构中的 T 指的是薄膜晶体管，C 指的是电容，T 前面的数字代表电路中薄膜晶体管的数量，C 前面的数字代表电路中电容的数量。

在一些示例中，像素电路中的多个晶体管可以是 P 型晶体管，或者可以是 N 型晶体管。像素电路中采用相同类型的晶体管可以简化工艺流程，减少显示面板的工艺难度，提高产品的良率。在另一些示例中，像素电路中的多个晶体管可以包括 P 型晶体管和 N 型晶体管。

在一些示例中，像素电路中的多个晶体管可以采用低温多晶硅薄膜晶体管，或者可以采用氧化物薄膜晶体管，或者可以采用低温多晶硅薄膜晶体管和氧化物薄膜晶体管。低温

多晶硅薄膜晶体管的有源层采用低温多晶硅 (LTPS, Low Temperature Poly-Silicon), 氧化物薄膜晶体管的有源层采用氧化物半导体 (Oxide)。低温多晶硅薄膜晶体管具有迁移率高、充电快等优点, 氧化物薄膜晶体管具有漏电流低等优点, 将低温多晶硅薄膜晶体管和氧化物薄膜晶体管集成在一个显示面板上, 即 LTPS+Oxide (简称 LTPO) 显示面板, 可以利用两者的优势, 可以实现低频驱动, 可以降低功耗, 可以提高显示品质。

在一些示例中, 发光元件可以是发光二极管 (LED, Light Emitting Diode)、有机发光二极管 (OLED, Organic Light Emitting Diode)、量子点发光二极管 (QLED, Quantum Dot Light Emitting Diode)、微 LED (包括: mini-LED 或 micro-LED) 等中的任一者。例如, 发光元件可以为 OLED, 发光元件在其对应的像素电路的驱动下可以发出红光、绿光、蓝光、或者白光等。发光元件发光的颜色可根据需要而定。在一些示例中, 发光元件可以包括: 阳极、阴极以及位于阳极和阴极之间的有机发光层。发光元件的阳极可以与对应的像素电路电连接。然而, 本实施例对此并不限定。

图 2 为本公开至少一实施例的像素电路的等效电路图。本示例的像素电路以 7T1C 结构为例进行说明。

在一些示例中, 如图 2 所示, 本示例的像素电路可以包括七个晶体管 (即第一晶体管 T1 至第七晶体管 T7) 和一个存储电容 Cst。发光元件 EL 可以包括阳极、阴极和设置在阳极和阴极之间的有机发光层。

在一些示例中, 如图 2 所示, 显示面板可以包括: 第一扫描线 GL1、第二扫描线 GL2、第三扫描线 GL3、数据线 DL、第一电源线 VDD、第二电源线 VSS、发光控制线 EML、第一初始信号线 INIT1 和第二初始信号线 INIT2。

在一些示例中, 第一电源线 VDD 可以配置为向像素电路提供恒定的第一电压信号 Vdd, 第二电源线 VSS 可以配置为向像素电路提供恒定的第二电压信号 Vss, 并且第一电压信号 Vdd 可以大于第二电压信号 Vss。第一扫描线 GL1 可以配置为向像素电路提供第一扫描信号 SCAN1; 数据线 DL 可以配置为向像素电路提供数据信号; 发光控制线 EML 可以配置为向像素电路提供发光控制信号 EM; 第二扫描线 GL2 可以配置为向像素电路提供第二扫描信号 SCAN2, 第三扫描线 GL3 可以配置为向像素电路提供第三扫描信号 SCAN3。

在一些示例中, 第 n 行像素电路电连接的第二扫描线 GL2 可以与第 n-1 行像素电路电连接的第一扫描线 GL1 电连接, 以被输入第一扫描信号 SCAN1 (n-1), 即第二扫描信号 SCAN2 (n) 与第一扫描信号 SCAN1 (n-1) 可以相同。第 n 行像素电路的第三扫描线 GL3 可以与第 n 行像素电路的第一扫描线 GL1 电连接, 以被输入第一扫描信号 SCAN1 (n), 即第三扫描信号 SCAN3 (n) 与第一扫描信号 SCAN1 (n) 可以相同。其中, n 为大于 0 的整数。如此, 可以减少显示面板的信号线, 实现显示面板的窄边框设计。然而, 本实施例对此并不限定。

在一些示例中, 第一初始信号线 INIT1 可以配置为向像素电路提供第一初始信号, 第二初始信号线 INIT2 可以配置为向像素电路提供第二初始信号。例如, 第一初始信号可以不同于第二初始信号。其中, 第一初始信号和第二初始信号可以为恒压信号, 其大小例如可以介于第一电压信号 Vdd 和第二电压信号 Vss 之间, 但不限于此。在另一些示例中, 第一初始信号与第二初始信号可以相同, 可以仅设置第一初始信号线来提供第一初始信号。

在一些示例中, 如图 2 所示, 第三晶体管 T3 的栅极与第一节点 N1 电连接, 第三晶体管 T3 的第一极与第二节点 N2 电连接, 第三晶体管 T3 的第二极与第三节点 N3 电连接。第三晶体管 T3 还可以称为驱动晶体管。第四晶体管 T4 的栅极与第一扫描线 GL1 电连接,

第四晶体管 T4 的第一极与数据线 DL 电连接, 第四晶体管 T4 的第二极与第三晶体管 T3 的第一极电连接。第四晶体管 T4 还可以称为数据写入晶体管。第二晶体管 T2 的栅极与第一扫描线 GL1 电连接, 第二晶体管 T2 的第一极与第三晶体管 T3 的栅极电连接, 第二晶体管 T2 的第二极与第三晶体管 T3 的第二极电连接。第二晶体管 T2 还可以称为阈值补偿晶体管。第五晶体管 T5 的栅极与发光控制线 EML 电连接, 第五晶体管 T5 的第一极与第一电源线 VDD 电连接, 第五晶体管 T5 的第二极与第三晶体管 T3 的第一极电连接。第六晶体管 T6 的栅极与发光控制线 EML 电连接, 第六晶体管 T6 的第一极与第三晶体管 T3 的第二极电连接, 第六晶体管 T6 的第二极与发光元件 EL 的阳极电连接。第五晶体管 T5 和第六晶体管 T6 还可以称为发光控制晶体管。第一晶体管 T1 与第三晶体管 T3 的栅极电连接, 并配置为对第三晶体管 T3 的栅极进行复位, 第七晶体管 T7 与发光元件 EL 的阳极电连接, 并配置为对发光元件 EL 的阳极进行复位。第一晶体管 T1 的栅极与第二扫描线 GL2 电连接, 第一晶体管 T1 的第一极与第一初始信号线 INIT1 电连接, 第一晶体管 T1 的第二极与第三晶体管 T3 的栅极电连接。第七晶体管 T7 的栅极与第三扫描线 GL3 电连接, 第七晶体管 T7 的第一极与第二初始信号线 INIT2 电连接, 第七晶体管 T7 的第二极与发光元件 EL 的阳极电连接。第一晶体管 T1 和第七晶体管 T7 还可以称为复位控制晶体管。存储电容 Cst 的第一极板与第三晶体管 T3 的栅极电连接, 存储电容 Cst 的第二极板与第一电源线 VDD 电连接。

在本示例中, 第一节点 N1 为存储电容 Cst、第一晶体管 T1、第三晶体管 T3 和第二晶体管 T2 的连接点, 第二节点 N2 为第五晶体管 T5、第四晶体管 T4 和第三晶体管 T3 的连接点, 第三节点 N3 为第三晶体管 T3、第二晶体管 T2 和第六晶体管 T6 的连接点, 第四节点 N4 为第六晶体管 T6、第七晶体管 T7 和发光元件 EL 的连接点。

下面对像素电路的工作过程进行说明。以图 2 所示的像素电路包括的多个晶体管均为 P 型晶体管为例进行说明。本示例中, 第三扫描线 GL3 提供的第三扫描信号与第一扫描线 GL1 提供的第一扫描信号可以相同。

在一些示例中, 在一帧显示时间段, 像素电路的工作过程可以包括: 第一阶段、第二阶段和第三阶段。

第一阶段, 称为复位阶段。第二扫描线 GL2 提供的第二扫描信号 SCAN2 可以为低电平信号, 使第一晶体管 T1 导通, 第一初始信号线 INIT1 提供的第一初始信号被提供至第一节点 N1, 对第一节点 N1 进行初始化, 清除存储电容 Cst 中的原有数据电压。第一扫描线 GL1 提供的第一扫描信号 SCAN1 可以为高电平信号, 发光控制线 EML 提供的发光控制信号 EM 可以为高电平信号, 使第四晶体管 T4、第二晶体管 T2、第五晶体管 T5、第六晶体管 T6 以及第七晶体管 T7 断开。此阶段发光元件 EL 不发光。

第二阶段, 称为数据写入阶段或者阈值补偿阶段。第一扫描线 GL1 提供的第一扫描信号 SCAN1 可以为低电平信号, 第二扫描线 GL2 提供的第二扫描信号 SCAN2 和发光控制线 EML 提供的发光控制信号 EM 可以均为高电平信号, 数据线 DL 输出数据信号 DATA。此阶段由于存储电容 Cst 的第一极板为低电平, 因此, 第三晶体管 T3 导通。第一扫描信号 SCAN1 为低电平信号, 使第二晶体管 T2、第四晶体管 T4 和第七晶体管 T7 导通。第二晶体管 T2 和第四晶体管 T4 导通, 使得数据线 DL 输出的数据电压 Vdata 经过第二节点 N2、导通的第三晶体管 T3、第三节点 N3、导通的第二晶体管 T2 提供至第一节点 N1, 并将数据线 DL 输出的数据电压 Vdata 与第三晶体管 T3 的阈值电压之差充入存储电容 Cst, 存储电容 Cst 的第一极板 (即第一节点 N1) 的电压为 $Vdata - |V_{th}|$, 其中, Vdata 为数据线 DL 输出的数据电压, V_{th} 为第三晶体管 T3 的阈值电压。第七晶体管 T7 导通, 使得第二初始信号线 INIT2 提供的第二初始信号提供至发光元件 EL 的阳极, 对发光元件 EL 的阳

极进行初始化(复位),清空其内部的预存电压,完成初始化,确保发光元件 EL 不发光。第二扫描线 GL2 提供的第二扫描信号 SCAN2 可以为高电平信号,使第一晶体管 T1 断开。发光控制信号线 EML 提供的发光控制信号 EM 为高电平信号,使第五晶体管 T5 和第六晶体管 T6 断开。

5 第三阶段,称为发光阶段。发光控制线 EML 提供的发光控制信号 EM 为低电平信号,第一扫描线 GL1 提供的第一扫描信号 SCAN1 和第二扫描线 GL2 提供的第二扫描信号 SCAN2 为高电平信号。发光控制线 EML 提供的发光控制信号 EM 为低电平信号,使第五晶体管 T5 和第六晶体管 T6 导通,第一电源线 VDD 输出的第一电压信号 Vdd 通过导通的第五晶体管 T5、第三晶体管 T3 和第六晶体管 T6 向发光元件 EL 的阳极提供驱动电压,驱动发光元件 EL 发光。

在像素电路驱动过程中,流过第三晶体管 T3 的驱动电流由其栅极和第一极之间的电压差决定。由于第一节点 N1 的电压为 $V_{data}-|V_{th}|$,因而第三晶体管 T3 的驱动电流为:

$$I = K \times (V_{gs} - V_{th})^2 = K \times [(V_{dd} - V_{data} + |V_{th}|) - V_{th}]^2 = K \times [V_{dd} - V_{data}]^2。$$

15 其中, I 为流过第三晶体管 T3 的驱动电流,也就是驱动发光元件 EL 的驱动电流, K 为常数, V_{gs} 为第三晶体管 T3 的栅极和第一极之间的电压差, V_{th} 为第三晶体管 T3 的阈值电压, V_{data} 为数据线 DL 输出的数据电压, V_{dd} 为第一电源线 VDD 输出的第一电压信号。

由上式中可以看到流经发光元件 EL 的电流与第三晶体管 T3 的阈值电压无关。因此,本实施例的像素电路可以较好地补偿第三晶体管 T3 的阈值电压。

20 图 3 为本公开至少一实施例的一种显示面板的示意图。在一些示例中,如图 3 所示,显示区域 AA 的至少一个子像素可以包括:像素电路 61 以及发光元件 62。发光元件 62 可以位于像素电路 61 远离衬底的一侧。像素电路 61 与发光元件 62 电连接,可以被配置为驱动对应的发光元件 62 发光。发光元件 62 与所连接的像素电路 61 在衬底的正投影可以至少部分交叠。图 3 中以多个像素电路 61 和多个发光元件 62 为例进行示意,且图 3 25 中示意的像素电路 61 和发光元件 62 之间可以没有电连接关系。在本示例中,沿第一方向 X 依次排布的多个发光元件 62 可以称为一行发光元件,沿第一方向 X 依次排布的多个像素电路 61 可以称为一行像素电路,沿第二方向 Y 依次排布的多个像素电路 61 可以称为一系列像素电路,沿第二方向 Y 依次排布的多个发光元件 62 可以称为一系列发光元件。

30 在一些示例中,如图 3 所示,第一边框区域 B1 可以包括:信号接入区域 B11。信号接入区域 B11 可以被配置为设置集成电路,例如,集成电路可以为显示驱动器集成电路 (DDI, Display Driver Integration) 或者可以为触控与显示驱动器集成电路 (TDDI, Touch and Display Driver Integration)。

35 在一些示例中,如图 3 所示,第一边框区域 B1 可以设置有第一检测控制单元 33a 和 33b、第二检测控制单元 34a 和 34b、以及第一电源边框线 51a。第一电源边框线 51a 可以至少沿第一方向 X 延伸,且在第二方向 Y 上位于信号接入区域 B11 靠近显示区域 AA 的一侧。第一电源边框线 51a 可以与显示区域 AA 内沿第二方向 Y 延伸的多条第一电源线电连接,被配置为给多条第一电源线提供第一电压信号。

40 在一些示例中,如图 3 所示,第一检测控制单元 33a 和第二检测控制单元 34a 可以位于第一边框区域 B1 内靠近第三边框区域 B3 的位置,第一检测控制单元 33b 和第二检测控制单元 34b 可以位于第一边框区域 B 内靠近第四边框区域 B4 的位置。第一检测控制单元 33a 和 33b、第二检测控制单元 34a 和 34b 可以位于信号接入区域 B11 靠近显示区域 AA 的一侧。第一检测控制单元 33a 可以位于第二检测控制单元 34a 在第一方向 X 上靠近

显示面板边缘的一侧,第一检测控制单元 33b 可以位于第二检测控制单元 34b 在第一方向 X 上靠近显示面板边缘的一侧。

在一些示例中,如图 3 所示,第一检测控制单元 33a 可以包括:第一检测晶体管 M1。第一检测晶体管 M1 的栅极可以与第一检测控制线 35a 电连接,第一检测晶体管 M1 的第一极与第一测试信号传输线 36a 电连接,第一检测晶体管 M1 的第二极与第一检测线 31a 电连接。第一检测控制线 35a 可以延伸至信号接入区域 B11,并与信号接入区域 B11 内的一个第一检测控制引脚电连接。第一测试信号传输线 36a 可以延伸至信号接入区域 B11,并与信号接入区域 B11 内的一个第一测试信号引脚电连接。

在一些示例中,如图 3 所示,第一检测控制单元 33b 可以包括:第一检测晶体管 M1'。第一检测晶体管 M1'的栅极可以与第一检测控制线 35b 电连接,第一检测晶体管 M1'的第一极与第一测试信号传输线 36b 电连接,第一检测晶体管 M1'的第二极与第一检测线 31b 电连接。第一检测控制线 35b 可以延伸至信号接入区域 B11,并与信号接入区域 B11 内的另一个第一检测控制引脚电连接。第一测试信号传输线 36b 可以延伸至信号接入区域 B11,并与信号接入区域 B11 内的另一个第一测试信号引脚电连接。信号接入区域 B11 内传输相同第一检测控制信号的第一检测控制引脚可以相互电连接,传输相同第一测试信号的第一测试信号引脚可以相互电连接。

在一些示例中,如图 3 所示,第二检测控制单元 34a 可以包括:第二检测晶体管 M2。第二检测晶体管 M2 的栅极可以与第二检测控制线 37a 电连接,第二检测晶体管 M2 的第一极与第二测试信号传输线 38a 电连接,第二检测晶体管 M2 的第二极与第二检测线 32 电连接。第二检测控制线 37a 可以延伸至信号接入区域 B11,并与信号接入区域 B11 内的一个第二检测控制引脚电连接。第二测试信号传输线 38a 可以延伸至信号接入区域 B11,并与信号接入区域 B11 内的一个第二测试信号引脚电连接。

在一些示例中,如图 3 所示,第二检测控制单元 34b 可以包括:第二检测晶体管 M2'。第二检测晶体管 M2'的栅极可以与第二检测控制线 37b 电连接,第二检测晶体管 M2'的第一极与第二测试信号传输线 38b 电连接,第二检测晶体管 M2'的第二极与第二检测线 32 电连接。第二检测控制线 37b 可以延伸至信号接入区域 B11,并与信号接入区域 B11 内的另一个第二检测控制引脚电连接。第二测试信号传输线 38a 可以延伸至信号接入区域 B11,并与信号接入区域 B11 内的另一个第二测试信号引脚电连接。信号接入区域 B11 内传输相同第二检测控制信号的第二检测控制引脚可以相互电连接,传输相同第二测试信号的第二测试信号引脚可以相互电连接。

在一些示例中,如图 3 所示,第三边框区域 B3 可以设置有栅极驱动电路 41a、边框初始信号线 42a、以及第一检测线 31a。栅极驱动电路 41a 例如可以包括扫描驱动电路,扫描驱动电路可以包括沿第二方向 Y 排布的多个扫描移位寄存器,扫描驱动电路可以配置为给显示区域 AA 的多条扫描线提供扫描信号(例如给多条第一扫描线 GL1 提供第一扫描信号,给多条第二扫描线 GL2 提供第二扫描信号,给多条第三扫描线 GL3 提供第三扫描信号)。边框初始信号线 42a 可以位于栅极驱动电路 41a 靠近显示区域 AA 的一侧。例如,边框初始信号线 42a 可以包括传输第一初始信号的第一边框初始信号线,或者可以包括传输第一初始信号的第一边框初始信号线和传输第二初始信号的第二边框初始信号线。

在一些示例中,如图 3 所示,第一检测线 31a 可以包括:第一主线 311a 和多条第一子线 312a。图 3 中以六条第一子线 312a 为例进行示意,本实施例对于第一子线 312a 的数目并不限定。多条第一子线 312a 和第一主线 311a 电连接。第一主线 311a 可以至少沿第二方向 Y 延伸。多条第一子线 312a 可以沿第二方向 Y 依次排布。第一主线 311a 可以

位于栅极驱动电路 41a 和边框初始信号线 42a 靠近显示区域 AA 的一侧。例如，第一主线 311a 可以位于边框初始信号线 42a 远离栅极驱动电路 41a 的一侧。每条第一子线 312a 的一部分线段可以位于栅极驱动电路 41a 远离显示区域 AA 的一侧。例如，每条第一子线 312a 的一部分线段可以位于第三边框区域 B3 的电源线区，且位于低电平电源线远离显示区域 AA 的一侧。每条第一子线 312a 与第一主线 311a 连接后可以沿第一方向 X 向远离显示区域 AA 的一侧延伸，直至经过栅极驱动电路 41a 后，再绕线沿第一方向 X 向靠近显示区域 AA 的一侧延伸，最终延伸至与显示区域 AA 内的一个子像素的发光元件 62 的阳极电连接。本示例利用第一子线 312a 在远离第一主线 311a 一侧的边缘进行绕线设计，可以有利于精准定位第三边框区域 B3 的边缘裂纹位置，从而提高工作效率。

图 4 为本公开至少一实施例的显示面板的局部走线示意图。图 4 中示意了一条第一子线的绕线方式。在一些示例中，如图 3 和图 4 所示，第一子线 312a 可以至少包括：第一线段 3121、第二线段 3122、第一跨线 3123、第二跨线 3124、以及第一连接段 3125。第二跨线 3124、第一线段 3121、第一跨线 3123、第二线段 3122 以及第一连接段 3125 可以依次电连接。第二跨线 3124 可以与第一主线 311a 电连接，第一连接段 3125 可以与显示区域 AA 的一个子像素的发光元件 62 的阳极电连接。例如，第一跨线 3123 和第二跨线 3124 可以至少沿第一方向 X 延伸，第一线段 3121 可以至少沿第二方向 Y 延伸，第二线段 3122 和第一连接段 3125 可以至少沿第一方向 X 延伸。本示例中，第一子线 312a 的位于栅极驱动电路 41a 远离显示区域 AA 一侧的一部分线段可以包括第一线段 3121。

在一些示例中，如图 3 和图 4 所示，第一跨线 3123 和第二跨线 3124 在衬底的正投影与栅极驱动电路 41a 和边框初始信号线 42a 在衬底的正投影可以存在交叠，第一线段 3121 和第二线段 3122 在衬底的正投影与栅极驱动电路 41a 和边框初始信号线 42a 在衬底的正投影可以没有交叠。第一线段 3121 可以位于栅极驱动电路 41a 远离显示区域 AA 的一侧，第二线段 3122 和第一连接段 3125 可以位于边框初始信号线 42a 靠近显示区域 AA 的一侧。例如，第一跨线 3123 和第二跨线 3124 可以为同层结构，第一线段 3121 和第二线段 3122 可以为同层结构，第一连接段 3125 和第二线段 3122 可以位于不同膜层。

在一些示例中，如图 3 和图 4 所示，第一子线 312a 的第一跨线 3123、第一线段 3121 和第二跨线 3124 可以形成一个回折部。然而，本实施例对此并不限定。在另一些示例中，第一子线可以为蛇形走线，并具有多个回折部。其中，蛇形走线是一种弯折曲线。例如，走线一端沿一个方向延伸一段距离后，弯折迂回并向与该方向的相反方向延伸一段距离，再次弯折迂回而向该方向延伸，如此反复弯折迂回若干次，形成蛇形走线。

在一些示例中，如图 3 所示，第一检测线 31a 的多条第一子线 312a 与多个子像素的发光元件 62 可以一一对应电连接。第一检测线 31a 所连接的多个子像素的发光元件 62 可以排布为一列，例如第一检测线 31a 所连接的多个子像素的发光元件 62 可以包括最靠近第三边框区域 B3 的一列发光元件 62。第一检测线 31a 的每条第一子线 312a 可以独立地与一个发光元件 62 电连接。本示例通过设置每条第一子线 312a 与发光元件 62 独立电连接，可以有利于根据发光元件 62 是否被点亮来精确定位第三边框区域 B3 的边缘裂纹位置。

在一些示例中，如图 3 所示，第四边框区域 B4 可以设置有栅极驱动电路 41b、边框初始信号线 42b、以及第一检测线 31b。栅极驱动电路 41b 例如可以包括发光驱动电路，发光驱动电路可以包括沿第二方向 Y 排布的多个发光移位寄存器，发光驱动电路可以配置为给显示区域 AA 的多条发光控制线提供发光控制信号。边框初始信号线 42b 可以位于栅极驱动电路 41b 靠近显示区域 AA 的一侧。边框初始信号线 42a 和边框初始信号线 42b 可以相互电连接。

在一些示例中,如图3所示,第一检测线31b可以包括:第一主线311b和多条第一子线312b。图3中以六条第一子线312b为例进行示意,本实施例对于第一子线312b的数目并不限定。多条第一子线312b和第一主线311b电连接。第一主线311b可以至少沿第二方向Y延伸。第一主线311b可以位于栅极驱动电路41b和边框初始信号线42b靠近显示区域AA的一侧。例如,第一主线311b可以位于边框初始信号线42b远离栅极驱动电路41b的一侧。每条第一子线312b的一部分线段可以位于栅极驱动电路41b远离显示区域AA的一侧。例如,每条第一子线312b的一部分线段可以位于第四边框区域B4的电源线区,且位于低电平电源线远离显示区域AA的一侧。每条第一子线312b与第一主线311b连接后可以沿第一方向X向远离显示区域AA的一侧延伸,直至经过栅极驱动电路41b后,再绕线沿第一方向X向靠近显示区域AA的一侧延伸,最终延伸至与显示区域AA内的一个子像素的发光元件62的阳极电连接。本示例利用第一子线312b在远离第一主线311b一侧的边缘进行绕线设计,可以有利于精准定位第四边框区域B4的边缘裂纹位置,从而提高工作效率。关于第一子线312b的绕线设计可以参照第一子线312a的说明,故于此不再赘述。

在一些示例中,如图3所示,第一检测线31b所连接的多个子像素的发光元件62可以排布为一列,例如可以包括最靠近第四边框区域B4的一列发光元件62。第一检测线31b的每条第一子线312b可以独立地与一个发光元件62电连接。本示例通过设置每条第一子线312b与发光元件62独立电连接,可以有利于根据发光元件62是否被点亮来精确定位第四边框区域B4的边缘裂纹位置。

在一些示例中,如图3所示,第二边框区域B2可以设置有第一电源边框线51b、以及第二检测线32。第一电源边框线51b可以至少沿第一方向X延伸。第一电源边框线51b可以与显示区域AA内沿第二方向Y延伸的多条第一电源线电连接。

在一些示例中,如图3所示,第二检测线32可以包括:第二主线321和多条第二子线322。图3中以四条第二子线322为例进行示意,本实施例对于第二子线322的数目并不限定。多条第二子线322和第二主线321电连接。第二主线321可以至少沿第一方向X延伸。多条第二子线322可以沿第一方向X依次排布。第二主线321可以位于第一电源边框线51b靠近显示区域AA的一侧。每条第二子线322的一部分线段可以位于第一电源边框线51b远离显示区域AA的一侧。每条第二子线322与第二主线321连接后沿第二方向Y向远离显示区域AA的一侧延伸,直至经过第一电源边框线51b后,再绕线沿第二方向Y向靠近显示区域AA的一侧延伸,最终延伸至与显示区域AA内的一个子像素的像素电路61电连接。

图7为本公开至少一实施例的显示面板的另一局部走线示意图。图7中示意了一条第二子线322的绕线方式。在一些示例中,如图3和图7所示,第二子线322可以至少包括:第三线段3221、第四线段3222、第三跨线3223、第四跨线3224以及第二连接段3225。第四跨线3224、第三线段3221、第三跨线3223、第四线段3222以及第二连接段3225可以依次电连接。第四跨线3224可以与第二主线321电连接,第二连接段3225可以与显示区域AA的子像素的像素电路61电连接。例如,第三跨线3223和第四跨线3224可以至少沿第二方向Y延伸,第三线段3221可以至少沿第一方向X延伸,第四线段3222和第二连接段3225可以沿第二方向Y延伸。本示例中,第二子线322的位于第一电源边框线51b远离显示区域AA一侧的一部分线段可以包括第三线段3221。

在一些示例中,如图3和图7所示,第三跨线3223和第四跨线3224在衬底的正投影与第一电源边框线51b在衬底的正投影可以存在交叠,第三线段3221和第四线段3222在衬底的正投影与第一电源边框线51b在衬底的正投影可以没有交叠。第三线段3221可

以位于第一电源边框线 51b 远离显示区域 AA 的一侧,第四线段 3222 和第二连接段 3225 可以位于第一电源边框线 51b 靠近显示区域 AA 的一侧。例如,第三跨线 3223 和第四跨线 3224 可以为同层结构,第三线段 3221 和第四线段 3222 可以为同层结构,第二连接段 3225 和第四线段 3222 可以位于不同膜层。

5 在一些示例中,如图 3 和图 7 所示,第二子线 322 的第三跨线 3223、第三线段 3221 和第四跨线 3224 可以形成一个回折部。然而,本实施例对此并不限定。在另一些示例中,第二子线可以为蛇形走线,具有多个回折部。

10 在一些示例中,如图 3 所示,第二检测线 32 的多条第二子线 322 与多个子像素的像素电路 61 可以一一对应电连接。第二检测线 32 所连接的多个子像素的像素电路 61 可以排布为一行,例如,第二检测线 32 所连接的像素电路 61 可以包括最靠近第二边框区域 B2 的一行像素电路 61 中去除第一个和最后一个像素电路以外的像素电路。该行像素电路中的第一个像素电路可以与最靠近第三边框区域 B3 的一列发光元件中的一个发光元件电连接,该行像素电路中的最后一个像素电路可以与最靠近第四边框区域 B4 的一列发光元件的一个发光元件电连接。本示例的第一检测线 31a 和 31b 所连接的子像素不同于第二检测线 32 所连接的子像素,以避免第一检测线 31a 和 31b 和第二检测线 32 的检测效果相互影响。

20 在一些示例中,如图 3 所示,第二检测线 32 的每条第二子线 322 可以与一个像素电路 61 的数据写入晶体管(例如前述像素电路中的第四晶体管 T4)的源极电连接。每条第二子线 322 可以独立地与像素电路 61 的数据写入晶体管电连接。本示例通过设置每条第二子线 322 与像素电路 61 的数据写入晶体管独立电连接,可以有利于根据像素电路 61 所连接的发光元件是否被点亮来精确定位第二边框区域 B2 的边缘裂纹位置。

25 在一些示例中,如图 3 所示,第二边框区域 B2 还可以设置有第一连接线 313。第三边框区域 B3 内的第一检测线 31a 可以通过第一连接线 313 与第四边框区域 B4 内的第一检测线 31b 电连接。第一连接线 313 的两端可以分别与第一检测线 31a 的第一主线 311a 和第一检测线 31b 的第一主线 311b 电连接。第一连接线 313 可以位于第一电源边框线 51b 靠近显示区域 AA 的一侧,例如可以位于第二检测线 32 的第二主线 321 靠近第一电源边框线 51b 的一侧。然而,本实施例对此并不限定。本示例中,利用第一连接线 313 将第三边框区域 B3 内的第一检测线 31a 和第四边框区域 B4 内的第一检测线 31b 电连接,可以实现第一测试信号在第三边框区域 B3、第二边框区域 B2 和第四边框区域 B4 内的环绕传输,有利于周边区域的排线,还有利于周边区域的边缘裂纹检测。

30 在一些示例中,如图 3 所示,显示区域 AA 还可以设置有第二连接线 323a 和 323b。第二边框区域 B2 的第二检测线 32 的第二主线 321 的一端可以与第二连接线 323a 电连接,并通过第二连接线 323a 与第二检测控制单元 34a 电连接。第二主线 321 的另一端可以与第二连接线 323b 电连接,并通过第二连接线 323b 与第二检测控制单元 34b 电连接。通过设置第二连接线 323a 和 323b 位于显示区域,可以避免在第三边框区域 B3 和第四边框区域 B4 排线对第二测试信号的传输产生影响。

40 图 6 为本公开至少一实施例的显示区域的局部剖面示意图。图 6 中以显示区域的两个子像素为例进行示意。在一些示例中,如图 6 所示,在垂直于显示面板的方向上,显示面板的显示区域可以至少包括:衬底 10、以及设置在衬底 10 上的电路结构层 12、发光结构层 13 以及封装结构层 14。电路结构层 12 可以包括:依次设置在衬底 10 上的阻挡(Barrier)层 101、底部遮光金属(BSM, Bottom Shielding Metal)层、缓冲(Buffer)层 102、半导体层、第一栅绝缘层 103、第一栅金属层、第二栅绝缘层 104、第二栅金属层、层间绝缘(ILD)层 105、第一源漏金属层、第一平坦(PLN)层 106、第二源漏金属层以及第二

平坦层 107。图 6 中的电路结构层 12 以每个子像素包括的一个晶体管 21（例如前述实施例的像素电路中的第六晶体管）和一个第一电容 22（例如前述实施例的像素电路中的存储电容）为例进行示意。其中，阻挡层 101、缓冲层 102、第一栅绝缘层 103、第二绝缘层 104、以及层间绝缘层 105 可以为无机绝缘层，第一平坦层 106 和第二平坦层 107 可以为有机绝缘层。阻挡层 101 和缓冲层 102 可以防止衬底 10 中的有害物质侵入显示面板的内部，还可以增加显示面板中的膜层在衬底 10 上的附着力。然而，本实施例对此并不限定。在另一些示例中，第一源漏金属层和第二源漏金属层之间还可以设置钝化层，钝化层可以位于第一平坦层靠近衬底的一侧。

在一些示例中，阻挡层 101、缓冲层 102、第一栅绝缘层 103、第二绝缘层 104、以及层间绝缘层 105 可以采用硅氧化物（ SiO_x , $x>0$ ）、硅氮化物（ SiN_y , $y>0$ ）和氮氧化硅（ SiON ）中的任意一种或更多种，可以是单层、多层或复合层。第一平坦层 106 和第二平坦层 107 可以采用聚酰亚胺、亚克力或聚对苯二甲酸乙二醇酯等有机材料。底部遮光金属层、第一栅金属层和第二栅金属层可以采用金属材料，例如银（Ag）、铜（Cu）、铝（Al）、钛（Ti）和钼（Mo）中的任意一种或更多种，可以是单层结构。第一源漏金属层和第二源漏金属层可以采用金属材料，例如银（Ag）、铜（Cu）、铝（Al）、钛（Ti）和钼（Mo）中的任意一种或更多种，或上述金属的合金材料，如铝钕合金（AlNd）或钼铌合金（MoNb），可以是单层结构，或者多层复合结构，如 Ti/Al/Ti 等。半导体层可以采用非晶态氧化铟镓锌材料（a-IGZO）、氮氧化锌（ZnON）、氧化铟锌锡（IZTO）、非晶硅（a-Si）、多晶硅（p-Si）、六噻吩、聚噻吩等一种或多种材料，即本公开适用于基于氧化物（Oxide）技术、硅技术以及有机物技术制造的晶体管。本实施例对此并不限定。

在一些示例中，如图 6 所示，显示区域的底部遮光金属层可以被配置为至少部分覆盖像素电路的晶体管的有源层，以避免外部光线对晶体管的性能产生影响。例如，底部遮光金属层可以至少包括：底部遮光块 20，底部遮光块 20 在衬底 10 的正投影可以覆盖晶体管 21 的有源层 210 的沟道区在衬底 10 的正投影。

在一些示例中，如图 6 所示，显示区域的半导体层可以至少包括：晶体管 21 的有源层 210。晶体管 21 的有源层 210 可以包括：第一区、第二区以及位于第一区和第二区之间的沟道区。第一栅金属层可以至少包括：晶体管 21 的栅极 213、以及第一电容 22 的第一极板 221。晶体管 21 的栅极 213 在衬底 10 的正投影可以覆盖有源层 210 的沟道区在衬底 10 的正投影。第二栅金属层可以至少包括：第一电容 22 的第二极板 222。第一电容 22 的第二极板 222 和第一极板 221 在衬底 10 的正投影可以至少部分交叠，例如，两者可以重合。第一源漏金属层可以至少包括：晶体管 21 的源极 211 和漏极 212。层间绝缘层 105 在显示区域可以开设有多个过孔（例如，包括第一像素过孔和第二像素过孔），第一像素过孔内的层间绝缘层 103、第二栅绝缘层 102 和第一栅绝缘层 101 可以被去掉，暴露出有源层 210 的第一区的至少部分表面；第二像素过孔内的层间绝缘层 103、第二栅绝缘层 102 和第一栅绝缘层 101 可以被去掉，暴露出有源层 210 的第二区的至少部分表面。晶体管 21 的源极 211 可以通过第一像素过孔与有源层 210 的第一区电连接，漏极 212 可以通过第二像素过孔与有源层 210 的第二区电连接。第二源漏金属层可以至少包括：第一转接电极 23。第一转接电极 23 可以通过第一平坦层 106 开设的第三像素过孔与像素电路的晶体管 21 的漏极 212 电连接。第一转接电极 23 可以通过第二平坦层 107 开设的第四像素过孔与发光元件的第一电极 131（例如阳极）电连接。本示例可以通过第一转接电极 23 实现像素电路与发光元件之间的电连接。

在一些示例中，如图 6 所示，显示区域的发光结构层 13 可以包括：像素定义层 134 和多个发光元件。例如，每个发光元件可以包括：叠设的第一电极 131、有机发光层 132

和第二电极 133。发光元件的第一电极 131 可以为阳极，第一电极 131 可以设置在第二平坦层 107 上，并通过第二平坦层 107 开设的第四像素过孔，与第一转接电极 23 电连接。像素定义层 134 设置在第一电极 131 和第二平坦层 107 上，像素定义层 134 可以开设有多个像素开口，一个像素开口可以暴露出对应的一个第一电极 131 的至少部分表面。有机发光层 132 的至少部分可以设置在一个像素开口内，并与对应的第一电极 131 连接。第二电极 133 可以设置在有机发光层 132 上，并与有机发光层 132 连接。有机发光层 132 在第一电极 131 和第二电极 133 的驱动下可以出射相应颜色的光线。像素定义层 134 远离衬底 10 的一侧还可以设置隔离柱层，隔离柱层可以包括多个隔离柱 (PS) 135。

在一些示例中，如图 6 所示，显示区域的发光元件的有机发光层 132 可以包括发光层 (EML, Emitting Layer)，以及包括空穴注入层 (HIL, Hole Injection Layer)、空穴传输层 (HTL, Hole Transport Layer)、空穴阻挡层 (HBL, Hole Block Layer)、电子阻挡层 (EBL, Electron Block Layer)、电子注入层 (EIL, Electron Injection Layer)、电子传输层 (ETL, Electron Transport Layer) 中的一个或多个膜层。在第一电极 131 和第二电极 133 的电压驱动下，可以利用有机材料的发光特性根据需要的灰度发光。

在一些示例中，不同颜色的发光元件的发光层可以不同。例如，红色发光元件包括红色发光层，绿色发光元件包括绿色发光层，蓝色发光元件包括蓝色发光层。为了降低工艺难度和提升良率，位于发光层一侧的空穴注入层和空穴传输层可以采用共通层，位于发光层另一侧的电子注入层和电子传输层可以采用共通层。在一些示例中，空穴注入层、空穴传输层、电子注入层和电子传输层中的任意一层或多层可以通过一次工艺 (一次蒸镀工艺或一次喷墨打印工艺) 制作，并通过形成的膜层表面段差或者通过表面处理等手段实现隔离。例如，相邻子像素对应的空穴注入层、空穴传输层、电子注入层和电子传输层中的任意一层或多层可以是隔离的。在一些示例中，有机发光层可以通过采用精细金属掩模版 (FMM, Fine Metal Mask) 或者开放式掩模版 (Open Mask) 蒸镀制备形成，或者采用喷墨工艺制备形成。

在一些示例中，如图 6 所示，封装结构层 14 可以包括叠设的第一封装层 141、第二封装层 142 和第三封装层 143。其中，第一封装层 141 和第三封装层 143 可以采用无机材料，第二封装层 142 可以采用有机材料，第二封装层 142 可以设置在第一封装层 141 和第三封装层 143 之间，以保证外界水汽无法进入发光元件。然而，本实施例对此并不限定。例如，封装结构层可以采用无机/有机/无机/有机/无机的五层叠设结构。

在一些示例中，如图 6 所示，显示面板还可以包括：位于封装结构层 14 远离衬底 10 一侧的触控结构层 15 以及彩色滤光层 16。彩色滤光层 16 可以位于触控结构层 15 远离封装结构层 14 的一侧。彩色滤光层 16 可以包括：不同颜色的多个滤光单元 (例如包括滤光单元 163)、位于不同滤光单元之间的黑矩阵 162、位于黑矩阵 162 和多个滤光单元靠近衬底 10 一侧的彩膜缓冲层 (CBL) 161、以及位于黑矩阵 162 和多个滤光单元远离衬底 10 一侧的彩膜保护层 (COC) 164。在一些示例中，彩色滤光层 16 的多个滤光单元可以包括：多个红色滤光单元、多个绿色滤光单元和多个蓝色滤光单元。不同颜色的滤光单元可以与发光结构层 13 的出射不同颜色的发光元件对应。例如，蓝色滤光单元可以与蓝色发光元件对应，蓝色滤光单元在衬底的正投影与蓝色发光元件的发光区域在衬底的正投影可以至少部分交叠，比如，蓝色滤光单元在衬底的正投影可以覆盖蓝色发光元件的发光区域在衬底的正投影。本示例中，滤光单元可以使单一颜色光通过并吸收其他颜色光。例如，蓝色滤光单元可以让蓝光通过并吸收其他颜色光。

图 5 为图 4 所示的第一子线的局部剖面示意图。在一些示例中，如图 3 至图 6 所示，第一子线 312a 的第一线段 3121 和第二线段 3122 可以位于第一栅金属层，第一跨线 3123

和第一跨线 3124 可以位于底部遮光金属层,第一连接段 3125 例如可以位于第二源漏金属层。第一线段 3121 可以通过第一栅绝缘层 103 和缓冲层 102 开设的第一连接过孔与第一跨线 3123 的一端电连接,第一跨线 3123 可以从栅极驱动电路 41a 和边框初始信号线 42a 的下方延伸,以跨过栅极驱动电路 41a 和边框初始信号线 42a。栅极驱动电路 41a 例如可以包括第二电容,第二电容可以包括位于第一栅金属层的第一极板 271 和位于第二栅金属层的第二极板 272。第一线段 3121 和第一跨线 3123 的连接位置可以位于栅极驱动电路 41a 远离显示区域的一侧。第一跨线 3123 的另一端可以通过第一栅绝缘层 103 和缓冲层 102 开设的第二连接过孔与第二线段 3122 电连接。第一跨线 3123 和第二线段 3122 的连接位置可以位于栅极驱动电路 41a 和边框初始信号线 42a 靠近显示区域的一侧。第二线段 3122 可以与第一连接段 3125 电连接,例如,第一连接段 3125 可以通过第二平坦层 107、第一平坦层 106、层间绝缘层 105 和第二栅绝缘层 104 开设的第三连接过孔与位于第一栅金属层的第二线段 3122 电连接。

在一些示例中,如图 6 所示,第一连接段 3125 延伸至显示区域后,可以与显示区域内靠近第三边框区域的一个发光元件的阳极 131 电连接。发光元件的阳极 131 可以通过第二平坦层 107 开设的第四连接过孔与第一连接段 3125 电连接,从而实现发光元件的阳极 131 与第一子线 312a 的电连接。

本示例利用设置在底部遮光金属层的第一跨线 3123 和第二跨线 3124 来使得第一子线在栅极驱动电路和边框初始信号线所在区域进行跳线,可以避免第一子线对栅极驱动电路和边框初始信号线的影响,而且便于走线排布,有利于节省空间。

图 8 为图 7 所示的第二子线的局部剖面示意图。在一些示例中,如图 3、图 7 和图 8 所示,第二子线 322 的第三线段 3221 和第四线段 3222 可以位于第一栅金属层,第三跨线 3223 和第四跨线 3224 可以位于底部遮光金属层。第二连接段 3225 例如可以位于第二源漏金属层。第一电源边框线 51b 例如可以位于第一源漏金属层。

在一些示例中,如图 7 和图 8 所示,第二子线 322 的第三线段 3221 可以通过第一栅绝缘层 103 和缓冲层 102 开设的第五连接过孔与第三跨线 3223 的一端电连接,第三跨线 3223 可以从第一电源边框线 51b 的下方延伸,以跨过第一电源边框线 51b。第三线段 3221 和第三跨线 3223 的连接位置可以位于第一电源边框线 51b 远离显示区域的一侧。第三跨线 3223 的另一端可以通过第一栅绝缘层 103 和缓冲层 102 开设的第六连接过孔与第四线段 3222 电连接。第三跨线 3223 和第四线段 3222 的连接位置可以位于第一电源边框线 51b 靠近显示区域 AA 的一侧。第四线段 3222 可以与第二连接段 3225 电连接,例如,第二连接段 3225 可以通过第二平坦层 107、第一平坦层 106、层间绝缘层 105 和第二栅绝缘层 104 开设的第七连接过孔与位于第一栅金属层的第四线段 3222 电连接。

图 9 为本公开至少一实施例的第二子线与像素电路的连接示意图。图 10A 为图 9 中形成半导体层后的像素电路的示意图。图 10B 为图 9 中形成第一栅金属层后的像素电路的示意图。图 10C 为图 9 中形成第二栅金属层后的像素电路的示意图。图 10D 为图 9 中形成第一源漏金属层后的像素电路的示意图。本示例的像素电路可以为前述实施例所示的 7T1C 的像素电路。

在一些示例中,如图 10A 所示,显示区域的半导体层可以包括:像素电路的多个晶体管的有源层(例如包括:本行像素电路的第一晶体管的有源层 T10、第二晶体管的有源层 T20、第三晶体管的有源层 T30、第四晶体管的有源层 T40、第五晶体管的有源层 T50、第六晶体管的有源层 T60 和第七晶体管的有源层 T70,上一行像素电路的第七晶体管的有源层 T70',下一行像素电路的第一晶体管的有源层 T10')。像素电路的七个晶体管的有源层可以为相互连接的一体结构。

在一些示例中,如图 10B 所示,显示区域的第一栅金属层可以至少包括:第一扫描线 GL1(n)、第二扫描线 GL2(n)、第三扫描线 GL3(n)以及发光控制线 EML(n)。第二扫描线 GL2(n)可以同时作为本行像素电路的第一晶体管 T1 的栅极以及上一行像素电路的第七晶体管 T7'的栅极。第一扫描线 GL1(n)可以同时作为本行像素电路的第二晶体管 T2 的栅极和第四晶体管 T4 的栅极。第三扫描线 GL3(n)可以同时作为本行像素电路的第七晶体管 T7 的栅极和下一行像素电路的第一晶体管 T1'的栅极。发光控制线 EML(n)可以同时作为本行像素电路的第五晶体管 T5 的栅极和第六晶体管 T6 的栅极。存储电容的第一极板 221 可以同时作为第三晶体管 T3 的栅极。

在一些示例中,如图 10C 所示,显示区域的第二栅金属层可以至少包括:第一初始信号线 INIT1、存储电容的第二极板 222、以及保护块 24。保护块 24 可以避免其他信号对数据信号的干扰。

在一些示例中,如图 10D 所示,显示区域的第一源漏金属层可以至少包括:数据线 DL、第一电源线 VDD、以及多个连接电极(例如第一连接电极 251、第二连接电极 252、第三连接电极 253 和第四连接电极 254)。第一连接电极 251 可以与第一晶体管 T1 的有源层 T10 和第一初始信号线 INIT1 电连接。第二连接电极 252 可以与第二晶体管 T2 的有源层 T20 和第三晶体管 T3 的栅极电连接。第三连接电极 253 可以与第六晶体管 T6 的有源层 T60 电连接,第三连接电极 253 可以相当于第六晶体管 T6 的漏极。第四连接电极 254 可以第一初始信号线 INIT1 和第七晶体管 T7 的有源层 T70 电连接。数据线 DL 和第一电源线 VDD 可以均沿第二方向 Y 延伸。数据线 DL 可以与第四晶体管 T4 的有源层电连接。第一电源线 VDD 可以与保护块 24、存储电容的第二极板 222 以及第五晶体管 T5 的有源层 T50 电连接。

在一些示例中,如图 9 所示,显示区域的第二源漏金属层可以至少包括:第一转接电极 23、第二检测线的第二子线的第二连接段 3225。第一转接电极 23 可以与第三连接电极 253 电连接。第二连接段 3225 可以与一个像素电路的数据写入晶体管(即第四晶体管 T4)的有源层 T40 电连接。第二连接段 3225 可以作为数据写入晶体管的源极。一条第二子线 322 可以独立地与一个像素电路的数据写入晶体管 T4 连接,可以减少对正常显示过程的干扰。

下面对本示例的显示面板的裂纹检测方法进行举例说明。下述示例中以第一检测晶体管和第二检测晶体管均为 P 型晶体管为例。然而,本实施例对此并不限定。在另一些示例中,第一检测晶体管和第二检测晶体管可以均为 N 型晶体管;或者,第一检测晶体管为 P 型晶体管,第二检测晶体管为 N 型晶体管;或者,第一检测晶体管为 N 型晶体管,第二检测晶体管为 P 型晶体管。

在一些示例,如图 3 所示,通过控制第一检测控制线 35a 和 35b 传输的第一检测控制信号的电压 Vg1、第二检测控制线 37a 和 37b 传输的第二检测控制信号的电压 Vg2、第一测试信号传输线 36a 和 36b 传输的第一测试信号的电压 Vpcd1、第二测试信号传输线 38a 和 38b 传输的第二测试信号的电压 Vpcd2,并根据显示区域的显示效果可以确定周边区域是否存在裂纹并精确定位周边区域的边缘裂纹的位置。

在一些示例中,如图 3 所示,通过第一检测控制信号可以控制第一检测晶体管 M1 和 M1'导通,通过第二检测控制信号可以控制第二检测晶体管 M2 和 M2'断开,通过第一检测晶体管 M1 和 M1'给第一检测线 31a 和 31b 提供第一测试信号,可以根据显示区域内与第一检测线 31a 和 31b 连接的发光元件 62 的显示效果来确定第一测试信号在第一检测线 31a 和 31b 的传输情况,从而定位周边区域的第三边框区域 B3 和第四边框区域 B4 的裂纹位置。

图 11A 和图 11B 为本公开至少一实施例的第三边框区域和第四边框区域的裂纹检测的显示图案示意图。在本示例中,以第一检测线 31a 和 31b 各自连接一列子像素的发光元件 62 为例。在一些示例中,在裂纹检测过程中,当第三边框区域 B3 和第四边框区域 B4 没有裂纹,第一检测线 31a 和 31b 传输的第一测试信号可以正常提供给所连接的发光元件 62 的阳极,使得所连接的发光元件 62 正常显示。在一些示例中,如图 11B 所示,显示区域的第一亮线 L1 可以指示第三边框区域 B3 没有裂纹,第二亮线 L2 可以指示第四边框区域 B4 没有裂纹。第一亮线 L1 和第二亮线 L2 可以为竖向贯穿的亮线。

在一些示例中,在裂纹检测过程中,当第三边框区域 B3 或第四边框区域 B4 存在裂纹,在裂纹位置绕线的第一检测线的第一子线无法将第一测试信号传输至显示区域的对应发光元件,则与裂纹位置的第一子线连接的发光元件不会被点亮,显示区域会出现竖向不贯穿的亮线,在裂纹对应位置的亮线会断开。如图 11A 所示,第三边框区域 B3 的第一位置 W1 发生裂纹,则在第一位置 W1 绕线的第一子线 312a 无法将第一测试信号传输至显示区域对应的发光元件 62,显示区域的第一亮线 L1 会存在第一断口 L10,根据第一断口 L10 的位置可以定位第三边框区域 B3 的第一位置 W1 发生裂纹。第四边框区域 B4 的第二位置 W2 发生裂纹,则在第二位置 W2 绕线的第二子线 312b 无法将第一测试信号传输至显示区域的对应发光元件,显示区域的第二亮线 L2 会存在第二断口 L20,根据第二断口 L20 的位置可以定位第四边框区域 B4 的第二位置 W2 发生裂纹。

在一些示例中,设置第一检测控制信号的电压 V_{g1} 为 -7V,第一测试信号的电压 V_{pcd1} 为 4.6V,第一电压信号 V_{dd} 为 0V,第二电压信号 V_{ss} 为 0V,数据电压 V_{data} 为 0~5V,第二检测控制信号的电压 V_{g2} 为 7V,第二测试信号的电压 V_{pcd2} 为 0V。此时,第一检测晶体管 M1 和 M1' 导通,第二检测晶体管 M2 和 M2' 断开。本示例可以根据第一检测线 31a 和 31b 对第一测试信号的传输情况来确定第三边框区域 B3 和第四边框区域 B4 的裂纹情况。由于第一检测晶体管 M1 和 M1' 导通,第一测试信号的电压 V_{pcd1} 可以被传输至第一检测线 31a 和 31b,第一检测线 31a 的第一主线 311a 和第一检测线 31b 的第一主线 311b 可以将第一测试信号传输给多条第一子线 312a 和 312b。由于第一子线 312a 在第三边框区域 B3 内存在绕线设计,在第三边框区域 B3 的边缘出现裂纹时,该边缘裂纹位置对应的第一子线 312a 会断开,无法将第一测试信号传输给对应的发光元件,使得对应的发光元件不会发光;在第三边框区域 B3 的非裂纹位置的第一子线 312a 可以正常传输第一测试信号给对应的发光元件,使得对应的发光元件正常发光。由于第一子线 312b 在第四边框区域 B4 内存在绕线设计,在第四边框区域 B4 的边缘出现裂纹时,该边缘裂纹位置对应的第一子线 312b 会断开,无法将第一测试信号传输给对应的发光元件,使得对应的发光元件不会发光;在第四边框区域 B4 的非裂纹位置的第一子线 312b 可以正常传输第一测试信号给对应的发光元件,使得对应的发光元件正常发光。本示例利用第一检测线 31a 和 31b 可以精确定位第三边框区域 B3 和第四边框区域 B4 的裂纹位置。

在一些示例中,如图 3 所示,通过第一检测控制信号可以控制第一检测晶体管 M1 和 M1' 断开,通过第二检测控制信号可以控制第二检测晶体管 M2 和 M2' 导通,通过第二检测晶体管 M2 和 M2' 给第二检测线 32 提供第二测试信号,可以根据显示区域内与第二检测线 32 连接的发光元件的显示效果来确定第二测试信号在第二检测线 32 的传输情况,从而确定第二边框区域是否存在裂纹并定位周边区域的第二边框区域的裂纹位置。

图 12 为本公开至少一实施例的第二边框区域的裂纹检测的显示图案示意图。在本示例中,以第二检测线 32 连接一行子像素中除两端以外的其余子像素的像素电路为例。在一些示例中,在裂纹检测过程中,当第二边框区域 B2 没有裂纹,第二检测线 32 传输的第二测试信号可以正常提供给所连接的像素电路,使得该像素电路所连接的发光元件不显

示。例如，显示区域出现贯穿横向的暗线，指示第二边框区域 B2 没有裂纹。

在一些示例中，在裂纹检测过程中，当第二边框区域 B2 存在裂纹，在裂纹位置绕线的第二检测线 32 的第二子线 322 无法将第二测试信号传输至显示区域对应的像素电路，则与裂纹位置的第二子线 322 连接的像素电路 61 所连接的发光元件会被点亮，显示区域会出现横线不贯穿的暗线，在裂纹对应位置的暗线会断开显示亮线。如图 12 所示，第二边框区域 B2 的第三位置 W3 发生裂纹，则在第三位置 W3 绕线的第二子线 322 无法将第二测试信号传输至显示区域的对应像素电路 61，显示区域会显示第三亮线 L3。根据第三亮线 L3 的位置，可以定位第二边框区域 B2 的第三位置 W3 发生裂纹。

在一些示例中，设置第一检测控制信号的电压 V_{g1} 为 7V，第一测试信号的电压 V_{pcd1} 为 0V，第二检测控制信号的电压 V_{g2} 为 -7V，第二测试信号的电压 V_{pcd2} 为 7V，第一电压信号 V_{dd} 为 4.6V，第二电压信号 V_{ss} 为 -2.4。此时，第一检测晶体管 M1 和 M1' 断开，第二检测晶体管 M2 和 M2' 导通。本示例可以根据第二检测线 32 对第二测试信号的传输情况来确定第二边框区域 B2 的裂纹情况。由于第二检测晶体管 M2 和 M2' 导通，第二测试信号的电压 V_{pcd2} 可以被传输至第二检测线 32，第二检测线 32 的第二主线 321 可以将第二测试信号传输给多条第二子线 322。由于第二子线 322 在第二边框区域 B2 内存在绕线设计，在第二边框区域 B2 的边缘出现裂纹时，该边缘裂纹位置对应的第二子线 322 会断开，无法将第二测试信号传输给对应的像素电路，使得对应像素电路所连接的发光元件会被点亮。在第二边框区域 B2 的非裂纹位置的第二子线 322 可以正常传输第二测试信号给对应的像素电路，使得该像素电路所连接的发光元件不发光。本示例利用第二检测线 322 可以确定第二边框区域 B2 是否存在裂纹并精确定位第二边框区域 B2 的裂纹位置。

在一些示例中，在裂纹检测过程中，可以设置第一检测控制信号的电压 V_{g1} 为 -7V，第二检测控制信号的电压 V_{g2} 为 -7V，使得第一检测晶体管和第二检测晶体管均导通，根据两列子像素以及一行子像素的显示效果来判断第三边框区域、第四边框区域以及第二边框区域是否存在裂纹并定位裂纹位置。

在一些示例中，在显示区域正常显示过程中，可以设置第一检测控制信号的电压 V_{g1} 为 7V，第二检测控制信号的电压 V_{g2} 为 7V，使得第一检测晶体管和第二检测晶体管均断开，避免对正常显示过程产生影响。

在另一些示例中，显示面板的第一边框区域可以设置第二检测线，第二检测线的设置方式可以与第二边框区域类似，本实施例对此并不再赘述。

本示例的显示面板，通过在第三边框区域和第四边框区域设置第一检测线，在第二边框区域设置第二检测线，利用第一检测线传输第一测试信号的显示效果以及第二检测线传输第二测试信号的显示效果可以确定边框区域是否存在裂纹，并根据显示效果可以精确定位裂纹所在位置，从而提高裂纹检测效率。

图 13 为本公开至少一实施例的另一种显示面板的示意图。在一些示例中，如图 13 所示，第三边框区域 B3 可以设置有第一检测线 31a，第四边框区域 B4 可以设置有第一检测线 31b，第二边框区域 B2 可以设置有第二检测线 32。

在一些示例中，如图 13 所示，第一检测线 31a 可以包括：第一主线 311a 以及与第一主线 311a 电连接的多条第一子线 312a。第一主线 311a 可以位于栅极驱动电路 41a 远离显示区域 AA 的一侧，多条第一子线 312a 可以位于第一主线 311a 靠近显示区域 AA 的一侧。多条第一子线 312a 可以沿第二方向 Y 依次排布，并沿第一方向 X 延伸至显示区域 AA，并与显示区域 AA 内的多个发光元件 62 一一对应电连接。第一子线 312a 在经过栅极驱动电路 41a 和边框初始信号线 42a 时可以采用位于底部遮光金属层的第一跨线实现跳

线，以避免干扰，防止不同信号之间的短路。

在一些示例中，如图 13 所示，第一检测线 31b 可以包括第一主线 311b 以及与第一主线 311b 电连接的多条第一子线 312b。第一主线 311b 可以位于栅极驱动电路 41b 远离显示区域 AA 的一侧，多条第一子线 312b 可以位于第一主线 311b 靠近显示区域 AA 的一侧。

- 5 多条第一子线 312b 可以沿第二方向 Y 依次排布，并沿第一方向 X 延伸至显示区域 AA，并与显示区域 AA 内的多个发光元件 62 一一对应电连接。第一子线 312b 在经过栅极驱动电路 41b 和边框初始信号线 42b 时可以采用位于底部遮光金属层的第一跨线实现跳线，以避免干扰，防止不同信号之间的短路。

- 10 在一些示例中，如图 13 所示，第二检测线 32 可以包括：第二主线 321 以及与第二主线 321 电连接的多条第二子线 322。第二主线 321 可以位于第一电源边框线 51b 远离显示区域 AA 的一侧，多条第二子线 322 可以位于第二主线 321 靠近显示区域 AA 的一侧。多条第二子线 322 可以沿第一方向 X 依次排布，并沿第二方向 Y 延伸至显示区域 AA，并与显示区域 AA 内的多个像素电路 61 一一对应电连接。第二子线 321 在经过第一电源边框线 51b 时可以采用位于底部遮光金属层的第三跨线实现跳线，以避免干扰，防止不同信号之间的短路。

- 15 在一些示例中，在裂纹检测过程中，当第三边框区域 B3 存在裂纹，经过裂纹位置的第一主线 311a 及第一子线 312a 无法继续传输第一测试信号，则裂纹位置及裂纹位置远离第一边框区域 B1 一侧的第一子线 312a 所连接的发光元件 62 均不会接收到第一测试信号，无法被点亮。显示区域 AA 会显示局部亮线，没有亮线的位置对应的第三边框区域 B3 的边缘即存在裂纹。当第三边框区域 B3 没有裂纹，则显示区域 AA 可以显示如图 11B 所示的第一亮线 L1。同理可以确定第四边框区域 B4 是否存在裂纹，以及裂纹的位置。

- 20 在一些示例中，在裂纹检测过程中，当第二边框区域 B2 存在裂纹，经过裂纹位置的第二主线 321 及第二子线 322 无法继续传输第二测试信号，则无法传输第二测试信号的第二子线 322 的位置所连接的像素电路的发光元件均被点亮，在显示区域 AA 对应显示亮线。根据显示区域 AA 的亮线位置可以确定第二边框区域 B2 的裂纹位置。

关于本示例的显示面板的其余说明可以参照前述实施例的描述，故于此不再赘述。

- 图 14 为本公开至少一实施例的另一种显示面板的示意图。在一些示例中，如图 14 所示，第三边框区域 B3 可以设置有第一检测线 31a，第一检测线 31a 可以与第三连接线 314a 电连接，第三连接线 314a 可以位于显示区域。第四边框区域 B4 可以设置有第一检测线 31b，第一检测线 31b 可以与第三连接线 314b 电连接。第三连接线 314b 可以位于显示区域。在一些示例中，第三连接线 314a 可以位于第二连接线 323a 靠近第三边框区域 B3 的一侧，第三连接线 314b 可以位于第二连接线 323b 靠近第四边框区域 B4 的一侧。本示例的第一检测线 31a 和 31b 没有直接连接，而是各自通过第三连接线与第一检测控制单元实现连接回路。本示例可以避免占用第二边框区域 B2 的布线空间。

- 35 关于本示例的显示面板的其余说明可以参照前述实施例的描述，故于此不再赘述。

- 图 15 为本公开至少一实施例的另一显示面板的示意图。在一些示例中，如图 15 所示，第三边框区域 B3 可以设置有第一检测线 31a，第四边框区域 B4 可以设置有第一检测线 31b，第二边框区域 B2 可以设置有第一检测线 31c。第一检测线 31c 的两端可以分别与第一检测线 31a 和第一检测线 31b 电连接。第一检测线 31a 可以与第一检测控制单元 33a 电连接，第一检测线 31b 可以与第一检测控制单元 33b 电连接。

在一些示例中，如图 15 所示，第一检测线 31a 可以包括第一主线 311a 和多条第一子线 312a。第一主线 311a 可以位于栅极驱动电路 41a 靠近显示区域 AA 的一侧，每条第一

子线 312a 的一部分线段（例如前述的第一线段）可以位于栅极驱动电路 41a 远离显示区域 AA 的一侧。多条第一子线 312a 可以沿第二方向 Y 依次排布，并延伸至显示区域 AA，与显示区域 AA 内的多个像素电路 61 一一对应电连接。第一子线 312a 在经过栅极驱动电路 41a 和边框初始信号线 42a 时可以采用位于底部遮光金属层的第一跨线和第二跨线实现跳线，以避免干扰，防止不同信号之间的短路。

在一些示例中，如图 15 所示，第一检测线 31b 可以包括第一主线 311b 以及与第一主线 311b 电连接的多条第一子线 312b。第一主线 311b 可以位于栅极驱动电路 41b 靠近显示区域 AA 的一侧，每条第一子线 312b 的一部分线段可以位于栅极驱动电路 41b 远离显示区域 AA 的一侧。多条第一子线 312b 可以沿第二方向 Y 依次排布，并延伸至显示区域 AA，与显示区域 AA 内的多个像素电路 61 一一对应电连接。第一子线 312b 在经过栅极驱动电路 41b 和边框初始信号线 42b 时可以采用位于底部遮光金属层的第一跨线和第二跨线实现跳线，以避免干扰，防止不同信号之间的短路。

在一些示例中，如图 15 所示，第一检测线 31c 可以包括第一主线 311c 以及与第一主线 311c 电连接的多条第一子线 312c。第一主线 311c 可以位于第一电源边框线 51b 靠近显示区域 AA 的一侧。多条第一子线 312c 可以沿第二方向 Y 依次排布，并延伸至显示区域 AA，与显示区域 AA 内的多个像素电路 61 一一对应电连接。第一子线 312c 在经过第一电源边框线 51b 时可以采用位于底部遮光金属层的跨线实现跳线，以避免干扰，防止不同信号之间的短路。

在一些示例中，在裂纹检测过程中，可以根据第一检测线 31a、31b 和 31c 所连接的两列子像素和一行子像素的显示情况，来确定第三边框区域、第四边框区域和第二边框区域是否存在裂纹以及裂纹位置。本示例可以根据裂纹检测过程中显示区域内的亮线位置来定位裂纹位置。然而，本实施例对此并不限定。在另一些示例中，第一检测线的第一主线可以位于多条第一子线远离显示区域的一侧。

关于本示例的显示面板的其余说明可以参照前述实施例的描述，故于此不再赘述。

图 16 为本公开至少一实施例的另一显示面板的示意图。在一些示例中，如图 16 所示，第三边框区域 B3 可以设置有第一检测线 31a，第四边框区域 B4 可以设置有第一检测线 31b，第二边框区域 B2 可以设置有第一检测线 31c。第一检测线 31c 的两端可以分别与第一检测线 31a 和第一检测线 31b 电连接。第一检测线 31a 可以与第一检测控制单元 33a 电连接，第一检测线 31b 可以与第一检测控制单元 33b 电连接。第一检测线 31a、31b 和 31c 分别与显示区域的多个子像素的发光元件 62 的阳极电连接。本示例可以根据裂纹检测过程中显示区域内的暗线位置来定位裂纹位置。然而，本实施例对此并不限定。在另一些示例中，第一检测线的第一主线可以位于多条第一子线远离显示区域的一侧。

关于本示例的显示面板的其余说明可以参照前述实施例的描述，故于此不再赘述。

图 17 为本公开至少一实施例的另一显示面板的平面示意图。在一些示例中，如图 17 所示，显示区域 AA 可以包括：多个子像素 PX、沿第一方向 X 延伸的多条数据线 DL、以及沿第二方向 Y 延伸的多条第一电源线 VDD。多条数据线 DL 可以沿第二方向 Y 依次排布，多条第一电源线 VDD 可以沿第一方向 X 依次排布。每条数据线 DL 可以与沿第一方向 X 排布的多个子像素的像素电路电连接，被配置为给所述多个像素电路提供数据信号。每条第一电源线 VDD 可以与沿第二方向 Y 排布的多个子像素的像素电路电连接，被配置为给所述多个子像素提供第一电压信号。在一些示例中，数据线 DL 和第一电源线 VDD 可以位于不同膜层，以避免两者之间的相互干扰。例如，数据线 DL 可以位于第一源漏金属层，第一电源线 VDD 可以位于第二源漏金属层；或者，数据线 DL 可以位于第

二源漏金属层，第一电源线 VDD 可以位于第一源漏金属层。

图 18 为本公开至少一实施例的另一显示面板的示意图。在一些示例中，如图 18 所示，显示区域 AA 的多条数据线 DL 沿第一方向 X 延伸，多条第一电源线 VDD 沿第二方向 Y 延伸。第三边框区域 B3 可以设置有数据供应总线（或数据供应电路）43a 和栅极驱动电路 41a。数据供应总线 43a 可以位于栅极驱动电路 41a 靠近显示区域 AA 的一侧。第四边框区域 B4 可以设置有数据供应总线 43b 和栅极驱动电路 41b。数据供应总线 43b 可以位于栅极驱动电路 41b 靠近显示区域 AA 的一侧。显示区域 AA 的多条数据线 DL 可以与数据供应总线 43a 和 43b 电连接。数据供应总线 43a 和 43b 可以与信号接入区域 B11 内的多个数据引脚电连接。设置在信号接入区域 B11 的集成电路可以配置为通过多个数据引脚提供数据信号。

在一些示例中，如图 18 所示，第三边框区域 B3 可以设置有第一检测线 31a。第一检测线 31a 可以包括第一主线 311a 和多条第一子线 312a。第一主线 311a 可以位于数据供应总线 43a 靠近显示区域 AA 的一侧。多条第一子线 312a 可以沿第二方向 Y 依次排布，并与第一主线 311a 电连接。例如，第一子线 312a 可以在第一方向 X 向第一主线 311a 远离显示区域 AA 的一侧延伸，直至延伸至栅极驱动电路 41a 远离显示区域 AA 的一侧，随后第一子线 312a 再绕线沿第一方向 X 向靠近显示区域 AA 的一侧延伸，最终延伸至与一条数据线 DL 电连接。多条第一子线 312a 和多条数据线 DL 可以一一对应电连接。第一子线 312a 与数据线 DL 的连接位置可以位于第一主线 311a 靠近显示区域 AA 的一侧，或者，可以位于显示区域 AA 内。本实施例对此并不限定。第一子线 312a 在经过栅极驱动电路 41a 和数据供应总线 43a 时可以采用位于底部遮光金属层的第一跨线和第二跨线实现跳线，以避免干扰，防止不同信号之间的短路。

在一些示例中，如图 18 所示，第四边框区域 B4 可以设置有第一检测线 31b。第一检测线 31b 可以包括第一主线 311b 和多条第一子线 312b。第一主线 311b 可以位于数据供应总线 43b 靠近显示区域 AA 的一侧。多条第一子线 312b 可以沿第二方向 Y 依次排布，并与第一主线 311b 电连接。例如，第一子线 312b 可以在第一方向 X 向第一主线 311b 远离显示区域 AA 的一侧延伸，直至延伸至栅极驱动电路 41b 远离显示区域 AA 的一侧，随后第一子线 312b 再绕线沿第一方向 X 向靠近显示区域 AA 的一侧延伸，最终延伸至与一条数据线 DL 电连接。多条第一子线 312b 和多条数据线 DL 可以一一对应电连接。第一子线 312b 与数据线 DL 的连接位置可以位于第一主线 311b 靠近显示区域 AA 的一侧，或者，可以位于显示区域 AA 内。本实施例对此并不限定。第一子线 312b 在经过栅极驱动电路 41b 和数据供应总线 43b 时可以采用位于底部遮光金属层的第一跨线和第二跨线实现跳线，以避免干扰，防止不同信号之间的短路。

在一些示例中，如图 18 所示，第二边框区域 B2 可以设置有第一电源边框线 51b 和第二检测线 32。第二检测线 32 可以通过位于显示区域 AA 的第二连接线 323a 与第二检测控制单元 34a 电连接，通过位于显示区域 AA 的第二连接线 323b 与第二检测控制单元 34b 电连接。第二检测线 32 可以包括：第二主线 321 和多条第二子线 322。第二主线 321 可以位于第一电源边框线 51b 靠近显示区域 AA 的一侧。每条第二子线 322 的一部分线段（例如前述的第三线段）可以位于第一电源边框线 51b 远离显示区域 AA 的一侧。每条第二子线 322 与第二主线 321 连接后沿第二方向 Y 向远离显示区域 AA 的一侧延伸，直至经过第一电源边框线 51b 后，再绕线沿第二方向 Y 向靠近显示区域 AA 的一侧延伸，最终延伸至与显示区域 AA 内的一条第一电源线 VDD 电连接。多条第二子线 322 和多条第一电源线 VDD 可以一一对应电连接。第二子线 322 在经过第一电源边框线 51b 时可以采用位于底部遮光金属层的第三跨线和第四跨线实现跳线，以避免干扰，防止不同信号之间

的短路。

在一些示例中,第一检测线 31a 所连接的数据线的条数和第一检测线 31b 所连接的数据线的条数可以相同。第一检测线 31a 所连接的多条数据线和第一检测线 31b 所连接的多条数据线可以相同。然而,本实施例对此并不限定。第一检测线 31a 所连接的多条数据线可以不同于第一检测线 31b 所连接的多条数据线,以便更好地区分第三边框区域 B3 和第四边框区域 B4 的裂纹位置。本示例对于第一检测线 31a 所连接的数据线的数目以及第二检测线 31b 所连接的第一电源线的数目并不限定。

下面对本示例的显示面板的裂纹检测方法进行举例说明。下述示例中以第一检测晶体管和第二检测晶体管均为 P 型晶体管为例。

在一些示例中,如图 18 所示,在裂纹检测过程中,当第三边框区域 B3 和第四边框区域 B4 没有裂纹,第一检测线 31a 和 31b 传输的第一测试信号可以正常提供给所连接的数据线 DL,使得数据线 DL 所连接的子像素不发光,显示区域 AA 可以显示多条暗线。当第三边框区域 B3 或第四边框区域 B4 存在裂纹时,在裂纹位置绕线的第一检测线的第一子线无法将第一测试信号传输至对应的数据线,使得与裂纹位置对应的数据线所连接的子像素会被点亮,显示区域 AA 会显示对应的亮线。如此一来,可以根据显示区域的横向亮线位置来确定第三边框区域 B3 和第四边框区域 B4 是否存在裂纹以及第三边框区域 B3 和第四边框区域 B4 的裂纹位置。

在一些示例中,设置第一检测控制信号的电压 V_{g1} 为 -7V,第一测试信号的电压 V_{pcd1} 为 7V,第二检测控制信号的电压 V_{g2} 为 7V,第二测试信号的电压 V_{pcd2} 为 0V,数据电压 V_{data} 为 7V。此时,第一检测晶体管 M1 和 M1' 导通,第二检测晶体管 M2 和 M2' 断开。当第三边框区域 B3 和第四边框区域 B4 没有裂纹,显示区域均显示为暗线;当第三边框区域 B3 或第四边框区域 B3 存在裂纹,显示区域的对应位置显示亮线。如此一来,可以根据显示区域的亮线位置来定位第三边框区域 B3 和第四边框区域 B4 的裂纹位置。

在一些示例中,如图 18 所示,在裂纹检测过程中,当第二边框区域 B2 没有裂纹,第二检测线 32 传输的第二测试信号可以正常提供给所连接的第一电源线 VDD,例如使得第一电源线 VDD 所连接的子像素可以正常显示。当第二边框区域 B2 存在裂纹,第二检测线 32 传输的第二测试信号无法提供给所连接的第一电源线 VDD,例如使得第一电源线 VDD 所连接的子像素无法正常显示。如此一来,可以根据显示区域的暗线位置来定位第二边框区域 B2 的裂纹位置。然而,本实施例对此并不限定。在另一些示例中,当第二边框区域 B2 没有裂纹,可以利用第二测试信号使得第一电源线 VDD 所连接的子像素不显示,当第二边框区域 B2 存在裂纹,使得第一电源线 VDD 所连接的子像素显示,从而根据显示区域的亮线位置来定位裂纹位置。

在一些示例中,设置第一检测控制信号的电压 V_{g1} 为 7V,第一测试信号的电压 V_{pcd1} 为 0V,第二检测控制信号的电压 V_{g2} 为 -7V,第二测试信号的电压 V_{pcd2} 为 4.6V,第一端电压信号 V_{dd} 和第二电压信号 V_{ss} 均为 0V。此时,第一检测晶体管 M1 和 M1' 断开,第二检测晶体管 M2 和 M2' 导通。当第二边框区域 B2 没有裂纹,显示区域可以显示亮线;当第二边框区域 B2 存在裂纹,显示区域的对应位置可以显示暗线。如此一来,可以根据显示区域的暗线位置来定位第二边框区域 B2 的裂纹位置。

在一些示例中,在裂纹检测过程中,可以设置第一检测控制信号的电压 V_{g1} 为 -7V,第二检测控制信号的电压 V_{g2} 为 -7V,使得第一检测晶体管和第二检测晶体管均导通,根据不同行和不同列子像素的显示效果来判断第三边框区域、第四边框区域以及第二边框区域是否存在裂纹并定位裂纹位置。

本示例的显示面板,通过在第三边框区域和第四边框区域设置第一检测线,在第二边框区域设置第二检测线,利用第一检测线传输第一测试信号给数据线的显示效果以及第二检测线传输第二测试信号给第一电源线的显示效果可以确定边框区域是否存在裂纹,并根据显示效果可以精确定位裂纹所在位置,从而提高裂纹检测效率。

5 图 19 为本公开至少一实施例的另一种显示面板的示意图。在一些示例中,如图 19 所示,第三边框区域 B3 可以设置有第一检测线 31a,第四边框区域 B4 可以设置有第一检测线 31b,第二边框区域 B2 可以设置有第二检测线 32。

10 在一些示例中,如图 19 所示,第一检测线 31a 可以包括:第一主线 311a 以及与第一主线 311a 电连接的多条第一子线 312a。第一主线 311a 可以位于栅极驱动电路 41a 远离显示区域 AA 的一侧,多条第一子线 312a 可以位于第一主线 311a 靠近显示区域 AA 的一侧。多条第一子线 312a 可以沿第二方向 Y 依次排布,并沿第一方向 X 延伸至显示区域 AA,并与显示区域 AA 内的多条数据线 DL 一一对应电连接。第一子线 312a 在经过栅极驱动电路 41a 和数据供应总线 43a 时可以采用位于底部遮光金属层的第一跨线实现跳线,以避免干扰,防止不同信号之间的短路。

15 在一些示例中,如图 19 所示,第一检测线 31b 可以包括第一主线 311b 以及与第一主线 311b 电连接的多条第一子线 312b。第一主线 311b 可以位于栅极驱动电路 41b 远离显示区域 AA 的一侧,多条第一子线 312b 可以位于第一主线 311b 靠近显示区域 AA 的一侧。多条第一子线 312b 可以沿第二方向 Y 依次排布,并沿第一方向 X 延伸至显示区域 AA,并与显示区域 AA 内的多条数据线 DL 一一对应电连接。第一子线 312b 在经过栅极驱动电路 41b 和数据供应总线 43b 时可以采用位于底部遮光金属层的第一跨线实现跳线,以避免干扰,防止不同信号之间的短路。

20 在一些示例中,如图 19 所示,第二检测线 32 可以包括:第二主线 321 以及与第二主线 321 电连接的多条第二子线 322。第二主线 321 可以位于第一电源边框线 51b 远离显示区域 AA 的一侧,多条第二子线 322 可以位于第二主线 321 靠近显示区域 AA 的一侧。多条第二子线 322 可以沿第一方向 X 依次排布,并沿第二方向 Y 延伸至显示区域 AA,并与显示区域 AA 内的多条第一电源线 VDD 一一对应电连接。第二子线 321 在经过第一电源边框线 51b 时可以采用位于底部遮光金属层的第三跨线实现跳线,以避免干扰,防止不同信号之间的短路。

25 在一些示例中,在裂纹检测过程中,当第三边框区域 B3 存在裂纹,经过裂纹位置的第一主线 311a 及第一子线 312a 无法继续传输第一测试信号,则裂纹位置及裂纹位置远离第一边框区域 B1 一侧的第一子线 312a 所连接的数据线 DL 均不会接收到第一测试信号,数据线 DL 所连接的子像素会被点亮。显示区域的亮线的位置对应的第三边框区域 B3 的边缘即存在裂纹。当第三边框区域 B3 没有裂纹,则显示区域可以显示暗线。同理可以确定第四边框区域 B4 是否存在裂纹,以及裂纹的位置。

30 在一些示例中,在裂纹检测过程中,当第二边框区域 B2 存在裂纹,经过裂纹位置的第二主线 321 及第二子线 322 无法继续传输第二测试信号,则无法传输第二测试信号的第二子线 322 的位置所连接的第一电源线所连接的发光元件无法被点亮,在显示区域 AA 对应显示暗线。根据显示区域 AA 的暗线位置可以确定第二边框区域 B2 的裂纹位置。

关于本示例的显示面板的其余说明可以参照前述实施例的描述,故于此不再赘述。

40 本实施例还提供一种裂纹检测方法,应用于如上所述的显示面板,所述裂纹检测方法包括:通过第一检测控制单元向第一检测线提供第一测试信号;根据与所述第一检测线电连接的多个子像素的发光状态,确定周边区域是否存在裂纹以及裂纹所在的位置。

在一些示例性实施方式中,本示例的裂纹检测方法还可以包括:通过第二检测控制单元向第二检测线提供第二测试信号;根据与所述第二检测线电连接的多个子像素的发光状态,确定所述周边区域是否存在裂纹以及裂纹所在位置。

关于本示例的裂纹检测方法的说明可以参照前述实施例的描述,故于此不再赘述。

5 本实施例还提供一种显示面板,包括:衬底、多个子像素、至少一条第一检测线和至少一个第一检测控制单元。衬底包括显示区域和位于所述显示区域外围的周边区域。多个子像素位于所述显示区域。至少一条第一检测线和至少一个第一检测控制单元位于所述周边区域,所述至少一个第一检测控制单元与所述至少一条第一检测线电连接,被配置为给所述至少一条第一检测线提供第一测试信号。所述至少一条第一检测线与所述显示区域的多个子像素电连接。所述至少一条第一检测线包括:第一主线、以及与所述第一主线电连接的多条第一子线,所述多条第一子线延伸至所述显示区域,每条第一子线与所述显示区域的至少一个子像素电连接。所述多条第一子线中的至少一条第一子线的一部分线段位于所述第一主线远离所述显示区域的一侧。例如,多条第一子线中的每条第一子线的一部分线段(例如前述实施例的第一线段)可以位于第一主线远离显示区域的一侧。

15 在一些示例性实施方式中,所述周边区域还可以设置有栅极驱动电路。所述第一主线可以位于所述栅极驱动电路靠近所述显示区域的一侧,每条第一子线的一部分线段可以位于所述栅极驱动电路远离所述显示区域的一侧。

20 在一些示例性实施方式中,显示面板还可以包括:位于所述周边区域的第二检测线和至少一个第二检测控制单元,所述至少一个第二检测控制单元与所述第二检测线电连接,被配置为给所述第二检测线提供第二测试信号。所述第二检测线与所述显示区域的多个子像素电连接。所述第二检测线与所述显示区域的多个子像素的连接方式不同于所述第一检测线与所述显示区域的多个子像素的连接方式。在一些示例中,如图3所示,第一检测线可以与多个子像素的发光元件的阳极电连接,第二检测线可以与多个子像素的像素电路的数据写入晶体管的源极电连接。在另一些示例中,如图18所示,第一检测线可以与多条数据线电连接,第二检测线可以与多条第一电源线电连接。

25 在一些示例性实施方式中,所述第二检测线可以包括:第二主线以及与所述第二主线电连接的多条第二子线;每条第二子线与所述显示区域的至少一个子像素电连接,所述多条第二子线沿着所述第二主线的延伸方向依次排布。所述第二主线的延伸方向与所述第一检测线的第一主线的延伸方向交叉。

30 关于本示例的显示面板的说明可以参照前述实施例的描述,故于此不再赘述。

图20为本公开至少一实施例的显示装置的示意图。如图20所示,本实施例提供一种显示装置,包括:显示面板91以及位于远离显示面板91的发光结构层的出光侧的传感器92。传感器92可以位于显示面板91的非显示面一侧。传感器92在显示面板91上的正投影与第一显示区A1可以存在交叠。

35 在一些示例性实施方式中,显示面板91可以为柔性OLED显示面板、QLED显示面板、Micro-LED显示面板、或者Mini-LED显示面板。显示装置可以为具有图像(包括静态图像或动态图像,其中,动态图像可以是视频)显示功能的产品。例如,显示装置可以是:显示器、电视机、广告牌、数码相框、具有显示功能的激光打印机、电话、手机、画屏、个人数字助理(PDA, Personal Digital Assistant)、数码相机、便携式摄录机、取景器、导航仪、车辆、大面积墙壁、信息查询设备(比如电子政务、银行、医院、电力等部门的业务查询设备)、监视器等中的任一种产品。又如,显示装置还可以是微显示器,包含微显示器的VR设备或AR设备等中的任一种产品。

本公开中的附图只涉及本公开涉及到的结构，其他结构可参考通常设计。在不冲突的情况下，本公开的实施例即实施例中的特征可以相互组合以得到新的实施例。本领域的普通技术人员应当理解，可以对本公开的技术方案进行修改或者等同替换，而不脱离本公开技术方案的精神和范围，均应涵盖在本公开的权利要求的范围当中。

权 利 要 求 书

1. 一种显示面板，包括：

衬底，包括显示区域和位于所述显示区域外围的周边区域；

5 多个子像素和多条数据线，位于所述显示区域，所述多个子像素和所述多条数据线电连接，所述多个子像素中的至少一个子像素包括：像素电路和发光元件，所述像素电路和所述发光元件电连接，被配置为驱动所述发光元件发光；

至少一条第一检测线和至少一个第一检测控制单元，位于所述周边区域，所述至少一个第一检测控制单元与所述至少一条第一检测线电连接，被配置为给所述至少一条第一检测线提供第一测试信号；

10 所述至少一条第一检测线通过以下任一方式与所述显示区域的多个子像素电连接：

所述至少一条第一检测线与所述显示区域的多个子像素的发光元件的阳极电连接；

所述至少一条第一检测线与所述显示区域的多个子像素的像素电路的数据写入晶体管的源极电连接；

15 所述至少一条第一检测线与所述显示区域的多条数据线电连接，所述多条数据线中的至少一条数据线与沿第一方向排布的多个子像素电连接，所述至少一条第一检测线至少位于所述显示区域沿所述第一方向相对两侧的周边区域内。

2. 根据权利要求 1 所述的显示面板，其中，所述至少一条第一检测线包括：第一主线以及与所述第一主线电连接的多条第一子线，每条第一子线与所述显示区域的至少一个子像素电连接；所述多条第一子线沿着所述第一主线的延伸方向依次排布。

20 3. 根据权利要求 2 所述的显示面板，其中，所述周边区域还设置有栅极驱动电路；

所述第一主线位于所述栅极驱动电路靠近所述显示区域的一侧，每条第一子线的一部分线段位于所述栅极驱动电路远离所述显示区域的一侧。

4. 根据权利要求 2 所述的显示面板，其中，所述周边区域还设置有栅极驱动电路；

25 所述第一主线位于所述栅极驱动电路远离所述显示区域的一侧，所述多条第一子线位于所述第一主线靠近所述显示区域的一侧。

5. 根据权利要求 2 至 4 中任一项所述的显示面板，其中，所述第一检测线的多条第一子线电连接的多个子像素包括：所述显示区域内最靠近所述第一主线且沿所述第一主线的延伸方向排布的多个子像素。

30 6. 根据权利要求 3 或 4 所述的显示面板，其中，每条第一子线至少包括：第一线段、第二线段以及第一跨线，所述第一跨线的两端分别与所述第一线段和第二线段电连接，所述第一线段位于所述栅极驱动电路远离所述显示区域的一侧，所述第二线段位于所述栅极驱动电路靠近所述显示区域的一侧，所述第一跨线在所述衬底的正投影与所述栅极驱动电路在所述衬底的正投影至少部分交叠；所述第一跨线位于所述第一线段和第二线段靠近所述衬底的一侧。

35 7. 根据权利要求 6 所述的显示面板，其中，在垂直于所述显示面板的方向上，所述显示面板至少包括：衬底以及设置在所述衬底上的底部遮光金属层、半导体层、第一栅金属层、第二栅金属层、第一源漏金属层以及第二源漏金属层；

所述第一跨线位于所述底部遮光金属层，所述第一线段和所述第二线段位于所述第一栅金属层。

8. 根据权利要求 2 至 7 中任一项所述的显示面板, 其中, 所述至少一个第一检测控制单元包括: 第一检测晶体管, 所述第一检测晶体管的栅极与第一检测控制线电连接, 所述第一检测晶体管的第一极与第一测试信号传输线电连接, 所述第一检测晶体管的第二极与所述第一检测线电连接。

5 9. 根据权利要求 2 至 8 中任一项所述的显示面板, 还包括: 位于所述周边区域的第二检测线和至少一个第二检测控制单元; 所述至少一个第二检测控制单元与所述第二检测线电连接, 被配置为给所述第二检测线提供第二测试信号;

所述第二检测线与所述显示区域的多个子像素电连接;

10 所述第二检测线与所述显示区域的多个子像素的连接方式不同于所述第一检测线与所述显示区域的多个子像素的连接方式。

10. 根据权利要求 9 所述的显示面板, 其中, 所述第二检测线包括: 第二主线以及与所述第二主线电连接的多条第二子线; 每条第二子线与所述显示区域的至少一个子像素电连接, 所述多条第二子线沿着所述第二主线的延伸方向依次排布;

所述第二主线的延伸方向与所述第一检测线的第一主线的延伸方向交叉。

15 11. 根据权利要求 10 所述的显示面板, 其中, 所述至少一条第一检测线的多条第一子线和所述显示区域的多个子像素的发光元件的阳极一一对应电连接;

所述第二检测线的多条第二子线和所述显示区域的多个子像素的像素电路的数据写入晶体管的源极一一对应电连接。

20 12. 根据权利要求 10 所述的显示面板, 其中, 所述至少一条第一检测线的多条第一子线与所述显示区域的多条数据线一一对应电连接; 所述多条数据线沿所述第一方向延伸;

所述第二检测线的多条第二子线和所述显示区域的多条第一电源线一一对应电连接, 所述多条第一电源线沿第二方向延伸, 所述第二方向与所述第一方向交叉。

13. 根据权利要求 10 所述的显示面板, 其中, 所述周边区域还设置有第一电源边框线;

25 所述第二主线位于所述第一电源边框线靠近所述显示区域的一侧, 每条第二子线的一部分位于所述第一电源边框线远离所述显示区域的一侧。

14. 根据权利要求 10 所述的显示面板, 其中, 所述周边区域还设置有第一电源边框线;

30 所述第二主线位于所述第一电源边框线远离所述显示区域的一侧, 所述多条第二子线位于所述第二主线靠近所述显示区域的一侧。

15. 根据权利要求 10 所述的显示面板, 其中, 所述第二检测线的多条第二子线电连接的多个子像素包括: 所述显示区域内最靠近所述第二主线且沿所述第二主线的延伸方向排布的多个子像素。

35 16. 根据权利要求 13 或 14 所述的显示面板, 其中, 每条第二子线至少包括: 第三线段、第四线段以及第三跨线, 所述第三跨线的两端分别与所述第三线段和第四线段电连接, 所述第三线段位于所述第一电源边框线远离所述显示区域的一侧, 所述第四线段位于所述第一电源边框线靠近所述显示区域的一侧, 所述第三跨线在所述衬底的正投影与所述第一电源边框线在所述衬底的正投影至少部分交叠; 所述第三跨线位于所述第三线段和所述第四线段靠近所述衬底的一侧。

40 17. 根据权利要求 16 所述的显示面板, 其中, 在垂直于所述显示面板的方向上, 所

述显示面板至少包括：衬底以及设置在所述衬底上的底部遮光金属层、半导体层、第一栅金属层、第二栅金属层、第一源漏金属层以及第二源漏金属层；

所述第三跨线位于所述底部遮光金属层，所述第三线段和第四线段位于所述第一栅金属层。

- 5 18. 根据权利要求 9 至 17 中任一项所述的显示面板，其中，所述第二检测控制单元包括：第二检测晶体管，所述第二检测晶体管的栅极与第二检测控制线电连接，所述第二检测晶体管的第一极与第二测试信号传输线电连接，所述第二检测晶体管的第二极与所述第二检测线电连接。

19. 一种显示装置，包括如权利要求 1 至 18 中任一项所述的显示面板。

- 10 20. 一种裂纹检测方法，应用于如权利要求 1 至 18 中任一项所述的显示面板，所述裂纹检测方法包括：

通过第一检测控制单元向第一检测线提供第一测试信号；

根据与所述第一检测线电连接的多个子像素的发光状态，确定周边区域是否存在裂纹以及裂纹所在的位置。

- 15 21. 根据权利要求 20 所述的裂纹检测方法，还包括：

通过第二检测控制单元向第二检测线提供第二测试信号；

根据与所述第二检测线电连接的多个子像素的发光状态，确定所述周边区域是否存在裂纹以及裂纹所在位置。

22. 一种显示面板，包括：

- 20 衬底，包括显示区域和位于所述显示区域外围的周边区域；

多个子像素，位于所述显示区域；

至少一条第一检测线和至少一个第一检测控制单元，位于所述周边区域，所述至少一个第一检测控制单元与所述至少一条第一检测线电连接，被配置为给所述至少一条第一检测线提供第一测试信号；

- 25 所述至少一条第一检测线与所述显示区域的多个子像素电连接；

所述至少一条第一检测线包括：第一主线、以及与所述第一主线电连接的多条第一子线，所述多条第一子线延伸至所述显示区域，每条第一子线与所述显示区域的至少一个子像素电连接；

- 30 所述多条第一子线中的至少一条第一子线的一部分线段位于所述第一主线远离所述显示区域的一侧。

23. 根据权利要求 22 所述的显示面板，其中，所述周边区域还设置有栅极驱动电路；

所述第一主线位于所述栅极驱动电路靠近所述显示区域的一侧，每条第一子线的一部分线段位于所述栅极驱动电路远离所述显示区域的一侧。

- 35 24. 根据权利要求 22 所述的显示面板，还包括：位于所述周边区域的第二检测线和至少一个第二检测控制单元，所述至少一个第二检测控制单元与所述第二检测线电连接，被配置为给所述第二检测线提供第二测试信号；

所述第二检测线与所述显示区域的多个子像素电连接；

所述第二检测线与所述显示区域的多个子像素的连接方式不同于所述第一检测线与所述显示区域的多个子像素的连接方式。

25. 根据权利要求 24 所述的显示面板, 其中, 所述第二检测线包括: 第二主线以及与所述第二主线电连接的多条第二子线; 每条第二子线与所述显示区域的至少一个子像素电连接, 所述多条第二子线沿着所述第二主线的延伸方向依次排布;

所述第二主线的延伸方向与所述第一检测线的第一主线的延伸方向交叉。

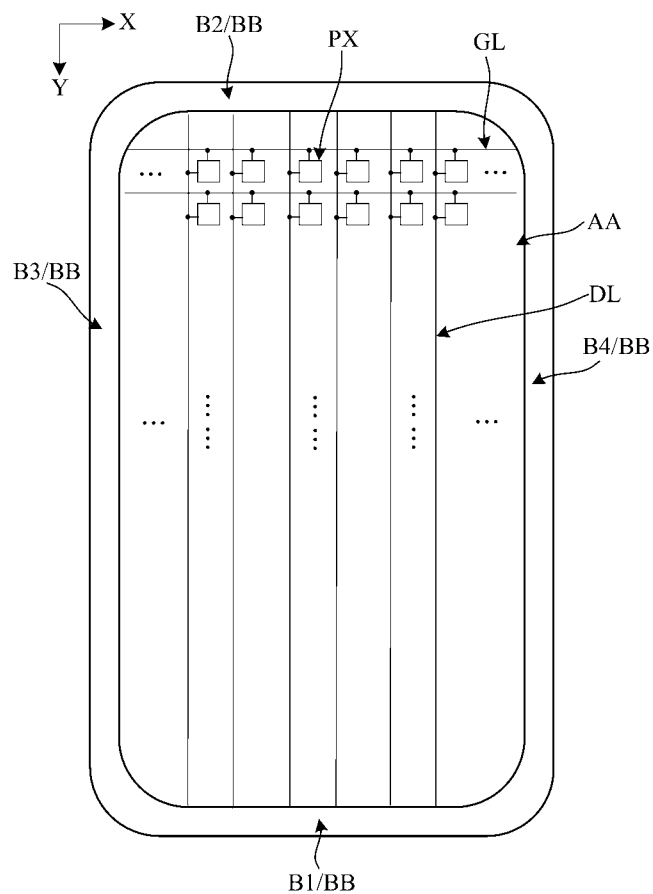


图 1

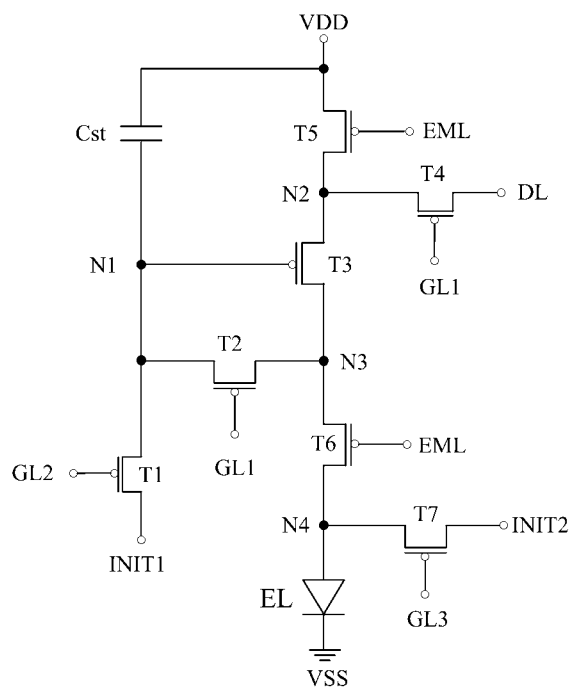


图 2

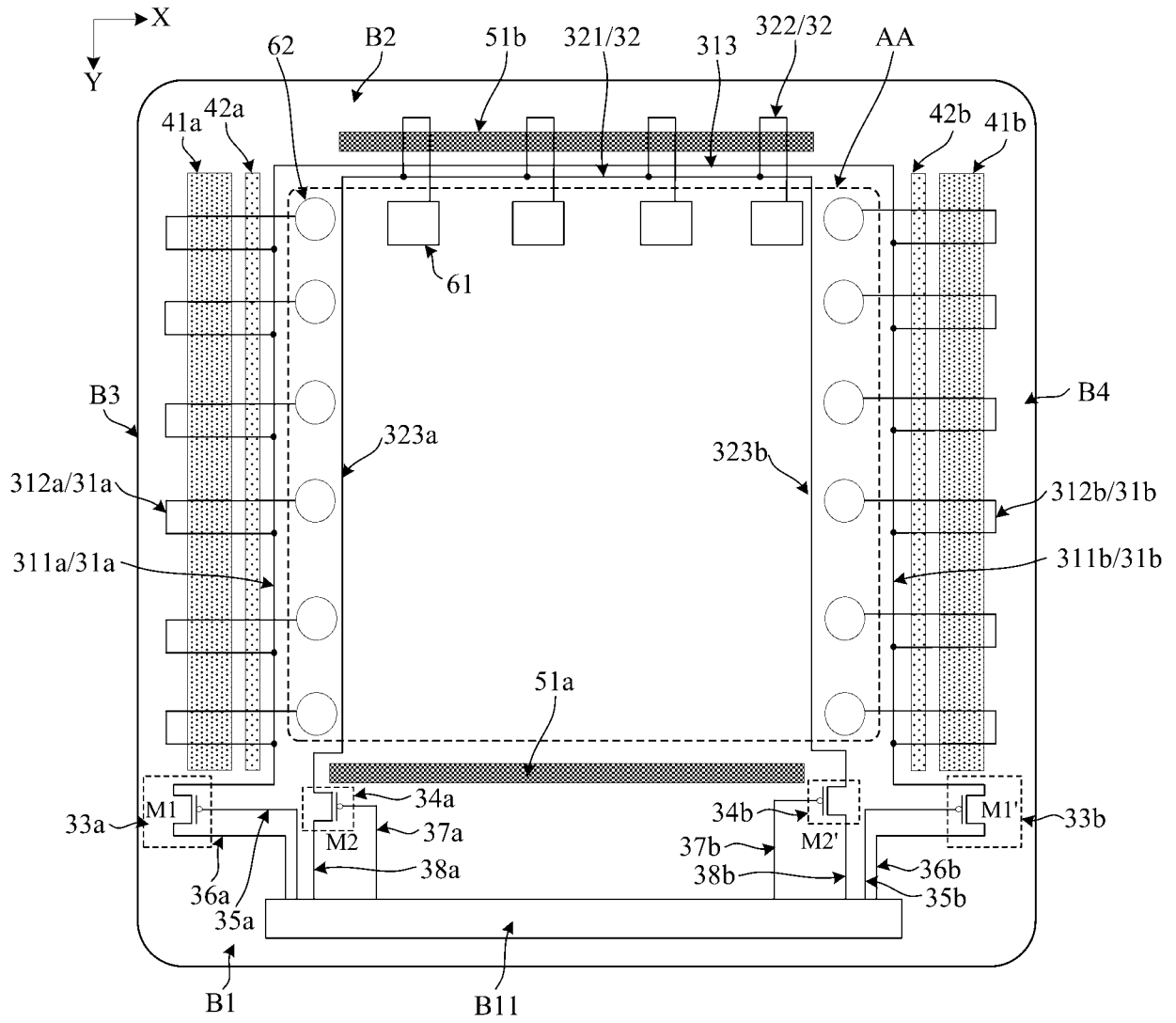


图 3

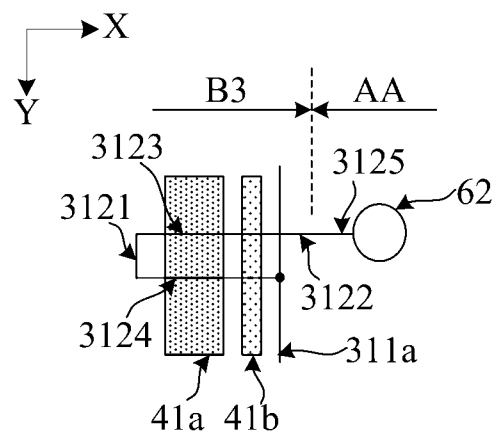


图 4

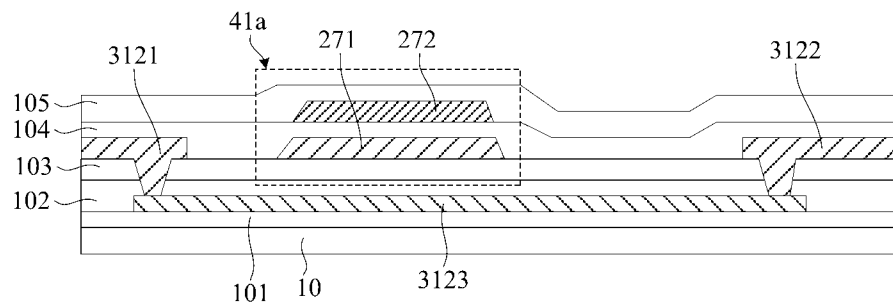


图 5

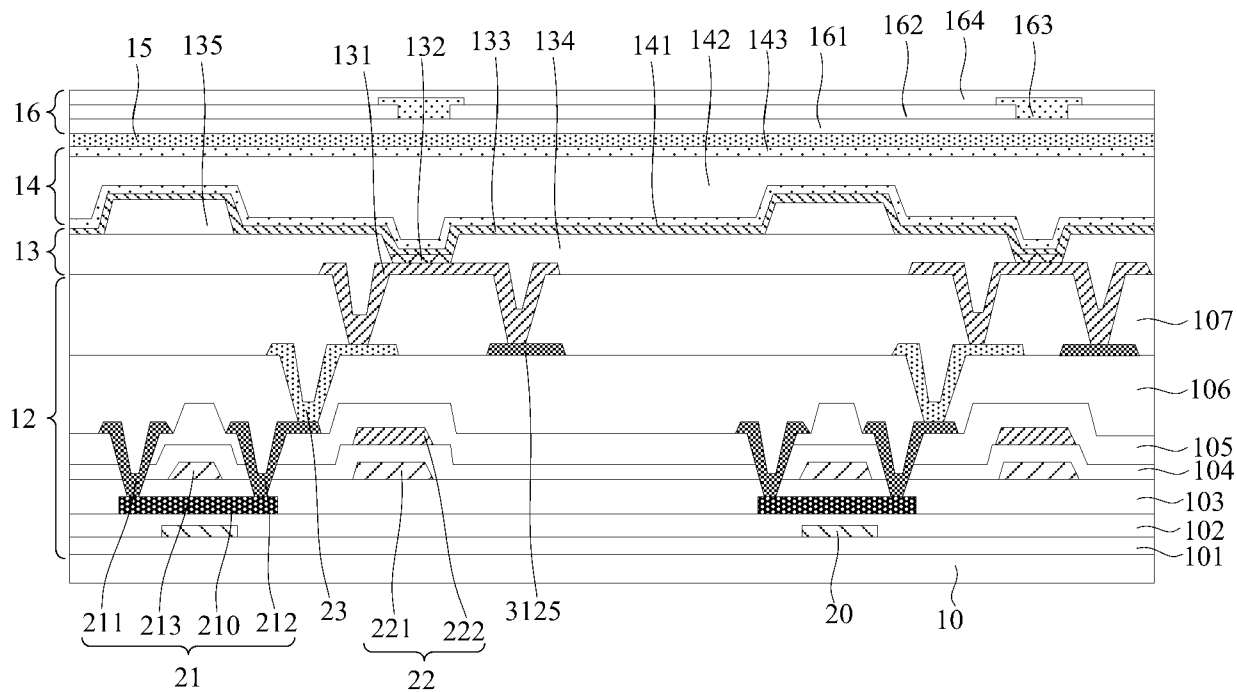


图 6

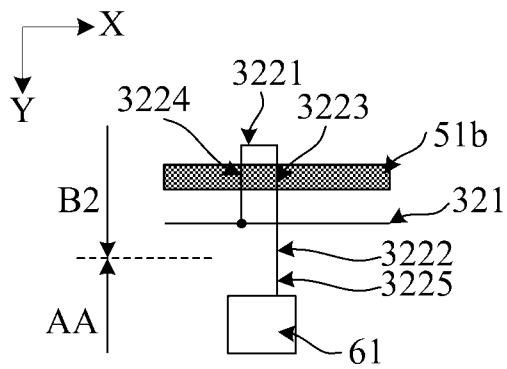


图 7

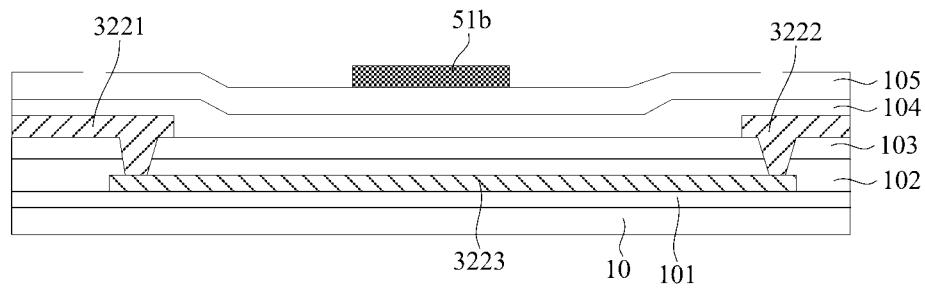


图 8

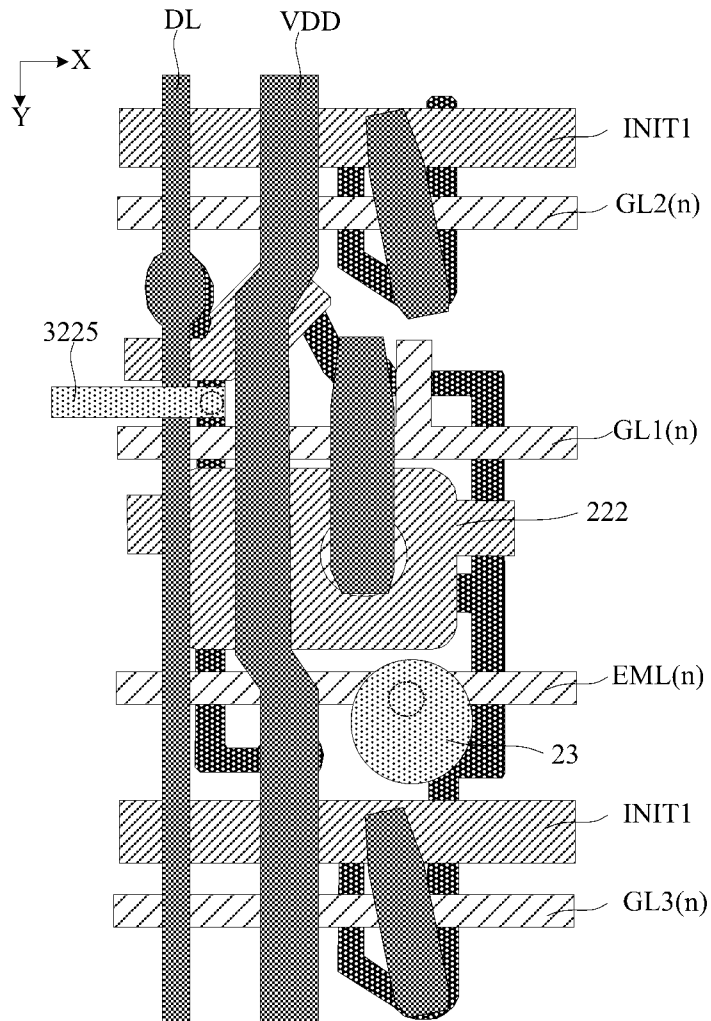


图 9

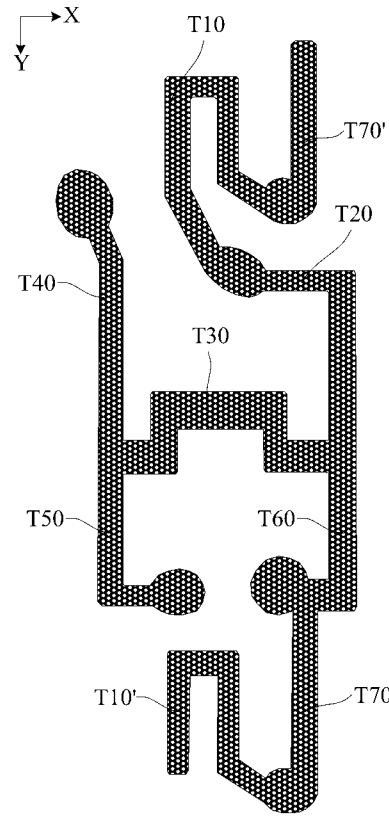


图 10A

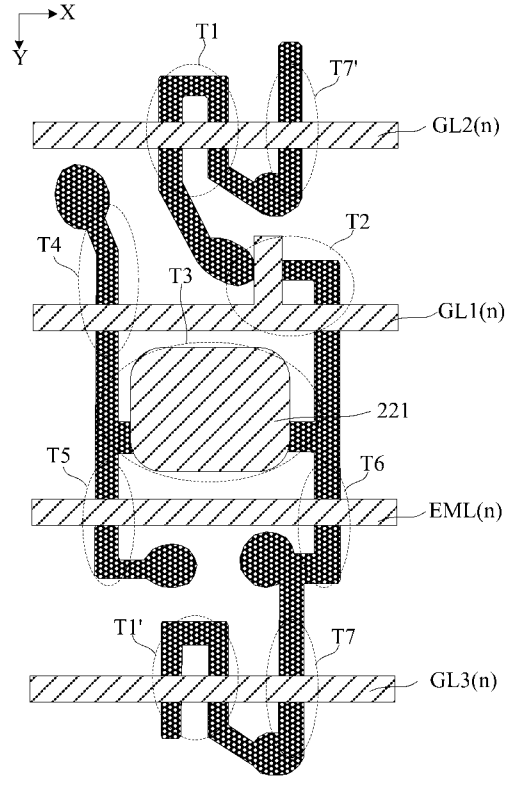


图 10B

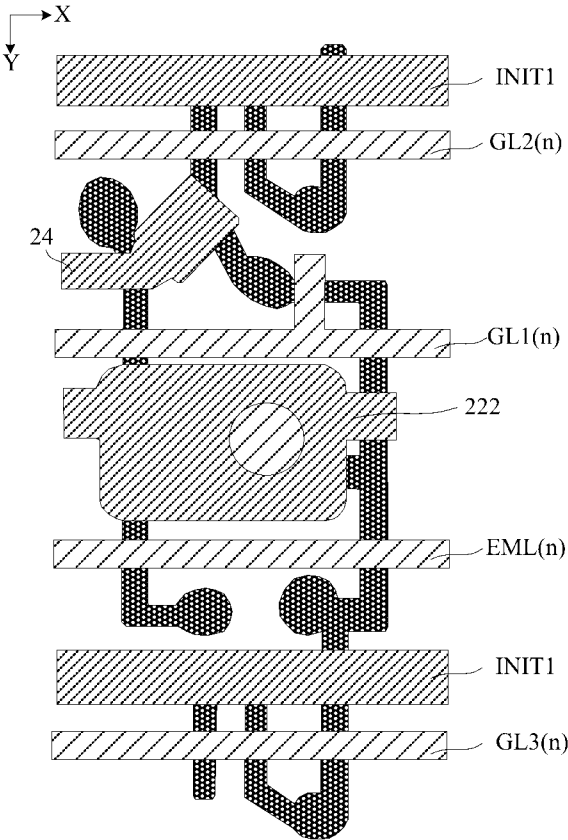


图 10C

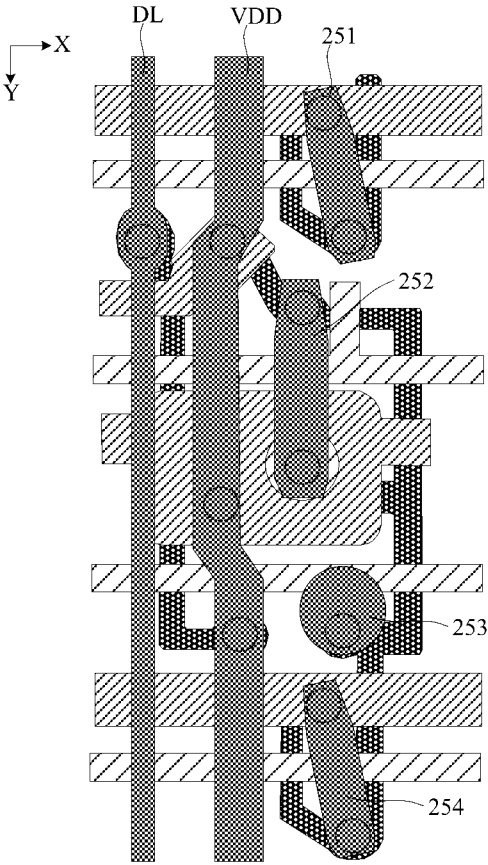


图 10D

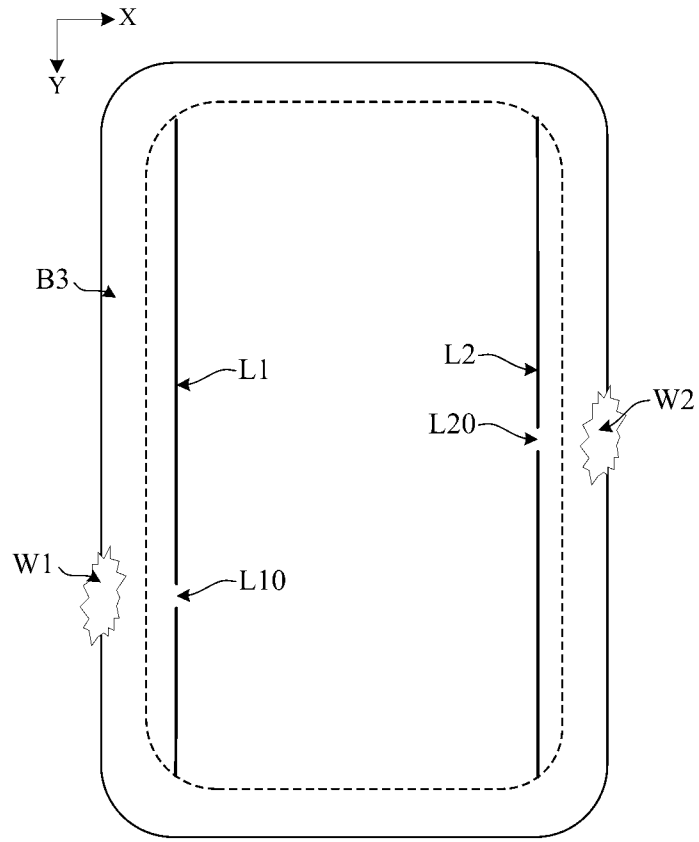


图 11A

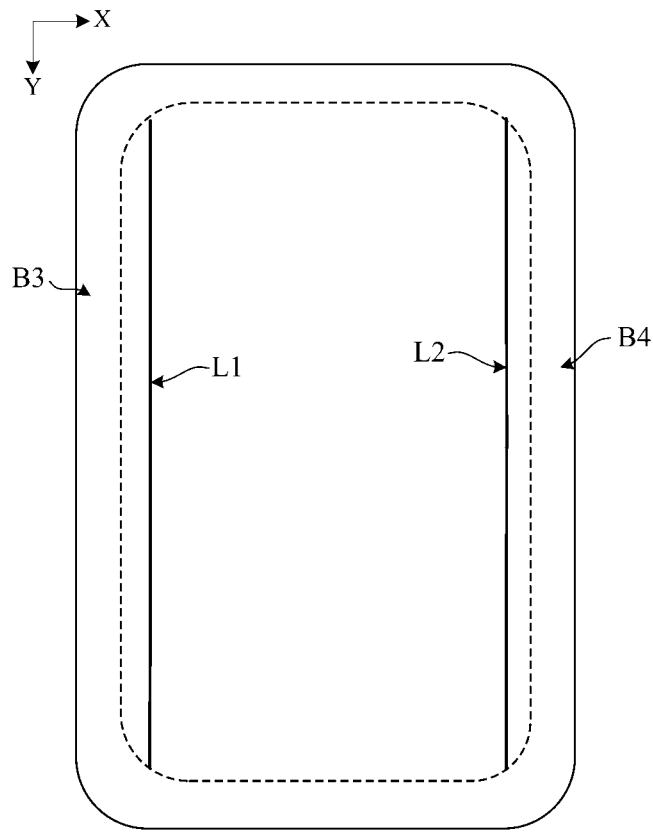


图 11B

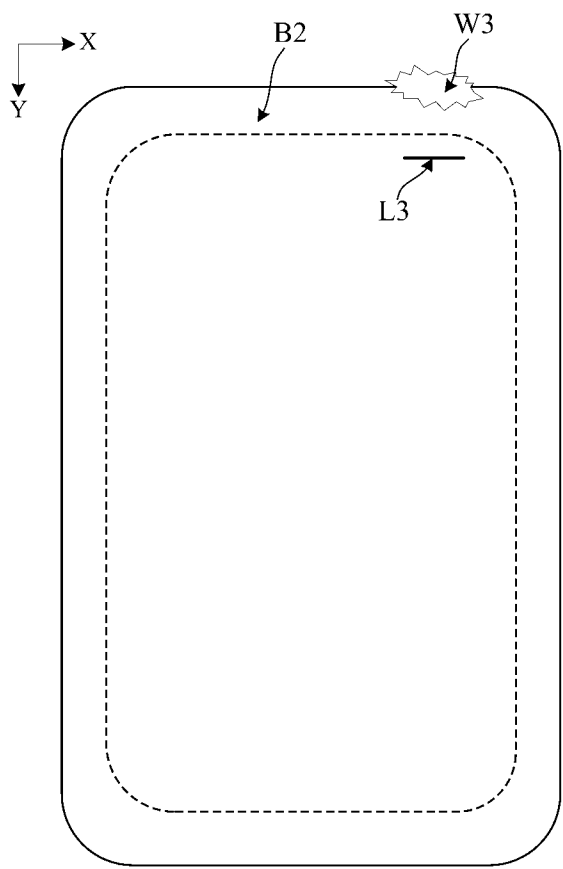


图 12

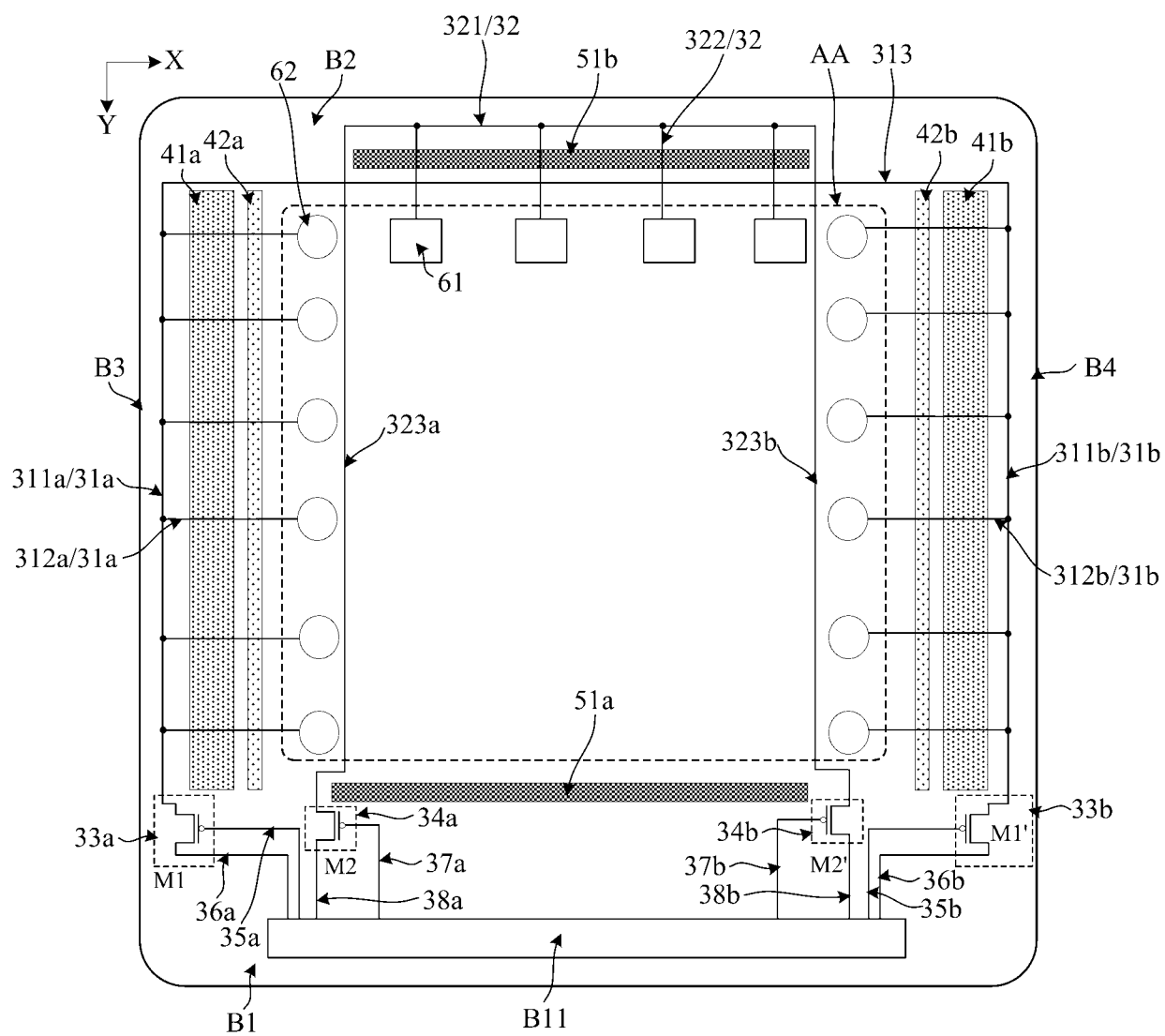


图 13

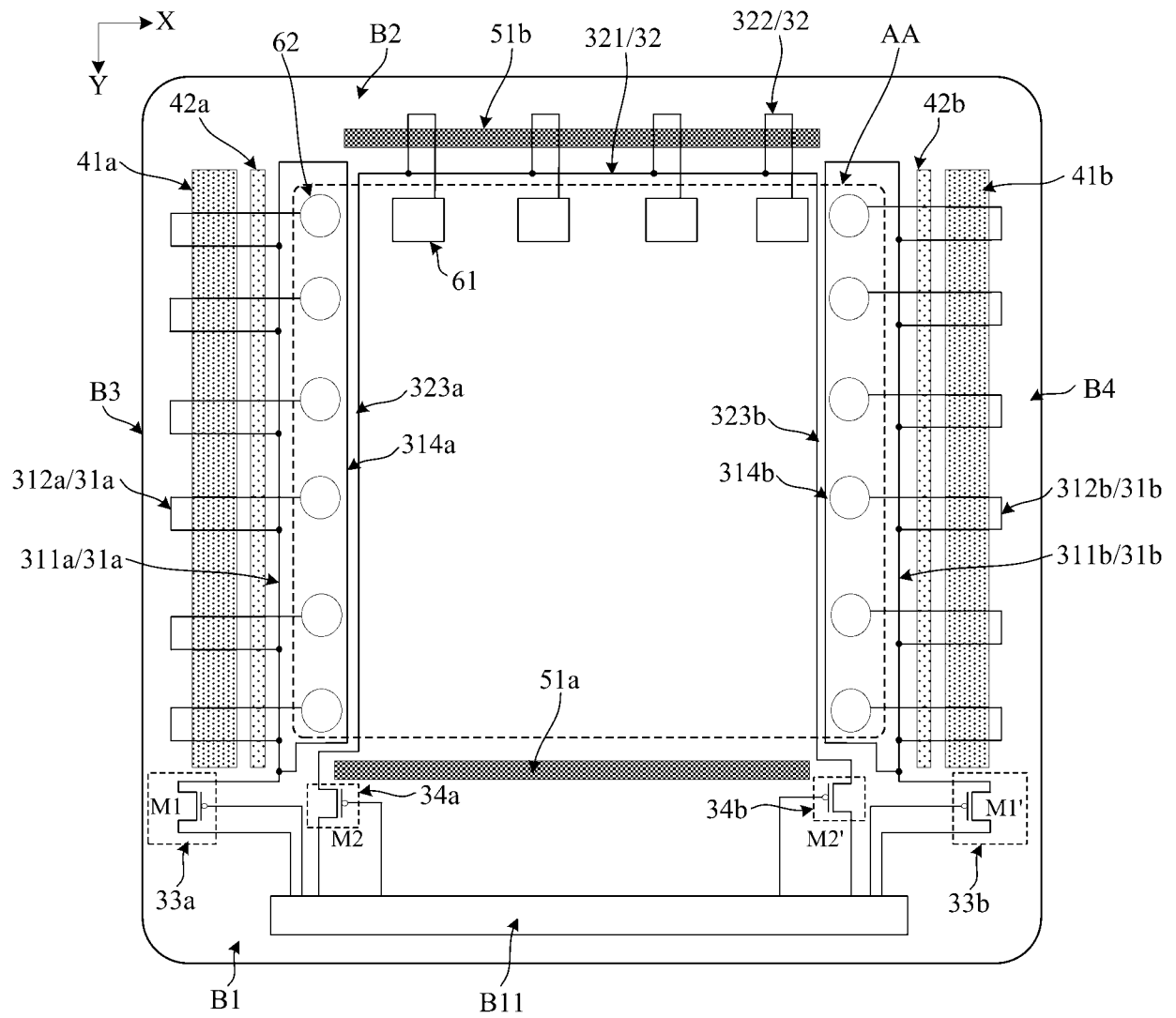


图 14

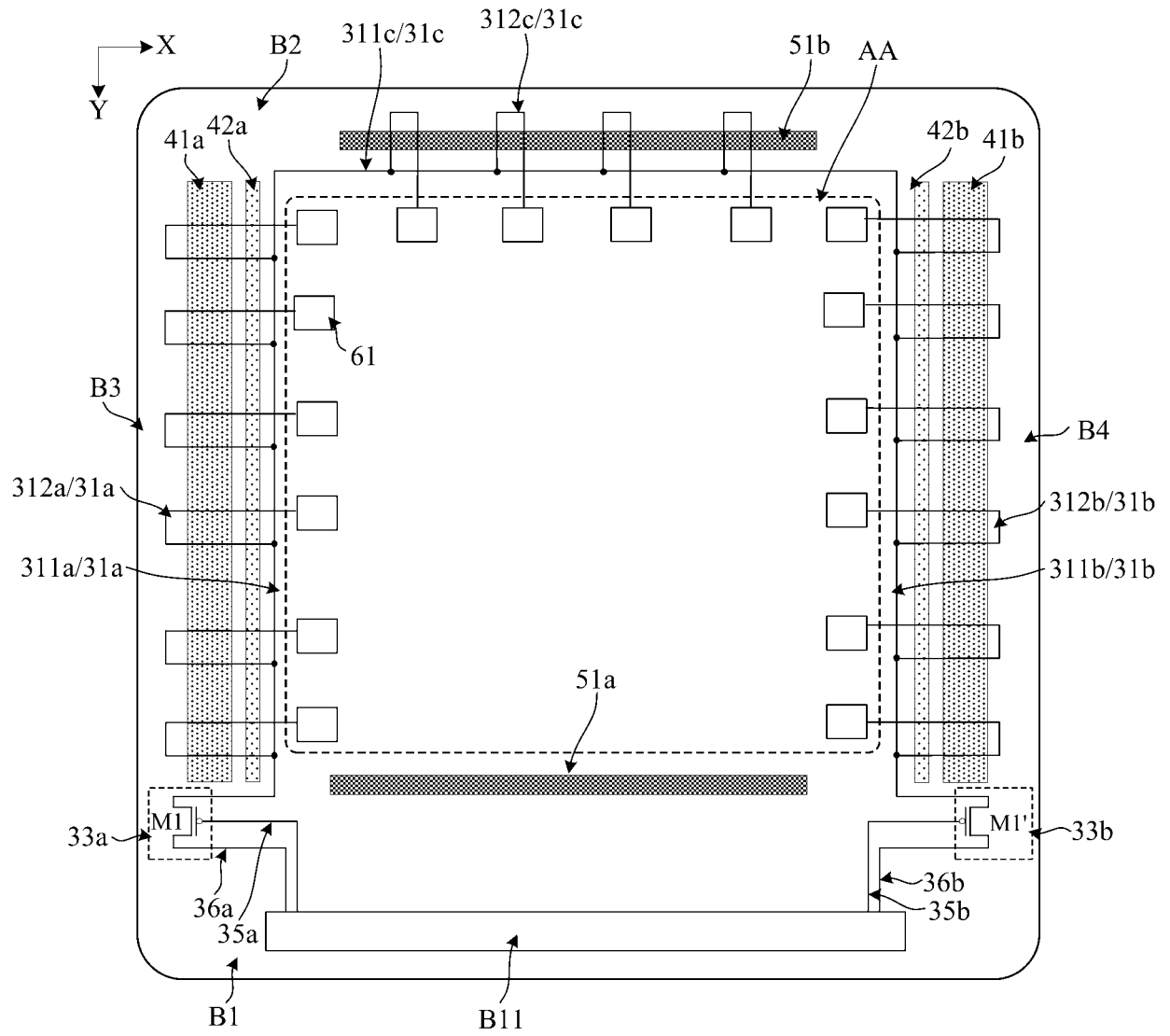


图 15

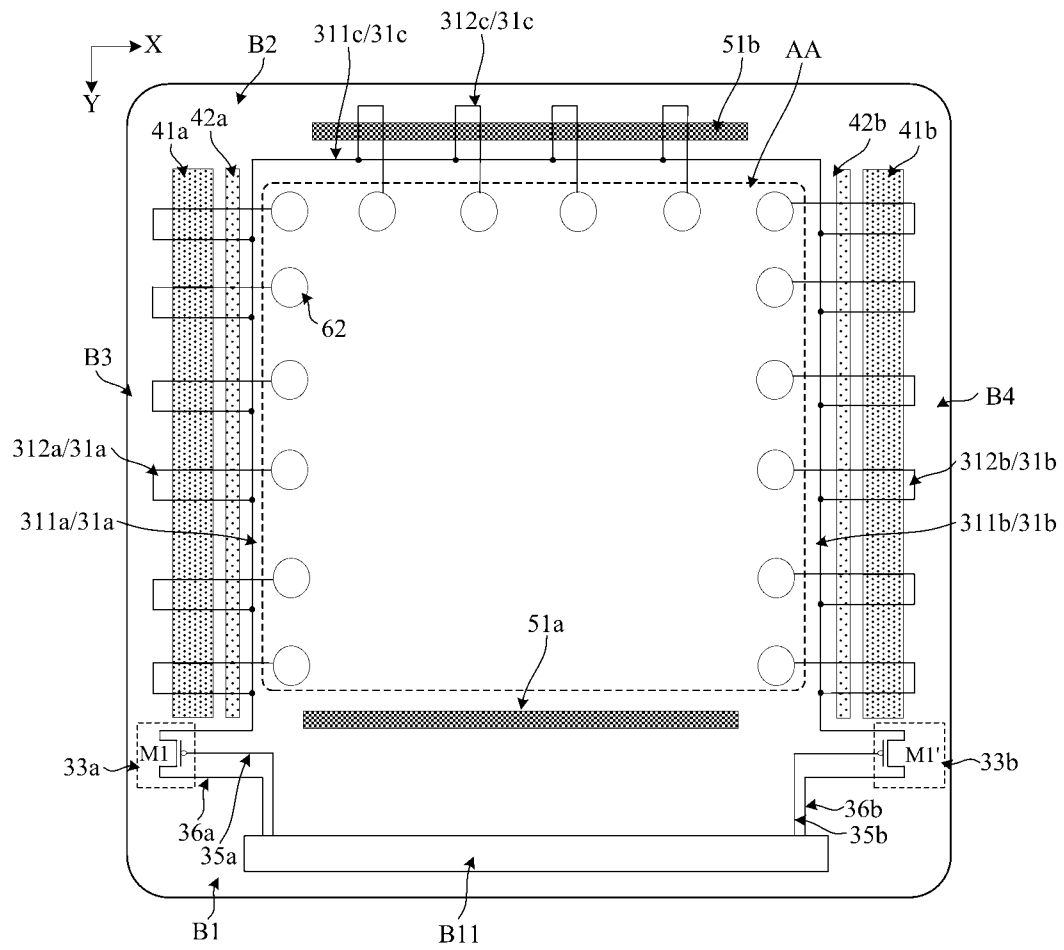


图 16

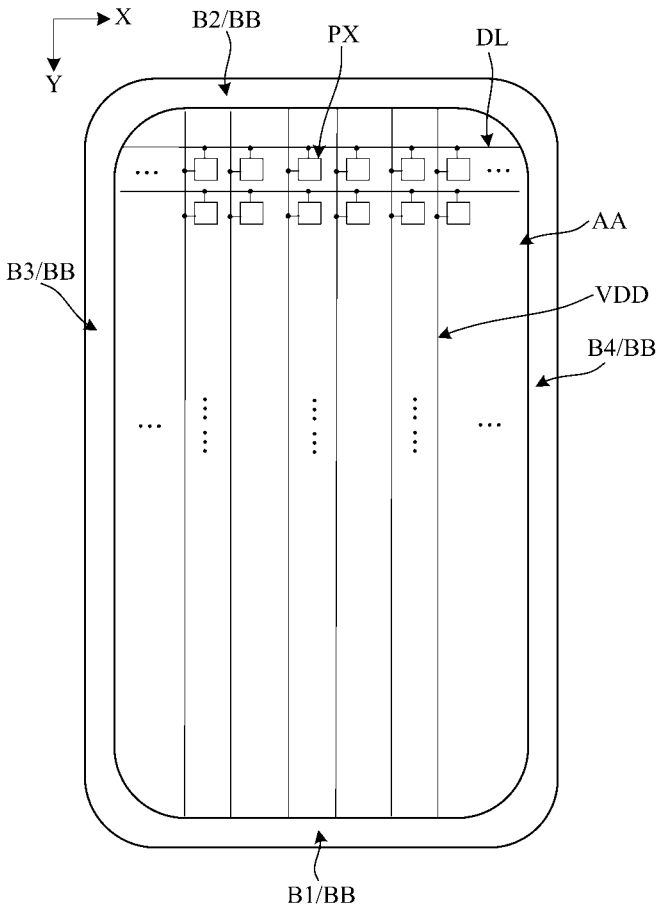


图 17

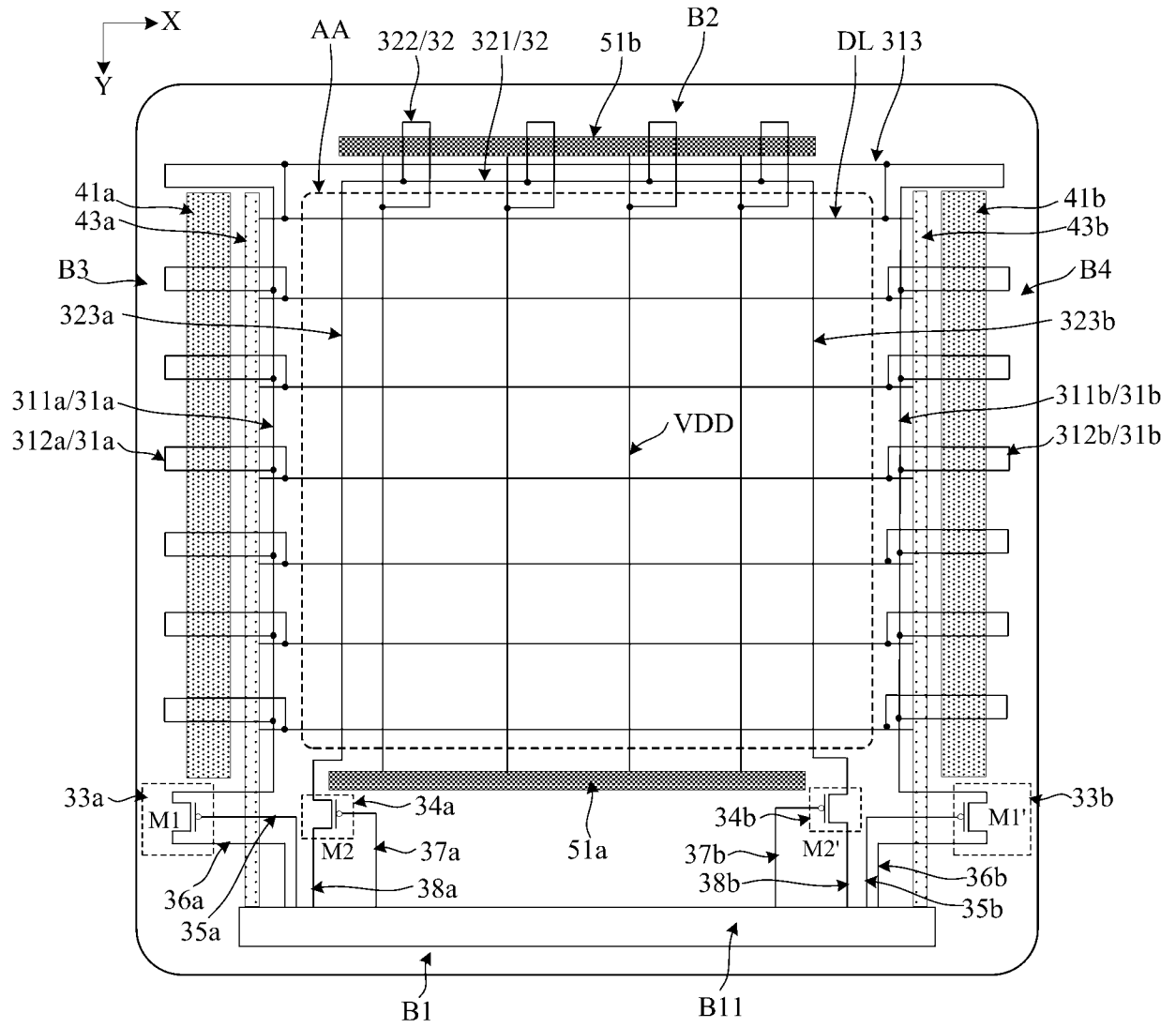


图 18

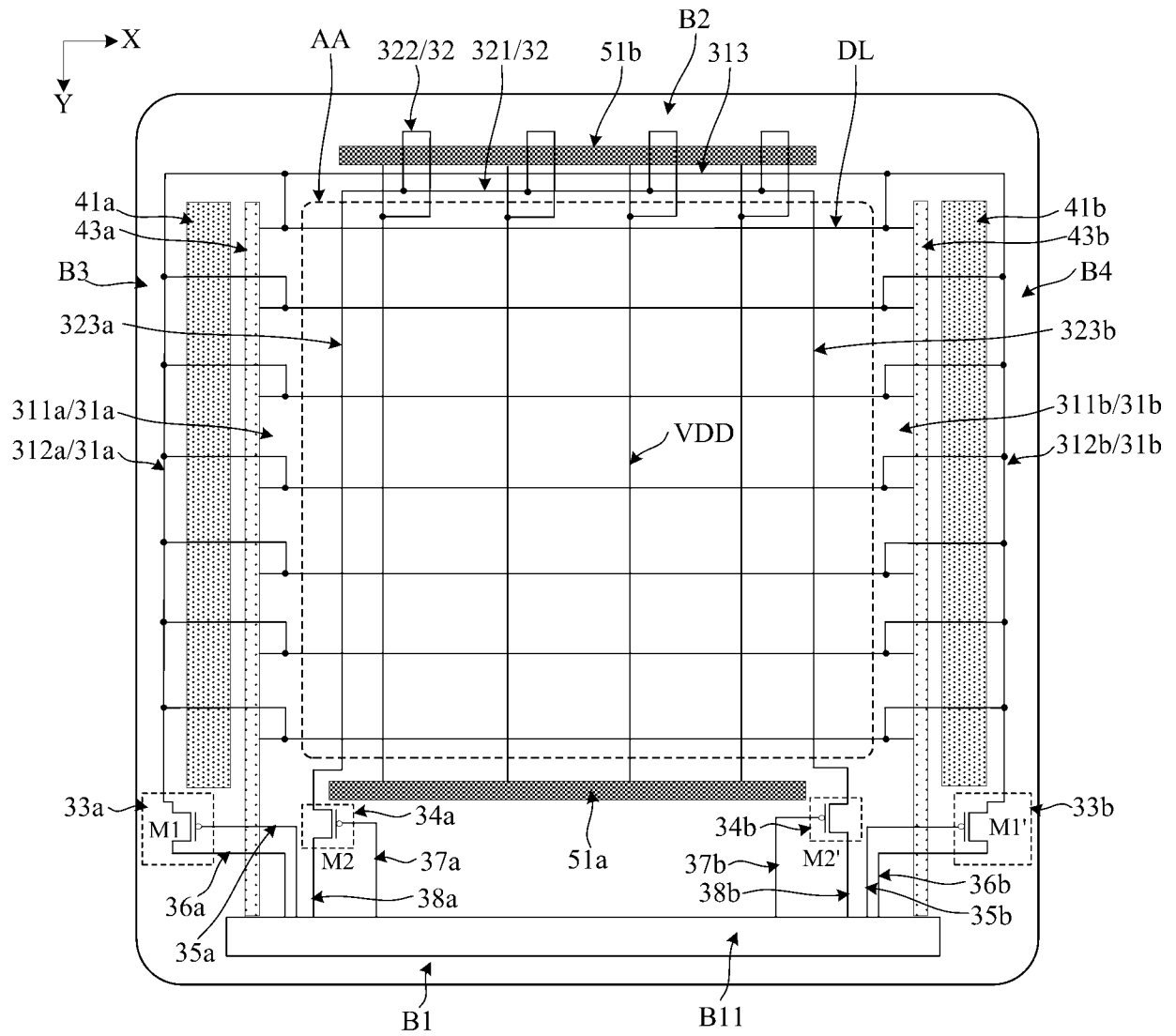


图 19

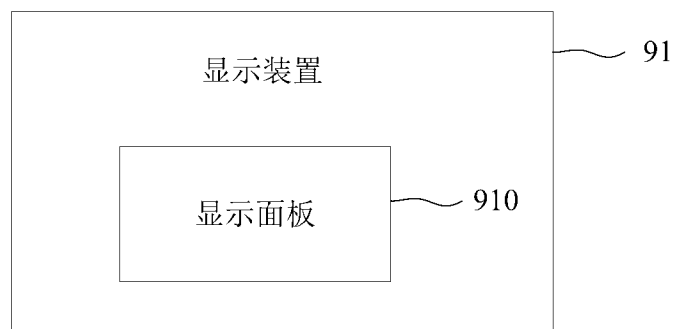


图 20

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/092832

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; VEN; EPTXT; WOTXT; USTXT; CNKI: 京东方, 卢玉群, 李泽亮, 鲍建东, 王伟, 秦少杰, 谭华, 叶子进, 显示, 裂纹, 裂缝, 测试, 检测, 精确, 位置, 定位, 像素, 发光元件, 驱动, 电路, 数据写入, 数据线, BOE, display, crack, detect, test, location, position, pixel, driv+, circuit, data, writ+, line

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 110415631 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 05 November 2019 (2019-11-05) description, paragraphs [0046]-[0079], and figures 4-12	1-25
Y	CN 113487990 A (YUNGU (GU'AN) TECHNOLOGY CO., LTD.) 08 October 2021 (2021-10-08) description, paragraphs [0040]-[0112], and figures 1-9	1-21
Y	CN 111044578 A (XIAMEN TIANMA MICRO-ELECTRONICS CO., LTD.) 21 April 2020 (2020-04-21) description, paragraphs [0035]-[0066], and figures 1-12	1-25
A	CN 115763431 A (WUHAN TIANMA MICRO-ELECTRONICS CO., LTD.) 07 March 2023 (2023-03-07) entire document	1-25
A	CN 116406192 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 07 July 2023 (2023-07-07) entire document	1-25



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “D” document cited by the applicant in the international application
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

24 August 2023

Date of mailing of the international search report

15 September 2023

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
China No. 6, Xitucheng Road, Jimenqiao, Haidian District,
Beijing 100088

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/092832

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 114914283 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 16 August 2022 (2022-08-16) entire document	1-25
A	CN 111564130 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 21 August 2020 (2020-08-21) entire document	1-25
A	CN 115359746 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 18 November 2022 (2022-11-18) entire document	1-25
A	KR 20210083151 A (LG DISPLAY CO., LTD.) 06 July 2021 (2021-07-06) entire document	1-25

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2023/092832

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN	110415631	A	05 November 2019	None	
CN	113487990	A	08 October 2021	None	
CN	111044578	A	21 April 2020	None	
CN	115763431	A	07 March 2023	None	
CN	116406192	A	07 July 2023	None	
CN	114914283	A	16 August 2022	None	
CN	111564130	A	21 August 2020	None	
CN	115359746	A	18 November 2022	None	
KR	20210083151	A	06 July 2021	None	

国际检索报告

国际申请号

PCT/CN2023/092832

A. 主题的分类

G09G3/00(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称,和使用的检索词(如使用))

CNABS;CNTXT;VEN;EPTXT;WOTXT;USTXT;CNKI:京东方,卢玉群,李泽亮,鲍建东,王伟,秦少杰,谭华,叶子进,显示,裂纹,裂缝,测试,检测,精确,位置,定位,像素,发光元件,驱动,电路,数据写入,数据线,
BOE, display, crack, detect, test, location, position, pixel, driv+, circuit, data, writ+, line

C. 相关文件

类 型*	引用文件,必要时,指明相关段落	相关的权利要求
Y	CN 110415631 A (京东方科技集团股份有限公司 等) 2019年11月5日 (2019 - 11 - 05) 说明书第[0046]-[0079]段,图4-12	1-25
Y	CN 113487990 A (云谷(固安)科技有限公司) 2021年10月8日 (2021 - 10 - 08) 说明书第[0040]-[0112]段,图1-9	1-21
Y	CN 111044578 A (厦门天马微电子有限公司) 2020年4月21日 (2020 - 04 - 21) 说明书第[0035]-[0066]段,图1-12	1-25
A	CN 115763431 A (武汉天马微电子有限公司) 2023年3月7日 (2023 - 03 - 07) 全文	1-25
A	CN 116406192 A (京东方科技集团股份有限公司 等) 2023年7月7日 (2023 - 07 - 07) 全文	1-25
A	CN 114914283 A (京东方科技集团股份有限公司 等) 2022年8月16日 (2022 - 08 - 16) 全文	1-25
A	CN 111564130 A (京东方科技集团股份有限公司 等) 2020年8月21日 (2020 - 08 - 21) 全文	1-25

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件,或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布,与申请不相抵触,但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件,单独考虑该文件,认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件,当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时,要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2023年8月24日

国际检索报告邮寄日期

2023年9月15日

ISA/CN的名称和邮寄地址

中国国家知识产权局

中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

庄怡倩

电话号码 (+86) 0512-88997288

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 115359746 A (京东方科技集团股份有限公司 等) 2022年11月18日 (2022 - 11 - 18) 全文	1-25
A	KR 20210083151 A (LG DISPLAY CO LTD) 2021年7月6日 (2021 - 07 - 06) 全文	1-25

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2023/092832

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	110415631	A	2019年11月5日	无	
CN	113487990	A	2021年10月8日	无	
CN	111044578	A	2020年4月21日	无	
CN	115763431	A	2023年3月7日	无	
CN	116406192	A	2023年7月7日	无	
CN	114914283	A	2022年8月16日	无	
CN	111564130	A	2020年8月21日	无	
CN	115359746	A	2022年11月18日	无	
KR	20210083151	A	2021年7月6日	无	