

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7388434号
(P7388434)

(45)発行日 令和5年11月29日(2023.11.29)

(24)登録日 令和5年11月20日(2023.11.20)

(51)国際特許分類		F I		
H 0 1 L	21/322 (2006.01)	H 0 1 L	21/322	Y
H 0 1 L	21/324 (2006.01)	H 0 1 L	21/324	X
C 3 0 B	29/06 (2006.01)	C 3 0 B	29/06	B
C 3 0 B	33/02 (2006.01)	C 3 0 B	33/02	

請求項の数 4 (全12頁)

(21)出願番号	特願2021-514801(P2021-514801)	(73)特許権者	000190149 信越半導体株式会社 東京都千代田区大手町二丁目2番1号
(86)(22)出願日	令和2年2月5日(2020.2.5)	(74)代理人	100102532 弁理士 好宮 幹夫
(86)国際出願番号	PCT/JP2020/004397	(74)代理人	100194881 弁理士 小林 俊弘
(87)国際公開番号	WO2020/213230	(74)代理人	100215142 弁理士 大塚 徹
(87)国際公開日	令和2年10月22日(2020.10.22)	(72)発明者	曲 偉峰 群馬県安中市磯部二丁目13番1号 信 越半導体株式会社 半導体磯部研究所内
審査請求日	令和3年9月24日(2021.9.24)	(72)発明者	井川 静男 群馬県安中市磯部二丁目13番1号 信 越半導体株式会社 半導体磯部研究所内
(31)優先権主張番号	特願2019-77651(P2019-77651)		最終頁に続く
(32)優先日	平成31年4月16日(2019.4.16)		
(33)優先権主張国・地域又は機関	日本国(JP)		

(54)【発明の名称】 シリコン単結晶ウェーハの製造方法及びシリコン単結晶ウェーハ

(57)【特許請求の範囲】

【請求項1】

多層構造デバイス向けのシリコン単結晶ウェーハの製造方法であって、
酸素濃度が12ppma(JEITA)以上、 N_V 領域のシリコン単結晶ウェーハを用い、

窒素含有雰囲気かつ温度1225以上でのRTA処理、鏡面研磨加工処理、及び、BMD形成熱処理を行うことにより、シリコン単結晶ウェーハの表面から順に、厚さが5~12.5 μm であるDZ層、及び、該DZ層の直下に位置しBMD密度が $1 \times 10^{11} / cm^3$ 以上、 $1 \times 10^{12} / cm^3$ 以下であるBMD層を少なくともも有するシリコン単結晶ウェーハを製造することを特徴とするシリコン単結晶ウェーハの製造方法。

10

【請求項2】

前記RTA処理を、10秒未満、降温速度30 / 秒以上の熱処理条件で行うことを特徴とする請求項1に記載のシリコン単結晶ウェーハの製造方法。

【請求項3】

前記BMD形成熱処理を、アルゴン雰囲気、温度870~950、2時間以上の熱処理条件で行うことを特徴とする請求項1又は請求項2に記載のシリコン単結晶ウェーハの製造方法。

【請求項4】

多層構造デバイス向けのシリコン単結晶ウェーハであって、
該シリコン単結晶ウェーハは N_V 領域のものであり、

20

シリコン単結晶ウェーハの表面から順に、D Z層と、該D Z層の直下に位置するB M D層を少なくとも有し、

前記D Z層の厚さが $5 \sim 12.5 \mu\text{m}$ であり、前記B M D層のB M D密度が $1 \times 10^{11} / \text{cm}^3$ 以上、 $1 \times 10^{12} / \text{cm}^3$ 以下であり、

前記シリコン単結晶ウェーハは、

$\text{Depth} = 3 \times F_z^{0.6}$

(但し、Depthは打痕深さ(単位： μm)、F zは押し込み圧力(単位：N)であり、Depth = $0.01 \mu\text{m}$ 以上、 $5.00 \mu\text{m}$ 未満とする)

の関係式を満足するように、前記押し込み圧力F zを加えて、前記シリコン単結晶ウェーハの表面に打痕深さDepthの打痕を形成したときに、前記表面から順に、歪層、D Z層、B M D層を含む、少なくとも3層の積層構造となるものであり、

前記打痕を形成した前記シリコン単結晶ウェーハに対し、温度 900 、1時間の熱処理を行ったときに、前記熱処理後の前記D Z層の転位のローゼット長さが、前記熱処理前の前記D Z層の転位のローゼット長さより短くなるものであることを特徴とするシリコン単結晶ウェーハ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、多層構造デバイス向けのシリコン単結晶ウェーハの製造方法及びシリコン単結晶ウェーハに関する。

【背景技術】

【0002】

最新メモリー(3D Xpoint)では、デバイス領域(表面から深さ約 $0.5 \mu\text{m}$ の範囲)におけるシリコン基板の高強度化、3D NANDの積層化による基板表層部強度の向上が要求されている。

【0003】

一般的にゲッタリング能力の付与とバルク部の強度向上を目的として、シリコン単結晶に窒素、炭素、ボロンをドーピングすることが行われている。しかし、窒素、炭素、ボロンを高濃度でドーピングすると、表層に酸素析出物が形成され、電気特性が悪化してしまうという問題がある。このような問題点に対して、熱処理により不純物を外方拡散させる対策が採られている。このとき、表層にD Z層が形成される。このD Z層では、酸素の外方拡散により低酸素となっており、デバイス形成時に受ける応力によりスリップが発生し易い。

【0004】

また、特許文献1、特許文献2、特許文献3には、過度に酸素析出物が形成されないようにB M D密度を制御する技術が、特許文献4には、無欠陥領域に隣接して近接ゲッタリング能力を有する単結晶ウェーハが開示されている。

【先行技術文献】

【特許文献】

【0005】

【文献】特開2016-100542号公報

【文献】特許第4055343号公報

【文献】特許第4794137号公報

【文献】特開2015-216375号公報

【文献】特開2016-111044号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかし、特許文献1-4に記載されるような単結晶ウェーハであっても、単結晶ウェーハ上に多層構造のデバイスを形成した場合は、デバイス形成領域にスリップが発生してしまうという問題があり、多層構造のデバイスを形成した場合であってもデバイス形成領域

10

20

30

40

50

にスリップが発生しないシリコン単結晶ウェーハが求められていた。

【 0 0 0 7 】

本発明は、上記問題を解決するためになされたものであり、デバイス形成時にシリコンウェーハ表面が受けた応力による歪み起因の欠陥を表層部直下のBMD層に吸収することができ、デバイス形成領域の強度向上及び表層における転位の発生、伸長を抑制可能な多層構造デバイス向けのシリコン単結晶ウェーハの製造方法及びシリコン単結晶ウェーハを提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 8 】

本発明は、上記目的を達成するためになされたものであり、多層構造デバイス向けのシリコン単結晶ウェーハの製造方法であって、酸素濃度が12ppma(JEITA)以上、 N_V 領域のシリコン単結晶ウェーハを用い、窒素含有雰囲気かつ温度1225以上でのRTA処理、鏡面研磨加工処理、及び、BMD形成熱処理を行うことにより、シリコン単結晶ウェーハの表面から順に、厚さが5~12.5 μm であるDZ層、及び、該DZ層の直下に位置しBMD密度が $1 \times 10^{11} / \text{cm}^3$ 以上であるBMD層を少なくとも有するシリコン単結晶ウェーハの製造方法を提供する。

10

【 0 0 0 9 】

このようなシリコン単結晶ウェーハの製造方法によれば、デバイス形成領域の強度向上及び表層における転位発生、伸長を抑制可能な多層構造デバイス向けのシリコン単結晶ウェーハを得ることができる。

20

【 0 0 1 0 】

このとき、前記RTA処理を、10秒未満、降温速度30 / 秒以上の熱処理条件で行うことができる。

【 0 0 1 1 】

これにより、空孔の外方拡散を抑制する効果がより高く、深さ方向の空孔分布をより急峻なものとすることができ、より急峻なBMD密度分布のものを得ることができる。

【 0 0 1 2 】

このとき、前記BMD形成熱処理を、アルゴン雰囲気、温度870~950、2時間以上の熱処理条件で行うことができる。

【 0 0 1 3 】

これにより、析出核サイズがある程度大きいもののみ成長させることができるため、BMD分布をより急峻にすることができる。

30

【 0 0 1 4 】

本発明は、上記目的を達成するためになされたものであり、多層構造デバイス向けのシリコン単結晶ウェーハであって、該シリコン単結晶ウェーハは N_V 領域のものであり、シリコン単結晶ウェーハの表面から順に、DZ層と、該DZ層の直下に位置するBMD層を少なくとも有し、前記DZ層の厚さが5~12.5 μm であり、前記BMD層のBMD密度が $1 \times 10^{11} / \text{cm}^3$ 以上であるシリコン単結晶ウェーハを提供する。

【 0 0 1 5 】

このようなシリコン単結晶ウェーハによれば、デバイス形成領域の強度向上及び表層における転位の発生、伸長を抑制可能な多層構造デバイス向けのシリコン単結晶ウェーハとなる。

40

【 0 0 1 6 】

このとき、前記シリコン単結晶ウェーハは、

$$\text{Depth} = 3 \times Fz^{0.6}$$

(但し、Depthは打痕深さ(単位： μm)、Fzは押し込み圧力(単位：N)であり、Depth=0.01 μm 以上、5.00 μm 未満とする)

の関係式を満足するように、前記押し込み圧力Fzを加えて、前記シリコン単結晶ウェーハの表面に打痕深さDepthの打痕を形成したときに、前記表面から順に、歪層、DZ層、BMD層を含む、少なくとも3層の積層構造となるものであり、前記打痕を形成した

50

前記シリコン単結晶ウェーハに対し、温度900、1時間の熱処理を行ったときに、前記熱処理後の前記DZ層の転位のローゼット長さが、前記熱処理前の前記DZ層の転位のローゼット長さより短くなるものとすることができる。

【0017】

これにより、転位の伸長を抑制する能力がより高いものとなる。

【発明の効果】

【0018】

以上のように、本発明のシリコン単結晶ウェーハの製造方法によれば、デバイス形成領域の強度向上及び表層における転位の発生、伸長を抑制可能な多層構造デバイス向けのシリコン単結晶ウェーハを製造することが可能となる。また、本発明のシリコン単結晶ウェーハによれば、デバイス形成領域の強度向上及び表層における転位の発生、伸長を抑制可能な多層構造デバイス向けのシリコン単結晶ウェーハとなる。

【図面の簡単な説明】

【0019】

【図1】本発明に係るシリコン単結晶ウェーハを示す。

【図2】ローゼット試験の説明図を示す。

【図3】DZ層厚、BMD密度、ローゼット長差分値の関係を示す。

【図4】本発明に係るシリコン単結晶ウェーハの断面観察写真を示す。

【図5】実施例2及び比較例2の、DZ層厚、BMD密度、ローゼット差分値の関係を示す。

【図6】比較例3の、DZ層厚、BMD密度、ローゼット長差分値の関係を示す。

【発明を実施するための形態】

【0020】

以下、本発明を詳細に説明するが、本発明はこれらに限定されるものではない。

【0021】

上述のように、デバイス形成時にシリコンウェーハ表面が受けた応力による歪み起因の欠陥を表層部直下のBMD層に吸収することができ、デバイス形成領域の強度向上及び表層における転位の発生、伸長を抑制可能な多層構造デバイス向けのシリコン単結晶ウェーハの製造方法及びシリコン単結晶ウェーハが求められていた。

【0022】

本発明者らは、上記課題について鋭意検討を重ねた結果、多層構造デバイス向けのシリコン単結晶ウェーハの製造方法であって、酸素濃度が12ppma(JEITA)以上、 N_V 領域のシリコン単結晶ウェーハを用い、窒素含有雰囲気かつ温度1225以上でのRTA処理、鏡面研磨加工処理、及び、BMD形成熱処理を行うことにより、シリコン単結晶ウェーハの表面から順に、厚さが5~12.5 μm であるDZ層、及び、該DZ層の直下に位置しBMD密度が $1 \times 10^{11} / \text{cm}^3$ 以上であるBMD層を少なくとも有するシリコン単結晶ウェーハを製造するシリコン単結晶ウェーハの製造方法により、デバイス形成領域の強度向上及び表層における転位の発生、伸長を抑制可能な多層構造デバイス向けのシリコン単結晶ウェーハを製造できることを見出し、本発明を完成した。

【0023】

また、多層構造デバイス向けのシリコン単結晶ウェーハであって、該シリコン単結晶ウェーハは N_V 領域のものであり、シリコン単結晶ウェーハの表面から順に、DZ層と、該DZ層の直下に位置するBMD層を少なくとも有し、前記DZ層の厚さが5~12.5 μm であり、前記BMD層のBMD密度が $1 \times 10^{11} / \text{cm}^3$ 以上であるシリコン単結晶ウェーハにより、デバイス形成領域の強度向上及びウェーハ表層における転位の発生、伸長を抑制可能な、多層構造デバイス向けのシリコン単結晶ウェーハとなることを見出し、本発明を完成した。

【0024】

以下、図面を参照して説明する。

【0025】

10

20

30

40

50

本発明者は、図1に示すような、DZ層1と、該DZ層1の直下に位置するBMD層2を少なくとも有するシリコン単結晶ウェーハ100の、DZ層1の厚さ、BMD層2のBMD密度に注目し、調査を行ったところ、DZ層1の厚さとBMD層2のBMD密度とが一定の関係を満たすときに、デバイス形成領域の強度向上及び表層における転位の発生、伸長を抑制可能なものとなることを見出した。

【0026】

まず、欠陥領域が全面N_v領域であり酸素濃度が異なるシリコン単結晶CW (Chemical etched wafer) ウェーハを準備し、RTA処理及びBMD形成熱処理の条件を変えて、様々なDZ層厚さ、BMD層のBMD密度を有するシリコン単結晶PW (Polished wafer) ウェーハを作製し、転位の発生、伸長の抑制効果(転位の吸収効果)を調査した。以下、調査の内容と結果について述べる。

10

【0027】

直径300mm、<100>、P型、10cm、酸素濃度14ppma (JEITA)、欠陥領域が全面N_v領域(無欠陥ではあるが、飽和濃度以下の空孔が優勢な領域)の、シリコン単結晶CWウェーハを準備した。このCWウェーハに対し、RTA処理として、温度1150~1300、時間9秒、NH₃+Ar雰囲気での熱処理を行った。その後、狙い取り代を6μmとしてPW加工を行った。これによりRTA処理で形成された窒化膜が除去された。最後に、BMD形成熱処理として、温度1200、時間2時間、Ar雰囲気での熱処理を行った。得られたシリコン単結晶PWウェーハについて、DZ層厚、BMD密度の測定を行ったところ、DZ層の厚さが0.5~19.4μm、BMD密度が $3.5 \times 10^9 / \text{cm}^3 \sim 4.9 \times 10^{11} / \text{cm}^3$ のサンプルを得た。

20

【0028】

転位の発生、伸長の抑制効果は、ローゼット試験(ローゼット長さの測定、比較)により評価した。具体的には、上記のようにして作製したDZ層、BMD層を有するシリコン単結晶PWウェーハに対し、0.24~2.9Nの打痕圧力で、深さが0.01μm以上、5.00μm未満の打痕を形成し、ローゼット長さを測定した。また、打痕を形成した後、さらに、900、1時間の熱処理を行った後についても、ローゼット長さを測定した。そして、これら熱処理前後のローゼット長さを比較した。

【0029】

ここで、ローゼット試験について説明する。本発明に係るシリコン単結晶ウェーハの転位抑制効果は、転位の長さ(ローゼット長)により評価できる。ローゼット試験は、特許文献5に記載された評価方法である。この評価方法は、評価対象であるウェーハの表面に打痕を形成することで、ウェーハの表層に歪を加える。その後熱処理を行い、転位を伸長させ、転位の長さ(ローゼット長)を測定する。転位の長さが短いほど、転位の発生、伸長を抑制する能力が高いものと判断できる。

30

【0030】

以下に、具体的な評価方法を、図2のローゼット試験の説明図を参照しながら説明する。まず、用意したシリコン単結晶ウェーハ100の表層に対して、例えばピッカー硬度試験機などを用い、押し込み圧力を加えて打痕3を形成する。なお、ウェーハの表層に押し込み圧力を加えて打痕を形成できるものであればよく、使用する機械等は特に限定されない。

40

【0031】

打痕の形成においては、 $Depth = 3 \times Fz^{0.6}$ (但し、Depthは打痕深さ(単位: μm)、Fzは押し込み圧力(単位: N)であり、Depth = 0.01μm以上、5.00μm未満)の関係式を満足するように、押し込み圧力Fzを加えて、ウェーハの表面に打痕深さDepthの打痕3を形成することが好ましい。このようにして打痕を形成すると、前記表面から順に、歪層4、DZ層1、BMD層2を含む、少なくとも3層の積層構造となる。このような条件で打痕3を形成すれば、転位の発生、伸長抑制効果を精度高く評価できる。

【0032】

50

打痕を形成した後、ローゼット長さを十分に伸長させるために、シリコンウェーハに熱処理を行うことが好ましい。熱処理を行うことで、転位伸展領域5が形成される(図2)。ここでの熱処理としては、例えば、熱処理温度を850以上1200以下とすることができる。このように850以上とすればシリコンの脆性-延性遷移温度以上であり、評価するにあたって十分な転位を伸長させることができる。また、1200以下とすれば、縦型熱処理炉で処理が可能である。

【0033】

熱処理時間は、例えば30分以上1時間以下とすることができる。このような範囲の時間であれば転位を伸長させるのに十分である。さらに、Ar雰囲気とすることができる。Arは転位の運動を阻害する効果がないため、ウェーハ自体の強度をより正確に評価することができるからである。特に、熱処理条件を900、1時間とすると、DZ層中の転位を効率よく伸長させることができ、熱処理後のBMD層への転位の吸収効果を、より正確に確認できる。その結果、転位の発生、伸長を抑制する能力がより高いものを得ることができる。

10

【0034】

次に、転位の長さを計測するために、選択エッチングを行い、転位を顕在化させる。選択エッチングは転位を顕在化させることができれば良く、その方法は特に限定されない。例えば、フッ化水素酸と硝酸と酢酸と水を混合したエッチング液(JISH0609-199中のC液)を用いたウェットエッチングを行うことができる。また、反応性イオンエッチング(RIE: Reactive Ion Etching)のようなドライエッチングを行っても良い。

20

【0035】

このようにして打痕から伸びる転位を顕在化させた後、その転位の長さ(ローゼット長さ)を測定する。

【0036】

上記目的を達成するために本発明者が行った調査結果を図3に示す。図3は、ローゼット長さと、DZ層厚、BMD密度の関係を示したものである。図3に示すグラフの横軸は、前記温度900、1時間の熱処理を行う前のシリコン単結晶PWウェーハのローゼット長をレファレンスの基準値としたときの、基準値(レファレンス)と、各サンプルの前記温度900、1時間の熱処理を行った後のローゼット長の差である(以下、「ローゼット長差分値」という)。つまり、図3の横軸のローゼット長差分値が正の値の範囲は、前記温度900、1時間の熱処理を行う前のシリコン単結晶PWウェーハよりも、前記温度900、1時間の熱処理を行った後のローゼット長が短くなったことを意味し、転位の発生、伸長の抑制効果が高いことを意味する。逆に、図3の横軸のローゼット長差分値が負の値の範囲は、前記温度900、1時間の熱処理を行う前のシリコン単結晶PWウェーハよりも、前記温度900、1時間の熱処理を行った後のローゼット長が長くなったことを意味し、転位の発生、伸長の抑制効果がないことを意味する。

30

【0037】

また、図3の縦軸の第1軸(左の縦軸)は、RTA処理及びBMD形成熱処理を行ったシリコン単結晶ウェーハのDZ層厚さを、縦軸の第2軸(右の縦軸)は、RTA処理及びBMD形成熱処理を行ったシリコン単結晶ウェーハのBMD層のBMD密度を示している。

40

【0038】

図3に示されるように、DZ層の厚さが12.5 μm 以下かつ、BMD層のBMD密度が $1 \times 10^{11} / \text{cm}^3$ 以上の範囲では、ローゼット長差分値が正の値の領域の範囲となること、すなわち、転位の発生、伸長の抑制効果が高くなり、多層構造デバイス用に好適なウェーハとなることを見出した。DZ層の厚さが10 μm 以下であれば、より安定して上記効果を得ることができる。なお、後述の実施例1、比較例1の対比で詳しく説明するが、ローゼット長差分値が正の値の範囲となる条件は、RTA処理温度が1225以上の範囲である。また、DZ層の厚さを5 μm 以上としたのは、デバイス作製領域を確保するためである。

50

【0039】

本発明に係るシリコン単結晶ウェーハ100は、 N_V 領域のものである。そして、図1に示すように、ウェーハの表面から順に、DZ層1と、該DZ層1の直下に位置するBMD層2を少なくとも有している。ここで、「直下に位置する」とは、「隣接する」と同じ意味である。また、BMD層2は、シリコン単結晶ウェーハ100のうちDZ層1を除く部分すべてがBMD層2であってもよいし、シリコン単結晶ウェーハ100のうちDZ層1以外の部分のさらに一部のみがBMD層2であってもよい。

【0040】

また、本発明に係るシリコン単結晶ウェーハは、特に、DZ層の厚さが $5 \sim 12.5 \mu\text{m}$ 、好ましくは $5 \sim 10 \mu\text{m}$ であり、BMD層のBMD密度が $1 \times 10^{11} / \text{cm}^3$ 以上である点に特徴を有している。DZ層の厚さとBMD層のBMD密度が、上記の範囲内にあることで、転位を吸収する効果が極めて高いシリコン単結晶ウェーハとなる。このようなシリコン単結晶ウェーハを用いて、多層構造デバイスを形成すると、デバイス形成領域に発生した転位の発生、伸長を抑制でき、スリップなどの欠陥の発生を抑制できる。

10

【0041】

また、本発明に係るシリコン単結晶ウェーハは、上記のようにして打痕を形成し、温度 900 、1時間の熱処理を行ったときに、熱処理後のDZ層の転位のローゼット長さが、BMD層を形成していないシリコン単結晶ウェーハ(PW)のDZ層の転位のローゼット長さより短くなるものである。このようなシリコン単結晶ウェーハは、転位の発生、伸長を抑制する能力がより高いものである。

20

【0042】

次に、本発明に係るシリコン単結晶ウェーハの製造方法について詳述する。

【0043】

厚さが $5 \sim 12.5 \mu\text{m}$ であるDZ層、及び、該DZ層の直下に位置しBMD密度が $1 \times 10^{11} / \text{cm}^3$ 以上であるBMD層を少なくとも有するシリコン単結晶ウェーハを製造するためには、酸素濃度が 12ppma (JEITA)以上、 N_V 領域のシリコン単結晶ウェーハを用いる。酸素濃度の上限は特に限定されないが、例えば、 17ppma (JEITA)以下とすることができる。このような仕様を満たすCWウェーハを準備し、まず、窒素含有雰囲気かつ温度 1225 以上でのRTA処理を行う。このRTA処理の熱処理条件は、 10 秒未満、降温速度 30 / 秒以上とすることが好ましい。RTA処理の熱処理時間の下限は特に限定されず、例えば、 1 秒以上とすることができ、降温速度の上限も特に限定されないが、例えば、 100 / 秒以下とすることができ、このように高温の熱処理温度から急速に降温させると、空孔の外方拡散を抑制する効果がより高く、深さ方向の空孔分布をより急峻なものとすることができ、その結果、BMD密度分布をより急峻なものとする事ができる。なお、BMD密度の上限は特に限定されないが、例えば、 $1 \times 10^{12} / \text{cm}^3$ 以下とすることができる。

30

【0044】

RTA処理を行った後、鏡面研磨加工を行う。鏡面研磨加工条件は特に限定されず、通常の仕様を満たす鏡面研磨を行えばよい。

【0045】

鏡面研磨加工処理を行ったシリコン単結晶ウェーハに対して、BMD形成熱処理を行うことで、BMD密度が $1 \times 10^{11} / \text{cm}^3$ 以上であるBMD層を形成する。このときのBMD形成のための熱処理条件は、アルゴン雰囲気、 $870 \sim 950$ 、2時間以上とすることが好ましい。このような熱処理条件であれば、析出核サイズがある程度大きいもののみ成長するため、BMD分布をより急峻にすることができる。なお、熱処理の時間については、過度に長時間としてもBMD密度分布の変化は見られなくなるので、例えば8時間以下とすると効率的であり好ましい。

40

【実施例】

【0046】

以下、実施例を挙げて本発明について詳細に説明するが、これは本発明を限定するもの

50

ではない。

【0047】

(実施例1)

まず、直径300mm、 $\langle 100 \rangle$ 、P型、10 cm、酸素濃度14ppma (JEITA)、欠陥領域が全面Nv領域の、シリコン単結晶CWウェーハを準備した。このCWウェーハに対し、RTA処理として、温度1225~1300、時間9秒、 $\text{NH}_3 + \text{Ar}$ 雰囲気での熱処理を行った。その後、狙い取り代を6 μm としてPW加工を行った。これによりRTA処理で形成された窒化膜が除去された。最後に、BMD形成熱処理として、温度1200、時間2時間、 Ar 雰囲気での熱処理を行った。得られたシリコン単結晶ウェーハについて、DZ層厚、BMD密度の測定を行った。DZ層厚は6.7~10.5 μm 、BMD密度は $1.8 \times 10^{11} \sim 4.9 \times 10^{11} / \text{cm}^3$ であった。また、図4に、RTA処理温度1300、DZ層厚さ6.7 μm 、BMD密度 $4.9 \times 10^{11} / \text{cm}^3$ のときの、断面TEM画像を示す。

10

【0048】

また、同様のCWを使用し、RTA処理及びBMD形成熱処理を行った後のウェーハ表面に、0.24~2.9Nの押し込み圧力で、1~5 μm の深さの打痕を形成した後、900、1時間の熱処理を行う前後でローゼット試験によりローゼット長の測定を行った。これにより得られたローゼット長の差をローゼット長差分値として算出した。

【0049】

(比較例1)

RTA処理温度を1150~1200とした点以外は実施例1と同様にして処理、評価を行った。DZ層厚は14.7~19.4 μm 、BMD密度は $3.5 \times 10^9 \sim 6.6 \times 10^{10} / \text{cm}^3$ であった。

20

【0050】

実施例1のローゼット長差分値は、2~13 μm であった。一方、比較例1のローゼット長差分値は、-3~-12 μm であった。このように、実施例のシリコン単結晶ウェーハでは、転位の発生、伸長を効果的に抑制できることがわかる。転位を伸長(成長)させる熱処理後の転位のローゼット長さが短い場合は、DZ層の直下に高密度のBMD層を形成したことによって、転位を吸収する効果が得られたことを示している。

【0051】

(実施例2)

酸素濃度12ppma (JEITA)のシリコン単結晶CWウェーハを用い、RTA処理温度を1225~1250としたこと以外は実施例1と同じ条件でサンプルの作製を行った。得られたシリコン単結晶ウェーハのDZ層厚は10.3~12.3 μm 、BMD密度は $1.3 \times 10^{11} \sim 1.7 \times 10^{11} / \text{cm}^3$ であった。ローゼット長差分値は、0.5~6.0 μm だった。

30

【0052】

(比較例2)

酸素濃度12ppma (JEITA)のシリコン単結晶CWウェーハを用い、RTA処理温度を1175~1200としたこと以外は実施例1と同じ条件でサンプルの作製を行った。得られたシリコン単結晶ウェーハのDZ層厚は15.7~18.7 μm 、BMD密度は $5.4 \times 10^9 \sim 7.1 \times 10^{10} / \text{cm}^3$ であった。ローゼット長差分値は、-2.0~-5.5 μm だった。

40

【0053】

実施例2及び比較例2の結果を、図5に示す。実施例2では、ローゼット長差分値が正の範囲となるシリコン単結晶ウェーハを得ることができた。

【0054】

(比較例3)

酸素濃度11ppma (JEITA)のシリコン単結晶CWウェーハを用い、RTA処理温度を1225~1300としたこと以外は実施例1と同じ条件でサンプルの作製を

50

行った。得られたシリコン単結晶ウェーハのDZ層厚は21.5～33.0 μm、BMD密度は $1.0 \times 10^9 \sim 4.6 \times 10^9 / \text{cm}^3$ であった。ローゼット長差分値は、-5.0～-12.0 μmだった。

【0055】

比較例3の結果を、図6に示す。酸素濃度が12 ppma (JEITA)未満の場合、RTA処理温度を高くしても、ローゼット長差分値が正となるシリコン単結晶ウェーハを得ることができなかった。

【0056】

なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

10

20

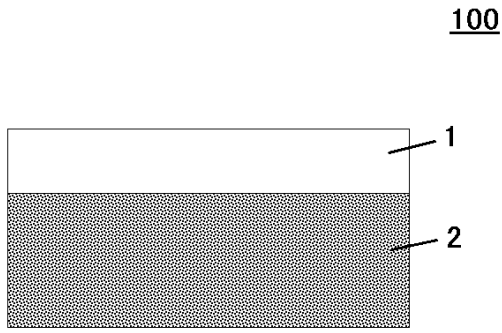
30

40

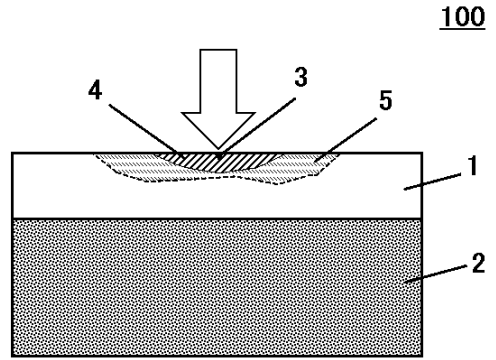
50

【図面】

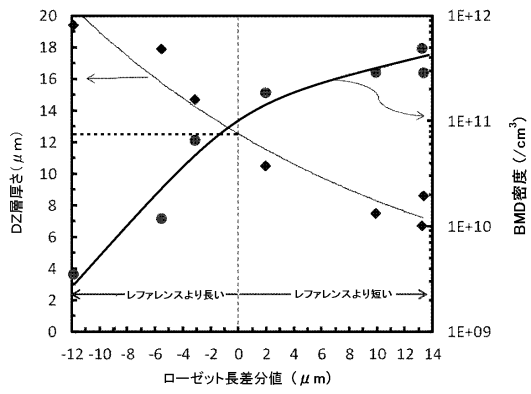
【図 1】



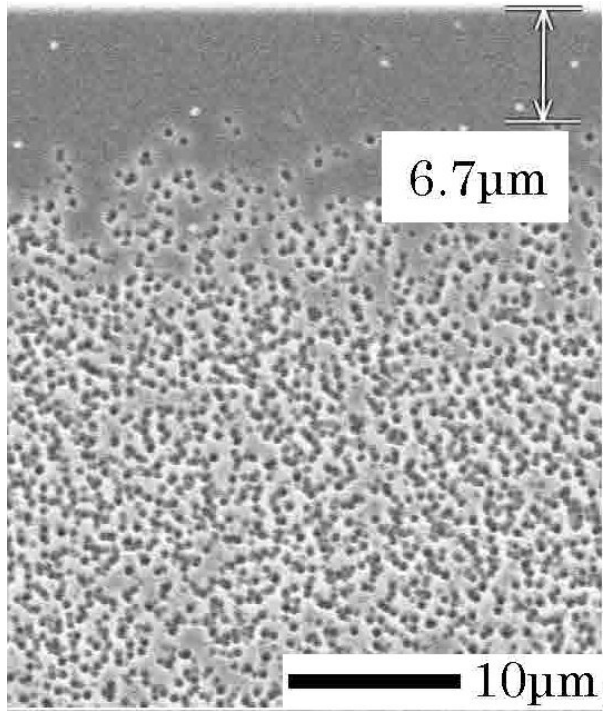
【図 2】



【図 3】



【図 4】



10

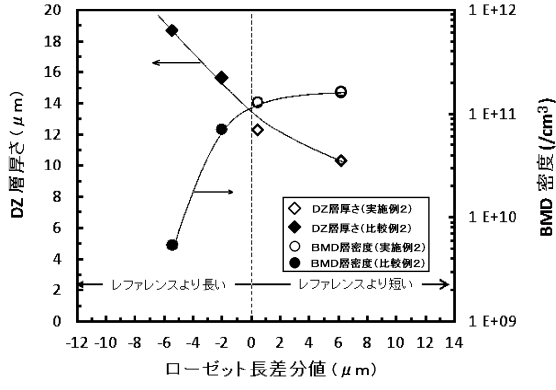
20

30

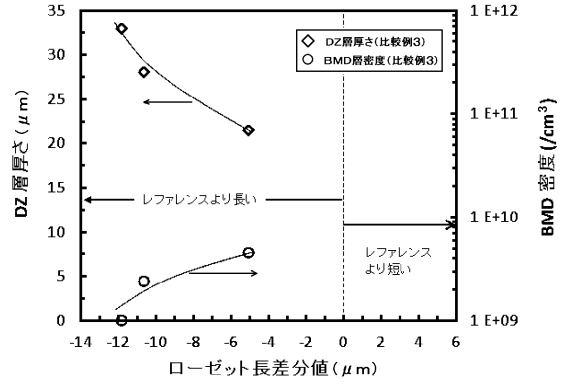
40

50

【図5】



【図6】



10

20

30

40

50

フロントページの続き

審査官 桑原 清

- (56)参考文献 特表2016-504759(JP,A)
国際公開第2018/037755(WO,A1)
国際公開第2016/084287(WO,A1)
特開2014-034513(JP,A)
特開2005-311200(JP,A)
国際公開第2008/105136(WO,A1)
国際公開第2019/159539(WO,A1)
- (58)調査した分野 (Int.Cl., DB名)
H01L 21/322
H01L 21/324
C30B 29/06
C30B 33/02