



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 698 21 537 T2 2004.12.16**

(12)

## Übersetzung der europäischen Patentschrift

(97) **EP 0 865 154 B1**

(21) Deutsches Aktenzeichen: **698 21 537.0**

(96) Europäisches Aktenzeichen: **98 301 616.3**

(96) Europäischer Anmeldetag: **04.03.1998**

(97) Erstveröffentlichung durch das EPA: **16.09.1998**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **11.02.2004**

(47) Veröffentlichungstag im Patentblatt: **16.12.2004**

(51) Int Cl.7: **H03B 1/04**

**H03B 5/32, G06F 1/18**

(30) Unionspriorität:

**814332            11.03.1997        US**

(73) Patentinhaber:

**STMicroelectronics, Inc., Carrollton, Tex., US**

(74) Vertreter:

**Samson & Partner, Patentanwälte, 80538 München**

(84) Benannte Vertragsstaaten:

**DE, FR, GB, IT**

(72) Erfinder:

**Brady, James, Collin County, Texas 75024, US**

(54) Bezeichnung: **Verfahren und Gerät zur Rauschverringern in einem Oszillator mit niedrigem Strom**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

**Beschreibung**

**[0001]** Die vorliegende Erfindung betrifft allgemein ein Verfahren und eine Vorrichtung zur Rauschverringern in einer Niedrigstromschaltung und insbesondere zur Rauschverringern in einer Niedrigstromschaltung, die mit auf einer integrierten Hochstrom- und Hochfrequenz-Chipschaltung untergebracht ist.

**[0002]** Oszillatoren für den Einsatz in Halbleiter-Taktgeberchips arbeiten mit sehr niedrigen Strompegeln im Bereich von Hunderten von Nanoampere. Ein Beispiel eines solchen Halbleiter-Taktgeberchips enthält, zum Beispiel, ein Echtzeit-Uhrchip mit der Bauteilnummer M48T86, der von der Firma SGS-Thomson Microelectronics Inc. in Carrollton, Texas, kommerziell verfügbar ist. Die Rauschverringern ist ein wesentliches Problem für optimale Funktionsweise bei den sehr niedrigen Strompegeln im Bereich von Hunderten von Nanoampere. Zur Rauschverringern werden alle Oszillatorbauteile, mit Ausnahme des Oszillatorkristalls, typisch auf dem Chip in einer Umgebung mit möglichst niedrigem Rauschpegel untergebracht. Die Energieversorgungsspannungen für die Oszillatorschaltung, Vss und Vcc, werden den Oszillatorbauteilen über exklusiv dafür zugeordnete Versorgungsspannungs-Leitungen zugeführt. Hinzu kommt, daß die Abschirmung eine wichtige Gestaltungskomponente eines Systemtaktgeberchips ist, der eine mit niedrigem Strom arbeitende Oszillatorschaltung aufweist. Ein solcher Taktgeberchip wird allgemein auch in einer Umgebung mit niedrigem Rauschpegel implementiert.

**[0003]** Computer und Computer-Arbeitsstationen verwenden im typischen Fall zeitzählende Bauteile, d. h. Taktgeberchips. Die zeitzählenden Bauteile haben eine Uhrfunktion, die im typischen Fall mit einem Kristalloszillator arbeitet und zusätzlich eine Batteriepufferung enthält für die Zeiten mit fehlender, d. h. abgeschalteter Hauptenergieversorgung. Die Batteriepufferung ermöglicht den fortgesetzten Betrieb des Taktgeberchips auch wenn die Hauptenergieversorgung ausgeschaltet ist. Im typischen Fall bleiben die Register zum Aufzeichnen der Minuten, Stunden, Tage der Woche oder Tage des Monats usw. mit der Batteriepufferung aktiv, so daß alles aktualisiert verfügbar ist, wenn die Hauptenergieversorgung des Systems wieder eingeschaltet wird. Mit anderen Worten, sobald die Hauptenergieversorgung wieder eingeschaltet ist, kann der Uhrbaustein oder Uhrchip die richtige Zeit mit Datum usw. auslesen. Die verfügbare Betriebszeit mit einer Batterieladung bzw. die Batterielebensdauer hängt teilweise von der erforderlichen Stromaufnahme für den Betrieb der Taktgeberschaltung bei abgeschalteter Hauptenergieversorgung ab.

**[0004]** Für Computer bzw. Arbeitsstationen und im Rahmen von Bemühungen, möglichst viele Funktio-

nen auf möglichst wenigen Chips unterzubringen, wäre es wünschenswert, auch einen Niedrigstrom-Oszillator in einem Chipsatz für einen bestimmten Mikroprozessor einzubeziehen. Der Niedrigstrom-Oszillator ermöglicht eine verlängerte Batterie-Lebensdauer, wenn die Hauptenergieversorgung ausgeschaltet ist. Der Chipsatz bietet jedoch eine sehr rauschintensive Umgebung für den Betrieb eines Niedrigstrom-Oszillators. Das heißt, der Chipsatz stellt eine Hochstrom- und Hochfrequenzumgebung mit entsprechend hohem Rauschpegel dar. Der Niedrigstrom-Oszillator ist eine relativ langsam arbeitende Baugruppe, in welcher der Niedrigstrom-Oszillator für einen Taktgeberchip im typischen Fall im Kilohertzbereich arbeitet. Andererseits arbeiten ein Mikroprozessor und sein entsprechender Chipsatz typisch im Megahertzbereich.

**[0005]** In einigen Fällen können gewisse Bauteile einer bestimmten Schaltung nicht auf einem einzigen integrierten Schaltungschip hergestellt werden zusammen mit den restlichen Bauteilen der integrierten Schaltung, wegen Beschränkungen des Halbleiter-Produktionsverfahrens. Zum Beispiel ermöglicht ein bestimmtes Halbleiter-Produktionsverfahren keine Erzeugung hochpräziser Kondensatoren auf demselben Chip wie der Hauptteil der Oszillatorschaltung, wobei dieses Halbleiter-Produktionsverfahren in erster Linie für die Herstellung vom Mikroprozessoren und/oder Mikroprozessor-Chipsätzen bei Verwendung einer bestimmten Technologie (z. B. 0,5 µm, 0,35 µm, 0,25 µm oder weniger) vorgesehen ist. Folglich muß die Herstellung der Oszillatorschaltung aufgeteilt werden, wobei die mit dem Verfahren nicht-konformen Kondensatoren außerhalb des Chips hergestellt werden müssen. Dies ist nachteilig, denn es ist wünschenswert, die gesamte Oszillatorschaltung auf einem einzigen Chip herzustellen, so daß sehr strenge Kontrollen über das Verfahren eingeführt werden können für die Herstellung des Oszillatorschaltungsbereichs des integrierten Schaltungschips.

**[0006]** Wie oben angedeutet wurde, kann es wünschenswert sein, eine Oszillatorschaltung in einem integrierten Schaltungschip eines Computer-Chipsatzes mit einzubeziehen, wobei die Umgebung des integrierten Schaltungschips des Computer-Chipsatzes einen extrem hohen Rauschpegel aufweist. Im Fall einer Niedrigstrom-Oszillatorschaltung, die zwei Kondensatoren aufweist, die auf jeder Seite eines Oszillatorkristalls mit einer Energieversorgungsleitung Vss verbunden sind, können die Kondensatoren eine Präzision erfordern, die mit manchen Halbleiter-Herstellungsverfahren nicht erzielbar ist. Zum Beispiel könnten die Kondensatoren ziemlich groß sein, mit Abmessungen in der Größenordnung von 100 µm auf jeder Seite. Solche großen Kondensatoren erfordern zusätzliche Fertigungsschritte, die nicht problemlos im gleichen Herstellungsprozeß für den

integrierten Schaltungschips eines Computer-Chipsatzes einbezogen werden können, oder solche Einbeziehung ist möglicherweise nicht wünschenswert. Die Einbeziehung der Kondensatoren im gleichen Herstellungsprozeß kann auch die Ausbeute beeinflussen und würde auch die Herstellungskosten der integrierten Schaltung erhöhen, als Folge der zusätzlich benötigten Verfahrensschritte. Bestimmte Erfordernisse können auch verlangen, daß die Kondensatoren von beiden Kristallknoten zur Leitung Vss außerhalb des Chips (d. h. nicht auf dem Chip) angeschlossen werden müssen. In einer extrem rauschintensiven Umgebung kann die Vss-Leitung außerhalb des Chips ein anderes Absolutpotential aufweisen, verglichen mit dem gleichen Signal innerhalb des Chips. Eine derartige Differenz beeinträchtigt die taktgebende Betriebsfähigkeit der Niedrigstrom-Oszillatorschaltung.

**[0007]** Die **Fig. 1** zeigt eine Leiterplatte **10** mit einer darauf montierten, integrierten Hochstrom- und Hochfrequenz-Chipeinheit **12**. Die Leiterplatte **10** weist viele Leiterbahnen auf für die Verbindungen der diversen Bauteile untereinander. Diese Leiterbahnen umfassen, zum Beispiel die positive Energieversorgungsbusleitung Vcc **14** und eine Vss-Massebusleitung **16** auf der Leiterplattenebene. Die Chipeinheit **12** ist mittels Standardtechnik mit der Leiterplatte **10** verbunden.

**[0008]** Weiterhin mit Bezugnahme auf **Fig. 1**, enthält die Chipeinheit **12** einen darauf montierten integrierten Hochstrom- und Hochfrequenzchip **18**. Der Chip **18** ist mit der Einheit **12** beispielsweise über Verbindungsdrähte **20** oder beliebige sonstige, nach dem Stand der Technik bekannte Verbindungsarten verbunden. Der Chip **18** enthält weiter darin integriert einen langsamen Niedrigstrom-Oszillatorschaltungsteil **22**. Die Niedrigstrom-Oszillatorschaltung **22** enthält einen Kristall **24** sowie Kondensatoren **26**, **28**, die extern zum Chip **18** und der Einheit **12** (d. h. nicht auf dem Chip) montiert sind. Die Kondensatoren **26**, **28** sind auf der Leiterplatte **10** montiert, jeder respektive zwischen einem gegenüberliegenden Ende des Kristalls **24** und der Vss-Masseleitung **16** auf der Leiterplatte angeschlossen.

**[0009]** Integrierte Schaltungschips werden typisch in einem Substratgehäuse verbunden, und das Substratgehäuse wird auf einer Leiterplatte verbunden. Die Anzahl der Verbindungsleitungen zum integrierten Schaltungschip kann beliebig groß sein. Die elektrischen Verbindungen zwischen dem Substratgehäuse und dem Halbleiterchip können mit Verbindungsdrähten, "flip-chip", thermisch aktivierten Anschlüssen, Lötstellen und/oder sonstigen bekannten Chip-Gehäuse-Verbindungsarten nach dem Stand der Technik hergestellt werden. Das Substratgehäuse weist beliebige geeignete Eingangs-/Ausgangsanschlüsse auf, um Signale in das angeschlossene in-

tegrierte Schaltungschip hineinzubringen oder aus ihm herauszuholen. Das Substratgehäuse ist zusätzlich mit der Leiterplatte verbunden, mittels beliebiger bekannter Mittel nach dem Stand der Technik.

**[0010]** Die typische Betriebsfrequenz der hier besprochenen Niedrigstrom-Oszillatorschaltung liegt in der Größenordnung von einigen Zehnkilohertz, beispielsweise 32,768 kHz. Eine derartige Niedrigstrom-Oszillatorschaltung verwendet einen sehr niederfrequenten Kristall. Wenn es wie oben erwähnt nicht möglich ist, wegen Beschränkungen des Halbleiter-Herstellungsverfahrens, die Niedrigstrom-Oszillatorschaltung ganz innerhalb eines betreffenden integrierten Schaltungschips herzustellen, dann könnte die vorgesehene Umgebung für die Niedrigstrom-Oszillatorschaltung eine Hochstrom- und Hochfrequenzumgebung aufweisen. Eine solche Hochstrom und Hochfrequenzumgebung arbeitet typisch im Megahertzbereich (z. B. mit Frequenzen im Bereich mehrerer Zehnmegahertz, wie 33, 66 oder 100 MHz, usw.) und umfaßt auch, zum Beispiel, einen Computer- oder Mikroprozessor-Chipsatz. Das Rauschen innerhalb des integrierten Schaltungschips eines Computer-Chipsatzes wird somit im sehr hohen Frequenzbereich liegen. Daraus ist zu entnehmen, daß ein Unterschied von vielen Größenordnungen zwischen dem Betriebsfrequenzbereich der Niedrigstrom-Oszillatorschaltung und dem Frequenzbereich des Rauschens vorliegt. Das Ausgangssignal **32** einer Niedrigstrom-Oszillatorschaltung ohne Rauschen ist normalerweise eine Sinuswelle, wie in **Fig. 4** dargestellt ist. Ohne Rauschen wird ein Triggerpunkt **80** problemlos erkannt, wobei der Triggerpunkt **80** vom Durchlauf des Oszillator-Ausgangssignals durch eine vorgegebene Trigger-Spannungsschwelle bestimmt ist. Das Ausgangssignal **34** der Niedrigstrom-Oszillatorschaltung mit aufgeprägtem Rauschen im Ausgangssignal sieht zum Beispiel so aus, wie in der **Fig. 5** dargestellt ist. Ein Triggerpunkt **84** wird in **Fig. 5** infolge des hochfrequenten Rauschens auf dem Oszillator-Ausgangssignal nicht eindeutig erkannt. Im praktischen Fall weist das hochfrequente Rauschen noch höhere Amplitude auf als hier dargestellt ist.

**[0011]** Allgemein sind die meisten Funktionsteile eines Taktgeberchips nicht rauschempfindlich, mit Ausnahme derjenigen, die das Oszillatorsignal erzeugen. Ein vorhandenes Oszillatorsignal wird im typischen Fall nur frequenzgeteilt und nimmt dabei an Amplitude zu, bis es zwischen den Potentialen Vss und Vcc der Energieversorgungs-Busleitungen schwingt, wie aus dem Stand der Technik bekannt ist. Die empfindlichsten Teile eines Taktgeberchips sind der Oszillator und die ersten zwei Teilerstufen. Wenn Rauschen an den Eingang einer Teilerstufe gelangt, kann es vorkommen, daß das Rauschen die entsprechende Stufe mehrfach triggert, obwohl der Eingang nur einmal getriggert werden sollte, wenn das Oszilla-

tor-Ausgangssignal die Triggerschwelle durchläuft. Die Energieversorgungs-Anschlüsse eines bestimmten integrierten Hochstrom- und Hochfrequenz-Schaltungschips werden typisch über viele externe Energieversorgungsstifte (nicht dargestellt) geführt. Die externen Eingangsstifte entsprechen, zum Beispiel, den Potentialen Vss (Energieversorgungsmasse) und Vcc (Energieversorgungsspannung). Die vielen externen Eingangsstifte sind mit den entsprechenden internen Busleitungen auf dem Chip verbunden, um den Energieversorgungsrauschpegel auf eine Größenordnung von Volt, insbesondere auf eine Größenordnung von Hunderten von Millivolt, zu reduzieren.

**[0012]** In der Anordnung, in welcher eine Energieversorgung am hochfrequenten integrierten Hochstromchip **18** angeschlossen ist, kann die Energiequelle ein absolut sauberes Signal liefern, d. h. ihr Ausgang weist keinen signifikanten aufgeprägten Rauschpegel auf. Nachdem die Energieversorgung jedoch über eine Kombination der Gehäusestifte, Verbindungsdrähte und auf den Halbleiterchip gelaufen ist, ist das Energieversorgungspotential nicht mehr sauber. Statt dessen trägt das Energieversorgungspotential einen signifikanten Rauschpegel, zum Beispiel wegen dem RCL-Verhalten der Leitungen und infolge der Schaltvorgänge, die auf dem Chip stattfinden. Die Schaltvorgänge sind eine Funktion des Umschaltens der Logikkreisgänge auf dem Chip. Auf Hochgeschwindigkeitschips können im typischen Fall 50–75% (fünfzig bis fünfundsiebzig Prozent) der Gänge jederzeit gleichzeitig umschalten. Ein Chipsatz für einen Mikroprozessor weist solche Hochgeschwindigkeitschips auf, wobei der Chipsatz eingesetzt wird, um die Umgebung des Mikroprozessors (oder Prozessors) gemäß eines bestimmten Computers und/oder einer bestimmten Computerarchitektur funktionsfähig zu machen.

**[0013]** Viele Rauschquellen sind auf dem Chip vorhanden. Wie oben bereits erwähnt wurde, selbst wenn die Energieversorgung bis zum Chip sauber ist (d. h. kein Rauschen enthält), wäre Rauschen auf den Energieversorgungsleitungen auf dem Chip vorhanden. Dies wird teilweise von den Induktivitäten der Leitungen auf dem Chip und von den Widerständen der Leitungen und Verbindungen verursacht, zusätzlich zu den Effekten der auf dem Chip stattfindenden Schaltvorgängen, so daß sich eine sehr rauschintensive Umgebung ergibt. **Fig. 2** zeigt die RCL-Schaltungseigenschaften des Widerstands, der Kapazität und der Induktivität der Leitungswege. **Fig. 3** zeigt auch die Oszillatorschaltung **22** mit dem Chip **18** integriert, wobei die Schaltung **22** auch den Kristall **24** und die Kondensatoren **26**, **28**, die extern zum integrierten Schaltungschip **18** angeschlossen sind, umfaßt. Die Kondensatoren **26**, **28** sind respektive zwischen gegenüberliegenden Enden des Kristalls **24** und der Vss-Energieversorgungsleitung **16**

auf der Leiterplatte angeschlossen. Der Strom  $i_{IN}$  außerhalb des Chips wird sich vom Strom  $i_{(chip+osc)}$  auf dem Chip unterscheiden, wegen des von der Schaltung erzeugten Rauschens aus dem integrierten Hochstrom- und Hochfrequenzschaltungschip **18**. **Fig. 3** zeigt auch die RCL-Charakteristik **30** der Verbindungsleitungen.

**[0014]** Bezüglich der typischen Busleitungen auf einem integrierten Schaltungschip, ist das Rauschen von den Spezifikationen des jeweiligen Chips abhängig. Der jeweilige Rauschpegel kann ein Volt erreichen. Auf gut gestalteten integrierten Schaltungschips mit vielen Energieversorgungsstiften kann das Rauschen auf einen Pegel von einigen Zehntelvolt reduziert gehalten werden. Das Rauschen hängt somit von vielen Faktoren ab, darunter von der bestimmte Funktion des Chips, von den jeweiligen Eigenschaften des Chips und, insbesondere, von den Logikschaltungen auf dem Chip, die gleichzeitig umschalten können, z. B. wenn Schaltvorgänge mit hoher Geschwindigkeit stattfinden. Die Funktionalität der Schaltungen auf einem Chip trägt auch zum Rauschen auf dem Chip bei, z. B. Hochstrom- und Hochfrequenzschaltungen usw.

**[0015]** In **Fig. 1** ist der langsame Niedrigstrom-Oszillator **22** auf dem Hochstrom- und Hochfrequenzchip **18** integriert. Das auf dem Chip während des Betriebs des Chips **18** erzeugte Rauschen könnte den Oszillator **22** und eine entsprechende Taktfunktion stören. Mit anderen Worten, es würden Rauschprobleme entstehen. Obwohl die Oszillatorschaltung **22** nur einen kleinen Teil der Siliziumfläche des mit sehr hoher Geschwindigkeit arbeitenden Chips **18** belegt, würde sich die Oszillatorschaltung **22** in einer Umgebung befinden, in welcher Schaltvorgänge mit sehr hoher Geschwindigkeit (d. h. im Bereich von weniger als 15 nsec (Nanosekunden)) vorkommen. Somit ist die Umgebung sehr rauschintensiv verglichen mit dem rauscharmen Niedrigstrom-Oszillator **22**. Die Signalspannungsamplitude am Ausgang des Oszillators **22** ist sehr klein, in der Größenordnung von 0,5 bis 1 Volt Scheitel-Scheitel, mit einer Rauschpegel-Toleranz der Größenordnung einiger Millivolt. Ein typisches Oszillator-Ausgangssignal ist eine Sinuswelle, mit einer Scheitel-Scheitel-Signalamplitude von einem Volt oder einiger Millivolt.

**[0016]** Es wäre sehr wünschenswert, den Unterschied zwischen dem Absolutpotential einer Energieversorgungs-Masseleitung Vss außerhalb eines Chips und einer Energieversorgungs-Masseleitung innerhalb des Chips zu verringern, wobei der Chip eine Hochstrom-Hochfrequenzrauschumgebung aufweist.

**[0017]** Ein Objekt der vorliegenden Erfindung ist die Überwindung der Rauschprobleme in Verbindung mit einer Niedrigstromschaltung, die innerhalb eines in-

tegrierten Hochstrom- und Hochfrequenz-Schaltungschips, wie oben besprochen, integriert ist.

**[0018]** Gemäß einer Ausführungsform der vorliegenden Erfindung, bezüglich des zusätzlichen, intern von einem integrierten Hochstrom- und Hochfrequenzschaltungschip auf dem Chip induzierten Rauschens gegenüber einer Niedrigstrom- und Niederfrequenz-Schaltung, die auf dem integrierten Hochstrom- und Hochfrequenz-Schaltungschip implementiert ist, wird ein Verfahren offenbart, um das Rauschen in der Niedrigstrom und Niederfrequenzschaltung zu verringern. Das Verfahren beinhaltet das Anordnen rauschempfindlicher Komponenten der Niedrigstrom- und Niederfrequenzschaltung außerhalb des integrierten Schaltungschips. Es wird eine exklusive Energieversorgungs-Referenzleitung zur Verfügung gestellt, die von einem internen Energieversorgungsbus des integrierten Schaltungschips abgegriffen ist. Die exklusive Energieversorgungs-Referenzleitung wird vom internen Energieversorgungsbus auf dem Chip an der physischen Stelle abgegriffen, die sich in nächster Nähe der Niedrigstrom- und Niederfrequenzschaltung befindet, und vom Chip nach außen geführt. Die rauschempfindlichen Komponenten werden zwischen der Niedrigstrom- und Niederfrequenzschaltung auf dem Chip und der Energieversorgungs-Referenzleitung angeschlossen, wobei die Rauschdifferenz zwischen der Energieversorgung der Niedrigstrom- und Niederfrequenzschaltung auf dem Chip und der Energieversorgung der rauschempfindlichen Komponenten außerhalb des Chips minimiert ist.

**[0019]** Gemäß einer anderen Ausführungsform der vorliegenden Erfindung wird eine integrierte Schaltungsanordnung offenbart. Die integrierte Schaltungsanordnung ist zur Rauschverringern in einer Niedrigstrom- und Niederfrequenzschaltung vorgesehen, die auf einem integrierten Hochstrom- und Hochfrequenz-Schaltungschip implementiert ist. Der integrierte Hochstrom- und Hochfrequenz-Schaltungschip erzeugt ein zusätzliches internes Rauschniveau auf dem Chip, verglichen mit der Niedrigstrom- und Niederfrequenzschaltung. Die integrierte Schaltungsanordnung beinhaltet rauschempfindliche Komponenten der Niedrigstrom- und Niederfrequenzschaltung, die extern zum integrierten Schaltungschip angeordnet sind, entsprechend einer Positionierung außerhalb des Chips. Zusätzlich wird eine exklusive Energieversorgungs-Referenzleitung von einem internen Energieversorgungsbus des integrierten Schaltungschips abgegriffen. Insbesondere wird die exklusive Energieversorgungs-Referenzleitung am internen Energieversorgungsbus an einer physischen Stelle abgegriffen, die sich in unmittelbarer Nähe der Niedrigstrom- und Niederfrequenzschaltung befindet, und vom Chip herausgeführt. Die exklusive Energieversorgungs-Referenzleitung ist an den rauschempfindlichen Komponenten angeschlos-

sen, wobei die rauschempfindlichen Komponenten zwischen der Niedrigstrom- und Niederfrequenzschaltung auf dem Chip und der exklusiven Energieversorgungs-Referenzleitung angeschlossen sind, wobei eine Rauschdifferenz in der Energieversorgung der Niedrigstrom- und Niederfrequenzschaltung auf dem Chip und der Energieversorgung der rauschempfindlichen Komponenten außerhalb des Chips minimiert ist.

**[0020]** Die obenstehende und andere Lehren und Vorteile der vorliegenden Erfindung werden besser verständlich an Hand einer nun folgenden, detaillierten Beschreibung der besten Art der Implementierung der Erfindung. In dieser folgenden Beschreibung wird auf die beigegebenen Figuren Bezug genommen, wobei gleiche Bezugszahlen zur Identifizierung gleicher Teile in den diversen Ansichten verwendet werden; dabei zeigt

**[0021]** Fig. 1 eine Draufsicht eines integrierten Schaltungschips, der auf einer integrierten Schaltungseinheit montiert ist, die ihrerseits auf einer Leiterplatte montiert ist, auf welcher die rauschkritischen Schaltungskomponenten an einer Energieversorgungs-Masseleitung Vss auf der Leiterplatte angeschlossen sind;

**[0022]** Fig. 2 zeigt eine RCL-Schaltung, die den Widerstand, die Kapazität und die Induktivität der Leitungswege von einer Leiterplatte zu einem integrierten Schaltungschip darstellt;

**[0023]** Fig. 3 zeigt eine mit einem integrierten Schaltungschip integrierte Oszillatorschaltung, wobei die Oszillatorschaltung einen Kristall und die zugehörigen Kondensatoren extern am integrierten Schaltkreis angeschlossen aufweist und zusätzlich mit dem Energieversorgungs-Massepotential Vss auf der Leiterplattenebene gekoppelt ist;

**[0024]** Fig. 4 zeigt ein sinusförmiges Ausgangssignal einer Niedrigstrom-Oszillatorschaltung ohne Rauschen;

**[0025]** Fig. 5 zeigt ein sinusförmiges Ausgangssignal einer Niedrigstrom-Oszillatorschaltung mit sehr hochfrequentem Rauschen;

**[0026]** Fig. 6 zeigt eine Draufsicht eines integrierten Hochstrom- und Hochfrequenz-Schaltungschips mit einer Niedrigstrom-Oszillatorschaltung gemäß der vorliegenden Erfindung, wobei der externe Kristall und die zugehörigen Kondensatoren mit einem Energieversorgungs-Referenzmassepotential Vss entsprechend der vorliegenden Erfindung außerhalb des Chips verbunden sind;

**[0027]** Fig. 7 zeigt eine Niedrigstrom-Oszillatorschaltung, die auf einem integrierten Schaltungschip

mit integriert ist, wobei die Oszillatorschaltung einen Kristall und die zugehörigen Kondensatoren aufweist, die außerhalb des integrierten Schaltkreises mit einem Energieversorgungs-Referenzmassepotential  $V_{ss}$  gemäß der vorliegenden Erfindung verbunden sind.

**[0028]** Die vorliegende Erfindung befaßt sich mit und löst das wegen des Rauschens vorhandene Problem, und mit der Aufgabe, wie eine Niedrigstrom-Oszillatorschaltung auf einem Hochstrom- und Hochfrequenzchip implementiert sein muß, um die Probleme mit dem Rauschen zu überwinden. Gemäß der vorliegenden Erfindung wird die intensiv rauschende Umgebung auf dem Hochstrom- und Hochfrequenzchip zum Vorteil genutzt, indem sie aus dem Chip herausgeführt wird. Das bedeutet, gemäß der vorliegenden Erfindung wird eine Energieversorgungsleitung in der Umgebung mit dem hohen Rauschniveau abgegriffen, wie unten näher erläutert wird.

**[0029]** Nun mit Hinweis auf die **Fig. 6**, weist eine Leiterplatte **50** eine auf ihr montierte integrierte Schaltungschipeinheit **52** auf. Die Leiterplatte **50** umfaßt zusätzlich eine Energieversorgungsleitung  $V_{cc}$  **54** auf der Leiterplattenebene sowie eine Energieversorgungsmasseleitung  $V_{ss}$  **56** auf der Leiterplattenebene. Die integrierte Schaltungseinheit **52** umfaßt einen integrierten Hochstrom- und Hochfrequenz-Schaltungschip **58**. Der Chip **58** ist angeschlossen und verbunden mit der Einheit **52** mittels beliebiger geeigneter, gemäß dem Stand der Technik bekannter Verbindungselemente, zum Beispiel Verbindungsdrähte **60**.

**[0030]** Weiterhin entsprechend der Darstellung in **Fig. 6**, wird gemäß der vorliegenden Erfindung eine Energieversorgungs-Referenzmasseleitung  $V_{ss(REF)}$  auf dem Chip abgegriffen und nach außen geführt, wo ein Kristall **64** und die zugehörigen Kondensatoren **66**, **68** einer Niedrigstrom-Oszillatorschaltung **62** auf dem Chip damit verbunden sind. Die Energieversorgungs-Referenzmasseleitung  $V_{ss(REF)}$  wird an einem Energieversorgungsmassebus auf dem Chip **58**, in der Nähe der notwendigen Verbindungsstelle für den Kristall **64** und den zugehörigen Kondensatoren **66**, **68**, die sich außerhalb des Chips befinden, an der Oszillatorschaltung **62** auf dem Chip abgegriffen. Die Energieversorgungs-Referenzmasseleitung  $V_{ss(REF)}$ , die auf dem Chip abgegriffen wird, meldet somit das Geschehen innerhalb bzw. auf dem Chip **58** als außerhalb des Chips zur Verfügung stehendes Referenzpotential. Damit wird die Energieversorgungs-Referenzmasseleitung  $V_{ss(REF)}$  vorteilhaft als Massereferenzpotential für die zwei externen Kondensatoren **66**, **68** und für den Kristall **64** der Oszillatorschaltung genutzt. Die Differenz der Rauschniveaus der Energieversorgungs-Masseleitungen von (i) der Oszillatorschaltung auf dem Chip **62** und (ii)

des Kristalls **64** und der Kondensatoren **66**, **68** vom Teil der Oszillatorschaltung außerhalb des Chips, wird somit vorteilhaft minimiert. Die Ströme auf den mit der Referenznummer **69** (**Fig. 6**) gekennzeichneten Leitungen sind sehr klein, so daß die Potentialunterschiede auf diesen Leitungen ebenfalls sehr klein sind. **Fig. 7** zeigt die äquivalente RCL-Schaltung **70** der Verbindungsleitungen. Gleichtakt-Rauschsignale auf den respektiven Energieversorgungs-Masseleitungen von (i) der Oszillatorschaltung auf dem Chip **72** und (ii) dem Teil der Oszillatorschaltung außerhalb des Chips **74**, mit dem Kristall und den Kondensatoren, heben sich gegenseitig auf, so daß die Potentialdifferenz zwischen den zwei Massereferenzpunkten, **72** auf dem Chip und **74** außerhalb des Chips für die Oszillatorschaltung **22**, sehr nahe Null liegt. Ein Grund dafür ist, daß die Stromaufnahme der Oszillatorschaltung sehr klein ist, im Bereich von Mikroampere bis Nanoampere, so daß sehr wenig Strom durch die zwei Kondensatoren außerhalb des Chips fließt. Insbesondere weist die Oszillatorschaltung eine Stromaufnahme von weniger als ein Mikroampere auf. Die vorliegende Erfindung bringt vorteilhaft die Umgebung mit starkem Rauschen auf dem Chip an eine gewünschte Stelle außerhalb des Chips, wo dann die externe Energieversorgungs-Referenzmasseleitung  $V_{ss(REF)}$  einen Rauschpegel aufweist, der im wesentlichen dem internen Rauschpegel in der Nähe der Oszillatorschaltung **22** auf dem Chip möglichst gleich ist. Die Integrität der Funktionsweise der Oszillatorschaltung **22** bleibt somit auch in der Umgebung mit starkem Rauschen auf dem Chip erhalten.

**[0031]** Nochmal mit Hinweis auf die **Fig. 6**, das Energieversorgungspotential **56** wird dem integrierten Schaltungschip **58** zugeführt, in eine mit starkem Rauschen behaftete Umgebung eingeführt, und dann wieder aus dem Chip herausgebracht von einer Stelle auf dem Chip, die sich in der Nähe vom Ort befindet, wo das benötigte Bezugspotential für die externen Komponenten der Niedrigstrom-Oszillatorschaltung **62** auf dem Chip vorhanden ist. Für den Zweck dieser Diskussion sind, wie dargestellt, die externen Komponenten der Niedrigstrom-Oszillatorschaltung **62** der Kristall **64** und die zwei Kondensatoren **66**, **68**, die zur Oszillatorschaltung gehören. Mit anderen Worten, die Stelle, an der das Energieversorgungs-Referenzmassepotential  $V_{ss(REF)}$  auf dem Chip abgegriffen und herausgeführt wird, liegt in der Nähe der physischen Stelle, an welcher die extern benötigten Komponenten mit der internen Oszillatorschaltung **62** auf dem integrierten Schaltungschip **58** angeschlossen werden müssen. Das Energieversorgungs-Referenzmassepotential  $V_{ss(REF)}$  wird auf dem Chip abgegriffen und nach außen geführt an einer Stelle der internen Schaltung, die der richtige Bezugspunkt für die geerdeten Kondensatoren ist. Das Energieversorgungs-Referenzmassepotential  $V_{ss(REF)}$  ist eine exklusive chip-externe Energieversorgungsleitung, mit welcher nur der Kristall **64** und

die zwei Kondensatoren **66**, **68** außerhalb des Chips verbunden sind. Das externe Energieversorgungspotential  $V_{ss(REF)}$  wird für keinen sonstigen Zweck verwendet. Würde man das Energieversorgungspotential  $V_{ss(REF)}$  an einer sonstigen Stelle im integrierten Schaltungschip abgreifen, die sich nicht in der Nähe der Niedrigstrom-Oszillatorschaltung **62** auf dem Chip befindet, dann könnten das Energieversorgungspotential außerhalb des Chips und das Massepotential der Niedrigstrom-Oszillatorschaltung auf dem Chip sehr verschieden sein.

**[0032]** Die Rauschniveautoleranz einer Niedrigstrom-Oszillatorschaltung **62** auf dem Chip kann mitunter nur einige Millivolt betragen. Die Rauschtoleranz eines bestimmten Oszillators hängt von seiner jeweiligen Gestaltung ab. Im Gegensatz dazu, die Art des Tolerierten Rauschens bezüglich der Energieversorgung des Hochstrom- und Hochfrequenzchips **58** liegt im Pegel um mehrere Größenordnungen höher als die Art des von einem Niedrigstrom-Oszillator **62** tolerierten Rauschenniveaus. Der verbleibende Unterschied zwischen dem Rauschniveau auf dem Energieversorgungspotential  $V_{ss}$  **56** an der Oszillatorschaltung auf dem Chip und dem Rauschniveau auf dem Energieversorgungspotential  $V_{ss(REF)}$  außerhalb des Chips für den Kristall **64** und für die zwei Kondensatoren **66**, **68**, außerhalb des Chips für die Niedrigstrom-Oszillatorschaltung **62**, muß im Bereich von nur einigen Millivolt liegen. Diese geringe Restdifferenz darf nicht überschritten werden, um die optimale Funktionalität der Niedrigstrom-Oszillatorschaltung auf dem Chip zu gewährleisten.

**[0033]** Unabhängig davon, wie die integrierte Schaltung in einem entsprechenden Substratgehäuse angeschlossen ist und wie das Substratgehäuse mit einer entsprechenden Leiterplatte verbunden ist, wenn Rauschen innerhalb des Chips (d. h. intern bezüglich des Chips) vorhanden ist mit einem Niveau, welches mit einem kritischen Teil der Schaltung auf dem Chip unverträglich ist, ist es vorteilhaft, den Rauschpegel entsprechend der vorliegenden Erfindung auf dem Chip abzugreifen und nach außen zu führen. Gemäß der vorliegenden Erfindung wird das Rauschsignal an einer Stelle auf dem Chip abgegriffen als Energieversorgungspotential in der Nähe des physischen Ortes des kritischen Teils der Schaltung, zur ausschließlichen Verwendung seitens der externen Komponenten des betreffenden kritischen Schaltungsteils.

**[0034]** Wie oben bereits beschrieben wurde, wird das System-Energieversorgungspotential  $V_{ss}$  von externer Quelle dem integrierten Schaltungschip **58** über die Verbindungen von der externen Leiterplatte zum Substratgehäuse und vom Substratgehäuse zu den Chipanschlüssen zugeführt. Das System-Ener-

gieversorgungspotential  $V_{ss}$  wird dem Chip je nach Bedarf auch an vielen Stellen auf einer oder mehreren Seiten des Chips zugeführt, wobei diese Stellen alle miteinander intern verbunden sein können. Auf dem Chip wird das Energieversorgungspotential  $V_{ss}$  den verschiedenen Teilen des Chips über diverse Busleitungen und/oder Verbindungsleitungen auf dem Chip zugeführt, entsprechend der jeweiligen Gestaltung des betreffenden integrierten Schaltungschips. Die vorliegende Erfindung greift vorteilhaft das interne Energieversorgungspotential  $V_{ss(REF)}$  auf dem Chip ab an einer Stelle in der Nähe des Ortes, an welchem das Referenzpotential  $V_{ss}$  benötigt wird, wie hier diskutiert.

**[0035]** Dies führt zu einer effektiven Verringerung der mit dem Rauschen auf den Energieversorgungspotentialen verbundenen Probleme. Es wird ein exklusives Energieversorgungspotential  $V_{ss(REF)}$  am internen  $V_{ss}$ -Bus abgegriffen an einer Stelle, die in der Nähe des Ortes liegt, an welchem das Referenzpotential  $V_{ss(REF)}$  benötigt wird, um eine externe Komponente oder externe Komponenten einer bestimmten, rauschempfindlichen Schaltung auf dem integrierten Schaltungschip anzuschließen. Mit anderen Worten, im Beispiel der Niedrigstrom-Oszillatorschaltung **62**, liegt die Stelle, an der das Energieversorgungspotential  $V_{ss(REF)}$  auf dem Chip **58** abgegriffen und nach außen geführt wird, in der Nähe des physischen Ortes, an welchem ein internes Massepotential  $V_{ss}$  vorhanden ist für die Oszillatorschaltung **62** mit welcher der Kristall **64** arbeitet.

**[0036]** Die vorliegende Erfindung ist eine Verbesserung gegenüber dem Verfahren, welches nur ein rauschfreies exklusives Energieversorgungspotential  $V_{ss}$  für den integrierten Schaltungschip auf der Leiterplatte zur Verfügung stellt.

**[0037]** Zusätzlich wird das Energieversorgungspotential  $V_{ss(REF)}$ , sobald es aus dem Chip herausgeführt ist, über eine Leitung minimaler Größe geführt für die Verbindung mit den externen Kondensatoren **66**, **68**, wobei diese Leitung minimalen Abstand vom Substratgehäuse aufweist. Die Energieversorgungspotentialleitung  $V_{ss(REF)}$  wird auf der Leiterplatte **50** zum Anschlußpunkt der Kondensatoren **66**, **68** mit geeigneter Abschirmung und in sonst sehr kontrollierter Weise geführt.

**[0038]** Gemäß der vorliegenden Erfindung wird ein  $V_{ss}$ -Potential innerhalb des Chips abgegriffen und außerhalb des Chips als exklusive Energieversorgungspotentialleitung  $V_{ss(REF)}$  geführt. Eine solche Energieversorgungspotentialleitung  $V_{ss(REF)}$  folgt vorteilhaft dem auf der  $V_{ss}$ -Leitung im Chip an der Position des Oszillators vorhandenem Rauschen. Der Strom  $i_{(OSC)2}$  auf dem Energieversorgungspotential  $V_{ss(REF)}$  **74** ist ausschließlich zur Verwendung mit

den zwei zuvor erwähnten Kondensatoren vorgesehen. Der Strom in der Referenz-Massepotentialleitung  $V_{ss}$  ist kleiner als der Gesamtstrom des Oszillators, so daß die verbleibende Differenzspannung minimiert ist. Das heißt, der Strom  $i_{(OSC)2}$  auf der Energieversorgungs-Referenzmassepotentialleitung  $V_{ss(REF)}$  ist bei guter technischer Gestaltung so klein, daß das exklusive Referenzmassepotential  $V_{ss(REF)}$  dem internen Potential  $V_{ss}$  folgt, so daß nur eine sehr kleine Restdifferenzspannung übrigbleibt.

**[0039]** Der Schaltplan in der **Fig. 7** zeigt das Verfahren und die Vorrichtung der vorliegenden Erfindung. Wie die **Fig. 7** zeigt, sind die außerhalb des Chips angeordneten Kondensatoren im Schaltplan nicht mit dem  $V_{ss}$ -Potential auf der Leiterplatte verbunden, sondern sie sind verbunden mit der Energieversorgungs-Referenzmassepotentialleitung, die dem aktuellen Potential  $V_{ss}$  an der Oszillatorschaltung auf dem Chip entspricht.

**[0040]** Für den Niedrigstrom-Oszillator ist der Strom, der in den Verbindungsdrähten vom Substrat zu den Anschlüssen des integrierten Schaltungschips fließt, sehr klein. Die Potentialdifferenzen auf den respektiven Leitungen sind folglich sehr klein und weisen Werte von der Größenordnung einiger Millivolt und insbesondere einiger Zehnmillivolt auf. Die Verbindungsdrähte, die hier von besonderem Interesse sind, sind mit der Referenznummer **69** in der **Fig. 6** gekennzeichnet.

**[0041]** Jeder Verbindungsdraht bzw. jede Leiterbahn innerhalb des integrierten Schaltungschips sowie die Leiterbahnen auf der Leiterplatte verhalten sich in Wirklichkeit wie RCL-Schaltungen. Wie hier besprochen, liegt die Betriebsfrequenz des Oszillators so tief, daß sie nur einen minimalen Einfluß auf die äquivalenten RCL-Schaltungsparameter bezüglich der Verbindungsdrähte oder Leiterbahnen hat, die mit der Oszillatorschaltung verbunden sind. Ferner, obwohl ein kleiner Unterschied existiert zwischen dem  $V_{ss}$ -Potential auf dem Chip in der Nähe der Oszillatorschaltung und dem Potential  $V_{ss(REF)}$  außerhalb des Chips infolge der RCL-Parameter der Leitungen, ist die Stromstärke  $i_{(OSC)2}$  auf der Leitung  $V_{ss(REF)}$  so klein, daß sie zu keiner weiteren signifikanten Zunahme des Rauschens (d. h. Signalspannungsdifferenz) führt, gegenüber der, die ohnehin vorhanden ist. Dies unterstreicht die Tatsache, daß die Ausführungsform gemäß der vorliegenden Erfindung kein signifikantes zusätzliches Rauschen durch den Einsatz des Referenzpotentials  $V_{ss(REF)}$  außerhalb des Chips verursacht.

**[0042]** Die vorliegende Erfindung ermöglicht somit die Integration einer Niedrigstrom-Oszillatorschaltung auf einem integrierten Hochstrom- und Hochfrequenz-Schaltungschip, wobei der Oszillator ein sauberes Ausgangssignal mit wohldefiniertem, er-

wünschten Triggerpunkt liefert. Dies steht im Gegensatz zur Situation, in welcher das Oszillator-Ausgangssignal hochfrequenzrauschen enthält, so daß der Signaltriggerpunkt nicht sauber erkannt wird.

**[0043]** Obwohl die vorliegende Erfindung im Zusammenhang mit einer Oszillatorschaltung beschrieben wurde, ist sie auch in anderen Schaltungsanordnungen, die rauschempfindliche Elemente enthalten, anwendbar. Zum Beispiel kann es sich bei anderen Schaltungsanordnungen um jede Art von Analogschaltung handeln, beispielsweise einen Operationsverstärker mit niedrigem Differentialoffset von der Größenordnung einiger Millivolt. Somit ist die vorliegende Erfindung einsetzbar für Schaltungsanordnungen, die möglichst geringe Differenz des Rauschniveaus der Umgebung außerhalb von und auf einem Chip verlangen.

**[0044]** Wie oben bereits erwähnt wurde, ist die vorliegende Erfindung anwendbar für Schaltungen, die einen möglichst geringen Unterschied des Rauschniveaus auf einer Energieversorgungsleitung auf dem Chip und einer Energieversorgungsleitung außerhalb des Chips erfordern. Der erzielbare Rauschniveau-Restunterschied ist kleiner als der, der zwischen einer internen und einer externen Energieversorgung eines bestimmten Chips möglich ist. Ferner umfassen die Schaltungen, für welche die vorliegende Erfindung anwendbar ist, auch diejenigen von welchen der größte Teil der Schaltung auf dem Chip implementiert ist, und nur ein kleiner Teil der betreffenden Schaltung außerhalb des Chips implementiert ist.

**[0045]** Obwohl die vorliegende Erfindung bezüglich der Verwendung des Energieversorgungs-Potentials  $V_{ss}$  beschrieben wurde, ist sie auch anwendbar bei der Verwendung des Energieversorgungs-Potentials  $V_{cc}$ . Der in der jeweiligen Oszillatorschaltung-Implementierung verwendete Kristall wird an Hand der Forderungen und Spezifikationen der bestimmten Oszillatorschaltung gewählt. Die Schaltungselemente der Niedrigstrom-Oszillatorschaltung außerhalb des Chips umfassen auch hochpräzise Kondensatoren.

**[0046]** Somit beseitigt die vorliegende Erfindung in vorteilhafter Weise die mit dem Rauschen verbundenen Probleme, wenn ein Energieversorgungs-Referenzmassepotential  $V_{ss(REF)}$  aus dem Chip herausgeführt wird. Im Fall einer Niedrigstrom-Oszillatorschaltung **62** werden zwei hochpräzise Kondensatoren **66**, **68** im Zusammenhang mit einem Kristall **64** mit dem Referenzmassepotential  $V_{ss(REF)}$  außerhalb des Chips verbunden. Das Referenzmassepotential  $V_{ss(REF)}$  außerhalb des Chips wird ausschließlich für den Anschluß der zwei hochpräzisen Kondensatoren, und für keine sonstigen Verbindungen, verwendet.

**[0047]** Ferner, wie oben bereits kurz erwähnt wurde im Zusammenhang mit einer Batteriepufferung, um den Betrieb der gewünschten Schaltungsfunktion aufrecht zu erhalten, wenn Vcc abgeschaltet ist (d. h., wenn die Hauptenergieversorgung ausgeschaltet ist), ist dem integrierten Schaltungschip im typischen Fall eine Batterie zugeordnet. Mit der vorliegenden Erfindung kann eine Niedrigstrom-Oszillatorschaltung in einer rauschintensiven Hochstrom- und Hochfrequenzumgebung implementiert werden. Die Größe der erforderlichen Batterie für den Betrieb der Oszillatorschaltung ist damit wesentlich reduziert, weil die niedrige Stromaufnahme der Oszillatorschaltung im Mikroampere- bis Nanoampere-Bereich liegt. Die niedrige Stromaufnahme führt vorteilhaft zu einer maximalen Batterie-Betriebslebensdauer.

**[0048]** Obwohl die Erfindung dargestellt und beschrieben wurde bezüglich eines integrierten Schaltungschips **58**, der auf einer Chipeinheit **52** montiert ist, die ihrerseits auf einer Leiterplatte **50** montiert ist, soll dies nicht als Einschränkung verstanden werden. Zum Beispiel könnten der Kristall **64** und die Kondensatoren **66**, **68** auf der Chipeinheit **52** montiert werden, jedoch außerhalb des Chips **58**, soweit die Chipeinheit **52** eine ausreichende Größe aufweist, um diese Komponenten unterzubringen.

**[0049]** Somit betrifft die vorliegende Erfindung die Integration einer Niedrigstromschaltung in einem Halbleiterchip eines Chipsatzes mit hoher Leistungsaufnahme, wobei einige Schaltungselemente der Niedrigstromschaltung, die nicht auf demselben Chip integriert werden können, außerhalb des Chips angeordnet sind. Ihre Verbindung außerhalb des Chips weist eine exklusive Energieversorgungsreferenzleitung  $V_{ss(REF)}$  auf für den Anschluß an die Schaltungselemente der Niedrigstromschaltung, die sich außerhalb des Chips befinden. Die exklusive Energieversorgungsreferenzleitung  $V_{ss(REF)}$  wird an einer internen Vss-Busleitung auf dem Chip abgezweigt an einer Stelle, die in der Nähe der Position liegt, an welcher das Energieversorgungsreferenzpotential  $V_{ss(REF)}$  benötigt wird für den Anschluß der externen Komponente oder Komponenten der rauschempfindlichen Niedrigstrom-Oszillatorschaltung auf dem integrierten Schaltungschip.

**[0050]** Obwohl die vorliegende Erfindung bezüglich einer Niedrigstrom-Oszillatorschaltung beschrieben wurde, ist die vorliegende Erfindung nicht auf eine solche Anwendung beschränkt. Das heißt, die vorliegende Erfindung ist ebenso anwendbar im Zusammenhang mit dem Potential Vcc oder mit einem beliebigen sonstigen Knoten einer Niedrigstromschaltung auf einem Halbleiterchip, wo dies erforderlich ist, um eine verbesserte Funktionalität (d. h. eine Rauschverringerung) der Vorrichtung zu erzielen. Zum Beispiel, wenn irgendeine Komponente der Oszillatorschaltung außerhalb des Halbleiterchips angeordnet

werden soll zwischen einem Knoten, der sowohl innerhalb wie auch außerhalb des Chips gemeinsam vorhanden ist, kann das Verfahren der vorliegenden Erfindung verwendet werden, um den Chipknoten an eine Stelle außerhalb des Chips herauszuführen, wo der Knoten mit verringerten, von der Schaltung erzeugtem Rauschen verwendet werden kann.

**[0051]** Damit wurde ein Verfahren und eine Vorrichtung aufgezeigt, mit welchen das Rauschen verringert werden kann in einem Niedrigstrom-Oszillator, der auf einem integrierten Hochstrom- und Hochfrequenz-Schaltungschip integriert ist, wie zum Beispiel ein integrierter Schaltungschip eines Computer-Chipsatzes.

**[0052]** Obwohl die vorliegende Erfindung dargestellt und beschrieben wurde insbesondere bezüglich einer bestimmten Ausführungsform, versteht der Fachmann, daß diverse Veränderungen in Form und Detail eingeführt werden können, und andere Ausführungsformen der vorliegenden Erfindung möglich sind und praktiziert werden können, ohne den Geltungsbereich der im Anhang befindlichen Ansprüche zu verlassen.

### Patentansprüche

1. Verfahren zur Rauschverringerung in einer Niedrigstrom- und Niederfrequenzschaltung (**62**, **64**, **66**, **68**), wobei ein Teil davon auf einer integrierten Hochstrom- und Hochfrequenz-Chipschaltung (**58**) ausgeführt ist, wobei die integrierte Hochstrom- und Hochfrequenz-Chipschaltung die Eigenschaft hat, ein Übermaß an durch die chipinterne Schaltung verursachtes internes Rauschen in Bezug auf die Niedrigstrom- und Niederfrequenzschaltung zu erzeugen, wobei das Verfahren die Schritte umfaßt: Anordnen von rauschempfindlichen Komponenten (**64**, **66**, **68**) der Niedrigstrom- und Niederfrequenzschaltung außerhalb der integrierten Chipschaltung (**58**) entsprechend einer chipexternen Anordnung; Bereitstellen einer exklusiven Energieversorgungsreferenzleitung ( $V_{ss(REF)}$ ), welche an einem internen Energieversorgungsbus ( $V_{ss(REF)}$ ) der integrierten Chipschaltung abgegriffen wird, wobei die exklusive Energieversorgungsreferenzleitung am internen Energieversorgungsbus auf dem Chip an einer Stelle in Nähe der Niedrigstrom- und Niederfrequenzschaltung abgegriffen wird, und die Energieversorgungsreferenzleitung weiter außerhalb des Chip geführt wird; und Anschließen der rauschempfindlichen Komponenten (**64**, **66**, **68**) zwischen der Niedrigstrom- und Niederfrequenzschaltung auf dem Chip (**62**) und der Energieversorgungsreferenzleitung, wobei eine Rauschdifferenz der Energie, welche der Niedrigstrom- und Niederfrequenzschaltung auf dem Chip zugeführt wird, und der Energie, welche den rauschempfindlichen Komponenten außerhalb des Chip zugeführt

wird, minimiert wird.

2. Verfahren nach Anspruch 1, welches ferner die Schritte umfaßt:

Anordnen der integrierten Chipschaltung auf einem Substratgehäuse (52); und

Anordnen des Substratgehäuses auf einer Leiterplatte (50), wobei ferner die rauschempfindlichen Komponenten (64, 66, 68) auf der Leiterplatte montiert sind.

3. Verfahren nach Anspruch 1, welches ferner den Schritt aufweist:

Anordnen der integrierten Chipschaltung (58) und der rauschempfindlichen Komponenten (64, 66, 68) auf einem einzigen Substratgehäuse.

4. Verfahren nach Anspruch 1, bei welchem die Niedrigstrom- und Niederfrequenzschaltung ein Oszillator ist und wobei die rauschempfindlichen Komponenten einen Kristall (64) und zwei Kondensatoren (66, 68) aufweisen, wobei der Kristall über Leiter an seinen gegenüberliegenden Enden mit der Oszillatorschaltung auf dem Chip verbunden ist und die zwei Kondensatoren jeweils an einem Ende mit einem ersten Ende bzw. einem gegenüberliegenden Ende des Kristalls verbunden sind, und die Kondensatoren ferner jeweils an einem gegenüberliegenden Ende mit der exklusiven Energieversorgungsreferenzleitung (Vss (REF)) verbunden sind, wobei des weiteren die Niedrigstrom- und Niederfrequenzoszillatorschaltung mit einem niedrigen Strom im Bereich von Mikroampere bis Nanoampere und einer niedrigen Frequenz im Bereich von Kilohertz betrieben wird, und die integrierte Chipschaltung mit einem hohen Strom im Bereich von Ampere und einer hohen Frequenz im Bereich von Megahertz betrieben wird.

5. Integrierte Schaltungsanordnung zur Rauschverringerung in einer Niedrigstrom- und Niederfrequenzschaltung (62, 64, 66, 68), wobei ein Teil davon auf einer integrierten Hochstrom- und Hochfrequenz-Chipschaltung ausgeführt ist, wobei die integrierte Hochstrom- und Hochfrequenz-Chipschaltung die Eigenschaft hat, ein Übermaß an durch die chipinterne Schaltung verursachtes internes Rauschen in Bezug auf die Niedrigstrom- und Niederfrequenzschaltung zu erzeugen, wobei die integrierte Schaltungsanordnung aufweist:

rauschempfindliche Komponenten (64, 66, 68) der Niedrigstrom- und Niederfrequenzschaltung, die außerhalb der integrierten Chipschaltung entsprechend einer chipexternen Anordnung angeordnet sind; und eine exklusive Energieversorgungsreferenzleitung (Vss (REF)), welche an einem internen Energieversorgungsbus (Vss BUS) der integrierten Chipschaltung (58) abgegriffen wird, wobei die exklusive Energieversorgungsreferenzleitung an dem internen Energieversorgungsbus an einer Stelle in Nähe der Niedrigstrom- und Niederfrequenzschaltung abge-

griffen wird, und die exklusive Energieversorgungsreferenzleitung weiter außerhalb des Chip geleitet und mit den rauschempfindlichen Komponenten verbunden wird, wobei die rauschempfindlichen Komponenten zwischen der Niedrigstrom- und Niederfrequenzschaltung auf dem Chip und der exklusiven Energieversorgungsreferenzleitung angeschlossen sind, wobei ferner eine Rauschdifferenz der Energie, welche der Niedrigstrom- und Niederfrequenzschaltung auf dem Chip zugeführt wird, und der Energie, welche den rauschempfindlichen Komponenten außerhalb des Chip zugeführt wird, minimiert wird.

6. Verfahren nach Anspruch 1 oder integrierte Schaltungsanordnung nach Anspruch 5, bei welchem/welcher die Niedrigstrom- und Niederfrequenzschaltung (62, 64, 66, 68) mit einem niedrigen Strom im Bereich von Mikroampere bis Nanoampere und einer niedrigen Frequenz im Bereich von Kilohertz betrieben wird, und die integrierte Chipschaltung mit einem hohen Strom im Bereich von Ampere und einer hohen Frequenz im Bereich von Megahertz betrieben wird.

7. Verfahren oder integrierte Schaltungsanordnung nach einem der Ansprüche 1, 5 oder 6, bei welchem/welcher die Niedrigstrom- und Niederfrequenzschaltung eine Oszillatorschaltung (62) aufweist, und die rauschempfindlichen Komponenten einen Kristall (64) und zwei Kondensatoren (66, 68) aufweisen, wobei der Kristall über Leiter an seinen gegenüberliegenden Enden mit der Oszillatorschaltung auf dem Chip verbunden ist und die zwei Kondensatoren jeweils an einem Ende mit einem ersten Ende bzw. einem gegenüberliegenden Ende des Kristalls verbunden sind, wobei die zwei Kondensatoren ferner jeweils an einem gegenüberliegenden Ende mit der exklusiven Energieversorgungsreferenzleitung (Vss (REF)) verbunden sind.

8. Verfahren oder integrierte Schaltungsanordnung nach einem der Ansprüche 1, 5, 6 oder 7, bei welchem/welcher die Niedrigstrom- und Niederfrequenzschaltung eine Rauschniveautoleranz im Bereich von Millivolt aufweist.

9. Verfahren oder integrierte Schaltungsanordnung nach Anspruch 1 oder einem der Ansprüche 5 bis 8, bei welchem/welcher die exklusive Energieversorgungsreferenzleitung eine exklusive Energieversorgungsreferenz (Vss<sub>(REF)</sub>) oder eine exklusive positive Energieversorgungsspannungsreferenz aufweist.

10. Verfahren oder integrierte Schaltungsanordnung nach Anspruch 1 oder einem der Ansprüche 5 bis 9, bei welchem/welcher die exklusive Energieversorgungsreferenzleitung außerhalb des Chips an eine Stelle in Nähe einer Stelle geleitet wird, die für

eine Verbindung der chipinternen Niedrigstrom- und Niederfrequenzschaltung mit den externen rauschempfindlichen Komponenten benötigt wird.

11. Integrierte Schaltungsanordnung nach einem der Ansprüche 5 bis 10, welche ferner aufweist: ein Substratgehäuse (52), wobei die integrierte Chipschaltung (58) auf dem Substratgehäuse angeordnet ist; und eine Leiterplatte (50), wobei das Substratgehäuse (52) und die rauschempfindlichen Komponenten (64, 66, 68) auf der Leiterplatte angeordnet sind.

12. Integrierte Schaltungsanordnung nach einem der Ansprüche 5 bis 10, welche ferner aufweist: ein Substratgehäuse (52), wobei die integrierte Chipschaltung (58) und die rauschempfindlichen Komponenten (64, 66, 68) auf dem Substratgehäuse angeordnet sind.

13. Integrierte Schaltungsanordnung nach Anspruch 5, bei welcher die Niedrigstrom- und Niederfrequenzschaltung ein Oszillator ist und die rauschempfindlichen Komponenten einen Kristall (64) und zwei Kondensatoren (66, 68) aufweisen, wobei der Kristall über zwei Leitungen an seinen gegenüberliegenden Enden mit der Oszillatorschaltung auf dem Chip verbunden ist und die zwei Kondensatoren jeweils mit einem Ende mit einem ersten Ende bzw. einem gegenüberliegenden Ende des Kristalls verbunden sind, und die zwei Kondensatoren ferner jeweils an einem gegenüberliegenden Ende mit der exklusiven Energieversorgungsreferenzleitung verbunden sind, wobei ferner die Niedrigstrom- und Niederfrequenzoszillatorschaltung mit einem niedrigen Strom im Bereich von Mikroampere bis Nanoampere und einer niedrigen Frequenz im Bereich von Kilohertz betrieben wird, und die integrierte Chipschaltung mit einem hohen Strom im Bereich von Ampere und einer hohen Frequenz im Bereich von Megahertz betrieben wird.

Es folgen 4 Blatt Zeichnungen

FIG. 1

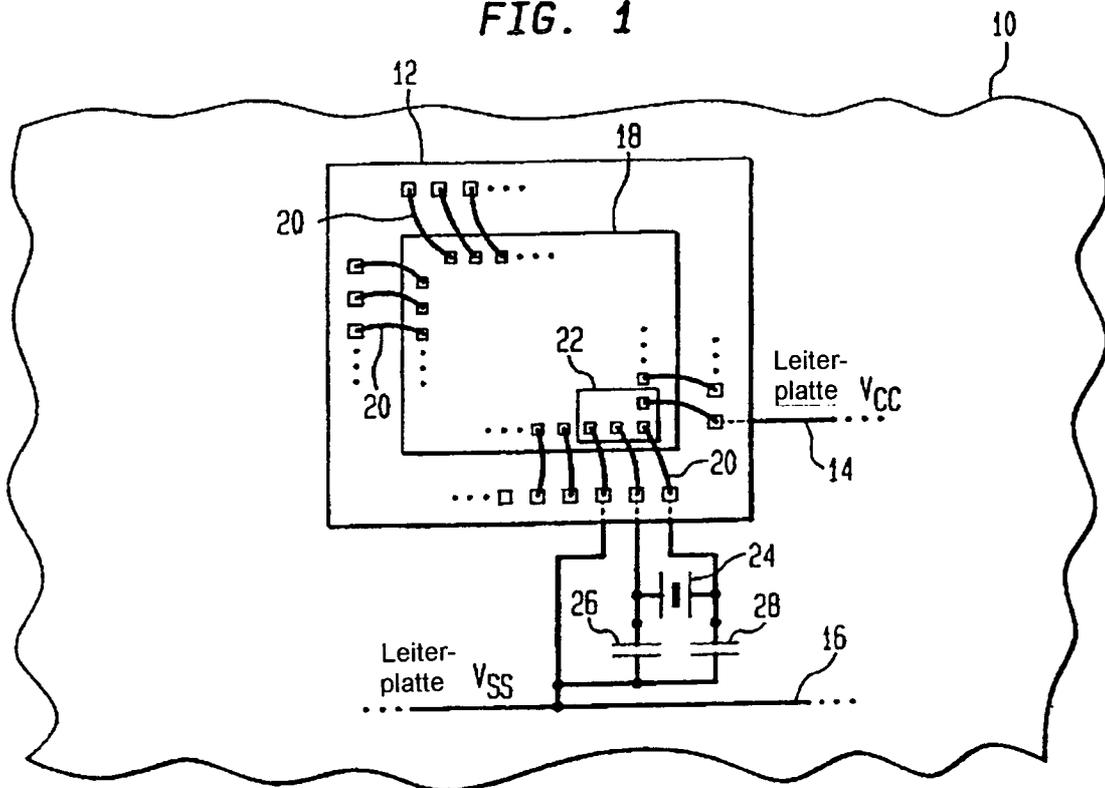


FIG. 2

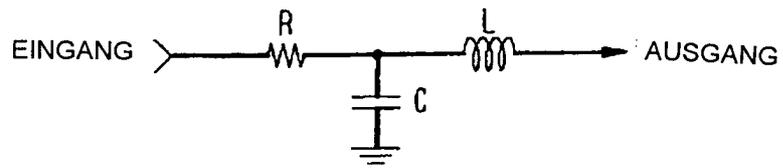


FIG. 4

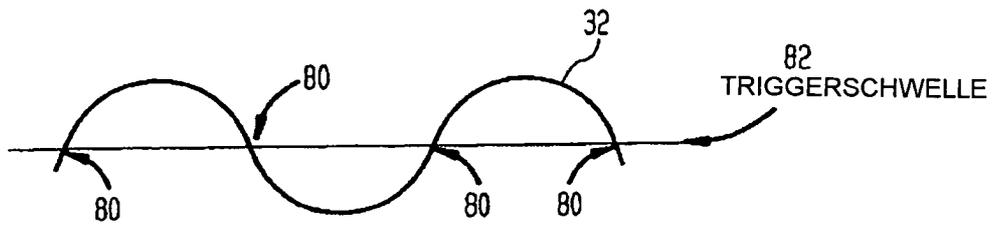


FIG. 5

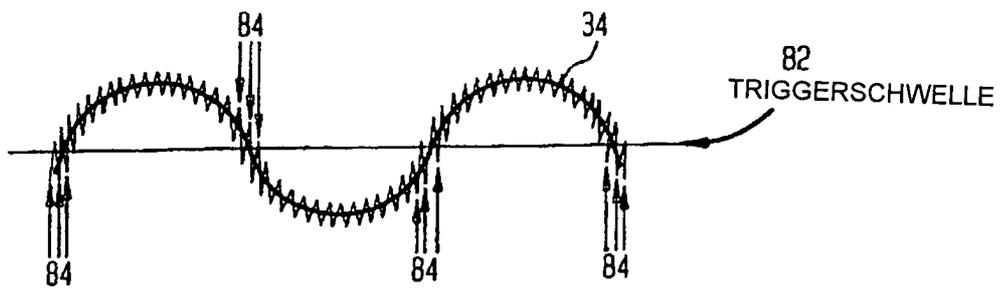


FIG. 3

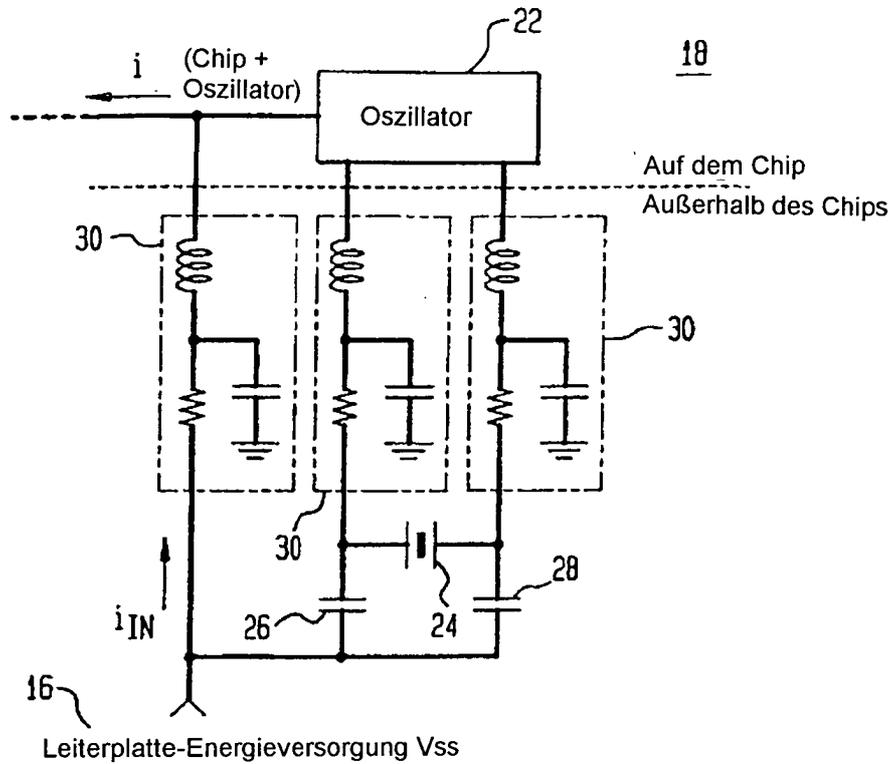


FIG. 6

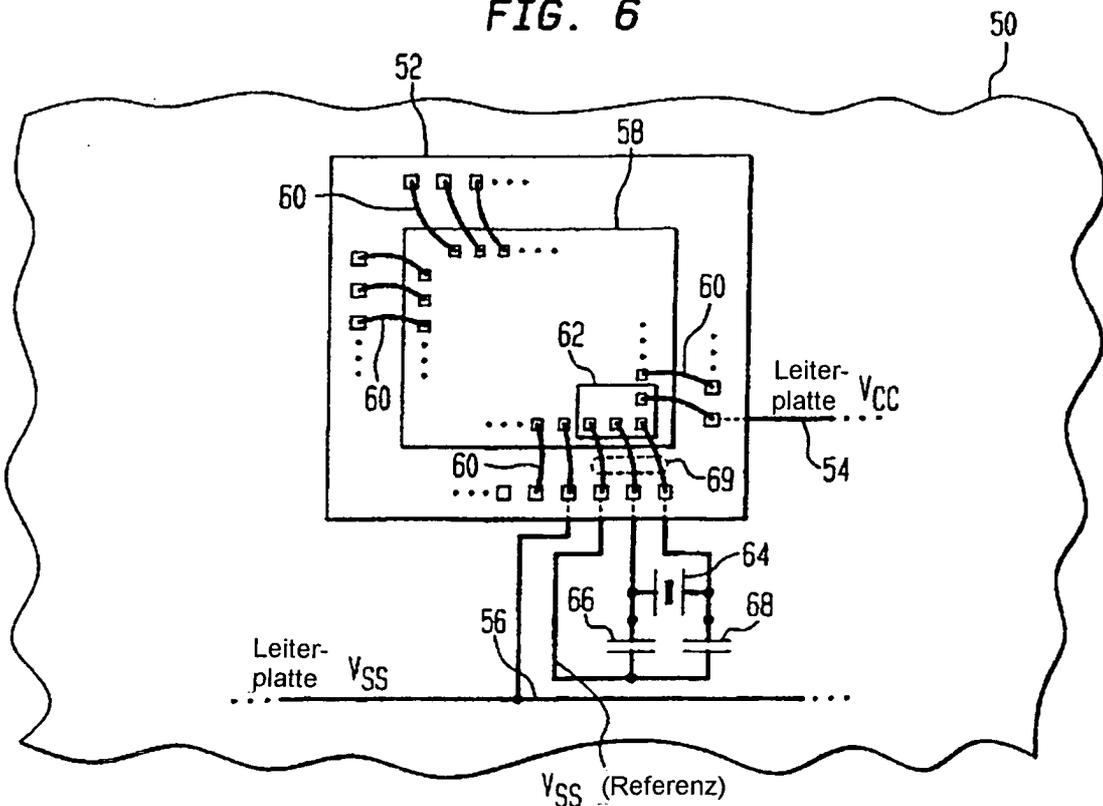


FIG. 7

