



(12) 发明专利

(10) 授权公告号 CN 101401030 B

(45) 授权公告日 2011.01.12

(21) 申请号 200680053843.1

(22) 申请日 2006.12.05

(30) 优先权数据
071869/2006 2006.03.15 JP
199835/2006 2006.07.21 JP

(85) PCT申请进入国家阶段日
2008.09.12

(86) PCT申请的申请数据
PCT/JP2006/324267 2006.12.05

(87) PCT申请的公布数据
W02007/108181 JA 2007.09.27

(73) 专利权人 夏普株式会社
地址 日本大阪府

(72) 发明人 津幡俊英 武内正典

(74) 专利代理机构 北京尚诚知识产权代理有限公司 11322
代理人 龙淳

(51) Int. Cl.
G02F 1/1343(2006.01)
G02F 1/1362(2006.01)

G09F 9/30(2006.01)
H01L 21/336(2006.01)
H01L 29/786(2006.01)

(56) 对比文件
US 5517342 A, 1996.05.14, 说明书第 19 栏第 6- 第 39 行、附图 14.
JP 10-339884 A, 1998.12.22, 全文.
CN 1183570 A, 1998.06.03, 说明书全文特别是说明书第 4 页第 10 行- 第 6 页 7 行, 第 7 页第 1-18 行、附图 2, 4, 8.
JP 10268349 A, 1998.10.09, 说明书第 0014-0022 段、附图 1-2, 4.
US 2002/0014624 A1, 2002.02.07, 说明书第 0055-0074 段、附图 2.
CN 1627517 A, 2005.06.15, 说明书第 6 页第 3 行- 第 16 页结尾、附图 1-2, 12-13, 23.

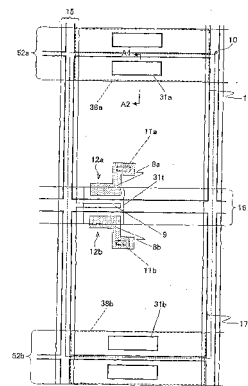
审查员 袁波江

权利要求书 2 页 说明书 23 页 附图 30 页

(54) 发明名称
有源矩阵基板、显示装置、电视接收机

(57) 摘要

本发明涉及有源矩阵基板、显示装置、电视接收机。本发明的有源矩阵基板是在各个像素区域中具备晶体管、和与该晶体管连接且能够作为电容的一个电极起作用的电容电极的有源矩阵基板,其具备位于所述电容电极的下层且能够作为所述电容的另一个电极起作用的导体,覆盖各个晶体管的栅极电极和所述导体的栅极绝缘膜在与所述导体重叠的导体上区域中具有膜厚变小的薄膜部,该薄膜部的至少一部分与所述电容电极重叠。由此,实现能够降低在基板上设置的电容(例如,保持电容和像素电极的电位控制用电容、或者兼用两者的电容)的电容值的参差不齐的有源矩阵基板。



CN 101401030 B

1. 一种有源矩阵基板,其包括:晶体管;与该晶体管电连接且能够作为电容的一个电极起作用的像素电极;和作为所述电容的另一个电极起作用,隔着绝缘膜与所述像素电极重叠的导体,该有源矩阵基板的特征在于:

所述绝缘膜在与导体的上表面和像素电极重叠的部分具有薄膜部、和位于薄膜部的外侧且比薄膜部厚的非薄膜部,非薄膜部包括含有机物的层,薄膜部不包括该含有机物的层。

2. 根据权利要求1所述的有源矩阵基板,其特征在于:

所述绝缘膜在与导体的上表面和像素电极重叠的部分的中央具有薄膜部。

3. 根据权利要求1所述的有源矩阵基板,其特征在于:

所述像素电极与晶体管的漏极电极电连接。

4. 根据权利要求1所述的有源矩阵基板,其特征在于:

所述非薄膜部的厚度为 $1.65\mu\text{m}$ 以上 $5.65\mu\text{m}$ 以下。

5. 根据权利要求1至4中任一项所述的有源矩阵基板,其特征在于:

所述导体是保持电容配线的一部分。

6. 根据权利要求5所述的有源矩阵基板,其特征在于:

所述保持电容配线的一部分与像素电极的边缘重叠。

7. 根据权利要求6所述的有源矩阵基板,其特征在于:

所述像素电极具有沿着与晶体管的源极电极连接的数据信号线的边缘和与该边缘相对的边缘,这2个边缘各自与所述保持电容配线重叠。

8. 一种有源矩阵基板,其包括:第一晶体管和第二晶体管;与该第一晶体管电连接且能够作为第一电容的一个电极起作用的第一像素电极;与所述第二晶体管电连接且能够作为第二电容的一个电极起作用的第二像素电极;作为所述第一电容的另一个电极起作用,隔着绝缘膜与所述第一像素电极重叠的第一导体;和作为所述第二电容的另一个电极起作用,隔着绝缘膜与所述第二像素电极重叠的第二导体,该有源矩阵基板的特征在于:

所述绝缘膜在与第一导体的上表面和第一像素电极重叠的部分具有第一薄膜部、和位于第一薄膜部的外侧且比第一薄膜部厚的第一非薄膜部,并且,所述绝缘膜在与第二导体的上表面和第二像素电极重叠的部分具有第二薄膜部、和位于第二薄膜部的外侧且比第二薄膜部厚的第二非薄膜部,

第一非薄膜部和第二非薄膜部包括含有机物的层,第一薄膜部和第二薄膜部不包括该含有机物的层。

9. 一种有源矩阵基板,其包括:晶体管;与该晶体管电连接且能够作为电容的一个电极起作用的电容电极;和作为所述电容的另一个电极起作用,隔着绝缘膜与所述电容电极重叠的导体,该有源矩阵基板的特征在于:

所述绝缘膜在与导体的上表面和电容电极重叠的部分具有薄膜部、和位于薄膜部的外侧且比薄膜部厚的非薄膜部,非薄膜部包括含有机物的层,薄膜部不包括该含有机物的层。

10. 根据权利要求9所述的有源矩阵基板,其特征在于:

所述电容电极是从晶体管的漏极电极引出的漏极引出电极。

11. 根据权利要求10所述的有源矩阵基板,其特征在于:

所述漏极引出电极隔着半导体层形成在所述薄膜部上。

12. 根据权利要求 9 所述的有源矩阵基板,其特征在于:

包括第一像素电极作为所述电容电极,并且包括与所述导电体构成电容的第二像素电极,所述第一像素电极和导电体构成的电容与该导电体和所述第二像素电极构成的电容串联连接。

13. 一种有源矩阵基板,其包括:第一晶体管和第二晶体管;与该第一晶体管电连接且能够作为第一电容的一个电极起作用的第一电容电极;与所述第二晶体管电连接且能够作为第二电容的一个电极起作用的第二电容电极;作为所述第一电容的另一个电极起作用,隔着绝缘膜与所述第一电容电极重叠的第一导电体;和作为所述第二电容的另一个电极起作用,隔着绝缘膜与所述第二电容电极重叠的第二导电体,该有源矩阵基板的特征在于:

所述绝缘膜在与第一导电体的上表面和第一电容电极重叠的部分具有第一薄膜部、和位于第一薄膜部的外侧且比第一薄膜部厚的第一非薄膜部,并且,所述绝缘膜在与第二导电体的上表面和第二电容电极重叠的部分具有第二薄膜部、和位于第二薄膜部的外侧且比第二薄膜部厚的第二非薄膜部,

第一非薄膜部和第二非薄膜部包括含有机物的层,第一薄膜部和第二薄膜部不包括该含有机物的层。

14. 一种显示装置,其特征在于:

包括权利要求 1、8、9 和 13 中任一项所述的有源矩阵基板。

15. 一种电视接收机,其特征在于,包括:

权利要求 14 所述的显示装置;和接收电视播放的调谐部。

有源矩阵基板、显示装置、电视接收机

技术领域

[0001] 本发明涉及在液晶显示装置等显示装置中使用的有源矩阵基板。

背景技术

[0002] 图 30 表示现有的有源矩阵基板的平面图（参照专利文献 1）。如该图所示，在各个像素区域 750 中，在其像素电极 751 的周围，用于供给扫描信号的扫描信号线 752 和用于供给数据信号的数据信号线 753 相互交叉设置。此外，在这些扫描信号线 752 和数据信号线 753 的交叉部设置有 TFT (Thin Film Transistor: 薄膜晶体管) 754。TFT754 的栅极电极 755 与扫描信号线 752 连接，通过输入扫描信号来控制 TFT754 的 ON/OFF。此外，TFT754 的源极电极 766 与数据信号线 753 连接，数据信号被输入。而且，TFT754 的漏极电极 777 与漏极引出配线 756 连接。

[0003] 进一步，为了防止 TFT 断开时的液晶层的自身放电和因 TFT 的断开电流导致的图像信号的劣化，在像素区域 750 中环状地形成保持电容配线 759。该保持电容配线 759 如图 30 所示，按照与像素电极 751 的边缘重叠的方式设置。TFT754 的漏极电极 777 与像素电极 751 连接，在像素电极 751 和保持电容配线 759 之间形成保持电容。

[0004] 专利文献 1：日本国公开专利公报“特开平 6-301059 号公报（1994 年 10 月 28 日公开）”

[0005] 专利文献 2：日本国公开专利公报“特开平 7-287252 号公报（1995 年 10 月 31 日公开）”

[0006] 专利文献 3：日本国公开专利公报“特开 2004-78157 号公报（2004 年 3 月 11 日公开）”

[0007] 专利文献 4：日本国公开专利公报“特开平 6-332009 号公报（1994 年 12 月 2 日公开）”

[0008] 专利文献 5：日本国再公表专利“W097/00463（1997 年 1 月 3 日国际公开）”

发明内容

[0009] 但是，近年来，有源矩阵基板大型化，在用于形成一个层 (Layer) 的光刻工序中，曝光处理分若干次进行。这是因为难以同时曝光整个大型基板。在此情况下存在以下这样的问题：在各个曝光处理中曝光量发生变化，抗蚀剂图案的线幅参差不齐，或者对准偏差。抗蚀剂图案的线幅的参差不齐（例如，保持电容配线和与之形成电容的电极的线幅的参差不齐）变成保持电容的电容值的参差不齐，影响显示品质。在图 30 的结构中，如果保持电容配线 759 和像素电极 751 的完成质量（线幅和对准）参差不齐，会影响显示品质。

[0010] 此外，在上述专利文献 2 中公开有以下内容，如图 31(a) 和图 31(b) 所示，仅在源极线 910 与栅极线 909 的交叉区域采用薄的层间绝缘膜 941 和厚的层间绝缘膜 942 的多层结构，其它部分采用只有薄的层间绝缘膜 941 的结构。在该结构中，由于也采用在蓄积电荷用电容器的一个电极 912（另一个电极是像素电极 911）上遍及整体只设置有薄的层间绝缘

膜 941 的结构,因此,如果电极 912 的宽度参差不齐,则导致蓄积电荷用电容器的电容值发生变化。

[0011] 而且,近年来,通过从外部控制保持电容配线的电位而在一个像素内形成亮度不同的区域(多个子像素)的结构已经受到关注(例如,参照上述专利文献 3)。在此结构中,保持电容也用作像素电极电位的控制用电容。此外,在上述专利文献 4、5 中也公开有以下结构:在多个像素电极上分别设置隔着绝缘层相对的电容器电极,通过对各个像素电极进行电容耦合,在各个像素电极上按照不同的比率施加电压。在此结构中,电容器也用作像素电极电位的控制用电容。在这些结构中,保持电容或者像素电极的电位控制用电容的电容值的参差不齐导致显示品质的下降。

[0012] 本发明就是鉴于上述课题而产生的,其目的在于,提供一种能够降低在基板上设置的电容(例如,保持电容和像素电极的电位控制用电容、或者兼用两者的电容)的电容值的参差不齐的有源矩阵基板。

[0013] 本发明的有源矩阵基板是一种在各个像素区域具备晶体管、与该晶体管连接且能够作为电容的一个电极起作用的电容电极的有源矩阵基板,其特征在于:其具备位于上述电容电极的下层且能够作为上述电容的另一个电极起作用的导电体和覆盖该导电体的绝缘膜,该绝缘膜在与导电体重叠的导电体上区域中具有膜厚变小的薄膜部,该薄膜部的至少一部分与上述电容电极重叠。此外,本有源矩阵基板是一种具备晶体管、导电体、覆盖导电体的绝缘膜、位于该绝缘膜的上层且与上述导电体形成电容的电容电极,并且该电容电极与晶体管连接的有源矩阵基板,其特征在于:上述绝缘膜的与电容电极和导电体重叠的区域的一部分的膜厚变小。

[0014] 上述电容例如能够用作保持电容和像素电极电位的控制用电容或者兼用两者的电容。

[0015] 在上述结构中,在配置在上述导电体与电容电极之间的绝缘膜上设置有膜厚比周围变小的薄膜部。这样,与由导电体与电容电极的整个重叠部分决定电容值的现有结构不同,能够在导电体与电容电极和薄膜部的重叠部分支配性地决定上述电容的电容值。

[0016] 此处,由于上述薄膜部被设置在绝缘膜的导电体上区域中,因此,导电体(例如,保持电容配线)具有相对于薄膜部的偏移余量。因此,即便导电体的线幅发生变动或者对准发生偏移,只要其边缘在不处于薄膜部的范围,则电容值几乎不发生变化。

[0017] 这样,根据本有源矩阵基板,不仅能够抑制上述电容(保持电容和像素电极的电位控制用电容或者作为它们的兼用电容等而设置的电容)的电容值在基板内参差不齐,而且,在使用本有源矩阵基板的显示装置中,能够提高其显示品质。此外,上述绝缘膜例如可以是覆盖晶体管的栅极电极的栅极绝缘膜,也可以是覆盖晶体管的沟道部分的层间绝缘膜。

[0018] 在本有源矩阵基板中,优选上述薄膜部局部地形成在导电体上区域的中央部分。这样,能够扩大导电体对薄膜部的偏移余量。

[0019] 在本有源矩阵基板中,优选上述薄膜部的全部与上述电容电极重叠。这样,电容电极具有相对于薄膜部的偏移余量,即便电容电极的形成幅度发生变动或者对准发生偏移,只要其边缘在不处于薄膜部的范围,则电容几乎不发生变化。这样,在使用本有源矩阵基板的显示装置中,能够进一步提高其显示品质。

[0020] 在本有源矩阵基板中,上述电容电极可以是与晶体管的漏极电极连接的像素电极。此外,上述电容电极也可以是从晶体管的漏极电极引出的漏极引出电极。此外,上述导电体可以是保持电容配线的一部分。此外,上述导电体也可以是在扫描方向的前段或者后段的扫描信号线的一部分。

[0021] 在本有源矩阵基板中,也可以在上述薄膜部上,隔着覆盖上述晶体管的沟道部分的第一层间绝缘膜形成有像素电极。

[0022] 在本有源矩阵基板中,也可以在上述薄膜部上直接形成有漏极引出电极。此外,也可以在薄膜部上,隔着半导体层形成有上述漏极引出电极。在此情况下,也可以在薄膜部上,形成有上述漏极引出电极与像素电极接触的接触孔,而且,也可以在接触孔以外的部分,在像素电极与栅极绝缘膜之间配置有覆盖上述晶体管的沟道部分的第一层间绝缘膜、和膜厚比上述薄膜部大的第二层间绝缘膜。

[0023] 在本有源矩阵基板中,上述栅极绝缘膜由多个栅极绝缘层构成,在上述薄膜部中,可以至少一个栅极绝缘层形成得薄。

[0024] 在本有源矩阵基板中,也可以采用上述栅极绝缘膜由多个栅极绝缘层构成,在薄膜部中具有一个以上的栅极绝缘层,在其它部分具有比之多的栅极绝缘层的结构。在此情况下,也可以采用具备包含有机物的栅极绝缘层的结构。此外,至少一个栅极绝缘层是平坦化膜。这样,扫描信号线和数据信号线的交叉部的台阶差变小,数据信号线超过扫描信号线的台阶差得以减轻,因此,难以发生在信号线交叉部的数据信号线的断线。此外,例如,在一个栅极绝缘层中使用 SiN_x (氮化硅) 膜的情况下,栅极电极的楔 (taper) 部中的致密度与其它区域相比下降 (膜质下降),容易发生静电引起的 SiN_x 的破坏。此处,如果在多个栅极绝缘层中的任意层中使用平坦化膜,则在上述楔部也能确保绝缘膜的厚度,能够防止 SiN_x 膜的破坏。

[0025] 在本有源矩阵基板中,上述栅极绝缘膜也可以具备包含有机物的栅极绝缘层。在此情况下,该包含有机物的栅极绝缘层的厚度优选为 $1.0\ \mu\text{m}$ 以上 $5.0\ \mu\text{m}$ 以下。

[0026] 此外,在上述其它部分,优选最下层的栅极绝缘层为平坦化膜。而且,上述平坦化膜的与基板面相接的部分的厚度优选比在基板面上形成的栅极电极的厚度大。这样,平坦化效果提高,能够进一步抑制各个信号间短路的发生。此外,数据信号线的断线也不易发生。

[0027] 此外,优选该最下层的栅极绝缘层采用由旋涂玻璃 (SOG) 材料构成的平坦化膜 (SOG 膜)。这样能够利用 CVD 法等作为第一栅极绝缘层的 SOG 膜上连续成膜第二绝缘层、高电阻半导体层和低电阻半导体层。这样,能够缩短制造工序。在此情况下,也可以采用在上述薄膜部中除去 SOG 膜,在其它部分的最下层形成 SOG 膜的结构。此外,如果栅极绝缘膜的上述薄膜部的边缘附近是正楔形状,则在其上层形成的各个电极难以断线。

[0028] 此外,在本有源矩阵基板中,可以在栅极绝缘膜上设置有覆盖晶体管的沟道部分的第一层间绝缘膜,薄膜部以外部分的栅极绝缘膜和第一层间绝缘膜的厚度之和为 $1.65\ \mu\text{m}$ 以上 $5.65\ \mu\text{m}$ 以下。

[0029] 此外,在本有源矩阵基板中,上述导电体可以是按照与上述像素电极的边缘重叠的方式形成为环状的保持电容配线。此外,在本有源矩阵基板中,也可以具备像素电极作为上述电容电极,并且该像素电极具有沿着与晶体管的源极电极连接的数据信号线的边缘和

与其相对的边缘,上述保持电容配线按照与上述两个边缘分别重叠的方式形成。

[0030] 根据上述结构,对于像素电极或者薄膜部的偏移,像素电极和薄膜部的重叠部分的面积得到补偿,保持电容的电容值不易发生变化。此外,由于保持电容配线按照与像素电极的边缘中沿着数据信号线的边缘和与之相对的边缘重叠的方式形成,因此,也可利用其电场屏蔽效果,降低像素电极和数据信号线间的寄生电容。

[0031] 此外,在本有源矩阵基板中,也可以具备第一像素电极作为上述电容电极,并且具备与上述导电体构成电容的第二像素电极,由上述第一像素电极和导电体构成的电容和由该导电体和上述第二像素电极构成的电容串联连接。在此情况下,上述晶体管的漏极电极与上述导电体也可以采用同一材料形成。

[0032] 为了解决上述技术课题,本发明的有源矩阵基板,其在各个像素区域具备第一和第二晶体管、与第一晶体管连接且能够作为第一电容的一个电极起作用的第一电容电极、与第二晶体管连接且能够作为第二电容的一个电极起作用的第二电容电极,其特征在于:其具备位于上述第一电容电极的下层且能够作为上述第一电容的另一个电极起作用的第一导电体、和位于上述第二电容电极的下层且能够作为上述第二电容的另一个电极起作用的第二导电体,覆盖各个晶体管的栅极电极和各个导电体的栅极绝缘膜在与第一导电体重叠的第一导电体上区域中具有膜厚变小的第一薄膜部,并且在与第二导电体重叠的第二导电体上区域中具有膜厚变小的第二薄膜部,上述第一薄膜部的至少一部分与第一电容电极重叠,第二薄膜部的至少一部分与第二电容电极重叠。

[0033] 根据上述结构,由于上述第一薄膜部被设置在栅极绝缘膜的第一导电体上区域中,因此,第一导电体(例如,保持电容配线)具有相对于第一薄膜部的偏移余量。因此,即便第一导电体的线幅发生变动或者对准发生偏移,只要其边缘在不处于第一薄膜部的范围,则第一电容的电容值几乎不发生变化。同样,上述第二薄膜部被设置在栅极绝缘膜的第二导电体上区域中,因此,第二导电体(例如,保持电容配线)具有相对于第二薄膜部的偏移余量。因此,即便第二导电体的线幅发生变动或者对准发生偏移,只要其边缘在不处于第二薄膜部的范围,则第二电容的电容值几乎不发生变化。

[0034] 这样,根据本有源矩阵基板,能够降低第一和第二电容(保持电容和像素电极的电位控制用电容或者作为它们的兼用电容等而设置的电容)的电容值在基板内参差不齐,在使用本有源矩阵基板的显示装置中,能够提高其显示品质。

[0035] 应该关注的是,上述结构适合于使用第一和第二电容主动控制第一和第二像素电极的电位的多像素驱动。如果在进行上述多像素驱动的显示装置中显示规定的中间灰度,(在制造有源矩阵基板时,在各个曝光处理中曝光量发生变化,抗蚀剂图案的线幅参差不齐,或者对准发生偏移,由此导致电容电极和导电体形成的电容的电容值在基板内出现参差不齐),存在有在与各个曝光区域对应的每个显示区域中产生亮度差的问题,但是如果采用本结构,由于能够有效地抑制第一和第二电容的电容值在基板内参差不齐,因此,能够解决上述问题。

[0036] 在本有源矩阵基板中,上述第一薄膜部可以局部地形成在上述第一导电体上区域的中央部分,上述第二薄膜部可以局部地形成在上述第二导电体上区域的中央部分。这样,能够扩大第一导电体的相对于第一薄膜部的偏移余量、和第二导电体的相对于第二薄膜部的偏移余量。

[0037] 在本有源矩阵基板中,优选整个上述第一薄膜部与第一电容电极重叠,整个第二薄膜部与第二电容电极重叠。这样,第一电容电极具有相对于第一薄膜部的偏移余量,即便第一电容电极的线幅发生变动或者对准发生偏移,只要其边缘在不处于第一薄膜部的范围,则第一电容几乎不发生变化。对于第二电容电极和第二薄膜部也同样。这样,在使用本有源矩阵基板的显示装置中,能够进一步提高其显示品质。

[0038] 在本有源矩阵基板中,上述第一电容电极是与第一晶体管的漏极电极连接的第一像素电极,上述第二电容电极是与第二晶体管的漏极电极连接的第二像素电极,第一和第二像素电极形成在一个像素区域中也可以。此外,也可以上述第一电容电极是从第一晶体管的漏极电极引出的第一漏极引出电极,上述第二电容电极是从第二晶体管的漏极电极引出的第二漏极引出电极。

[0039] 在本有源矩阵基板中,优选采用上述第一和第二导电体分别是第一和第二保持电容配线的一部分,并且能够对各个保持电容配线个别地进行电位控制,通过该电位控制个别地控制上述第一和第二像素电极的电位的结构。此外,优选采用在各个像素区域中具备与上述第一晶体管的漏极电极连接的第一像素电极、与上述第二晶体管的漏极电极连接的第二像素电极,上述第一和第二导电体分别是第一和第二保持电容配线的一部分,并且能够对各个保持电容配线个别地进行电位控制,通过该电位控制个别地控制上述第一和第二像素电极的电位的结构。

[0040] 这样,通过对各个保持电容配线个别地进行电位控制,能够个别地控制第一和第二像素电极的电位,并且能够在在一个像素区域中形成亮度不同的两个区域(进行所谓的多像素驱动)。在上述结构中,由于能够抑制第一和第二电容(保持电容和像素电极的电位控制用电容的兼用电容)的电容值在基板内参差不齐,因此,在进行多像素驱动的显示装置中,能够提高其显示品质。在此情况下,各个保持电容配线的电位可以被控制成在各个晶体管被断开后电位上升或者下降,并且此状态持续至在下一个帧该晶体管被断开为止。即,上述第一保持电容配线的电位被控制成在上述各个晶体管被断开后电位上升,此状态持续至在下一个帧上述各个晶体管被断开为止,并且上述第二保持电容配线的电位被控制成在上述各个晶体管被断开后电位下降,此状态持续至在下一个帧上述各个晶体管被断开为止,或者,上述第一保持电容配线的电位被控制成在上述各个晶体管被断开后电位下降,此状态持续至在下一个帧上述各个晶体管被断开为止,并且上述第二保持电容配线的电位被控制成在上述各个晶体管被断开后电位上升,此状态持续至在下一个帧上述各个晶体管被断开为止。这样,各个保持电容配线的电位波形的钝化对漏极电极的有效电位的影响变小,对降低亮度不均有效。此外,上述第一保持电容配线的电位上升与第二保持电容配线的电位下降偏差一个水平期间,或者,上述第一保持电容配线的电位下降与第二保持电容配线的电位上升偏差一个水平期间。

[0041] 在本有源矩阵基板中,可以在上述第一和第二薄膜部上,分别直接或者隔着半导体层或者隔着覆盖各个晶体管的沟道部分的第一层间绝缘膜,形成有第一和第二电容电极。

[0042] 在本有源矩阵基板中,可以上述栅极绝缘膜由多个栅极绝缘层构成,在上述第一和第二薄膜部中具有一个以上的栅极绝缘层,在其它部分具有比之多的栅极绝缘层。此外,也可以是在上述其它部分,形成有由旋涂玻璃(SOG)材料构成的 SOG 膜作为最下层的栅极

绝缘层,而在上述第一和第二薄膜部没有形成该 SOG 膜的结构。

[0043] 在本有源矩阵基板中,上述栅极绝缘层在与第一和第二晶体管具有的半导体层重叠的区域中也具有膜厚变小的薄膜部也可。

[0044] 本有源矩阵基板可以采用上述绝缘膜在膜厚变小的部分以外包含由 SOG(旋涂玻璃)材料构成的绝缘层,而在膜厚变小的部分不包含由该 SOG 材料构成的绝缘层的结构。

[0045] 此外,本有源矩阵基板可以采用以下结构:上述绝缘膜是覆盖晶体管的栅极电极的栅极绝缘膜,上述导电体是保持电容配线,上述电容电极是与晶体管的漏极电极连接的像素电极或者从晶体管的漏极电极引出的漏极引出电极。

[0046] 此外,本发明的显示装置,其特征在于:其包括上述有源矩阵基板。

[0047] 此外,本发明的电视接收机,其特征在于:其包括上述显示装置、和接收电视播放的调谐部。

[0048] 如上所述,根据本有源矩阵基板,能够抑制上述电容(保持电容和像素电极的电位控制用电容或者作为它们的兼用电容等而设置的电容)的电容值在基板内参差不齐,在使用本有源矩阵基板的显示装置中,能够提高其显示品质。

附图说明

[0049] 图 1 是表示实施方式 1 的有源矩阵基板的结构的平面图。

[0050] 图 2 是表示实施方式 1 的有源矩阵基板的截面的截面图。

[0051] 图 3 是表示实施方式 1 的有源矩阵基板的结构的平面图。

[0052] 图 4 是表示实施方式 1 的有源矩阵基板的截面的截面图。

[0053] 图 5 是表示实施方式 2 的有源矩阵基板的结构的平面图。

[0054] 图 6 是表示实施方式 2 的有源矩阵基板的截面的截面图。

[0055] 图 7 是表示实施方式 2 的有源矩阵基板的截面的截面图。

[0056] 图 8 是表示实施方式 2 的有源矩阵基板的结构的平面图。

[0057] 图 9 是表示实施方式 1 的有源矩阵基板的结构的平面图。

[0058] 图 10 是表示实施方式 2 的有源矩阵基板的结构的平面图。

[0059] 图 11 是表示本实施方式的液晶面板的结构的截面图。

[0060] 图 12 是表示本实施方式的液晶面板的控制结构的框图。

[0061] 图 13 是表示本实施方式的电视接收机的结构的框图。

[0062] 图 14 是表示本实施方式的电视接收机的结构的立体图。

[0063] 图 15 是表示本实施方式的液晶显示装置的控制结构的框图。

[0064] 图 16 是本有源矩阵基板的等效电路图。

[0065] 图 17 是表示本液晶显示装置的驱动方法的时序图。

[0066] 图 18 是表示本液晶显示装置的其它驱动方法的时序图。

[0067] 图 19 是表示实施方式 1 的有源矩阵基板的其它结构的平面图。

[0068] 图 20 是表示实施方式 1 的有源矩阵基板的其它结构的平面图。

[0069] 图 21 是图 20 所示的 B1-B2 的截面图。

[0070] 图 22 是表示实施方式 3 的有源矩阵基板的结构的平面图。

[0071] 图 23 是图 22 所示的 A1-A2 的截面图。

- [0072] 图 24 是表示实施方式 3 的有源矩阵基板的其它结构的平面图。
- [0073] 图 25 是表示在本结构和比较结构中模拟保持电容配线的线幅偏离引起的保持电容的变动结果的图表。
- [0074] 图 26 是表示在本结构和比较结构中模拟保持电容配线的线幅偏离引起的有效电位的变动结果的图表。
- [0075] 图 27 是表示在本结构的上述模拟中,改变第一栅极层(SOG膜)的厚度时有效电位的变动如何变化的图表。
- [0076] 图 28 是表示在本结构的上述模拟中,改变第一栅极层(SOG膜)的厚度时亮度差变化量如何变化的图表。
- [0077] 图 29 是表示本液晶显示装置的其它驱动方法的时序图。
- [0078] 图 30 是表示现有的有源矩阵基板的结构的平面图。
- [0079] 图 31(a) 是表示现有的有源矩阵基板的结构的平面图。
- [0080] 图 31(b) 是图 31(a) 所示的有源矩阵基板的截面图。
- [0081] 符号说明
- [0082] 10、像素区域
- [0083] 11a、11b、接触孔
- [0084] 12a、第一 TFT
- [0085] 12b、第二 TFT
- [0086] 15、数据信号线
- [0087] 16、扫描信号线
- [0088] 17a、第一像素电极
- [0089] 17b、第二像素电极
- [0090] 31a、第一薄膜部
- [0091] 31b、第二薄膜部
- [0092] 52a、第一保持电容配线
- [0093] 52b、第二保持电容配线
- [0094] 107a、第一漏极引出电极
- [0095] 107b、第二漏极引出电极

具体实施方式

- [0096] (实施方式 1)
- [0097] 根据图 1 ~ 图 4 和图 9 对本发明的实施方式 1 进行说明如下。
- [0098] 图 1 是表示本实施方式的有源矩阵基板的概略结构的平面图。如该图所示,本有源矩阵基板用于多像素驱动,在一个像素区域 10 中包括第一 TFT(薄膜晶体管)12a、第二 TFT12b、第一像素电极 17a、第二像素电极 17b、第一接触孔 11a 和第二接触孔 11b。
- [0099] 此外,在本有源矩阵基板上包括相互正交的沿着图中左右方向形成的扫描信号线 16 和沿着图中上下方向形成的数据信号线 15。在像素区域 10 内,在上半部分设置有第一像素电极 17a,并且在下半部分设置有第二像素电极 17b,扫描信号线 16 横贯中央部。该扫描信号线 16 与第一像素电极 17a(在图 1 中为第一像素电极 17a 的下部)和第二像素电极

17b(在图1中为第二像素电极17b的上部)重叠。此外,数据信号线15按照与第一和第二像素电极(17a、17b)的左侧边缘重叠的方式形成。在数据信号线15和扫描信号线16的交点附近形成有第一和第二TFT12a、12b。

[0100] 第一TFT12a具备源极电极9与第一漏极电极8a,其栅极电极是扫描信号线16的一部分。此外,第一TFT12b具备源极电极9与第二漏极电极8b,其栅极电极是扫描信号线16的一部分。这样,第一和第二TFT12a、12b共用源极电极和栅极电极。源极电极9与数据信号线15连接,第一漏极电极8a通过接触孔11a与像素电极17a连接。此外,第二漏极电极8b通过接触孔11b与第二像素电极17b连接。第一和第二像素电极17a、17b是ITO等透明电极,使来自本有源矩阵基板下的光(背光源光)透过。

[0101] 在本有源矩阵基板上具备形成于基板面上并且沿着图中左右方向的第一和第二保持电容配线52a、52b。第一保持电容配线52a与第一像素电极17a(在图1中为第一像素电极17a的上部)重叠,第二保持电容配线52b与第一像素电极17b(在图1中为第二像素电极17b的下部)重叠。

[0102] 而且,第一像素电极17a作为电容C1的一个电极起作用,第一保持电容配线52a作为该电容C1的另一个电极起作用。同样,第二像素电极17b作为电容C2的一个电极起作用,第二保持电容配线52b作为该电容C2的另一个电极起作用。这些电容C1、C2分别具有作为保持电容和像素电极电位的控制用电容的功能。

[0103] 即,在本有源矩阵基板中,来自数据信号线15的数据(信号电位)通过各个TFT(12a、12b)的共用源极电极9、第一和第二漏极电极8a、8b被赋予各个第一和第二像素电极17a、17b,在第一和第二保持电容配线52a、52b上施加有相位相互相反的信号电压,第一和第二像素电极17a、17b分别被控制在不同的电位(后面详细阐述)。这样就能在一个像素10内形成亮的区域和暗的区域,通过面积灰度等级来表现中间灰度。结果,能够改善斜视角中的泛白等,能够提高显示品质。此外,保持电容是指在下一个数据信号被输入各个像素电极(17a、17b)之前的期间,保持写入各个像素电极(17a、17b)的电位的辅助电容。

[0104] 由于在有源矩阵基板上设置有覆盖扫描信号线(各个晶体管的栅极电极)和保持电容配线的栅极绝缘膜,因此,栅极绝缘膜包括与第一保持电容配线52a重叠的第一导电体上区域38a和与第二保持电容配线52b重叠的第二导电体上区域38b。

[0105] 在本实施方式中,在栅极绝缘膜的第一导电体上区域38a内形成膜厚比周围变小的第一薄膜部31a。栅极绝缘膜具备多个栅极绝缘层,通过将其中的至少一个局部地除去或者使其变薄,由此形成第一薄膜部31a。更为详细地来讲,第一薄膜部31a是以左右方向为长边方向的长方形形状,第一导电体上区域38a形成在与第一像素电极17a重叠的区域中。即,整个第一薄膜部31a与第一像素电极17a重叠。此外,在栅极绝缘膜的第二导电体上区域38b内形成膜厚变小的第二薄膜部31b。栅极绝缘膜具备多个栅极绝缘层,通过将其中的至少一个局部地除去或者使其变薄,由此形成第二薄膜部31b。更为详细地来讲,第二薄膜部31b是以扫描信号线方向为长边方向的长方形形状,第二导电体上区域38b形成在与第二像素电极17b重叠的区域中。即,整个第二薄膜部31b与第二像素电极17b重叠。

[0106] 其中,在本实施方式中,如图1所示,为了提高第一和第二TFT12a、12b的特性,在各个TFT的沟道下区域也设置有薄膜部31t(与第一或者第二薄膜部相同的结构)。

[0107] 图2是图1所示的A1-A2线向视截面图。如图1、2所示,在玻璃基板20上形成有

第一保持电容配线 52a, (覆盖扫描信号线 16 的) 栅极绝缘膜 40 覆盖玻璃基板面和第一保持电容配线 52a。在该栅极绝缘膜 40 上依次形成有覆盖第一和第二 TFT12a、12b 的沟道部的第一层间绝缘膜 25 和第一像素电极 17a。栅极绝缘膜具备 SOG 材料构成的第一栅极绝缘层 21 和 SiNx 构成的第二栅极绝缘层 22, 第一导电体上区域 38a 的一部分, 第一栅极绝缘层 21 被除去, 成为第一薄膜部 31a。在该第一薄膜部 31a 上隔着第一层间绝缘膜 25 形成有第一像素电极 17a。

[0108] 这样, 通过使栅极绝缘膜中位于第一保持电容配线 52a 与第一像素电极 17a 之间的部分的一部分形成得薄 (形成第一薄膜部 31a), 能够在第一保持电容配线 52a 和第一薄膜部 31a 的重叠部分 88a 支配性地决定上述电容 C1 的电容值。同样, 通过使栅极绝缘膜中的位于第二保持电容配线 52b 与第二像素电极 17b 之间的部分的一部分形成得薄 (形成第二薄膜部 31b), 能够在第二保持电容配线 52b 和第二薄膜部 31b 的重叠部分支配性地决定上述电容 C2 的电容值。

[0109] 此处, 整个第一薄膜部 31a 设置在栅极绝缘膜中的第一导电体上区域 38a 中, 因此, 第一保持电容配线 52a 具有相对于第一薄膜部 31a 的偏移余量。因此, 即便第一保持电容配线 52a 的线幅发生变动、或者对准发生偏移, 只要其边缘在不处于第一薄膜部 31a 的范围, 则电容 C1 的电容值几乎不发生变化。

[0110] 此外, 由于第一薄膜部 31a 的栅极绝缘膜被设置在与第一像素电极 17a 重叠的区域中 (即, 整个第一薄膜部 31a 与第一像素电极 17a 重叠), 因此, 第一像素电极 17a 具有相对于第一薄膜部 31a 的偏移余量。因此, 即便第一像素电极 17a 的形成幅度发生变动或者对准发生偏移, 只要其边缘在不处于第一薄膜部 31a 的范围, 则电容 C1 几乎不发生变化。

[0111] 这样, 根据本有源矩阵基板, 不仅能够抑制电容 C1 的电容值乃至第一像素电极 17a 的电位控制量在基板内发生参差不齐, 而且, 在使用本有源矩阵基板的显示装置中, 能够提高其显示品质。即, 如果在利用 Cs 控制 (保持电容配线的控制) 进行多像素驱动的显示装置中显示规定中间灰度, (在制造有源矩阵基板时, 在各个曝光处理中曝光量发生变化, 抗蚀剂图案的线幅参差不齐, 或者对准发生偏移, 因此由保持电容配线与像素电极形成的电容的电容值在基板内出现参差不齐), 存在有在与各个曝光处理对应的各个曝光区域 (显示区域) 中产生亮度差的问题, 根据本实施方式, 由于能够有效地抑制电容 C1 的电容值在基板内参差不齐, 因此能够解决上述问题。

[0112] 同样, 由于第二薄膜部 31b 被设置在栅极绝缘膜中的第二导电体上区域 38b 中, 因此, 第二保持电容配线 52b 具有相对于第二薄膜部 31b 的偏移余量。因此, 即便第二保持电容配线 52b 的线幅发生变动或者对准发生偏移, 只要其边缘在不处于第二薄膜部 31b 的范围, 则电容 C2 的电容值几乎不发生变化。

[0113] 此外, 由于第二薄膜部 31b 被设置在栅极绝缘膜与第二像素电极 17b 重叠的区域中, 因此, 第二像素电极 17b 具有相对于第二薄膜部 31b 的偏移余量。因此, 即便第二像素电极 17b 的形成幅度发生变动或者对准发生偏移, 只要其边缘在不处于第二薄膜部 31b 的范围, 则电容 C2 几乎不发生变化。

[0114] 由以上可知, 根据本有源矩阵基板, 不仅能够抑制电容 C2 的电容值乃至第二像素电极 17b 的电位控制量在基板内发生参差不齐, 而且, 在使用本有源矩阵基板的显示装置中, 能够提高其显示品质。即, 根据本实施方式, 由于能够有效地抑制电容 C2 的电容值在基

板内参差不齐,因此,能够解决上述这种如果在利用 Cs 控制进行多像素驱动显示装置中显示规定中间灰度时在与各个曝光处理对应的各个显示区域中产生亮度差的问题。

[0115] 此外,各个保持电容配线 52a、52b 和扫描信号线 16(栅极电极)可以是例如由钛、铬、铝、钼、钽、钨、铜等金属或者这些金属的合金构成的单层膜或者叠层膜。该保持电容配线和扫描信号线(栅极电极)的膜厚是例如 100nm ~ 300nm(1000Å ~ 3000Å)左右即可。

[0116] 作为第一栅极绝缘层 21,可以使用绝缘性的材料(例如,包含有机物的材料),例如可以使用旋涂玻璃(SOG)材料。SOG 材料是指可利用旋涂法等涂布法形成玻璃膜(二氧化硅膜)的材料。在 SOG 材料中,也能够优选使用例如包含有机成分的旋涂玻璃材料(即所谓有机 SOG 材料)。作为有机 SOG 材料,特别能够优选使用以 Si-O-C 键作为骨架的 SOG 材料、以 Si-C 键作为骨架的 SOG 材料。有机 SOG 材料是相对介电常数低且能够容易地形成厚膜的材料。因此,通过使用有机 SOG 材料,能够降低第一栅极绝缘层 21 的相对介电常数,在能够容易地形成厚的第一栅极绝缘层 21 的同时也能够平坦化。在本实施方式中,第一栅极绝缘层 21 的厚度为 1.5 μm ~ 2.0 μm 左右。再者,作为包含有机物的材料,除了上述 SOG 材料之外,还包括丙烯酸类树脂材料、环氧类树脂、聚酰亚胺类树脂、聚氨酯类树脂、聚硅氧烷类树脂、酚醛类树脂等。

[0117] 其中,作为上述具有 Si-O-C 键的 SOG 材料,例如可以列举日本特开 2001-98224 号公报和日本特开平 6-240455 号公报中公开的材料、IDW' 03 预稿集第 617 页中公开的東レ・ダウコーニング・シリコン株式会社(Dow Corning Toray Silicone Co., Ltd.)制的 DD1100。此外,作为以 Si-C 键作为骨架的 SOG 材料,例如可以列举日本特开平 10-102003 号公报中公开的材料。

[0118] 此外,第一栅极绝缘层 21 也可以使用包含二氧化硅填充物的有机 SOG 材料。在此情况下,优选采用使二氧化硅填充物分散在由有机 SOG 材料形成的基材中的结构。这样,即使基板 20 大型化,也能不产生裂纹地形成第一栅极绝缘层 21。此外,二氧化硅填充物的粒径例如是 10nm ~ 30nm,其混入比率是 20 体积% ~ 80 体积%。作为包含二氧化硅填充物的有机 SOG 材料,例如可以使用催化剂化学公司制的 LNT-025。

[0119] 第二栅极绝缘膜 22 是在第一栅极绝缘膜 21 上形成的绝缘性的膜。在本实施方式中,第二栅极绝缘层 22 是由氮化硅(SiN_x)构成的膜,该氮化硅膜的厚度是 300nm ~ 500nm(3000Å ~ 5000Å)左右。

[0120] 此外,数据信号线 15、源极电极 9、漏极电极 8(参照图 1)例如可以由钛、铬、铝、钼、钽、钨、铜等金属或者这些金属的合金构成的单层膜或者叠层膜。其膜厚是 100nm ~ 300nm(1000 Å ~ 3000 Å)左右即可。

[0121] 此外,作为第一层间绝缘膜 25(沟道保护膜),使用氮化硅、氧化硅等无机绝缘膜或者它们的叠层膜等。在本实施方式中,使用 200nm ~ 500nm(2000Å ~ 5000 Å)左右的膜厚的氮化硅。

[0122] 此外,在第一层间绝缘膜 25 上形成的第一和第二像素电极 17a、17b 例如采用 ITO、IZO、氧化锌、氧化锡等具有透明性的导电膜构成,膜厚是 100nm ~ 200nm(1000Å ~ 2000Å)左右。

[0123] 下面,使用图 2 说明本有源矩阵基板的制造方法的一个例子。

[0124] 首先,在透明绝缘性基板 20 上,采用溅射法等方法成膜钛、铬、铝、钼、钽、钨、铜等

金属或者这些金属的合金。接着,采用光蚀刻法等对该金属膜或者合金膜进行图案化形成必要的形状,由此形成保持电容配线 52a 和扫描信号线(各个 TFT 的栅极电极)。

[0125] 接着,利用旋涂法,以覆盖保持电容配线 52a 和扫描信号线(栅极电极)上的方式涂布 SOG 材料等。这样,形成第一栅极绝缘层 21(平坦化膜)。然后,在第一栅极绝缘层 21 上涂布抗蚀剂后,使用光掩膜进行曝光,其后实施显像。接着,通过进行干蚀刻除去第一栅极绝缘层 21。干蚀刻例如可以使用四氟化氢(CF_4)与氧(O_2)的混合气体进行。此时,通过调整四氟化氢(CF_4)与氧(O_2)的混合比率,能够将第一栅极绝缘层除去部分的边缘附近形成正楔形状(forwardtapered shape)。

[0126] 如上所述,通过对第一栅极绝缘层 21 进行图案化,能够形成图 2 的薄膜部 31a。

[0127] 在本实施方式中,在(栅极绝缘膜 40 的)第一导电体上区域 38a 内设置第一薄膜部 31a。此外,为了提高第一和第二 TFT12a、12b(参照图 1)的特性,在各个 TFT 的沟道下区域中也设置薄膜部 31t。

[0128] 接着,利用等离子体 CVD(化学气相生长法)等连续成膜第二栅极绝缘层 22、半导体层(高电阻半导体层和低电阻半导体层)以后,利用光蚀刻法等进行图案形成。

[0129] 接着,形成数据信号线、源极电极、漏极电极。它们均能够通过同一工序形成。具体来讲,采用溅射法等方法成膜钛、铬、铝、钼、钽、钨、铜等金属或者这些金属的合金,采用光蚀刻法对该金属膜或者合金膜进行图案化形成必要的形状。

[0130] 然后,对于非晶硅膜等高电阻半导体层(i 层)、 n^+ 非晶硅膜等低电阻半导体层(n^+ 层),以数据信号线、源极电极和漏极电极的图案作为掩膜,采用干蚀刻进行沟道蚀刻。在该工艺中,i 层的膜厚被优化,形成第一和第二 TFT12a、12b(参照图 1)。即,未被数据信号线、源极电极和漏极电极覆盖的半导体层被蚀刻除去,剩下各个 TFT 的能力所必需的 i 层膜厚。

[0131] 接着,形成保护 TFT 的沟道(覆盖沟道)的第一层间绝缘膜 25。在本实施方式中,利用等离子体 CVD 法等,成膜氮化硅、氧化硅等无机绝缘膜。

[0132] 此外,接触孔 11a、11b(参照图 1)例如可以采用光刻法(曝光和显像)对感光性抗蚀剂进行图案化,并蚀刻而形成。

[0133] 进一步,在第一层间绝缘膜 25 上,采用溅射法等方法成膜 ITO、IZO、氧化锌、氧化锡等具有透明性的导电膜,并采用光蚀刻法等方法将其图案化形成必要的形状,由此能够形成第一像素电极 17a。以此制造本有源矩阵基板。

[0134] 而且,如图 3、4 所示,本有源矩阵基板也可以采用第一薄膜部 41a 的一部分与第一像素电极 17a 重叠,第二薄膜部 41b 的一部分与第二像素电极 17b 重叠的结构。其它的结构与图 1、2 相同。

[0135] 由于在图 3、4 所示的有源矩阵基板中,整个第一薄膜部 41a 也被设置在栅极绝缘膜的第一导电体上区域 38a 中,因此,第一保持电容配线 52a 具有相对于第一薄膜部 41a 的偏移余量。因此,即便第一保持电容配线 52a 的线幅发生变动或者对准发生偏移,只要其边缘在不处于第一薄膜部 41a 的范围,则在第一像素电极 17a 和第一保持电容配线 52a 之间形成的电容(保持电容) C_x 的电容值几乎不发生变化。

[0136] 此处,图 25 中表示模拟在图 3、4 所示的有源矩阵基板中第一保持电容配线 52a 的线幅偏移 $2\mu\text{m}$ (单侧为 $1\mu\text{m}$,两侧为 $2\mu\text{m}$)时的上述电容 C_x 的变动的结果(图表 A);和模拟在图 3、4 中未设置第一薄膜部 41a 的比较结构(即,无第一栅极绝缘层 21,仅以均匀

的厚度设置有第二栅极绝缘层 22 的结构) 中第一保持电容配线 52a 的线幅偏移 $2\mu\text{m}$ 时的电容 C_x' 的变动的结果 (图表 B)。此外,在上述模拟中,以在 45 型 (英寸) (分辨率为 $1920\times\text{RGB}\times 1080$) 液晶显示装置中,第一栅极绝缘层 21 的相对介电常数为 3.5,第一栅极绝缘膜 22 (氮化硅) 和第一层间绝缘膜 25 (氮化硅) 的相对介电常数均为 7.0,第一栅极绝缘膜 21 的膜厚为 $1.2\mu\text{m}$,第二栅极绝缘膜 22 的膜厚为 400nm,第一层间绝缘膜 25 的膜厚为 250nm 的结构作为前提。

[0137] 由图 25 所示的模拟结果可知,本有源矩阵基板 10 (设置有第一薄膜部 41a 的结构) 中的电容 C_x 的变动与比较结构 (未设置薄膜部的结构) 中的 C_x' 的变动相比非常小。

[0138] 此外,将电容 (保持电容) C_x 的变动改至中间灰度 (此处是能够显示的灰度等级 256 灰度等级中的 110 灰度等级) 显示中的 (第一像素电极的) 有效电位的变动是图 26 的图表 C (0.9mV),将上述电容 C_x' 的变动改至中间灰度 (110 灰度等级) 显示中的 (第一像素电极的) 有效电位的变动是图 26 的图表 D (3.9mV)。

[0139] 如果有效电位的变动为 1mV 以下,则无法辨认与周围的亮度差,鉴于此可知,在本有源矩阵基板 10 中,即便第一保持电容配线 52a 的线幅偏移 $1\mu\text{m}$,也不会表现为能够辨认的亮度差,而在比较结构中,其表现为能够辨认的亮度差,对显示品质产生影响。

[0140] 图 27 是表示对于图 26 的图表 C,改变第一栅极绝缘层 21 的膜厚 (SOG 膜厚) 时 (图表 C 中的膜厚为 $1.2\mu\text{m}$),有效电位的变动如何变化的图表。第一栅极绝缘层 21 的膜厚为 $1.0\mu\text{m}$ 时有效电位的变动为 1.0mV (能够辨认的亮度差的阈值),因此,可知只要第一保持电容配线 52a 的线幅偏移在 $2\mu\text{m}$ (单侧为 $1\mu\text{m}$,两侧为 $2\mu\text{m}$) 内,则第一栅极绝缘层 21 的膜厚如果是 $1.0\mu\text{m}$ 以上足以。

[0141] 此外,图 28 是表示第一栅极绝缘层 21 的膜厚 (SOG 膜厚) 与亮度差变化量的关系的图表。由该图可知,如果第一栅极绝缘层 21 的膜厚为 $5.0\mu\text{m}$ 以上,则亮度差变化量基本为 0。此外,由于第一栅极绝缘层 21 (SOG 膜) 采用旋涂法涂布形成,因此,如果膜厚过大则膜厚有可能变得不均匀。因此,第一栅极绝缘层 21 的膜厚优选在 $4.0\mu\text{m}$ 以下。

[0142] 也可以按照图 9 所示的方式构成本有源矩阵基板。图 9 所示的有源矩阵基板在一个像素区域 70 中具备 TFT12、像素电极 17 和接触孔 11。本有源矩阵基板具备相互正交的沿着图中左右方向形成的扫描信号线 76 和沿着图中上下方向形成的数据信号线 15。

[0143] TFT12 具备源极电极 9 和漏极电极 8,其栅极电极 6 从扫描信号线 76 引出。源极电极 9 与数据信号线 15 连接,漏极电极 8 通过接触孔 11 与像素电极 17 连接。像素电极 17 是 ITO 等的透明电极,使来自本有源矩阵基板下的光 (背光源光) 透过。

[0144] 在本有源矩阵基板上形成有沿着扫描信号线 76 的方向在像素区域中央延伸的保持电容配线 52。

[0145] 而且,像素电极 17 作为电容 C 的一个电极起作用,保持电容配线 52 作为该电容 C 的另一个电极起作用。该电容 C 具有作为保持电容的功能。

[0146] 在本有源矩阵基板中,来自数据信号线 15 的数据 (信号电位) 通过 TFT12 的源极电极 9 和漏极电极 8 被赋予像素电极 17。

[0147] 由于在本有源矩阵基板上设置有覆盖扫描信号线 (各个晶体管的栅极电极) 和保持电容配线的栅极绝缘膜,因此,栅极绝缘膜在像素区域 70 中具有与保持电容配线 52 重叠的导电体上区域 38。

[0148] 在本实施方式中,在栅极绝缘膜的导电体上区域 38 内形成膜厚变小的薄膜部 31。栅极绝缘膜具备多个栅极绝缘层,但是,通过将其中的至少一个局部地除去或者使其变薄,由此形成薄膜部 31。更为详细地来讲,薄膜部 31 是以左右方向为长边方向的长方形形状,局部地形成在导电体上区域 38 的中央部。

[0149] 在图 9 的结构中,由于薄膜部 31 也被设置在栅极绝缘膜的导电体上区域 38 中,因此,保持电容配线 52 具有相对于薄膜部 31 的偏移余量。因此,即便保持电容配线 52 的线幅发生变动或者对准发生偏移,只要其边缘在不处于薄膜部 31 的范围,则电容 C 的电容值几乎不发生变化。

[0150] 此外,由于薄膜部 31 被设置在栅极绝缘膜与像素电极 17 重叠的区域中(即,整个薄膜部 31 与像素电极 17 重叠),因此,像素电极 17 具有相对于薄膜部 31 的偏移余量。因此,即便像素电极 17 的形成幅度发生变动或者对准发生偏移,只要其边缘在不处于薄膜部 31 的范围,则电容 C 几乎不发生变化。

[0151] 也可以按照图 19 所示的方式构成本有源矩阵基板。如图 19 所示,有源矩阵基板在一个像素区域中具备 TFT412、像素电极 417(电容电极)、保持电容配线 452(导电体)、相互正交的沿着图中左右方向形成的扫描信号线 416 和沿着图中上下方向形成的数据信号线 415。

[0152] 保持电容配线 452 按照与像素电极 417 的边缘中沿着数据信号线 415 的边缘 E1 和与之相对的边缘 E2 重叠的方式形成 H 型。这样,在像素电极 417 和保持电容配线 452 重叠的部分形成保持电容 C。图中并未表示,但是,在保持电容配线 452 上以覆盖它的方式形成有栅极绝缘膜。

[0153] 在本实施方式中,如图 19 所示,在栅极绝缘膜中位于导电体上的区域内形成膜厚变小的薄膜部 431。薄膜部 431 形成 H 型,其整体与保持电容配线 452 重叠,其一部分与像素电极 417 重叠。这样能够在像素电极 417 和保持电容配线 452 与薄膜部 431 的重叠部分支配性地决定上述保持电容 C。

[0154] 在图 19 的结构中,由于整个薄膜部 431 也被设置在栅极绝缘膜的导电体上的区域内,因此,保持电容配线 452 具有相对于薄膜部 431 的偏移余量。因此,即便保持电容配线 452 的线幅发生变动或者对准发生偏移,只要其边缘在不处于薄膜部 431 的范围,则上述保持电容 C 的电容值几乎不发生变化。

[0155] 而且,由于薄膜部 431 按照其整体与保持电容配线 452 重叠,并且也与像素电极 417 的边缘 E1、E2 重叠的方式形成,因此,对于像素电极 417 或者薄膜部 431 的左右方向的偏移,像素电极 417 和薄膜部 431 的重叠部分的面积得到补偿,保持电容 C 的电容值难以发生变化。此外,如上所述,由于保持电容配线 452 按照与像素电极 417 的边缘 E1、E2 重叠的方式形成,因此,也可利用其电场屏蔽效果,降低像素电极和数据信号线间的寄生电容。

[0156] 也可以按照图 20 所示的方式构成本有源矩阵基板。其中,图 21 是图 20 的 B1-B2 截面图。如图 20 所示,本有源矩阵基板在一个像素区域中具备 TFT312、像素电极 317(电容电极)、保持电容配线 352(导电体)、相互正交的沿着图中左右方向形成的扫描信号线 316 和沿着图中上下方向形成的数据信号线 315。

[0157] 保持电容配线 352 按照与像素电极 317 的周端(边缘)重叠的方式形成环状。这样,在像素电极 317 和保持电容配线 352 重叠的部分形成保持电容 C。

[0158] 如图 21 所示,在本有源矩阵基板中,在基板 20 上形成保持电容配线 352,并且以覆盖保持电容配线 352 的方式形成栅极绝缘膜 340,并进一步在该栅极绝缘膜 340 上形成像素电极 317。因此,该栅极绝缘膜 340 在各个像素区域中具有与保持电容配线 352 重叠的导电体上区域 338。

[0159] 如图 20、21 所示,在本实施方式中,在栅极绝缘膜的导电体上区域 338 内形成膜厚变小的薄膜部 331。薄膜部 331 形成环状,其整体与保持电容配线 352 重叠,其一部分与像素电极 317 重叠。由此能够在像素电极 317 和保持电容配线 352 与薄膜部 331 的重叠部分 338 上支配性地决定上述保持电容 C。

[0160] 在图 20 的结构中,由于整个薄膜部 331 也被设置在栅极绝缘膜的导电体上区域内,因此,保持电容配线 352 具有相对于薄膜部 331 的偏移余量。因此,即便保持电容配线 352 的线幅发生变动或者对准发生偏移,只要其边缘在不处于薄膜部 331 的范围,则上述保持电容 C 的电容值几乎不发生变化。

[0161] 而且,由于薄膜部 331 按照其整体与保持电容配线 352 重叠,并且也与像素电极 317 的边缘重叠的方式形成,因此,对于像素电极 317 或者薄膜部 331 的左右方向的偏移,像素电极 317 和薄膜部 331 的重叠部分的面积得到补偿,上述保持电容 C 的电容值难以发生变化。此外,由于保持电容配线 352 按照与像素电极 317 的边缘中沿着数据信号线 315 的边缘和与之相对的边缘重叠的方式形成,因此,也可利用其电场屏蔽效果,降低像素电极和数据信号线间的寄生电容。

[0162] (实施方式 2)

[0163] 根据图 5 ~ 图 8 和图 10 对本发明的实施方式 2 进行说明如下。

[0164] 图 5 是表示本实施方式的有源矩阵基板的概略结构的平面图。如该图所示,本有源矩阵基板用于多像素驱动,在一个像素区域 110 中包括第一 TFT(薄膜晶体管)112a、第二 TFT112b、第一像素电极 117a、第二像素电极 117b、第一漏极引出电极 107a、第一漏极引出电极 107b、第一漏极引出配线 147a、第一漏极引出配线 147b、第一接触孔 111a 和第二接触孔 111b。

[0165] 此外,在本有源矩阵基板上包括相互正交的沿着图中左右方向形成的扫描信号线 116 和沿着图中上下方向形成的数据信号线 115。在像素区域 110 内,在上半部分设置有第一像素电极 117a,在下半部分设置有第二像素电极 117b,扫描信号线 116 横贯中央部。该扫描信号线 116 与第一像素电极 117a(在图 5 中为第一像素电极 117a 的下部)和第二像素电极 117b(在图 5 中为第二像素电极 117b 的上部)重叠。此外,数据信号线 115 按照与第一和第二像素电极(117a、117b)的左侧边缘重叠的方式形成。在数据信号线 115 和扫描信号线 116 的交点附近形成有第一和第二 TFT112a、112b。

[0166] 第一 TFT112a 具备源极电极 109 与第一漏极电极 108a,其栅极电极是扫描信号线 116 的一部分。此外,第一 TFT112b 具备源极电极 109 与第二漏极电极 108b,其栅极电极是扫描信号线 116 的一部分。这样,第一和第二 TFT112a、112b 共用源极电极和栅极电极。

[0167] 源极电极 109 与数据信号线 115 连接,第一漏极电极 108a 通过漏极引出配线 147a、第一漏极引出电极 107a 和接触孔 111a 与像素电极 117a 连接。此外,第二漏极电极 108b 通过第二漏极引出配线 147b、第二漏极引出电极 107b 和接触孔 111b 与第二像素电极 117b 连接。第一和第二像素电极 117a、117b 是 ITO 等的透明电极,使来自本有源矩阵基板

下的光（背光源光）透过。

[0168] 在本有源矩阵基板上具备形成在基板面上并且沿着图中左右方向的第一和第二保持电容配线 152a、152b。第一保持电容配线 152a 与第一漏极引出电极 107a 重叠，第二保持电容配线 152b 与第二漏极引出电极 107b 重叠。

[0169] 而且，第一漏极引出电极 107a 作为电容 C3 的一个电极起作用，第一保持电容配线 152a 作为该电容 C3 的另一个电极起作用。同样，第二漏极引出电极 107b 作为电容 C4 的一个电极起作用，第二保持电容配线 152b 作为该电容 C4 的另一个电极起作用。这些电容 C3、C4 分别兼具用作保持电容和像素电极电位的控制用电容的功能。

[0170] 在本有源矩阵基板中，来自数据信号线 115 的数据（信号电位）通过各个 TFT(112a、112b) 的共用源极电极 109、第一和第二漏极电极 108a、108b 被分别赋予第一和第二像素电极 117a、117b，在第一和第二保持电容配线 152a、152b 上施加有相互相反相位的信号电压，第一和第二像素电极 117a、117b 被分别控制在不同的电位（在后面详述）。由此能够在像素区域 110 内形成亮的区域与暗的区域，并且能够通过面积灰度等级来表现中间灰度。结果，能够改善斜视角中的泛白等，能够提高显示品质。其中，保持电容是指在下一个数据信号被输入各个像素电极（117a、117b）之前的期间，保持写入各个像素电极（117a、117b）的电位的辅助电容。

[0171] 由于在有源矩阵基板上设置有覆盖扫描信号线（各个晶体管的栅极电极）和保持电容配线的栅极绝缘膜，因此，栅极绝缘膜在像素区域 110 中具有与第一保持电容配线 152a 重叠的第一导电体上区域、和与第二保持电容配线 152b 重叠的第二导电体上区域。

[0172] 在本实施方式中，在栅极绝缘膜的第一导电体上区域内形成膜厚变小的第一薄膜部 131a。栅极绝缘膜具备多个栅极绝缘层，通过将其中的至少一个局部地除去或者使其变薄，由此形成第一薄膜部 131a。更为详细地来讲，第一薄膜部 131a 是以左右方向为长边方向的长方形形状，第一导电体上区域形成在与第一像素电极 117a 重叠的区域中。此外，在栅极绝缘膜的第二导电体上区域内形成膜厚变小的第二薄膜部 131b。栅极绝缘膜具备多个栅极绝缘层，通过将其中的至少一个局部地除去或者使其变薄，由此形成第二薄膜部 131b。更为详细地来讲，第二薄膜部 131b 是以扫描信号线方向为长边方向的长方形形状，第二导电体上区域形成在与第二像素电极 117b 重叠的区域中。

[0173] 其中，在本实施方式中，如图 5 所示，为了提高第一和第二 TFT112a、112b 的特性，在各个 TFT 的沟道下区域中也设置有薄膜部 131t（与第一或者第二薄膜部相同的结构）。

[0174] 图 6 是图 5 所示的 A1-A2 线的向视截面图。如图 5、6 所示，在玻璃基板 120 上形成有第一保持电容配线 152a，（覆盖扫描信号线 116 的）栅极绝缘膜 140 覆盖玻璃基板面和第一保持电容配线 152a。在该栅极绝缘膜 140 上形成有第一漏极引出电极 107a。而且，按照覆盖该第一漏极引出电极 107a 的一部分、第一和第二 TFT112a、112b 的沟道部的方式形成有第一层间绝缘膜 125。进一步，在该第一层间绝缘膜 125 上隔着第二层间绝缘膜 126 形成有第一像素电极 117a。而且，在接触孔 111a 内，第一和第二层间绝缘膜 125、126 被除去，第一漏极引出电极 107a 与像素电极 117a 在孔内接触。

[0175] 其中，作为第一层间绝缘膜 125，使用氮化硅、氧化硅等无机绝缘膜或者它们的叠层膜等。在本实施方式中，使用 200nm ~ 500nm (2000Å ~ 5000 Å) 左右的膜厚的氮化硅。作为第二层间绝缘膜 126 可以使用感光性丙烯酸类树脂等的树脂膜、SOG 膜。在本实施方

式中,使用 2000nm ~ 4000nm (20000Å ~ 40000Å) 左右的膜厚的感光性丙烯酸类树脂膜。

[0176] 栅极绝缘膜 140 具备 SOG 材料构成的第一栅极绝缘层 121 和 SiN_x 构成的第二栅极绝缘层 122, 第一导电体上区域 138a 的一部分, 第一栅极绝缘层 121 被除去, 成为第一薄膜部 131a。在该第一薄膜部 131a 上形成有第一漏极引出电极 107a, 在该第一漏极引出电极 107a 上形成有第一像素电极 117a。

[0177] 这样, 通过使栅极绝缘膜中的位于第一保持电容配线 152a 与第一漏极引出电极 107a 之间的部分的一部分形成得薄 (形成第一薄膜部 131a), 由此能够在第一保持电容配线 152a 和第一薄膜部 131a 的重叠部分 188a 支配性地决定上述电容 C3 的电容值。同样, 通过使栅极绝缘膜中的位于第二保持电容配线 152b 与第二漏极引出电极 107b 之间的部分的一部分形成得薄 (形成第二薄膜部 131b), 由此能够在第二保持电容配线 152b 和第二薄膜部 131b 的重叠部分支配性地决定上述电容 C4 的电容值。

[0178] 此处, 由于整个第一薄膜部 131a 被设置在栅极绝缘膜 140 中的第一导电体上区域 138a 中, 因此, 第一保持电容配线 152a 具有相对于第一薄膜部 131a 的偏移余量。因此, 即便第一保持电容配线 152a 的线幅发生变动或者对准发生偏移, 只要其边缘在不处于第一薄膜部 131a 的范围, 则电容 C3 的电容值几乎不发生变化。

[0179] 此外, 由于第一薄膜部 131a 被设置在栅极绝缘膜 140 与第一漏极引出电极 107a 重叠的区域中 (即, 整个第一薄膜部 131a 与第一漏极引出电极 107a 重叠), 因此, 第一漏极引出电极 107a 具有相对于第一薄膜部 131a 的偏移余量。因此, 即便第一漏极引出电极 107a 的形成幅度发生变动或者对准发生偏移, 只要其边缘在不处于第一薄膜部 131a 的范围, 则电容 C3 几乎不发生变化。

[0180] 由以上可知, 根据本有源矩阵基板, 不仅能够抑制电容 C3 的电容值乃至第一像素电极 117a 的电位控制量在基板内发生参差不齐, 而且, 在使用本有源矩阵基板的显示装置中, 能够提高其显示品质。即, 如果在利用 C_s 控制 (保持电容配线的控制) 进行多像素驱动的显示装置中显示规定的中间灰度, (在制造有源矩阵基板时, 在各个曝光处理中曝光量发生变化, 抗蚀剂图案的线幅参差不齐, 或者对准发生偏移, 因此由保持电容配线与漏极引出电极形成的电容的电容值在基板内出现参差不齐), 存在有在与各个曝光处理对应的各个曝光区域 (显示区域) 中产生亮度差的问题, 根据本实施方式, 由于能够有效地抑制电容 C3 的电容值在基板内参差不齐, 因此, 能够解决上述问题。

[0181] 同样, 根据本有源矩阵基板, 不仅能够抑制电容 C4 的电容值乃至第二像素电极 117b 的电位控制量在基板内发生参差不齐, 而且, 在使用本有源矩阵基板的显示装置中, 能够提高其显示品质。即, 根据本实施方式, 由于能够有效地抑制电容 C4 的电容值在基板内参差不齐, 因此, 能够解决上述这种如果在以 C_s 控制进行多像素驱动的显示装置中显示规定中间灰度时在与各个曝光处理对应的各个显示区域中产生亮度差的问题。

[0182] 如图 7 所示, 本实施方式的有源矩阵基板也可以在第一漏极引出电极 107a 与栅极绝缘膜 140 (第二栅极绝缘层 122) 之间设置半导体层 124。这样, 即便在构成薄膜部 131a 的第二栅极绝缘层 122 上存在小孔 (pin hole), 也能防止第一漏极引出电极 107a 与保持电容配线 152a 发生短路。

[0183] 此外, 如图 8 所示, 本实施方式的有源矩阵基板也可以采用以下结构: 通过设置连接第一漏极电极 108a 和第一像素电极 117a 的接触孔 111a、连接第一像素电极 117a 和第一

漏极引出电极 107a 的接触孔 181a, 而不形成图 5 的第一漏极引出配线 147a。这样, 因未形成第一漏极引出配线, 相应地能够提高开口率。

[0184] 此外, 也可以按照图 10 所示的方式构成本实施方式的有源矩阵基板。图 10 所示的有源矩阵基板在一个像素区域 170 中具备 TFT112、像素电极 117、漏极引出电极 107 和接触孔 111。本有源矩阵基板具备相互正交的沿着图中左右方向形成的扫描信号线 176 和沿着图中上下方向形成的数据信号线 115、和沿着图中左右方向横贯像素区域 170 中央的保持电容配线 152。

[0185] TFT112 具备源极电极 109 和漏极电极 108, 其栅极电极 106 从扫描信号线 176 引出。源极电极 109 与数据信号线 115 连接, 漏极电极 108 通过接触孔 111 与像素电极 117 连接。像素电极 117 是 ITO 等的透明电极, 使来自本有源矩阵基板下的光 (背光源光) 透过。

[0186] 保持电容配线 152 与漏极引出电极 107 重叠。而且, 漏极引出电极 107 作为电容 c 的一个电极起作用, 保持电容配线 152 作为该电容 c 的另一个电极起作用。该电容 c 具备作为保持电容的功能。

[0187] 在本有源矩阵基板中, 来自数据信号线 115 的数据 (信号电位) 通过 TFT112 的源极电极 109 和漏极电极 108 被赋予像素电极 117。

[0188] 由于在本有源矩阵基板上设置有覆盖扫描信号线 (各个晶体管的栅极电极) 和保持电容配线的栅极绝缘膜, 因此, 栅极绝缘膜在像素电极 170 中具有与保持电容配线 152 重叠的导电体上区域 138。

[0189] 在本实施方式中, 在栅极绝缘膜的导电体上区域 138 内形成膜厚变小的薄膜部 131。栅极绝缘膜具备多个栅极绝缘层, 通过将其中的至少一个局部地除去或者使其变薄, 由此形成薄膜部 131。更为详细地来讲, 薄膜部 131 是以左右方向为长边方向的长方形形状, 其局部地形成在导电体上区域 138 的中央部。

[0190] 在图 10 的结构中, 由于整个薄膜部 131 也被设置在栅极绝缘膜的导电体上区域 138 中, 因此, 保持电容配线 152 具有相对于薄膜部 131 的偏移余量。因此, 即便保持电容配线 152 的线幅发生变动或者对准发生偏移, 只要其边缘在不处于薄膜部 131 的范围, 则电容 c 的电容值几乎不发生变化。

[0191] 此外, 由于薄膜部 131 被设置在栅极绝缘膜与漏极引出电极 107 重叠的区域中 (即, 整个薄膜部 131 与漏极引出电极 107 重叠), 因此, 漏极引出电极 107 具有相对于薄膜部 131 的偏移余量。因此, 即便漏极引出电极 107 的形成幅度发生变动或者对准发生偏移, 只要其边缘在不处于薄膜部 131 的范围, 则电容 c 几乎不发生变化。

[0192] (实施方式 3)

[0193] 也可以按照图 22 所示的方式构成本有源矩阵基板。图 23 是图 22 的 A1-A2 截面图。如图 22 所示, 本有源矩阵基板在一个像素区域中具备 TFT212、第一像素电极 217a 和第二像素电极 217b (电容电极)、接触孔 211、控制电容电极 252 (导电体)、相互正交的沿着图中左右方向形成的扫描信号线 216 和沿着图中上下方向形成的数据信号线 215。

[0194] 控制电容电极 252 按照与第一和第二像素电极两者重叠的方式, 形成以扫描信号线 216 方向为长边方向的长方形形状。这样, 第一像素电极 217a 和控制电容电极 252 所形成的电容 C1 与控制电容电极 252 和第二像素电极 217b 所形成的电容 C2 串联连接, 第一和

第二像素电极 217a、217b 成为电容耦合的结构。

[0195] 如图 23 所示,在本有源矩阵基板中,在基板 20 上形成有栅极绝缘膜 240,并且在栅极绝缘膜 240 上形成有控制电容电极 252,在该控制电容电极 252 上形成有覆盖晶体管 212(参照图 22)的沟道部分的层间绝缘膜 225。因此,该层间绝缘膜 225 在各个像素区域中具有与控制电容电极 252 重叠的导电体上区域 238(参照图 22)。

[0196] 如图 22、23 所示,在本实施方式中,在层间绝缘膜的导电体上区域 238 内形成膜厚变小的薄膜部 231a、231b。层间绝缘膜 225 具备多个绝缘层,通过将其中的至少一个局部地除去或者使其变薄,由此形成薄膜部 231a、231b。具体来讲,薄膜部 231a 是以左右方向为长边方向的长方形形状,并且按照其整体与控制电容电极 252 和第一像素电极 217a 重叠的方式形成。

[0197] 同样,薄膜部 231b 是以左右方向为长边方向的长方形形状,并且按照其整体与控制电容电极 252 和第二像素电极 217b 重叠的方式形成。这样,在第一像素电极 217a 和控制电容电极 252 与薄膜部 231a 的重叠部分(图 23 的 288),上述电容 C1 被支配性地决定,在第二像素电极 217b 和控制电容电极 252 与薄膜部 231b 的重叠部分,上述电容 C2 被支配性地决定。

[0198] 在图 22 的结构中,由于整个薄膜部 231a 也被设置在层间绝缘膜的导电体上区域 238 中,因此,控制电容电极 252 具有相对于薄膜部 231a 的偏移余量。因此,即便控制电容电极 252 的线幅发生变动或者对准发生偏移,只要其边缘在不处于薄膜部 231a 的范围,则电容 C1 的电容值几乎不发生变化。此外,即便第一像素电极 217a 的对准等出现偏移,只要其边缘在不处于薄膜部 231a 的范围,则电容 C1 的电容值几乎不发生变化。

[0199] 同样,即便控制电容电极 252 的线幅发生变动或者对准发生偏移,只要其边缘在不处于薄膜部 231b 的范围,则电容 C2 的电容值几乎不发生变化。此外,即便第二像素电极 217b 的对准等出现偏移,只要其边缘在不处于薄膜部 231b 的范围,则电容 C2 的电容值几乎不发生变化。

[0200] 此外,也可以按照图 24 的方式对图 22 所示的有源矩阵基板进行变形。即,也可以在各个像素区域中,按照与第一和第二像素电极 217a、217b 重叠的方式,在层间绝缘膜的导电体上区域 238 的中央部设置一个薄膜部 231。

[0201] 图 11 表示将本有源矩阵基板制成液晶面板时的结构。如该图所示,本液晶面板 80 从背光源光源一侧依次具备偏光板 81、本有源矩阵基板 100(参照图 1、图 5 等)、取向膜 82、液晶层 83、彩色滤光片基板 84 和偏光板 85。彩色滤光片基板 84 从液晶层 83 一侧依次具备取向膜 85、共用(相对)电极 86、着色层 87(包括黑色矩阵 99)、玻璃基板 88。而且,在该共用(相对)电极 86 上设置有液晶分子取向控制用突起(肋)86x。液晶分子取向控制用突起 86x 例如采用感光性树脂形成。作为肋 86x 的(从基板面垂直方向观看时的)平面形状,可以列举按照一定的周期弯曲成锯齿形的带状(横 V 字形)等。

[0202] 此处,说明在制成液晶面板时的在有源矩阵基板与彩色滤光片基板之间封入液晶的方法。对于液晶的封入方法,可以采用在基板周边设置用于液晶注入的注入口,在真空下将注入口浸在液晶中,通过开放大气而注入液晶后用 UV 固化树脂等密封注入口的真空注入法等方法进行。但是,垂直取向的液晶面板中,与水平取向面板相比,注入时间非常长,因此,优选使用以下所示的液晶滴下贴合法。首先,在有源矩阵基板的周围涂布 UV 固化型密

封树脂,利用滴下法在彩色滤光片基板上滴下液晶。利用液晶滴下法,在密封的内侧部分规则地滴下最佳量的液晶,使得通过液晶成为所希望的单元间隙。接着,如上所述,为了贴合已进行密封描绘和液晶滴下的彩色滤光片基板与有源矩阵基板,将贴合装置内的气氛减压至 1Pa,在该减压下进行基板的贴合。然后,将气氛变成大气压后压坏密封部分,得到所希望的单元间隙。接着在利用 UV 照射暂时固化密封树脂后,为了最终固化密封树脂进行烘烤。此刻,液晶遍及密封树脂的内侧,液晶变成填充在单元内的状态。烘烤结束后,将其分割成面板单位,粘贴偏光板。由此,图 11 所示的液晶面板制作完成。

[0203] 下面,对本实施方式的液晶显示装置进行说明。

[0204] 图 12 是表示本液晶显示装置 509 的概略结构的框图。如图 12 所示,液晶显示装置 509 具备 Y/C 分离电路 500、视频色度电路 501、A/D 转换器 502、液晶控制器 503、具有本有源矩阵基板的液晶面板 504、背光源驱动电路 505、背光源 506、微机 507 和灰度等级电路 508。

[0205] 在液晶显示装置 509 中显示的图像信号和影像信号被输入 Y/C 分离电路 500,分离成亮度信号和色信号。这些亮度信号和色信号在视频色度电路 501 中被转换成与光的三原色的 R、G、B 对应的模拟 RGB 信号。而且,该模拟 RGB 信号在 A/D 转换器 502 中被转换成数字 RGB 信号,并被输入液晶控制器 503 中。

[0206] 被输入该液晶控制器 503 中的数字 RGB 信号从液晶控制器 503 输入液晶面板 504。在液晶面板 504 中,在规定的时间内从液晶控制器 503 输入数字 RGB 信号,并且从灰度等级电路 508 供给 RGB 各自的灰度等级电压。此外,利用背光源驱动电路 505 驱动背光源 506,在液晶面板 504 上照射光线。这样,液晶面板 504 显示图像或视频。此外,包括上述各个处理,整个液晶显示装置 509 的控制均由微机 507 进行。

[0207] 作为上述影像信号,可以列举基于电视播放的影像信号、利用照相机拍摄的影像信号、通过互联网线路供给的影像信号等各种影像信号。

[0208] 此外,如图 13 所示,本发明的液晶显示装置 509 与接收电视播放并且输出影像信号的调谐部 600 连接,由此能够根据从调谐部 600 输出的影像信号进行影像(图像)显示。在此情况下,液晶显示装置 509 与调谐部 600 构成电视接收机 601。

[0209] 当将上述液晶显示装置作为电视接收机 601 时,例如,如图 14 所示,采用以第一框体 801 与第二框体 806 将其包入的方式夹持液晶显示装置 509 的结构。第一框体 801 形成有用于使在液晶显示装置 509 中显示的影像透过的开口部 801a。此外,第二框体 806 覆盖液晶显示装置 509 的背面一侧,设置有用操作该液晶显示装置 509 的操作电路 805,并且在下方安装有支承用部件 808。

[0210] 下面,对进行多像素驱动(具备多像素驱动用的有源矩阵基板)的本液晶显示装置的一个例子进行说明。图 15 是表示该液晶显示装置的结构模式图。

[0211] 液晶显示装置 509 具备液晶面板 504、对源极线 S1……进行驱动的源极驱动器 540(数据信号线驱动电路)、对栅极线 G1……进行驱动的栅极驱动器 541(扫描信号线驱动电路)、对保持电容配线(信号线)Cs1……进行驱动的 Cs 控制电路 543、和对源极驱动器 540 和栅极驱动器 541 以及 Cs 用控制电路 543 进行控制的显示控制电路 542。

[0212] 液晶面板 504 的结构如图 11(对于有源矩阵基板,也参照图 1、图 5 等)所示,如图 16、17 所示,由第一像素电极 17a、相对电极(Vcom)和两者间的液晶层构成第一子像素电容

Csp1,由第二像素电极 17b、相对电极 (Vcom) 和两者间的液晶层构成第二子像素电容 Csp2。其中,在本液晶显示装置 509 中以成为常黑的方式配置有偏光板。

[0213] 显示控制电路 542 从外部的信号源接收表示应显示的图像的数字视频信号 Dv、与该视频信号 Dv 对应的水平同步信号 HSY 和垂直同步信号 VSY、用于控制显示动作的控制信号 Dc,根据这些信号 Dv、HSY、VSY、Dc,生成并输出数据启动脉冲信号 SSP、数据时钟信号 SCK、表示应显示的图像的数字图像信号 DA、栅极启动脉冲信号 GSP、栅极时钟信号 GCK、栅极驱动器输出控制信号 GOE,作为用于在液晶面板 504 中显示该数字视频信号 Dv 所表示的图像的信号。

[0214] 更为详细地来讲,根据需要在内部存储器中对视频信号 Dv 进行过时间调整等以后,作为数字图像信号 DA 从显示控制电路 542 输出,生成数据时钟信号 SCK,作为与该数字图像信号 DA 表示的图像的各个像素对应的脉冲所构成的信号,根据水平同步信号 HSY,生成数据启动脉冲信号 SSP,作为在每一个水平扫描期间只在规定期间成为高电平 (H 电平) 的信号,根据垂直同步信号 VSY,生成栅极启动脉冲信号 GSP,作为在每一个帧期间 (一个垂直扫描期间) 只在规定期间成为 H 电平的信号,根据水平同步信号 HSY 生成栅极时钟信号 GCK,根据水平同步信号 HSY 和控制信号 Dc 生成栅极驱动器输出控制信号 GOE。

[0215] 如上所述,在显示控制电路 542 中生成的信号中,数字图像信号 DA 与数据启动脉冲信号 SSP 和数据时钟信号 SCK 被输入源极驱动器 540,栅极启动脉冲信号 GSP 和栅极时钟信号 GCK 与栅极驱动器输出控制信号 GOE 被输入栅极驱动器 541。

[0216] 源极驱动器 540 根据数字图像信号 DA 与数据启动脉冲信号 SSP 和数据时钟信号 SCK,在每一个水平扫描期间依次生成数据信号,作为数字图像信号 DA 所表示的图像的各个水平扫描线的相当于像素值的模拟电压,并将这些数据信号分别施加在源极线 S 上。

[0217] 此外,GCK 和 GSP 被输入 Cs 控制电路 543。Cs 用控制电路 542 控制 Cs 信号波形的相位和宽度。

[0218] 下面,利用图 16 ~ 图 17 和图 1、图 5 等说明本液晶显示装置 509 的驱动 (多像素驱动) 方法的一个例子。

[0219] 在本实施方式中,从共用的数据信号线向第一像素电极 17a 和第二像素电极 17b 供给显示信号电压,其后使各个 TFT12a、12b 为断开状态后,使第一保持电容配线 52a 和第二保持电容配线 52b 的电压以相互各异的方式变化。这样,在一个像素内形成基于第一子像素电容 Csp1 的高亮度区域、和基于第二子像素电容 Csp2 的低亮度区域。在此结构中,由于从一根数据信号线向两个像素电极供给显示信号电压,因此,具有无需增加数据信号线的数量和驱动它们的源极驱动器的数量的优点。

[0220] 图 17 是图 16 所示的电路的各部的电压的时序图。其中,Vg 是扫描信号线 (第一和第二 TFT 的栅极电极) 的电压,Vs 是数据信号线的电压 (源极电压),Vcs1 是第一保持电容配线的电压,Vcs2 是第二保持电容配线的电压,Vlc1 是第一像素电极的电压,Vlc2 是第一像素电极的电压。其中,在液晶显示装置中,为了使液晶不极化,一般进行帧反转、线反转、点反转等交流驱动。即,在第 n 帧向源极电压的中央值 Vsc 施加正极性的源极电压 (Vsp),在接下来的 (n+1) 帧中向 Vsc 施加负极性的源极电压 (Vsn),并且,在每个帧中进行点反转。此外,以振幅电压 Vad 使第一保持电容配线的电压和第二保持电容配线的电压偏振,并且使两者的相位偏差 180 度。

- [0221] 对 n 帧中的各个电压波形的经时变化进行说明。
- [0222] 首先,在时刻 T_0 , $V_{cs1} = V_{com} - V_{ad}$, $V_{cs2} = V_{com} + V_{ad}$ 。其中, V_{com} 是相对电极的电压。
- [0223] 在时刻 T_1 , V_g 从 V_{gL} 变为 V_{gH} , 各个 TFT 均变为导通状态。结果, V_{lc1} 和 V_{lc2} 上升至 V_{sp} , 保持电容 C_{s1} 、 C_{s2} 和子像素电容 C_{sp1} 、 C_{sp2} 被充电。
- [0224] 在时刻 T_2 , V_g 从 V_{gH} 变为 V_{gL} , 各个 TFT 变成断开状态, 保持电容 C_{s1} 、 C_{s2} 和子像素电容 C_{sp1} 、 C_{sp2} 与数据信号线电绝缘。此外, 紧接其后由于寄生电容等的影响发生馈通现象, $V_{lc1} = V_{sp} - V_{d1}$, $V_{lc2} = V_{sp} - V_{d2}$ 。
- [0225] 在时刻 T_3 , V_{cs1} 从 $V_{com} - V_{ad}$ 变为 $V_{com} + V_{ad}$, V_{cs2} 从 $V_{com} + V_{ad}$ 变为 $V_{com} - V_{ad}$ 。结果, $V_{lc1} = V_{sp} - V_{d1} + 2 \times K \times V_{ad}$, $V_{lc2} = V_{sp} - V_{d2} - 2 \times K \times V_{ad}$ 。此处, $K = C_{cs} / (C_{lc} + C_{cs})$, C_{cs} 是各个保持电容 (C_{s1} 、 C_{s2}) 的电容值, C_{lc} 是各个子像素电容 (C_{sp1} 、 C_{sp2}) 的电容值。
- [0226] 在时刻 T_4 , V_{cs1} 从 $V_{com} + V_{ad}$ 变为 $V_{com} - V_{ad}$, V_{cs2} 从 $V_{com} - V_{ad}$ 变为 $V_{com} + V_{ad}$ 。结果, $V_{lc1} = V_{sp} - V_{d1}$, $V_{lc2} = V_{sp} - V_{d2}$ 。
- [0227] 在时刻 T_5 , V_{cs1} 从 $V_{com} - V_{ad}$ 变为 $V_{com} + V_{ad}$, V_{cs2} 从 $V_{com} + V_{ad}$ 变为 $V_{com} - V_{ad}$ 。结果, $V_{lc1} = V_{sp} - V_{d1} + 2 \times K \times V_{ad}$, $V_{lc2} = V_{sp} - V_{d2} - 2 \times K \times V_{ad}$ 。
- [0228] 然后, 每当在水平扫描期间 $1H$ 的整数倍时, 重复时刻 T_4 、 T_5 , 直至接下来 $V_g = V_{gh}$ 并进行写入。因此, V_{lc1} 的有效值变为 $V_{sp} - V_{d1} + K \times V_{ad}$, V_{lc2} 的有效值变为 $V_{sp} - V_{d2} - K \times V_{ad}$ 。
- [0229] 由以上可知, 在第 n 帧中, 各个子像素电容 (第一子像素电容 C_{sp1} 、第二子像素电容 C_{sp2}) 的有效电压 (V_1 、 V_2) 变为 $V_1 = V_{sp} - V_{d1} + K \times V_{ad} - V_{com}$, $V_2 = V_{sp} - V_{d2} - K \times V_{ad} - V_{com}$, 因此, 在一个像素内形成基于第一子像素电容 C_{sp1} 的高亮度区域和基于第二子像素电容 C_{sp2} 的低亮度区域。
- [0230] 下面, 说明 $n+1$ 帧的各个电压波形的经时变化。
- [0231] 首先, 在时刻 T_0 , $V_{cs1} = V_{com} + V_{ad}$, $V_{cs2} = V_{com} - V_{ad}$ 。其中, V_{com} 是相对电极的电压。
- [0232] 在时刻 T_1 , V_g 从 V_{gL} 变为 V_{gH} , 各个 TFT 均变成导通状态。结果, V_{lc1} 和 V_{lc2} 降至 V_{sn} , 保持电容 C_{s1} 、 C_{s2} 和子像素电容 C_{sp1} 、 C_{sp2} 被充电。
- [0233] 在时刻 T_2 , V_g 从 V_{gH} 变为 V_{gL} , 各个 TFT 变成断开状态, 保持电容 C_{s1} 、 C_{s2} 和子像素电容 C_{sp1} 、 C_{sp2} 与数据信号线电绝缘。此外, 紧接其后由于寄生电容等的影响发生馈通现象, $V_{lc1} = V_{sn} - V_{d1}$, $V_{lc2} = V_{sn} - V_{d2}$ 。
- [0234] 在时刻 T_3 , V_{cs1} 从 $V_{com} + V_{ad}$ 变为 $V_{com} - V_{ad}$, V_{cs2} 从 $V_{com} - V_{ad}$ 变为 $V_{com} + V_{ad}$ 。结果, $V_{lc1} = V_{sn} - V_{d1} - 2 \times K \times V_{ad}$, $V_{lc2} = V_{sn} - V_{d2} + 2 \times K \times V_{ad}$ 。此处, $K = C_{cs} / (C_{lc} + C_{cs})$, C_{cs} 是各个保持电容 (C_{s1} 、 C_{s2}) 的电容值, C_{lc} 是各个子像素电容 (C_{sp1} 、 C_{sp2}) 的电容值。
- [0235] 在时刻 T_4 , V_{cs1} 从 $V_{com} - V_{ad}$ 变为 $V_{com} + V_{ad}$, V_{cs2} 从 $V_{com} + V_{ad}$ 变为 $V_{com} - V_{ad}$ 。结果, $V_{lc1} = V_{sn} + V_{d1}$, $V_{lc2} = V_{sn} + V_{d2}$ 。
- [0236] 在时刻 T_5 , V_{cs1} 从 $V_{com} + V_{ad}$ 变为 $V_{com} - V_{ad}$, V_{cs2} 从 $V_{com} - V_{ad}$ 变为 $V_{com} + V_{ad}$ 。结果, $V_{lc1} = V_{sn} - V_{d1} - 2 \times K \times V_{ad}$, $V_{lc2} = V_{sn} - V_{d2} + 2 \times K \times V_{ad}$ 。

[0237] 然后,每当在水平扫描期间 1H 的整数倍时,重复时刻 T4、T5,直至接下来 $V_g = V_{gh}$ 并进行写入。因此, V_{lc1} 的有效值变为 $V_{sn} - V_{d1} - K \times V_{ad}$, V_{lc2} 的有效值变为 $V_{sn} - V_{d2} + K \times V_{ad}$ 。

[0238] 由以上可知,在第 n 帧时,各个子像素电容 (C_{sp1} 、 C_{sp2}) 的有效电压 (V_1 、 V_2) 变为 $V_1 = V_{sn} - V_{d1} - K \times V_{ad} - V_{com}$, $V_2 = V_{sn} - V_{d2} + K \times V_{ad} - V_{com}$, 因此,在一个像素内形成基于第一子像素电容 C_{sp1} 的高亮度区域和基于第二子像素电容 C_{sp2} 的低亮度区域。

[0239] 此处,在大型的有源矩阵基板中,存在有在各个曝光处理中曝光量发生变化,(因为由于抗蚀剂图案的线幅参差不齐或者对准发生偏移而使上述 K 的值在基板内参差不齐)在与各个曝光处理对应的每个曝光区域(显示区域)中产生亮度差的问题,但是,根据本有源矩阵基板,由于能够有效地抑制 K 的值在基板内的参差不齐,因此,能够解决上述问题。

[0240] 再者,在上述方法中,简单地使 V_{cs1} 与 V_{cs2} 的相位偏差 180 度,但是只要能够在在一个像素区域内形成亮区域与暗区域即可,相位的偏差不一定是 180 度也可以。此外, V_{cs1} 与 V_{cs2} 的脉冲宽度与 V_s 相等,但是并非局限于此,例如,考虑在驱动大型高精度的液晶显示装置的情况下的因 C_s 信号延迟引起的保持电容的充电不足而优选变更脉冲宽度。这些可以通过输入 GSP、GCK 的 C_s 用控制电路来控制。

[0241] 此外,如图 18 所示,也可以使 V_{cs1} 为在 T2 时 V_g 变成“L”(各个 TFT12a、12b 断开)后的 T3 变成“High”(或者变成“Low”)的波形,使 V_{cs2} 为从 T3 开始一个水平期间(1H)后的 T4 变成“Low”(或者变成“High”)的波形。即,进行电位控制,使得在各个晶体管被断开后, V_{cs1} 上升并在该帧中维持该上升后的状态,并且从 V_{cs1} 上升后偏差 1H 期间 V_{cs2} 下降,并在该帧中维持该下降后的状态,或者,进行电位控制,使得在各个晶体管被断开后, V_{cs1} 下降并在该帧中维持该下降后的状态,并且从 V_{cs1} 的下降后偏差 1H 期间 V_{cs2} 上升,并在该帧中维持该上升后的状态。

[0242] 下面,说明图 18 的 n 帧中的各个电压波形的经时变化。

[0243] 首先,在时刻 T0, $V_{cs1} = V_{com} - V_{ad}$, $V_{cs2} = V_{com} + V_{ad}$ 。其中, V_{com} 是相对电极的电压。

[0244] 在时刻 T1, V_g 从 V_{gL} 变为 V_{gH} , 各个 TFT 均变成导通状态。结果, V_{lc1} 和 V_{lc2} 上升至 V_{sp} , 保持电容 C_{s1} 、 C_{s2} 和子像素电容 C_{sp1} 、 C_{sp2} 被充电。

[0245] 在时刻 T2, V_g 从 V_{gH} 变为 V_{gL} , 各个 TFT 变成断开状态,保持电容 C_{s1} 、 C_{s2} 和子像素电容 C_{sp1} 、 C_{sp2} 与数据信号线电绝缘。此外,紧接其后由于寄生电容等的影响发生馈通现象, $V_{lc1} = V_{sp} - V_{d1}$, $V_{lc2} = V_{sp} - V_{d2}$ 。

[0246] 在时刻 T3, V_{cs1} 从 $V_{com} - V_{ad}$ 变为 $V_{com} + V_{ad}$ 。在时刻 T4(T3 的 1H 后), V_{cs2} 从 $V_{com} + V_{ad}$ 变为 $V_{com} - V_{ad}$ 。结果, $V_{lc1} = V_{sp} - V_{d1} + 2 \times K \times V_{ad}$, $V_{lc2} = V_{sp} - V_{d2} - 2 \times K \times V_{ad}$ 。此处, $K = C_{cs} / (C_{lc} + C_{cs})$, C_{cs} 是各个保持电容 (C_{s1} 、 C_{s2}) 的电容值, C_{lc} 是各个子像素电容 (C_{sp1} 、 C_{sp2}) 的电容值。

[0247] 由以上可知,在第 n 帧中,各个子像素电容(第一子像素电容 C_{sp1} 、第二子像素电容 C_{sp2}) 的有效电压 (V_1 、 V_2) 变为 $V_1 = V_{sp} - V_{d1} + 2 \times K \times V_{ad} - V_{com}$, $V_2 = V_{sp} - V_{d2} - 2 \times K \times V_{ad} - V_{com}$, 因此,在一个像素内形成基于第一子像素电容 C_{sp1} 的亮子像素和基于第二子像素电容 C_{sp2} 的暗子像素。

[0248] 这样, V_{cs1} 和 V_{cs2} 波形的钝化(なまり)对漏极有效电位的影响变小,对降低亮

度不均有效。

[0249] 再者,图 1、图 3、图 5、图 8 所示的有源矩阵基板是上下(沿着数据信号线的方向)邻接的像素彼此共用各个保持电容配线的结构,在上下邻接的像素彼此不共用各个保持电容配线的结构中,如图 29 所示,也可以使 V_{cs1} 为在 T2 时 V_g 变成“L”(各个 TFT12a、12b 断开)后的 T3 变成“High”(或者变成“Low”)的波形,同样,使 V_{cs2} 为在 T2 时 V_g 变成“L”后的 T3 变成“Low”(或者变成“High”)的波形。即,进行电位控制,使得在各个晶体管被断开后, V_{cs1} 上升并在该帧中维持该上升后的状态,并且与 V_{cs1} 的上升同步使 V_{cs2} 下降,并在该帧中维持该下降后的状态,或者,进行电位控制,使得在各个晶体管被断开后, V_{cs1} 下降并在该帧中维持该下降后的状态,并且与 V_{cs1} 的下降同步使 V_{cs2} 上升,并在该帧中维持该上升后的状态。

[0250] 本发明并不局限于上述各个实施方式,对于适当组合在不同的实施方式中公开的技术方法而获得的实施方式,也包括在本发明的技术范畴之内。

[0251] 产业上的可利用性

[0252] 本发明的有源矩阵基板例如适用于液晶电视。

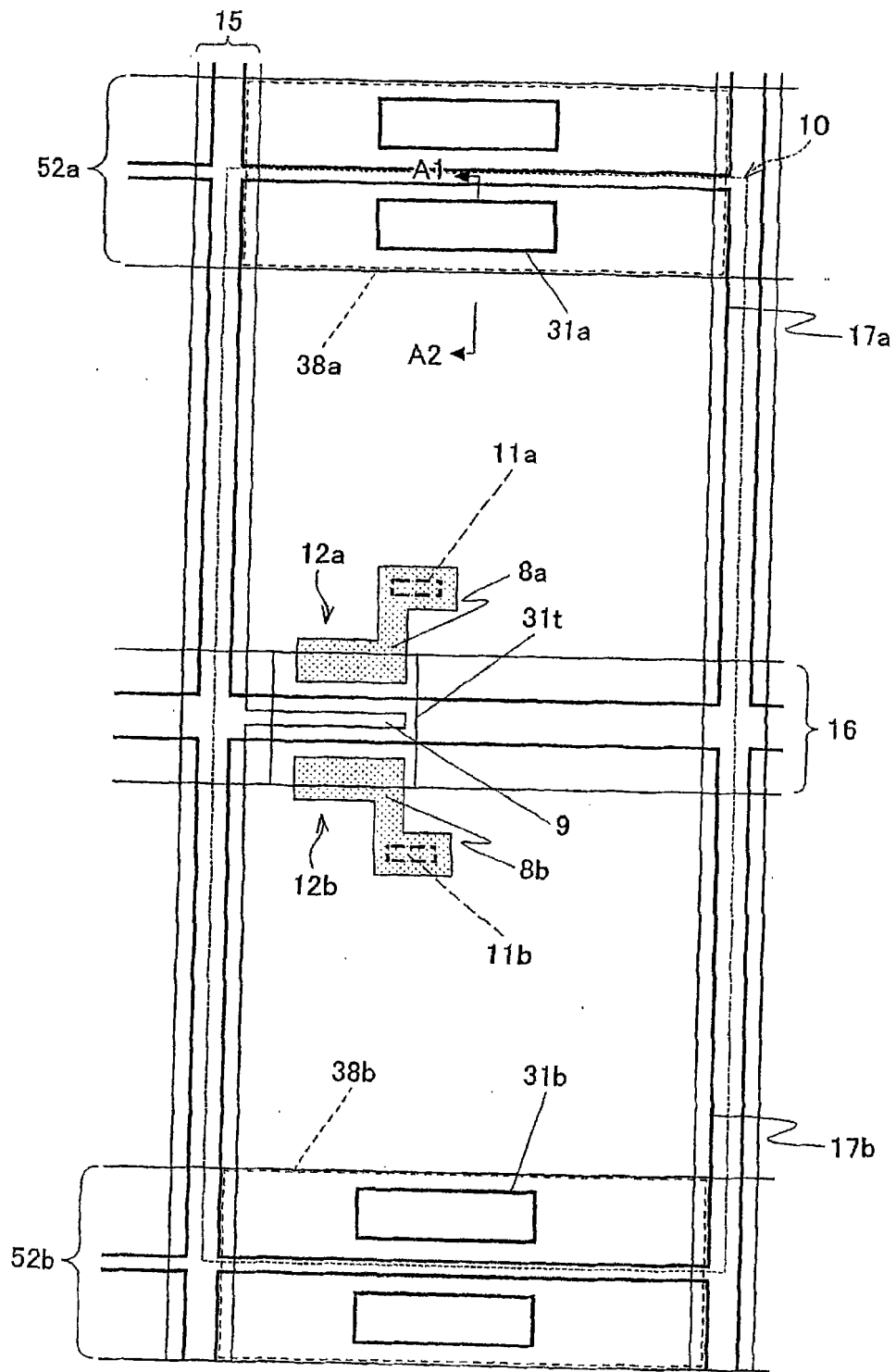


图 1

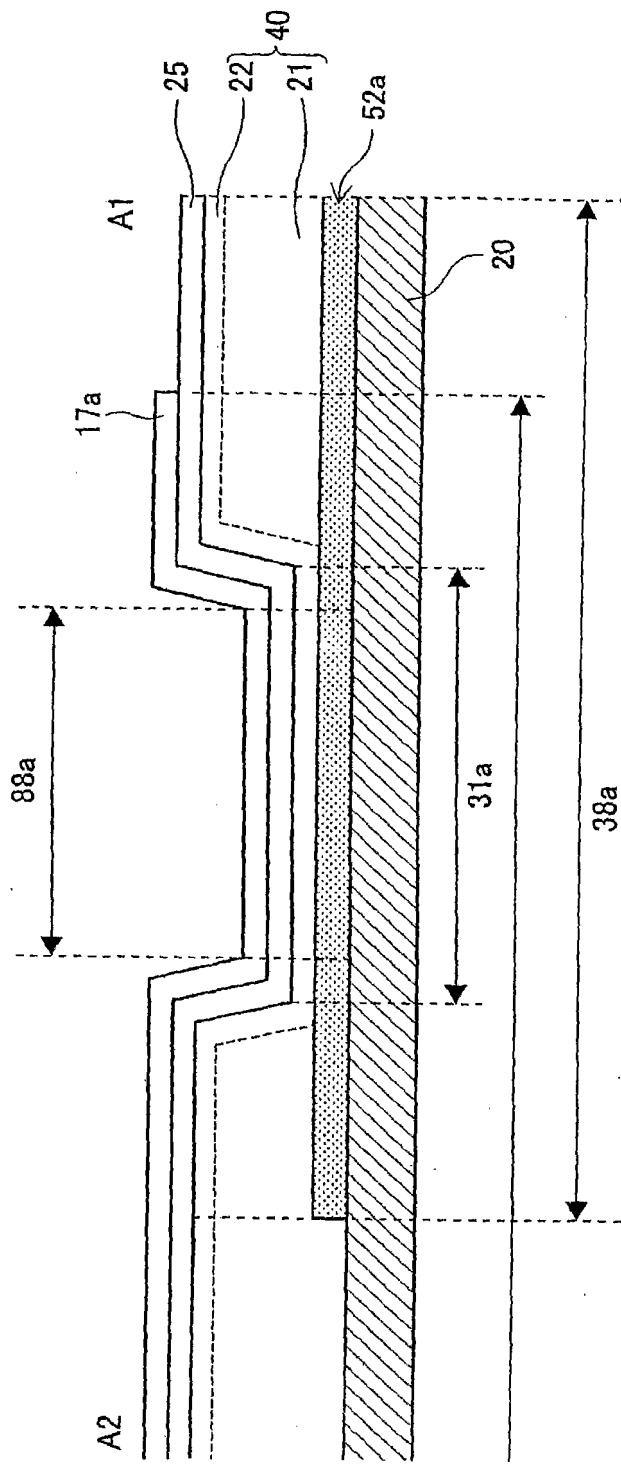


图2

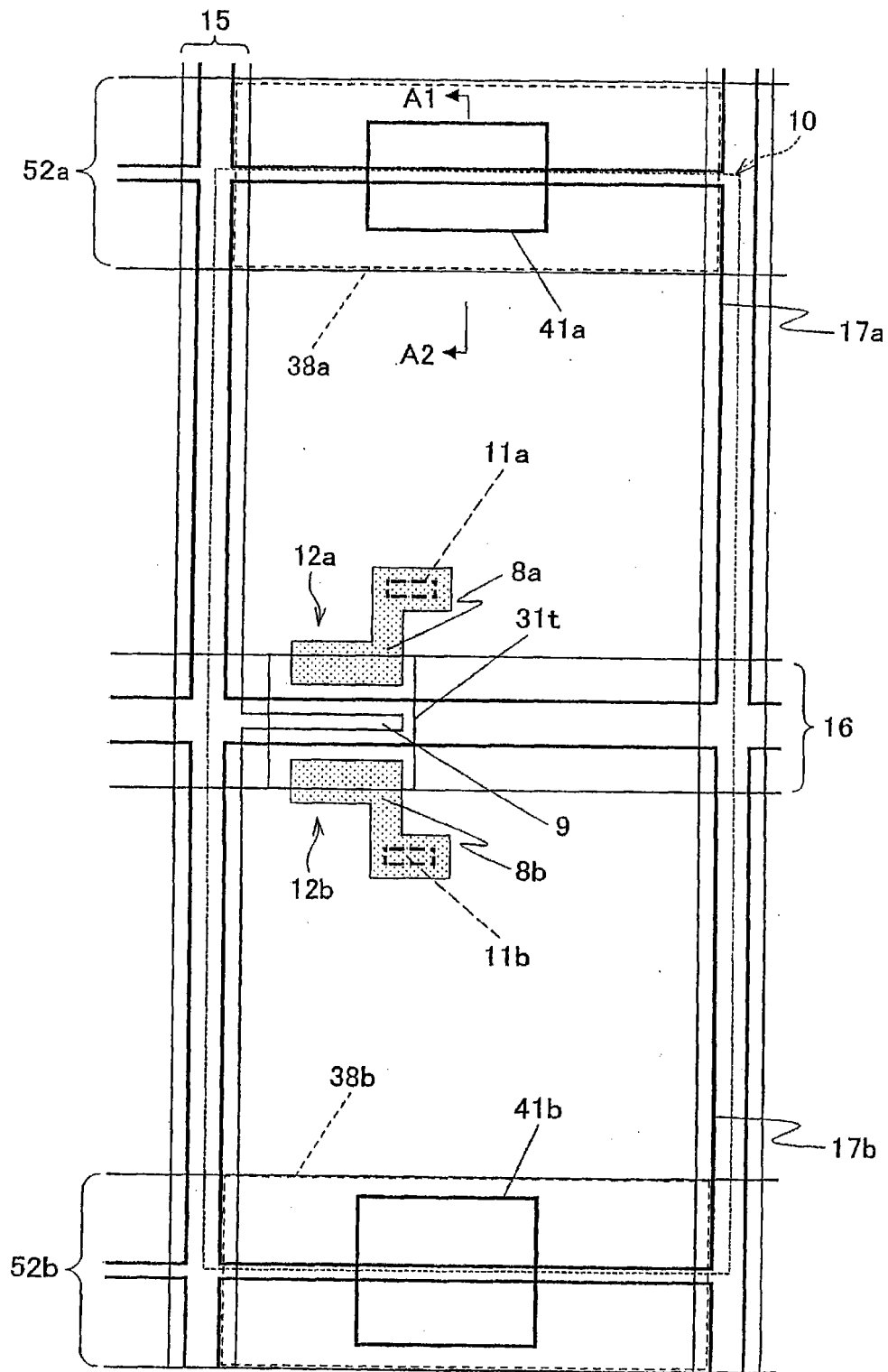
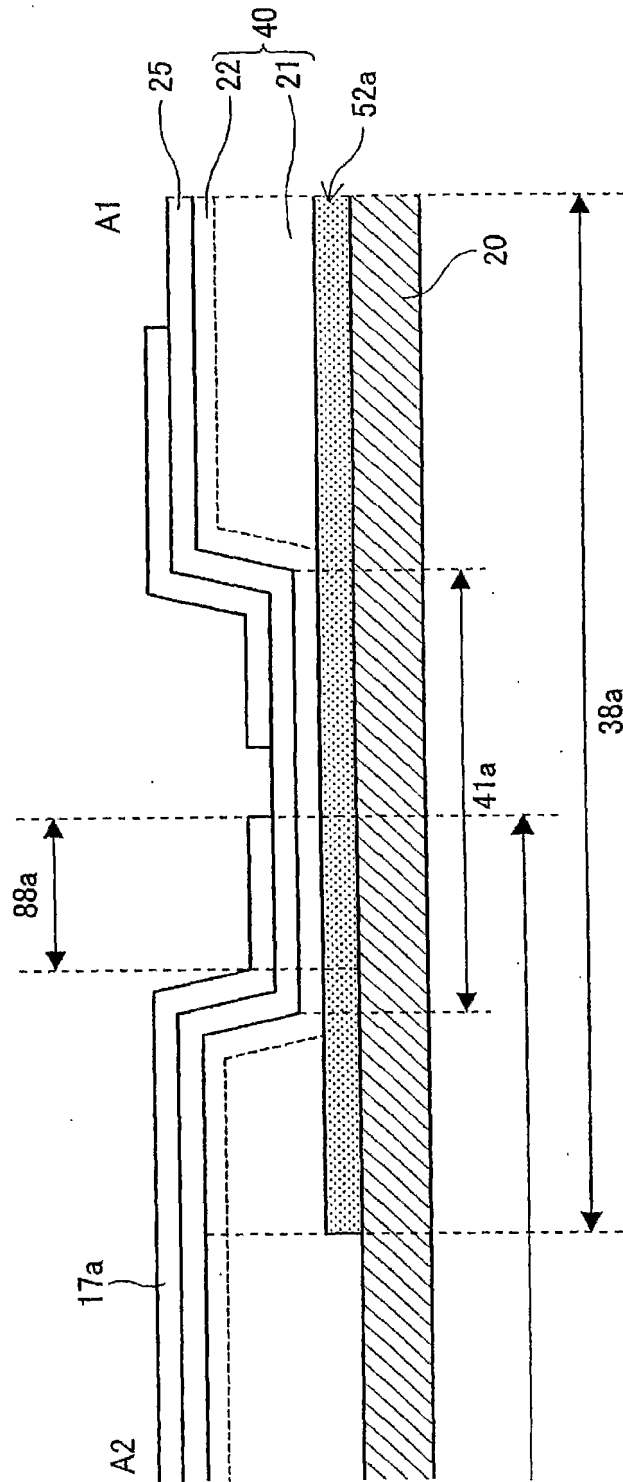


图 3



4

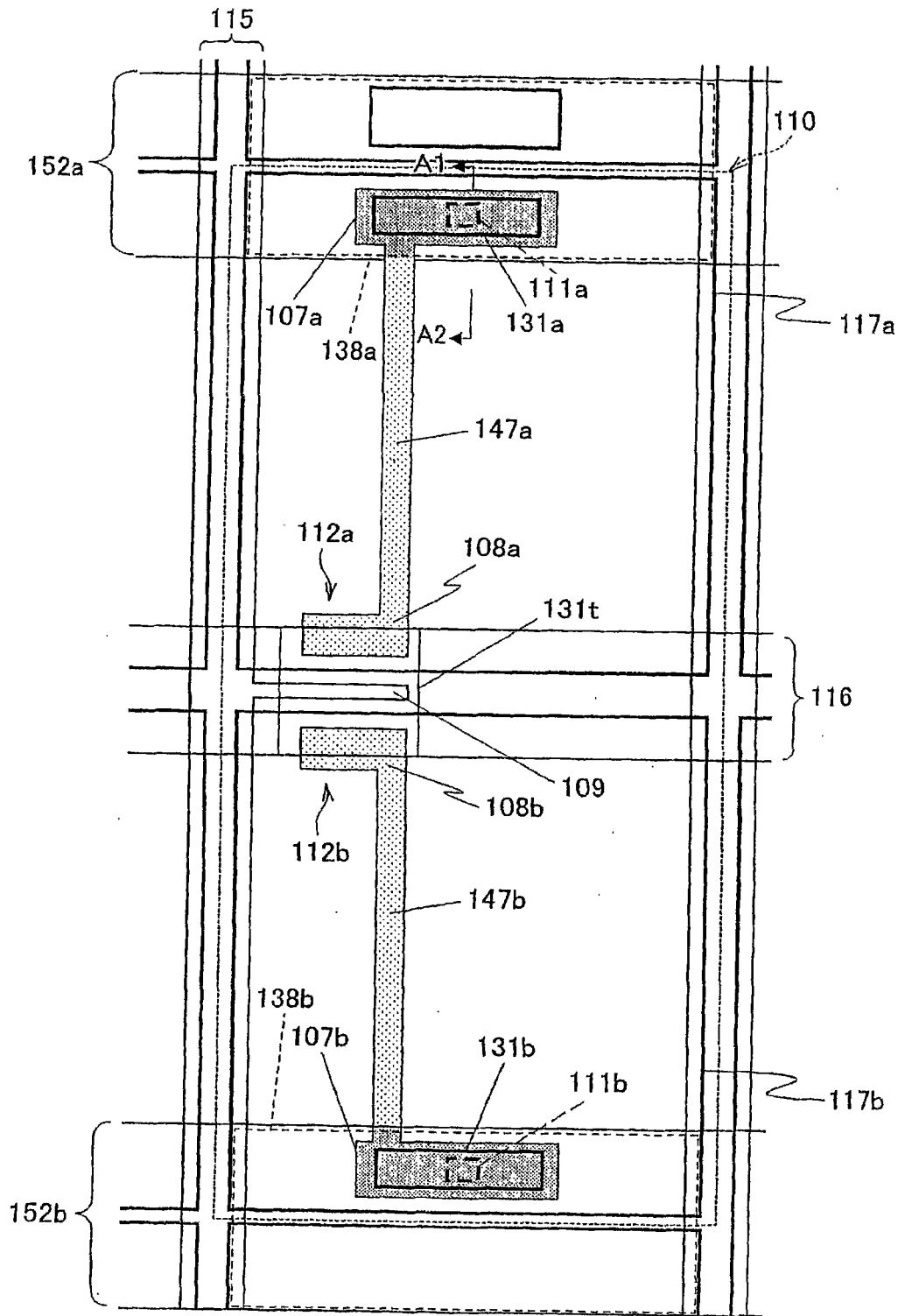


图 5

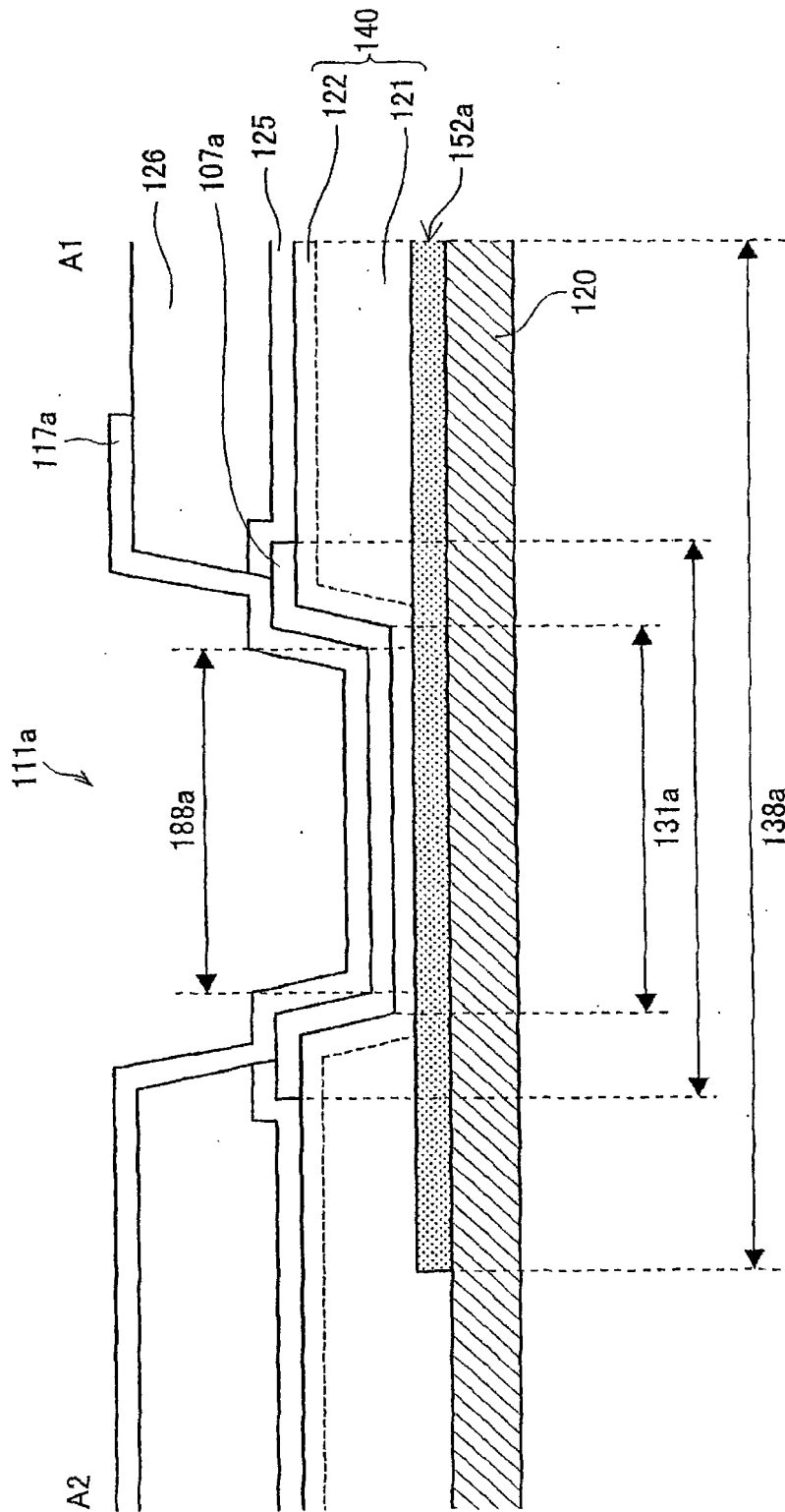


图6

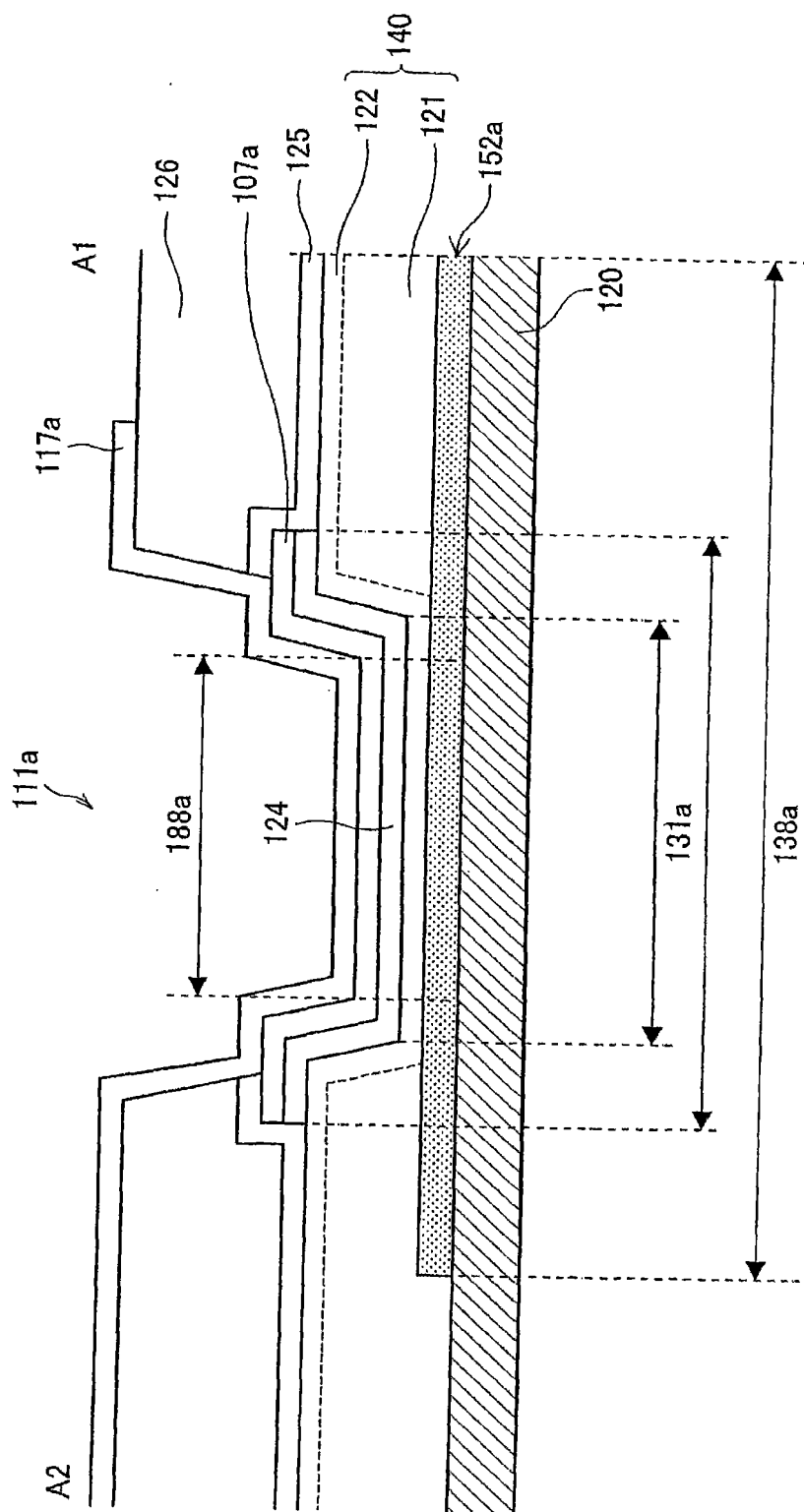


图7

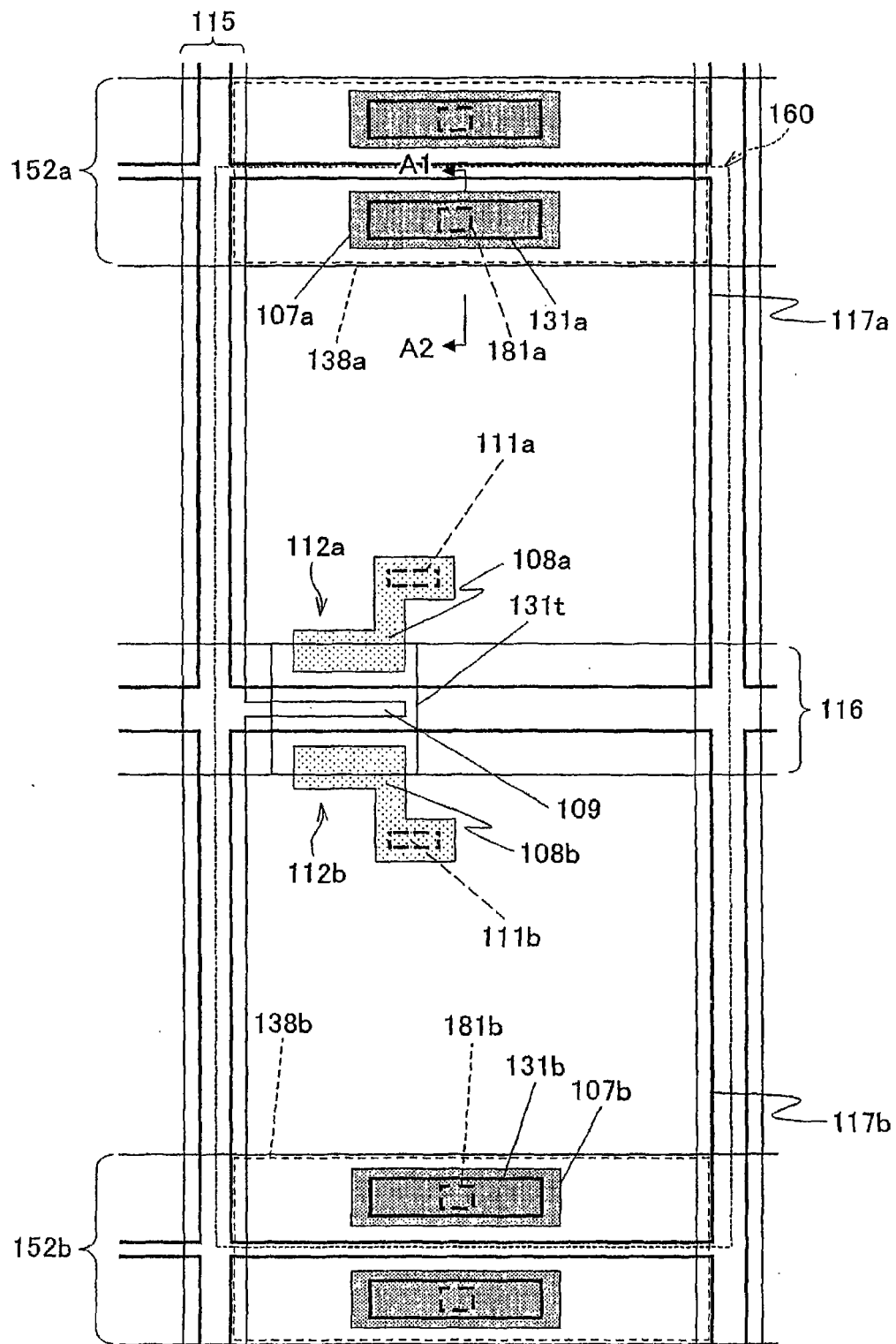


图 8

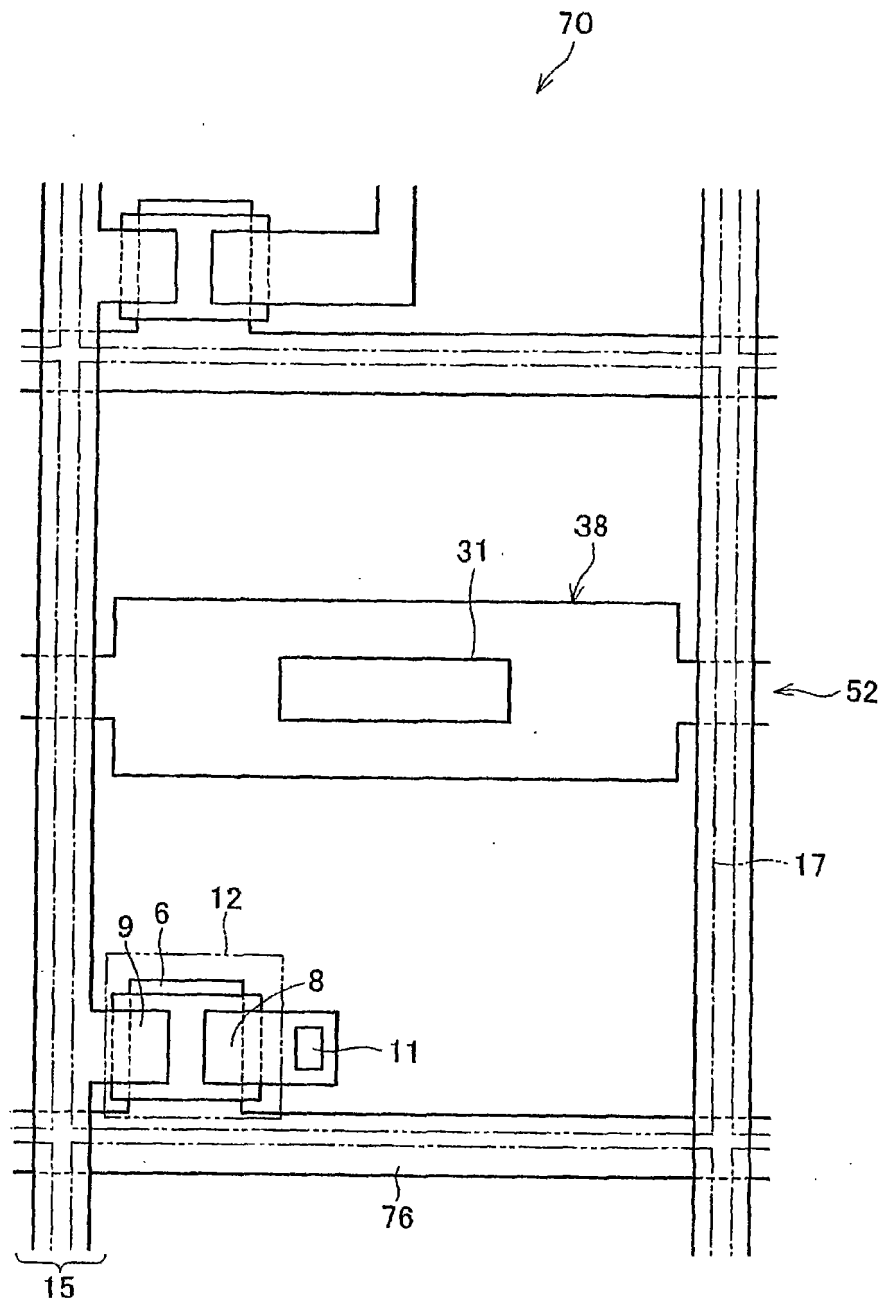


图 9

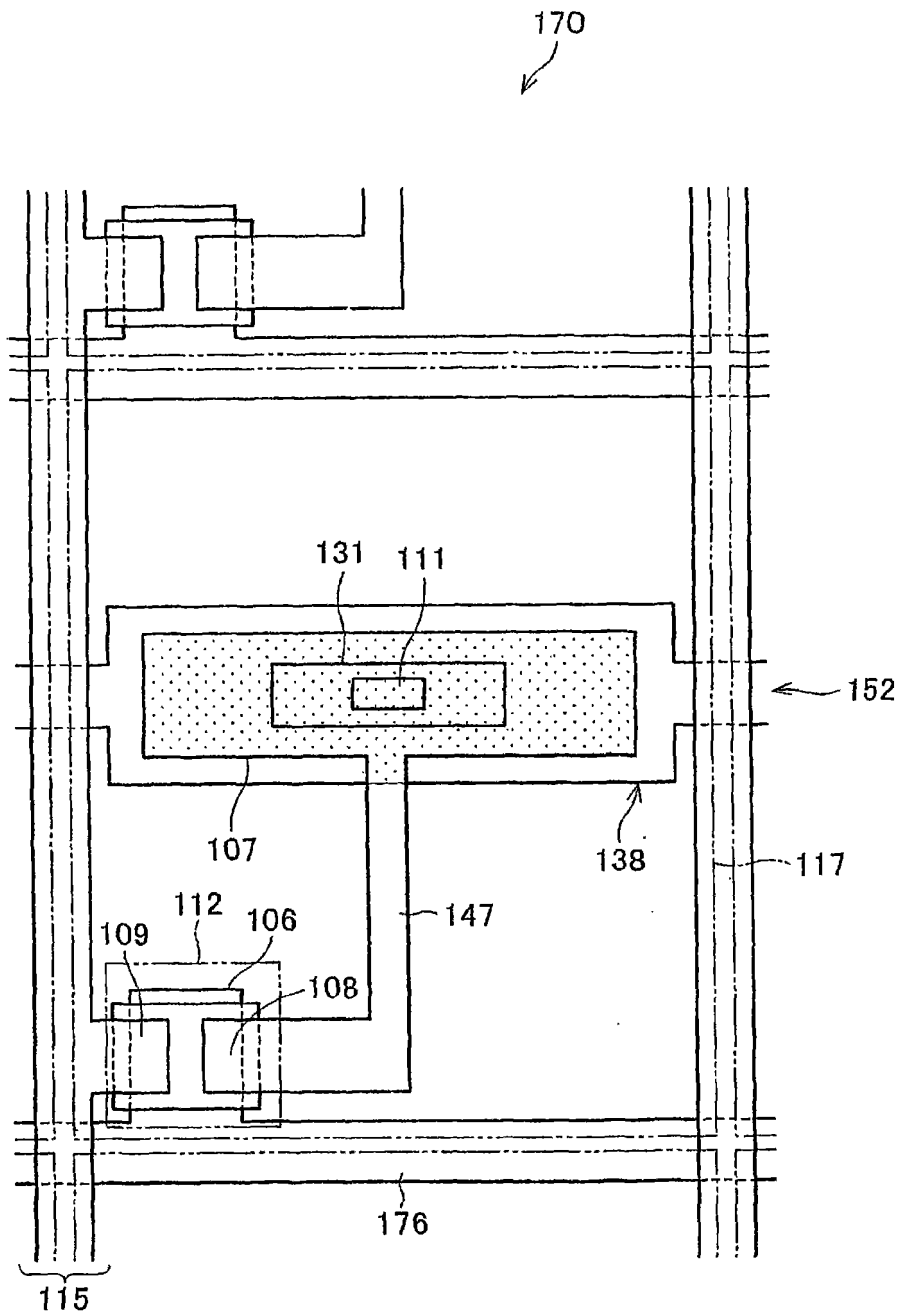


图 10

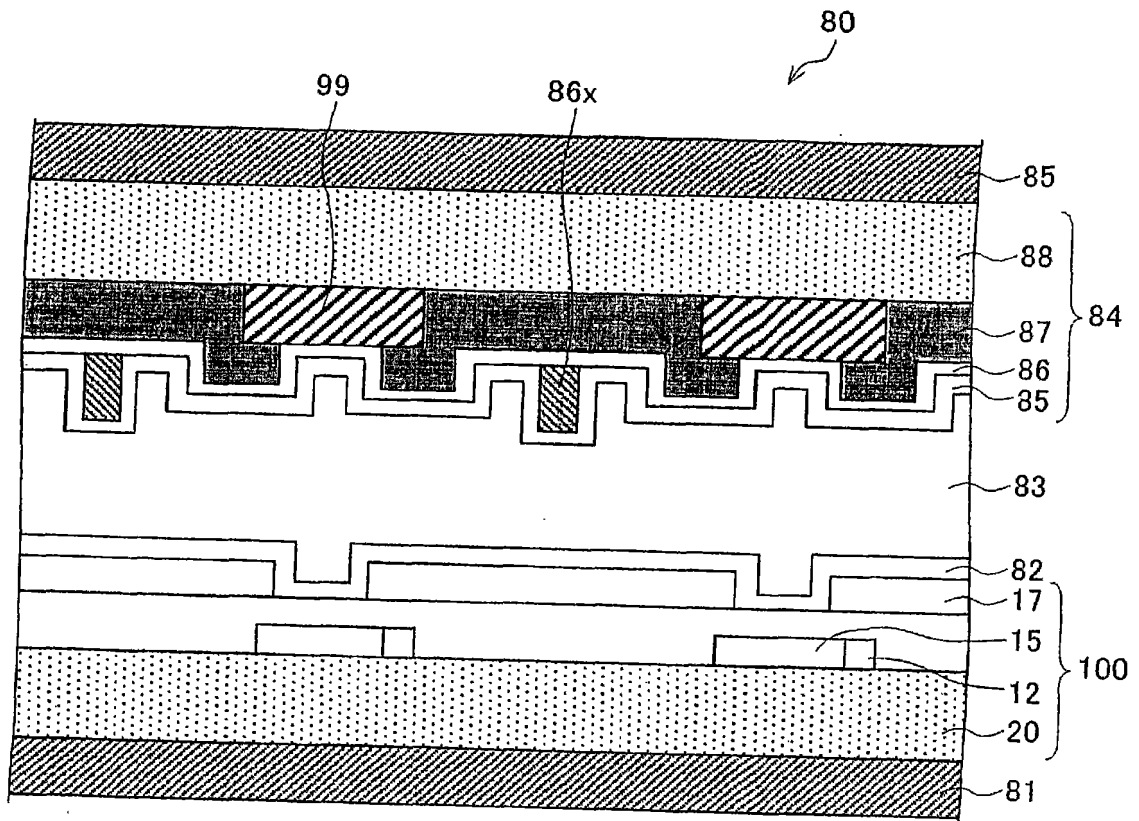


图 11

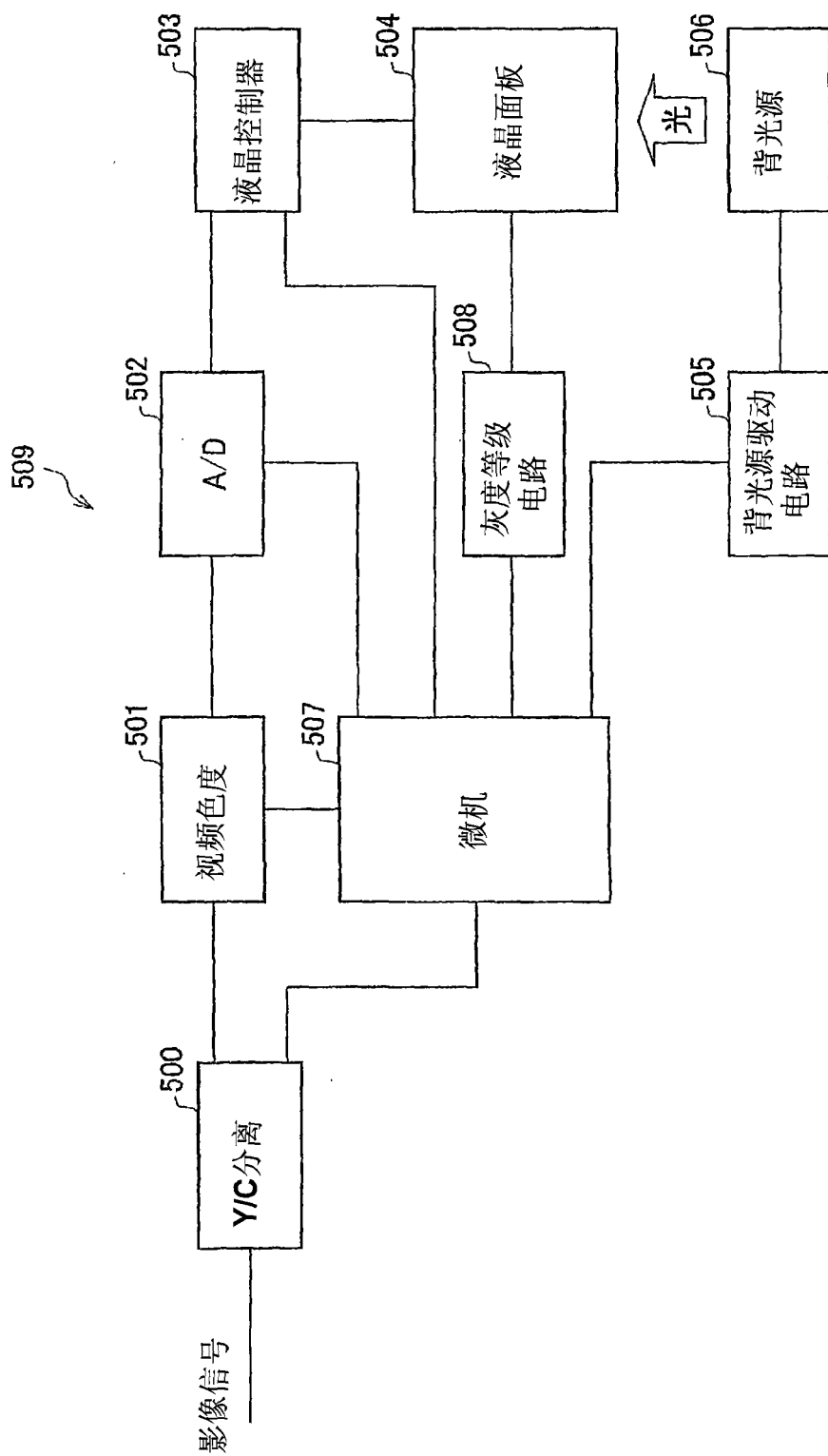


图12

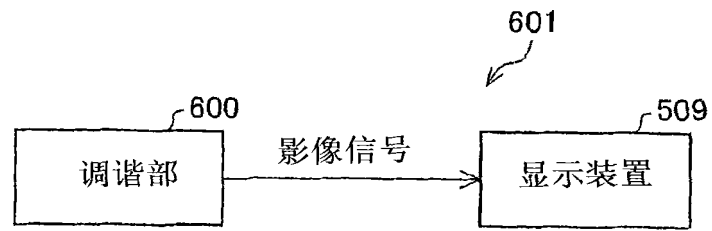


图 13

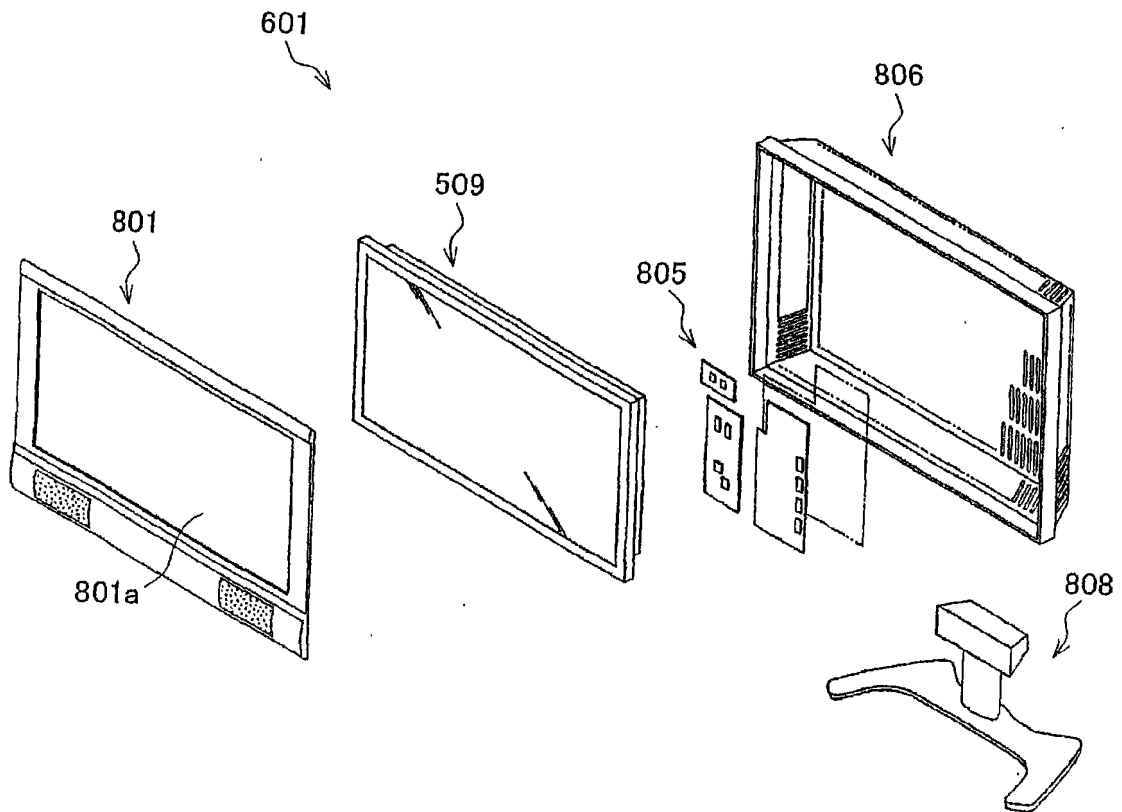


图 14

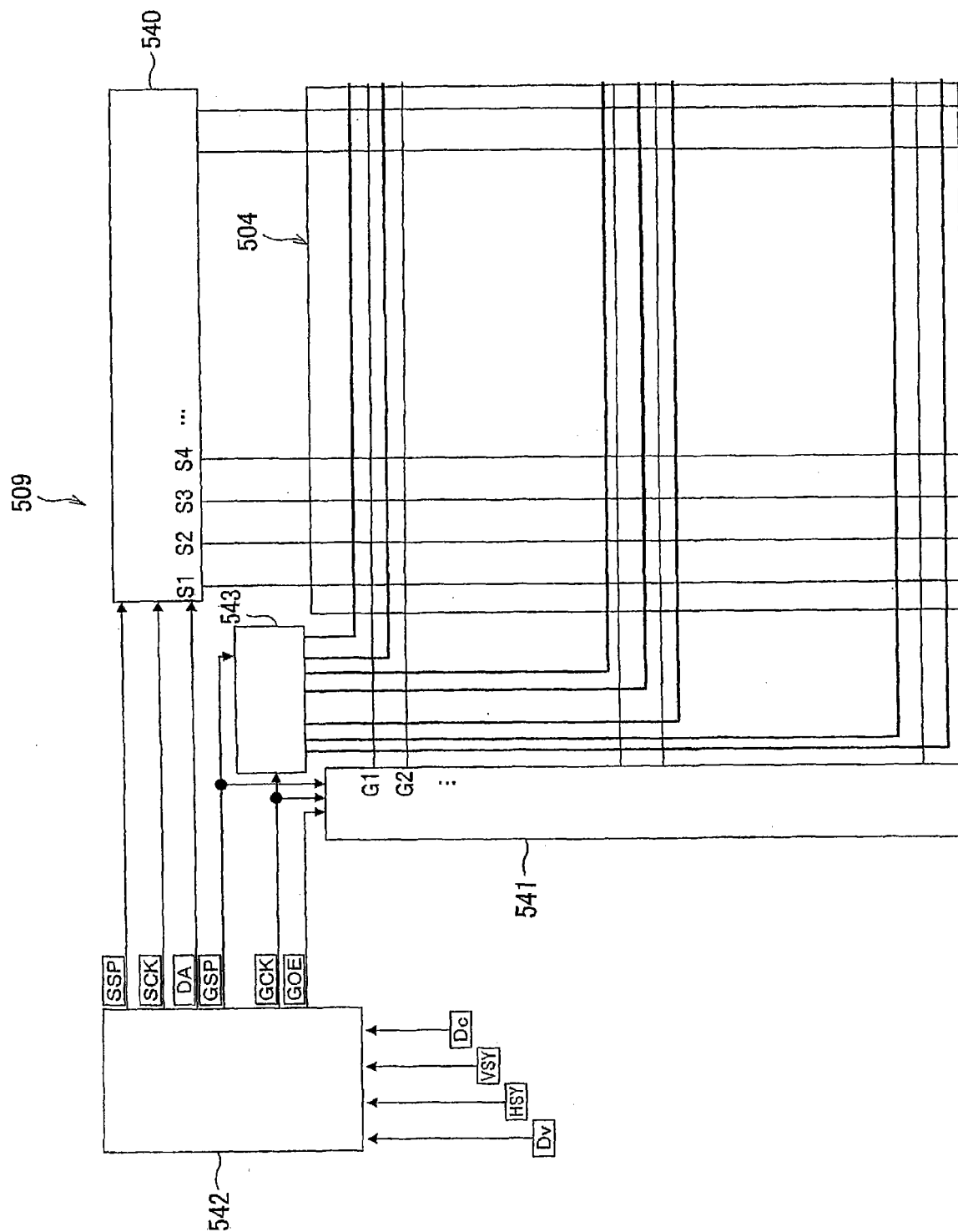


图15

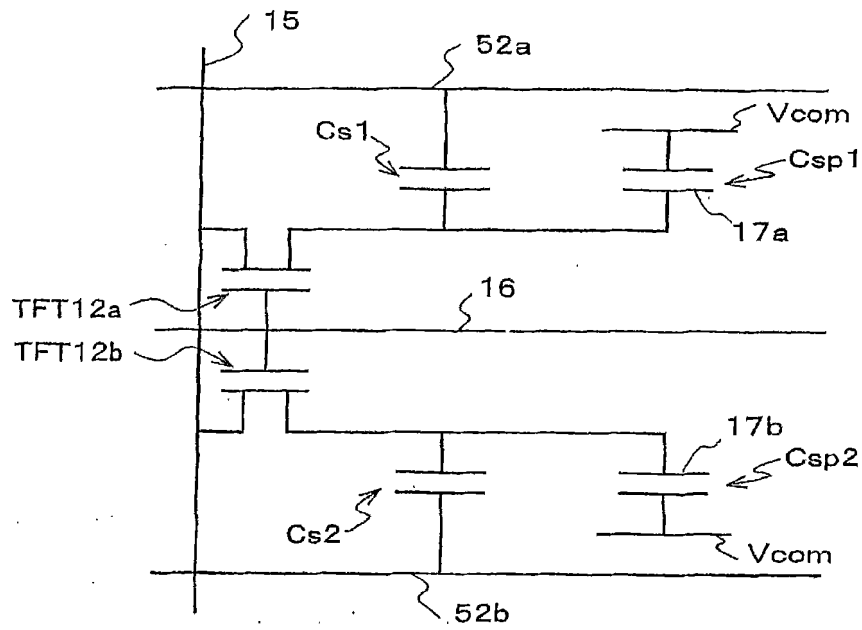


图 16

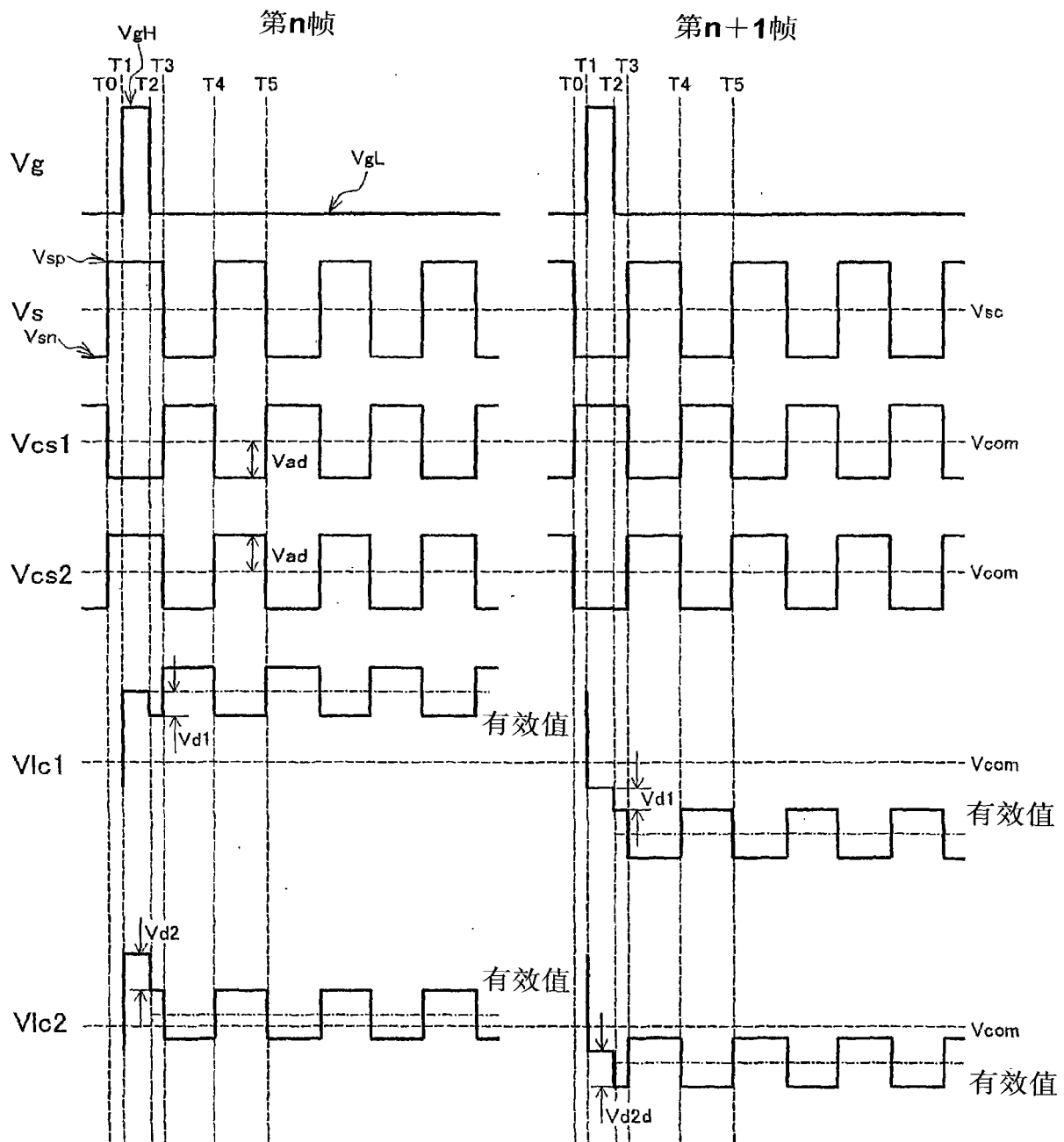


图 17

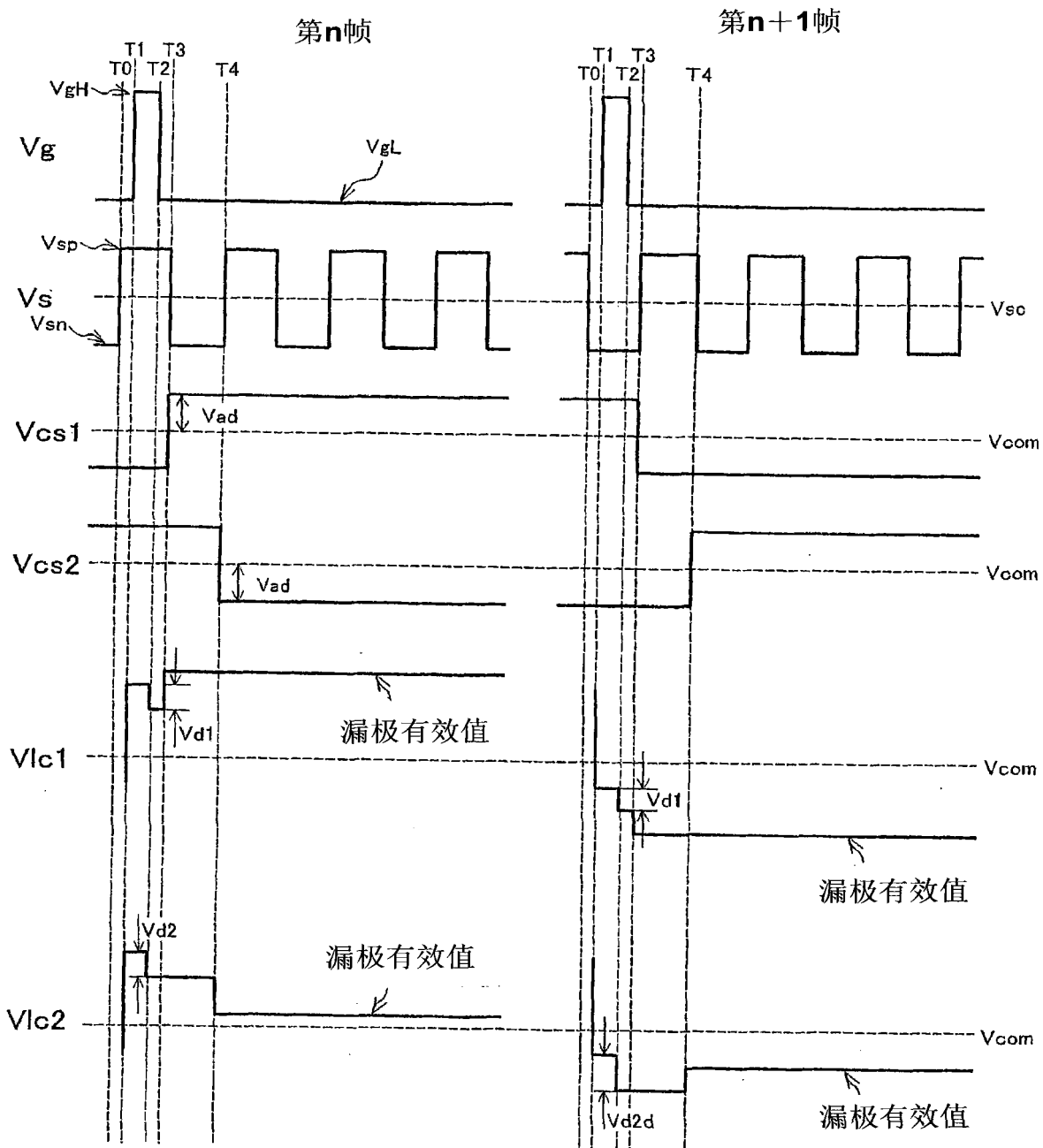


图 18

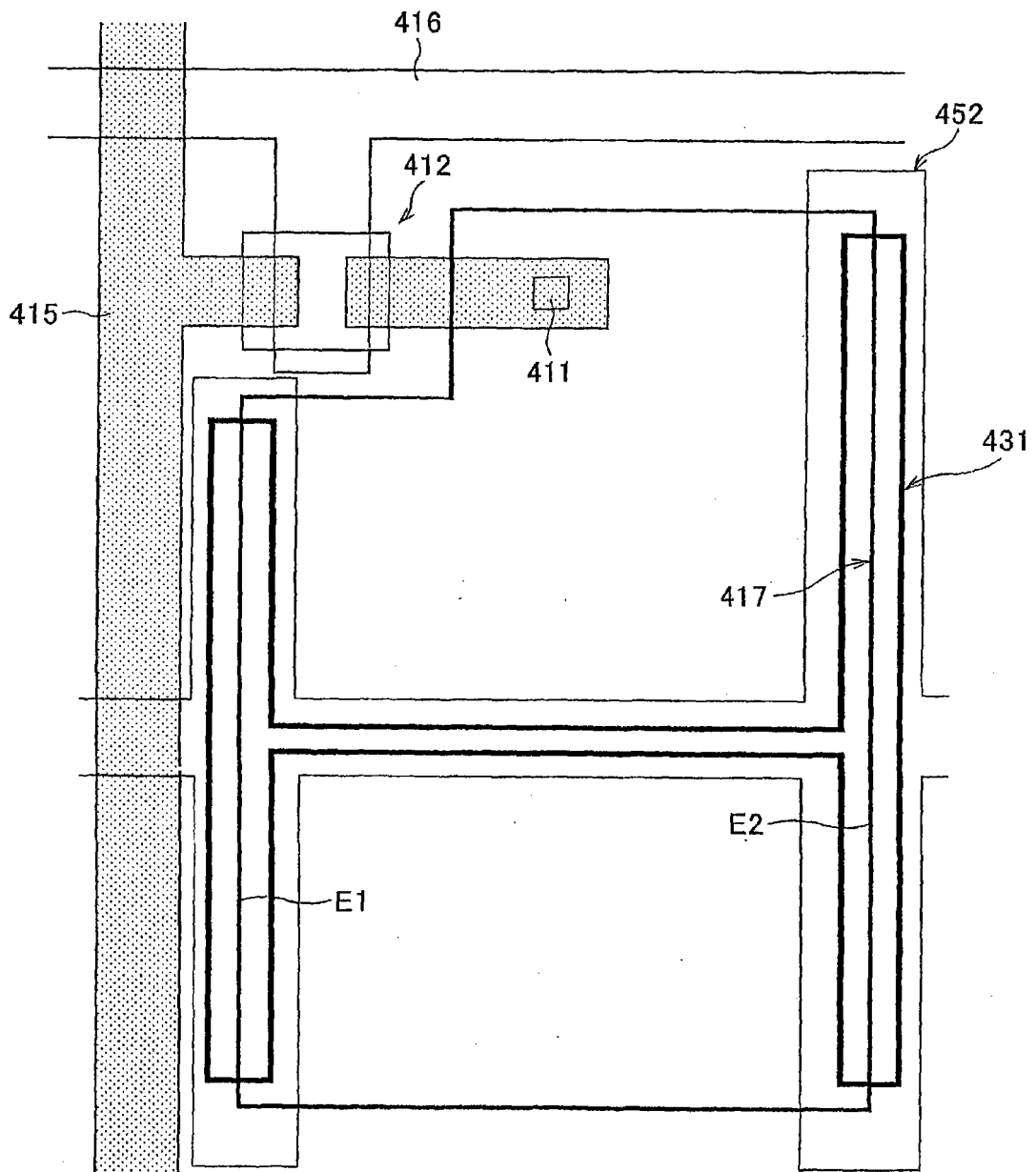


图 19

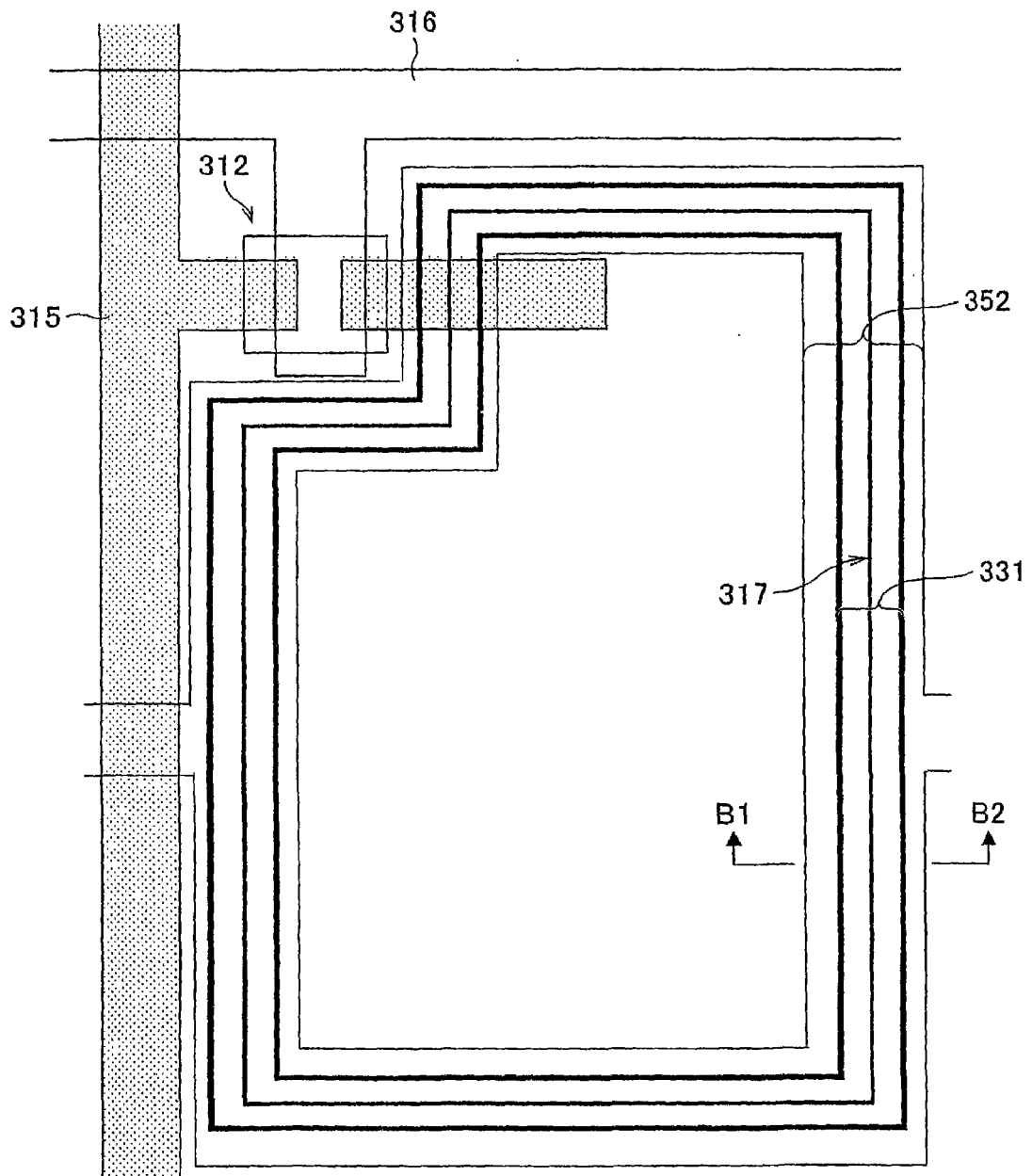


图 20

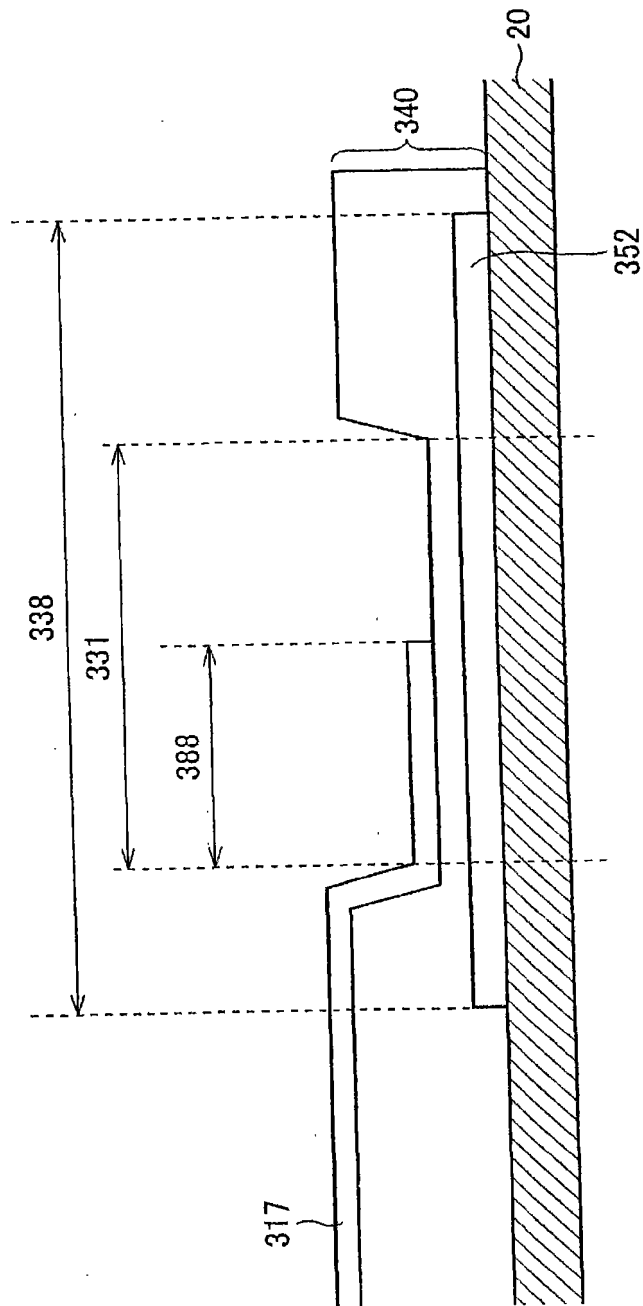


图21

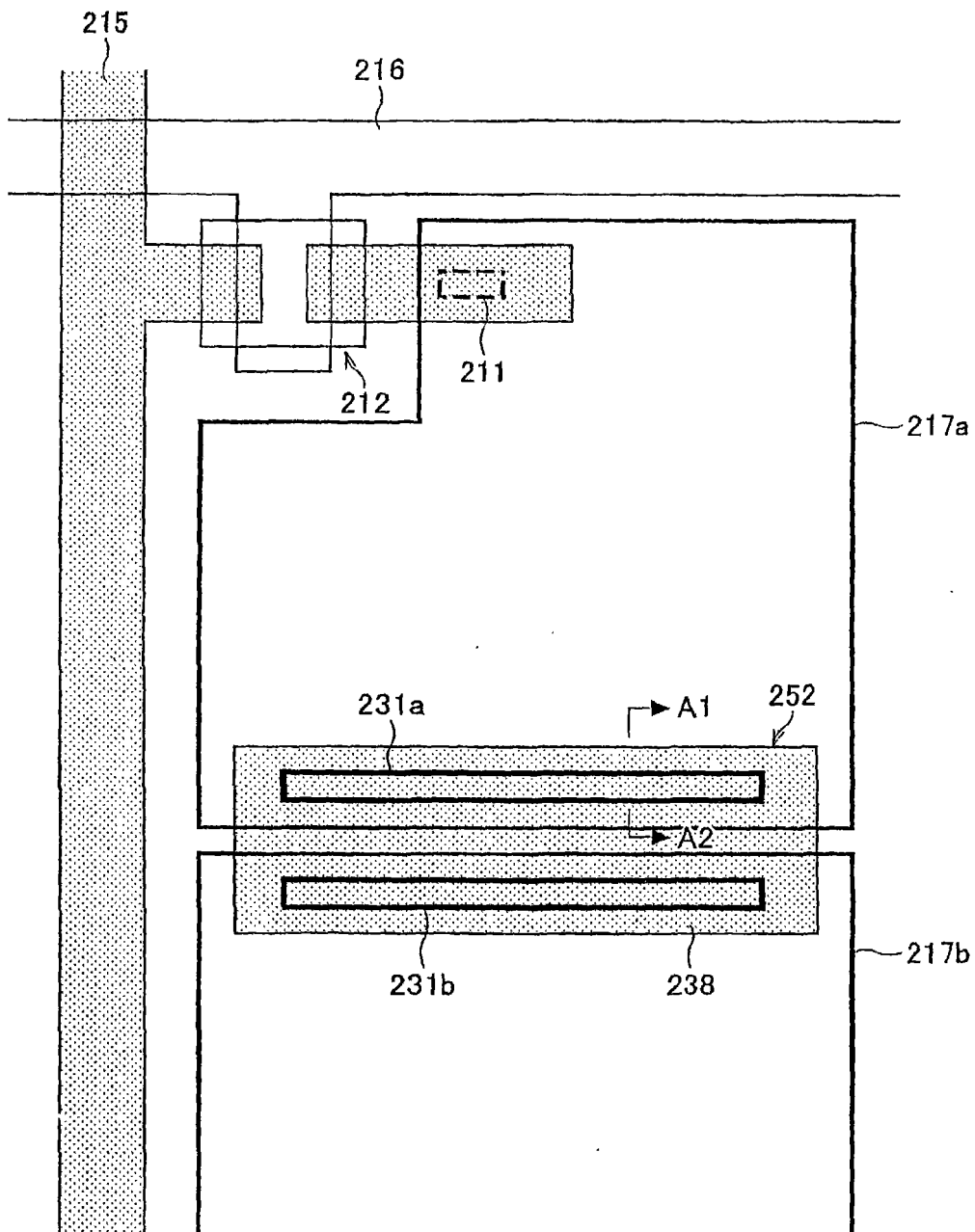


图 22

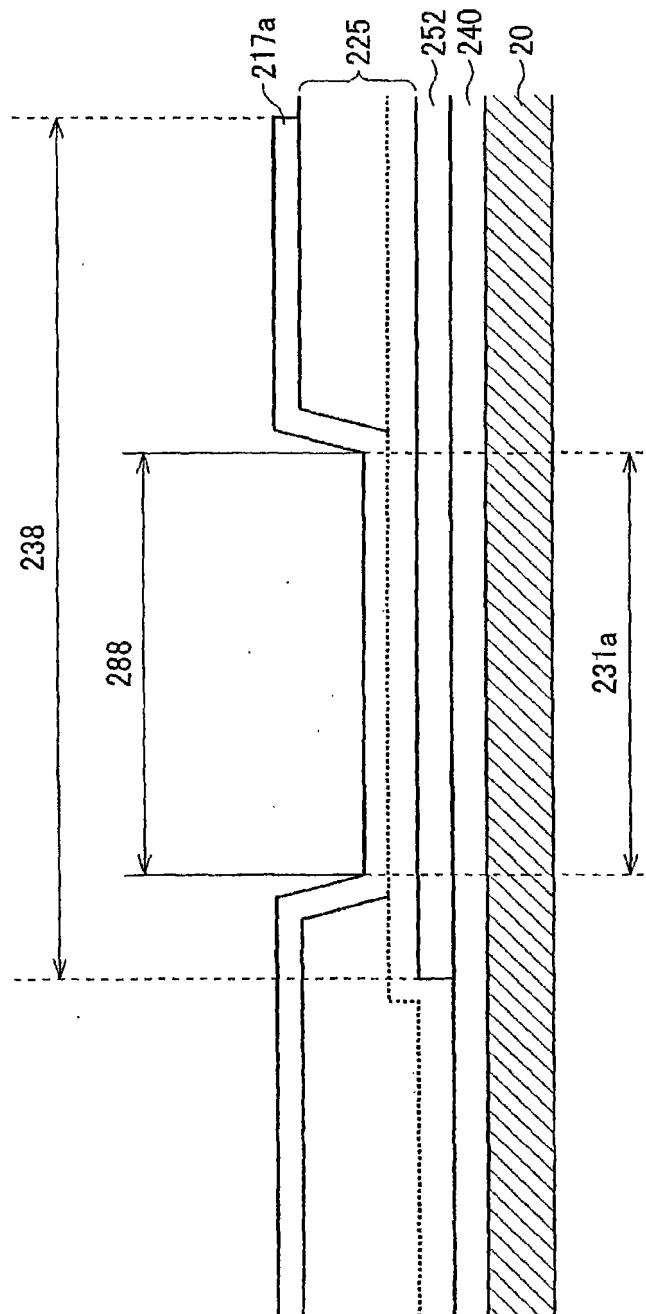


图 23

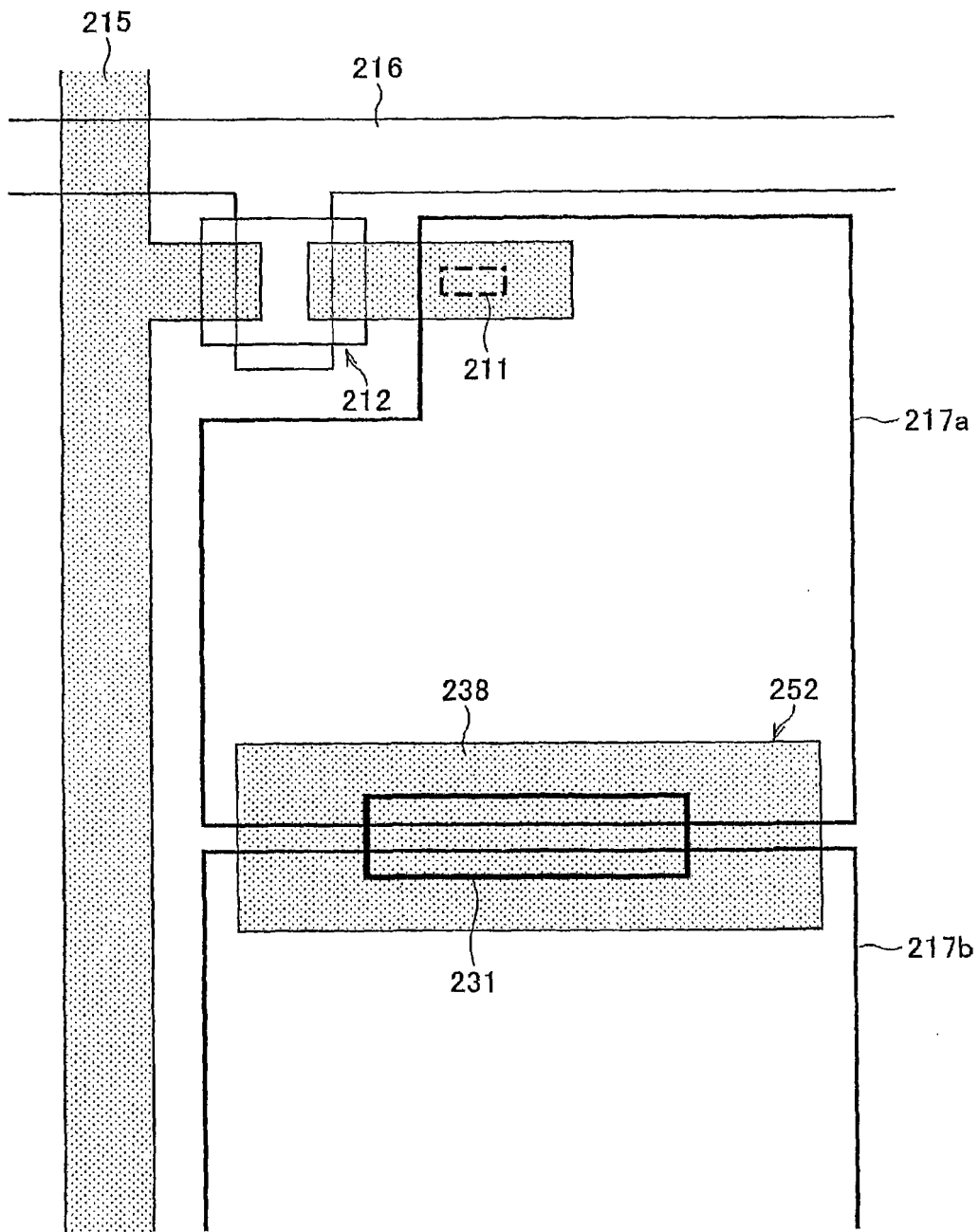


图 24

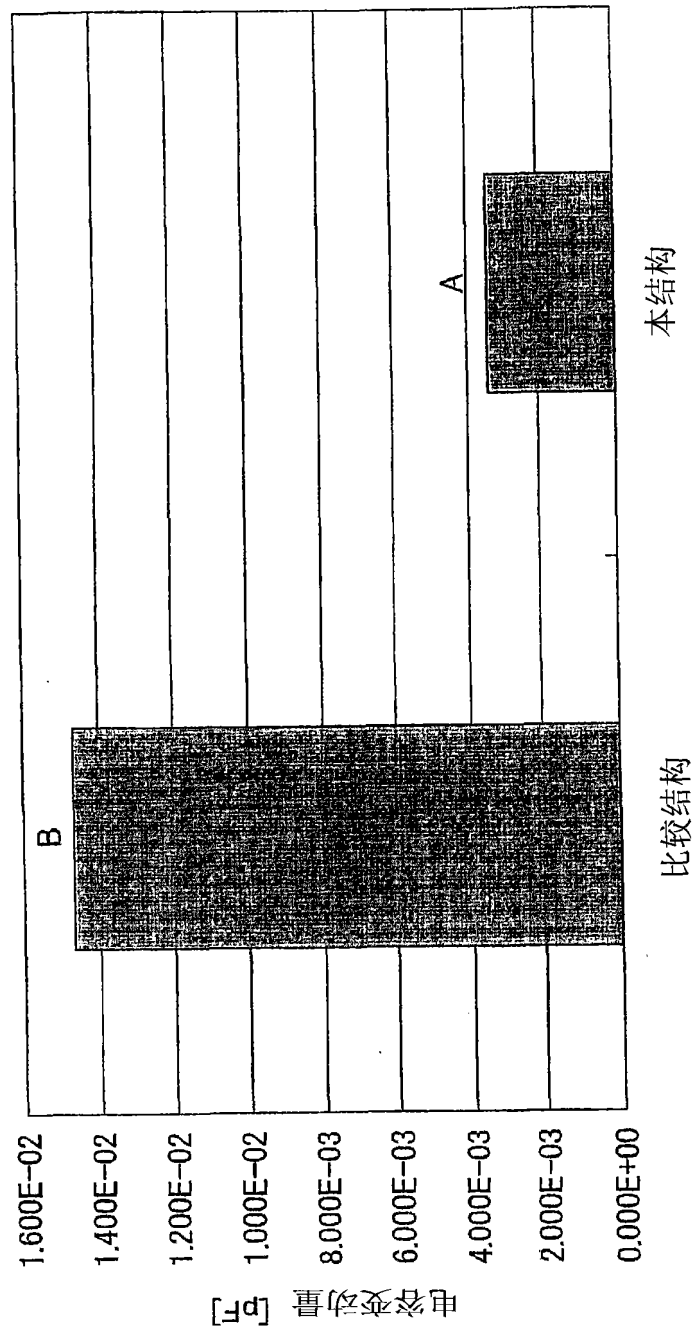


图25

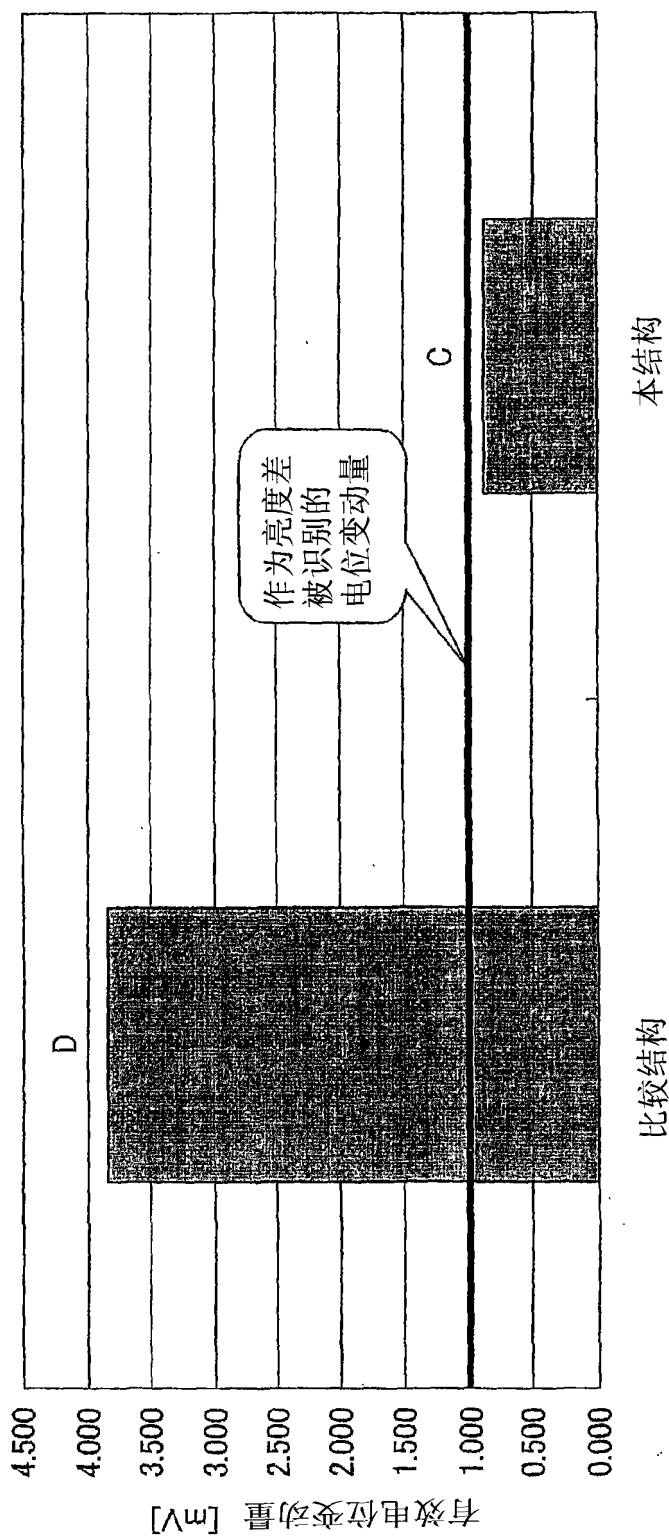


图26

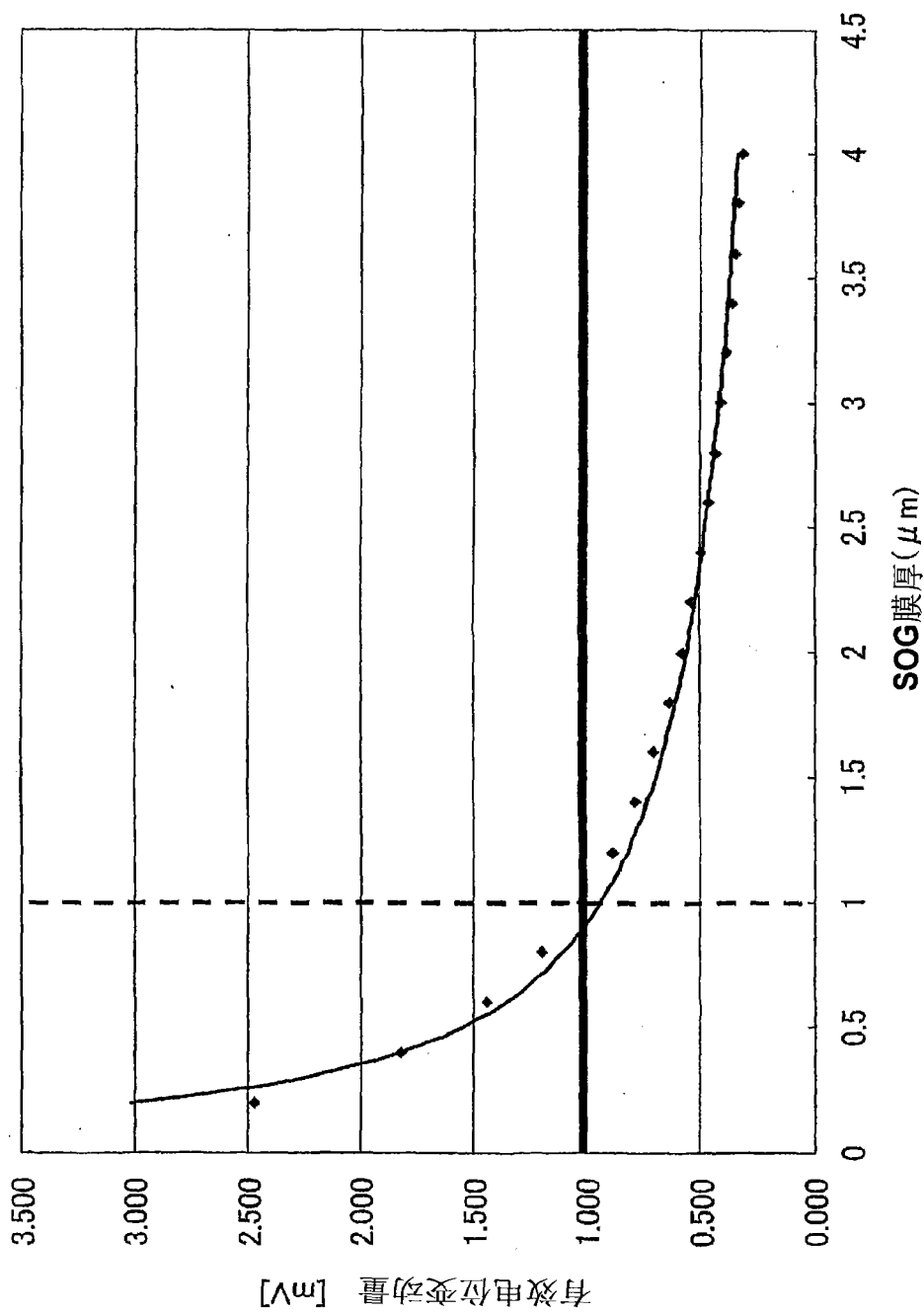


图27

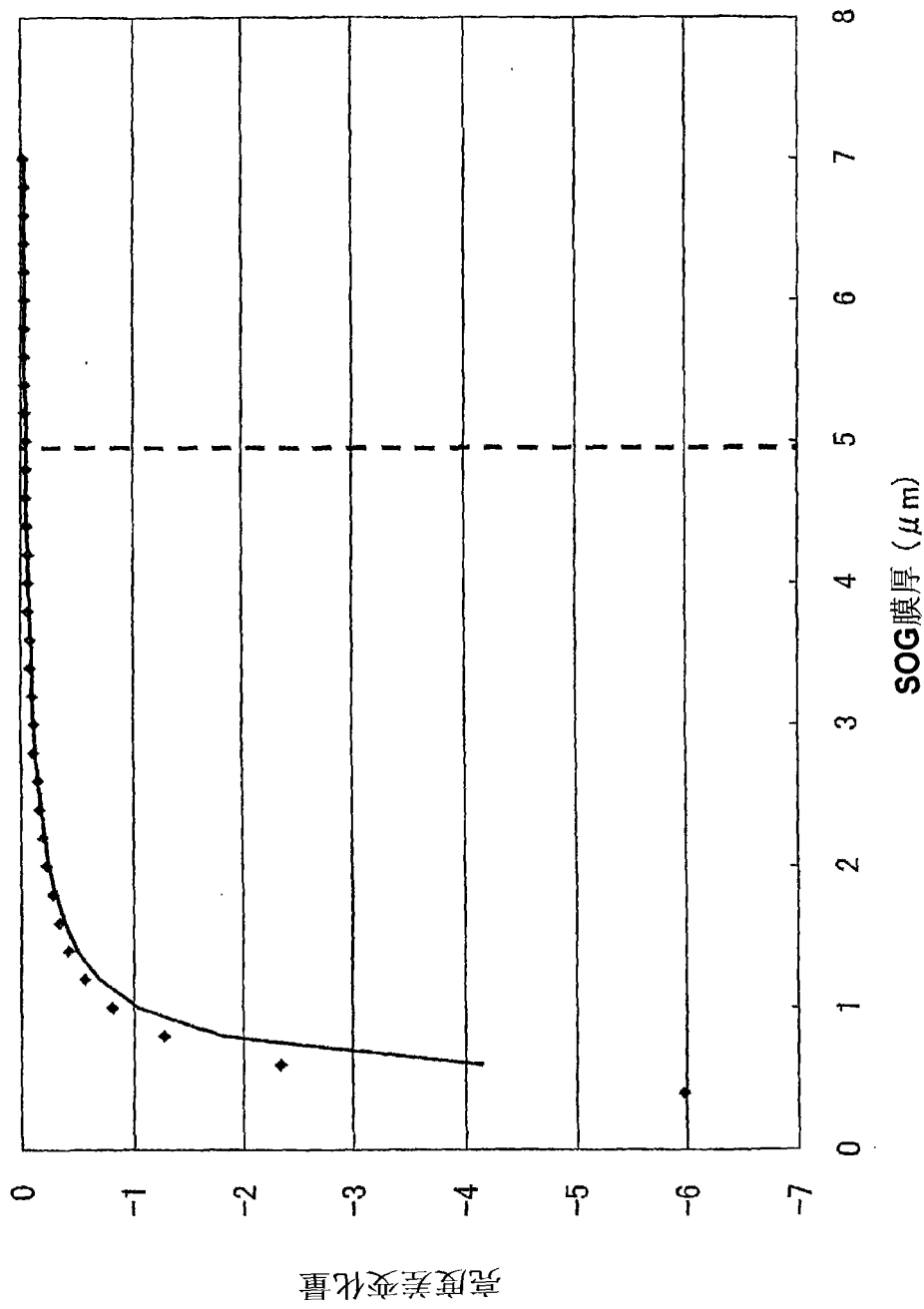


图28

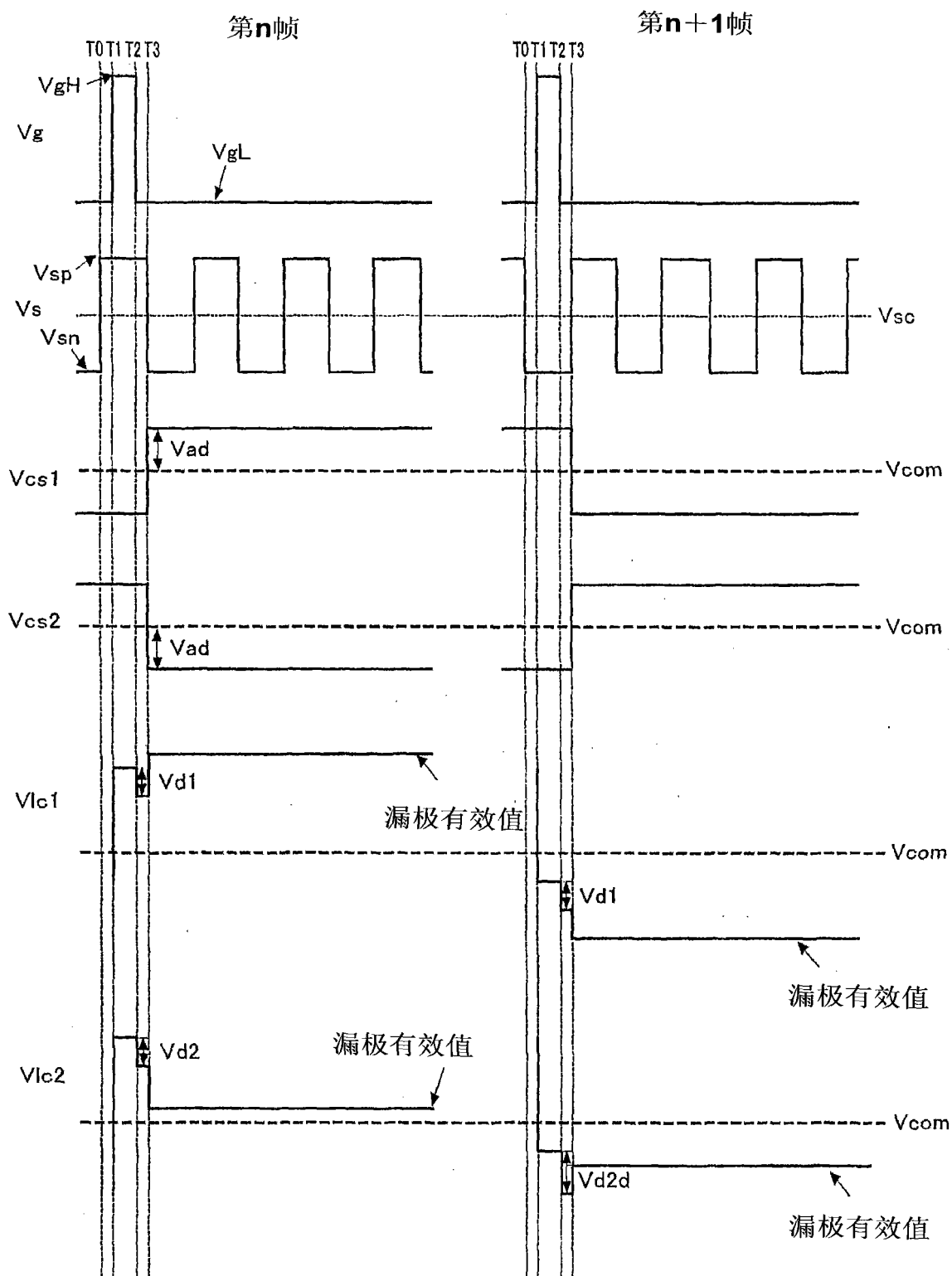


图 29

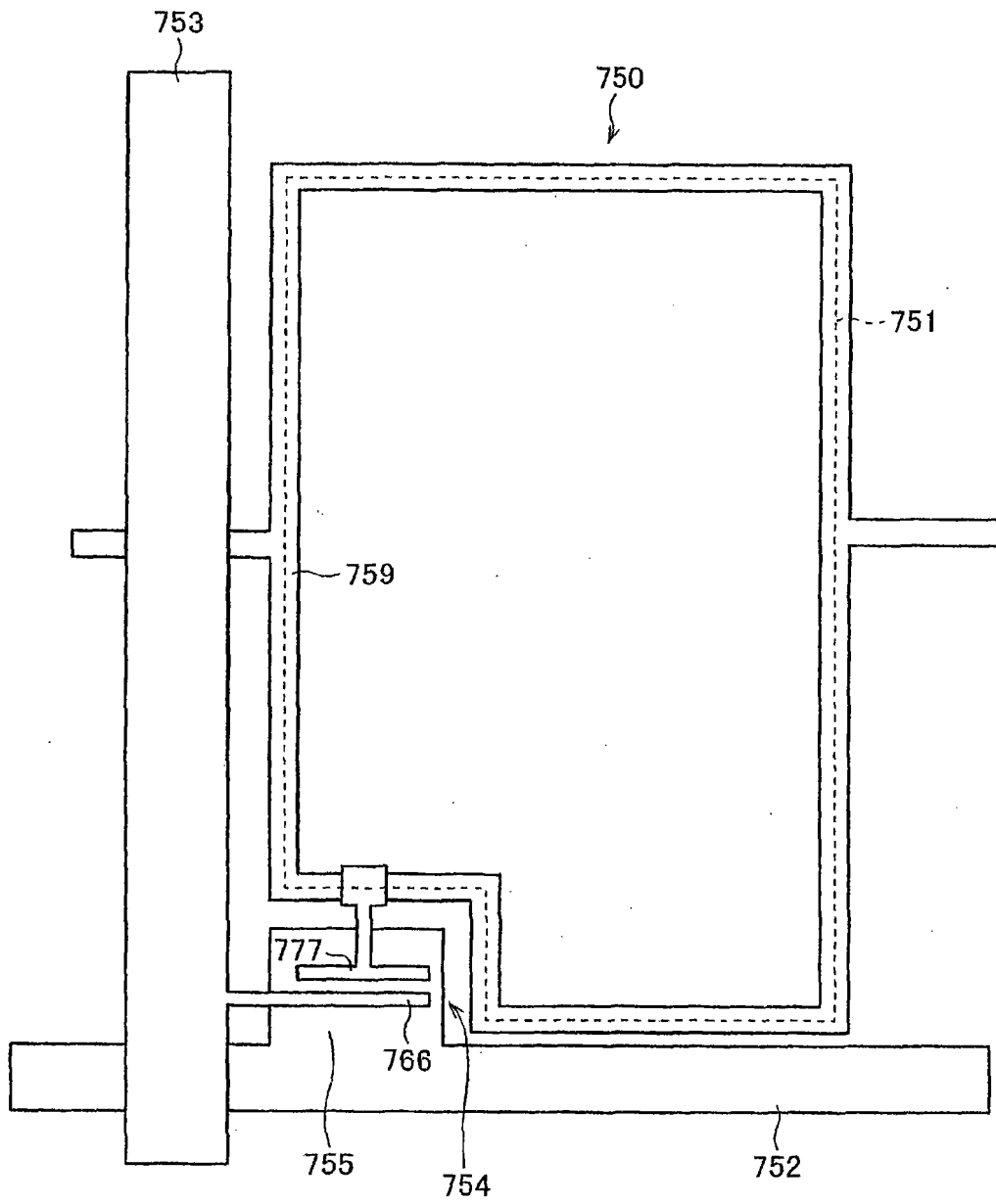


图 30

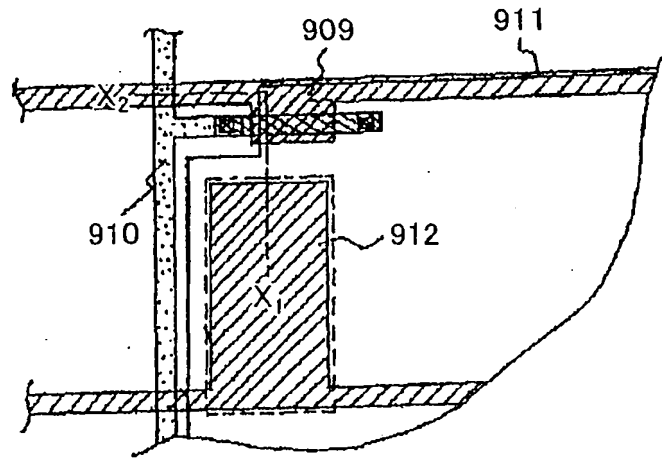


图 31(a)

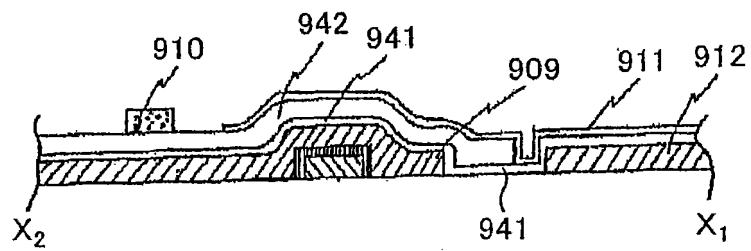


图 31(b)