

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4052797号
(P4052797)

(45) 発行日 平成20年2月27日(2008.2.27)

(24) 登録日 平成19年12月14日(2007.12.14)

(51) Int.Cl.

F I

G O 1 D 5/244 (2006.01)

G O 1 D 5/244

H

G O 1 B 21/22 (2006.01)

G O 1 B 21/22

請求項の数 14 (全 16 頁)

(21) 出願番号 特願2000-514104 (P2000-514104)
 (86) (22) 出願日 平成10年9月25日(1998.9.25)
 (65) 公表番号 特表2001-518608 (P2001-518608A)
 (43) 公表日 平成13年10月16日(2001.10.16)
 (86) 国際出願番号 PCT/FR1998/002062
 (87) 国際公開番号 WO1999/017081
 (87) 国際公開日 平成11年4月8日(1999.4.8)
 審査請求日 平成17年7月14日(2005.7.14)
 (31) 優先権主張番号 97/12033
 (32) 優先日 平成9年9月26日(1997.9.26)
 (33) 優先権主張国 フランス (FR)

(73) 特許権者 593128127
 エスエヌエール、ルールマン
 フランス国 アヌシー74000、リュ
 ・デ・ユジューヌ 1番
 (74) 代理人 100075753
 弁理士 和泉 良彦
 (74) 代理人 100081341
 弁理士 小林 茂
 (72) 発明者 トゥラブオスティーノ フランシス
 フランス国 エフ-74940 アネシ
 ル ブュー リュー デゥ プレ ダブ
 リル 23
 (72) 発明者 ボッシュ アラン
 フランス国 エフ-74600 セイノー
 ルート デゥ サコンジュ 192
 最終頁に続く

(54) 【発明の名称】 位置のデジタル検知器

(57) 【特許請求の範囲】

【請求項 1】

同一の最大振幅 (A_0) と、同一の平均値 (C_0) とを有し、位相が互いに $1/4$ 周期異なり、ターゲットの 1 回転に等しい周期を有する 2 つの正弦波の信号 (S_1 、 S_2) を発生する 2 つのセンサ素子からなる固定のアナログ検知器に面する可動の上記ターゲットと、

n を 2 以上の正の整数として、 2^n に等しい分解能で、可動の上記ターゲットが固定されている回転体の位置を検知するための、並列な n 個の出力デジタル信号を発生する、2 つの上記信号 (S_1 、 S_2) の処理装置と、

からなる位置のデジタル検知器において、
 上記処理装置は、

2 つの上記信号 (S_1 、 S_2) から、同一の振幅 (A_0) と、同一の平均値 (C_0) とを有し、 m を n 以下の正の整数、 i を $1 \sim 2^m - 1$ の正の整数として、相継いで互いに $2/2^m - 1$ ずつ位相がずれた、 $2^m - 1$ 個の信号 (S_i) を発生する信号発生手段 (1) と、

上記検知器の出力デジタル信号の高位ビットに対応し、 2^m 個の等しい区域 (P_i) を決めるようにコード化された、 m 個のデジタル信号 (b_{n-m+1} 、 b_{n-m+2} 、 \dots 、 b_{n-1} 、 b_n) を発生する、 $2^m - 1$ 個の信号 (S_i) によって区切られた 2^m 個の区域 (P_i) を検出する区域検出手段 (2) と、

上記区域検出手段 (2) から発生する m 個の上記デジタル信号 (b_{n-m+1} 、 \dots

10

20

・・・、 b_n)によって制御され、上記信号発生手段(1)から発生される 2^{m-1} 個の上記信号(S_i)を処理して、振幅が1連の 2^{m-1} 個の上記信号(S_i)の上記平均値(C_0)と第1の閾値(L_1)との間にある部分によって構成される一方の信号(A)と、振幅が1連の 2^{m-1} 個の上記信号(S_i)の上記第1の閾値(L_1)と上記第1の閾値(L_1)よりも高い第2の閾値(L_2)との間にある部分によって構成される他方の信号(B)とを発生する、アナログのマルチプレクサ手段(3)と、

信号の低位ビットに対応し、所望の分解能を得るために、角度 $2\pi/2^m$ の 2^m 個の上記区域(P_i)の各々を角度 $2\pi/2^n$ の 2^{n-m} 個の同じサブ区域に細分するようにコード化された、 $(n-m)$ 個のデジタル信号($b_1, b_2, \dots, b_{n-m-1}, b_{n-m}$)を発生するために、 2^m 個の区域(P_i)の各々において、上記マルチプレクサ手段(3)から発生する上記一方の信号(A)と上記他方の信号(B)とを微細内挿する微細内挿手段(4)と、

を含み、

上記位置検知器の出力デジタル信号($b_1, \dots, b_{n-m}, b_{n-m+1}, \dots, b_n$)の全体が上記回転体の絶対的位置を表すことを特徴とする位置のデジタル検知器。

【請求項2】

同一の最大振幅(A_0)と、同一の平均値(C_0)とを有し、位相が互いに $1/4$ 周期異なり、 k を2以上の正の整数として、ターゲットの $2k$ 回転に等しい周期を有する2つの正弦波の信号(S_1, S_2)を発生する2つのセンサ素子からなる固定のアナログ検知器に面する可動の多極の上記ターゲットと、

n を2以上の正の整数として、 2^n に等しい分解能で、可動の上記ターゲットが固定されている回転体の位置を検知するための、並列な n 個の出力デジタル信号を発生する、2つの上記信号(S_1, S_2)の処理装置と、

からなる位置のデジタル検知器において、

上記処理装置は、

2つの上記信号(S_1, S_2)から、等しい振幅(A_0)と、同一の平均値(C_0)とを有し、 m を n 以下の正の整数、 i を $1 \sim 2^{m-1}$ の正の整数として、相継いで互いに $2\pi/2^{m-1}$ ずつ位相がずれた、 2^{m-1} 個の信号(S_i)を発生する信号発生手段(1)と、

上記検知器の出力デジタル信号の高位ビットに対応し、 2^m 個の同一の区域(P_i)を決めるようにコード化された、 m 個のデジタル信号($b_{n-m+1}, b_{n-m+2}, \dots, b_{n-1}, b_n$)を発生する、 2^{m-1} 個の信号(S_i)によって区切られた 2^m 個の区域(P_i)を検出する区域検出手段(2)と、

上記区域検出手段(2)から発生する m 個の上記デジタル信号(b_{n-m+1}, b_n)によって制御され、上記信号発生手段(1)から発生される 2^{m-1} 個の上記信号(S_i)を処理して、振幅が1連の 2^{m-1} 個の上記信号(S_i)の上記平均値(C_0)と第1の閾値(L_1)との間にある部分によって構成される一方の信号(A)と、振幅が1連の 2^{m-1} 個の上記信号(S_i)の上記第1の閾値(L_1)と上記第1の閾値(L_1)よりも高い第2の閾値(L_2)との間にある部分によって構成される他方の信号(B)とを発生する、アナログのマルチプレクサ手段(3)と、

信号の低位ビットに対応し、所望の分解能を得るために、角度 $2\pi/2^m$ の 2^m 個の区域(P_i)の各々を角度 $2\pi/2^n$ の 2^{n-m} 個の同じサブ区域に細分するようにコード化された、 $(n-m)$ 個のデジタル信号($b_1, b_2, \dots, b_{n-m-1}, b_{n-m}$)を発生させるために、 2^m 個の上記区域(P_i)の各々において、上記マルチプレクサ手段(3)から発生する上記一方の信号(A)と上記他方の信号(B)とを微細内挿する微細内挿手段(4)と、

を含み、

上記位置検知器の上記出力デジタル信号($b_1, \dots, b_{n-m}, b_{n-m+1}, \dots, b_n$)の全体が上記回転体の半絶対的位置を表すことを特徴と

10

20

30

40

50

する位置のデジタル検知器。

【請求項 3】

上記マルチプレクサ手段 (3) は、上記第 1 の閾値 (L_1) と上記第 2 の閾値 (L_2) とが、それぞれ、

$$L_1 = A_0 \cdot \sin(2 \quad / 2^m) \text{ と、}$$

$$L_2 = A_0 \cdot \sin(2 \quad / 2^{m-1})$$

である上記第 1 の閾値 (L_1) と上記第 2 の閾値 (L_2) とを用いて、上記一方の信号 (A) と上記他方の信号 (B) を発生することを特徴とする、請求項 1 または 2 に記載の位置のデジタル検知器。

【請求項 4】

上記マルチプレクサ手段 (3) は、NOT ゲートと AND ゲートのような、 2^m 個の論理回路の組合せを含むことを特徴とする、請求項 3 に記載の位置のデジタル検知器。

【請求項 5】

上記微細内挿手段 (4) は、 j を $1 \sim (2^n - m - 1)$ の整数として、

$$K_j = -\sin(j \cdot 2 \quad / 2^n) / \sin(j \cdot 2 \quad / 2^n - 2 \quad / 2^{m-1})$$

に等しい減衰係数 (K_j) によって上記他方の信号 (B) を減衰させ、減衰された各信号 (B_j) を上記一方の信号 (A) と対比し、信号の低位ビットに対応する上記出力デジタル信号 (b_1 、 b_2 、 \dots 、 b_{n-m-1} 、 b_{n-m}) を発生するために、それら対比から出るデジタル信号の論理的組合せを行なうことを特徴とする、請求項 1 または 2 に記載の位置のデジタル検知器。

【請求項 6】

上記処理装置の上記信号 (S_i) を発生する上記信号発生手段 (1) は、加算回路 (7)、反転回路 (8) および増幅回路 (9) から得られる下記の値、

$$S_7 = -S_1$$

$$S_5 = -S_2$$

$$S_3 = (S_1 + S_2) / 2$$

$$S_6 = -S_3$$

$$S_4 = (S_1 - S_2) / 2$$

$$S_8 = -S_4$$

を有する、互いに位相が 45° ずれた $2^{m-1} = 8$ 個の信号 ($S_1 \sim S_8$) を発生させることを特徴とする、 2^9 に等しい分解能をもって回転体の位置を測定するための請求項 1 または 2 に記載の位置のデジタル検知器。

【請求項 7】

$2^m = 16$ 個の区域 (P_i) を検出する上記区域検出手段 (2) は、次ぎのデジタル信号

$$S_7 > 0 \text{ であれば、} b_9 = 1$$

$$S_5 > 0 \text{ であれば、} b_8 = 1$$

$$(S_3 > 0 \text{ AND } S_4 > 0) \text{ OR}$$

$$(S_6 > 0 \text{ AND } S_8 > 0) \text{ であれば、}$$

$$b_7 = 1$$

$$(S_1 > S_8 \text{ AND } S_2 > S_4) \text{ OR}$$

$$(S_5 > S_3 \text{ AND } S_1 > S_6) \text{ OR}$$

$$(S_7 > S_4 \text{ AND } S_5 > S_8) \text{ OR}$$

$$(S_2 > S_6 \text{ AND } S_7 > S_3) \text{ であれば、}$$

$$b_6 = 1$$

を発生する、比較器 (10) の 4 つの組合せ ($C_6 \sim C_9$) と、AND と OR 型の論理ゲート (11) とを含むことを特徴とする、請求項 6 に記載の位置のデジタル検知器。

【請求項 8】

上記処理手段は、さらに、

位置のデジタル検知器の出力信号の最も低位ビットに対応する出力デジタル信号 (

b_1)と位相が1/4周期ずれ、それと同じ分解能を有する出力デジタル信号(b_{QUAD})を発生する信号(b_{QUAD})発生手段(7)と、

基準パルス(b_{TT})発生手段(8)と、

を含み、上記最も低位ビットに対応する出力デジタル信号(b_1)と、上記出力デジタル信号(b_{QUAD})と、上記基準パルス(b_{TT})とが上記回転体の相対的位置を与えることを特徴とする、請求項1または3~7のいずれか1つに記載の相対的位置のデジタル検知器。

【請求項9】

上記信号(b_{QUAD})発生手段(7)は、EXOR論理演算子によって、次ぎのブール演算、

$b_{QUAD} = b_2 \text{ EXOR } b_3 \text{ EXOR } \cdots \cdots \text{ EXOR } b_{n-1} \text{ EXOR } b_n$
を行なうことを特徴とする、請求項8に記載の相対的位置のデジタル検知器。

【請求項10】

上記基準パルス(b_{TT})発生手段(8)は、次ぎのブール演算

$b_{TT} = b_1 \text{ AND } b_2 \text{ AND } \cdots \cdots \text{ AND } b_{n-1} \text{ AND } b_n$
を行なうことを特徴とする、請求項8に記載の位置のデジタル検知器。

【請求項11】

上記信号(b_{QUAD})発生手段(7)は、位置のデジタル検知器の出力信号の上記最も低位ビットに対応する出力デジタル信号(b_1)を除いて、入力に出力デジタル信号($b_2 \sim b_n$)を受けるEXORゲートによって構成されていることを特徴とする、請求項9または10に記載の相対的位置のデジタル検知器。

【請求項12】

上記微細内挿手段(4)が上記他方の信号(B)の減衰抵抗ネットワークを含むことを特徴とする、請求項5に記載の位置のデジタル検知器。

【請求項13】

n 個の上記出力デジタル信号(b_i)が処理装置に内蔵されたデータ伝送プロトコルを介して直列化されることを特徴とする、請求項1または8に記載の位置のデジタル検知器。

【請求項14】

n 個の上記出力デジタル信号($b_1 \sim b_n$)のコーディングが検知器の絶対的位置を一義的に決めることを可能にすることを特徴とする、請求項1または2に記載の位置のデジタル検知器。

【発明の詳細な説明】

【0001】

本発明は、位置のデジタル検知器、特に絶対的位置のデジタル検知器に関し、特に自動車またはその他の工業に応用される検知器ベアリングの中で使用される、位置のデジタル検知器に関する。このような検知器は、自動車の走行経路を制御するためにステアリングコラムのベアリングの中に取り付けたり、あるいは例えばロボットや工作機械の位置の制御および操縦システムの中に取り付けられる。

【0002】

絶対的位置の検知器は、検知器を内蔵するシステムに電圧が印加されると直ちに運動手段の位置を再検知して指示し、運動手段を操縦可能にする。相対的位置の検知器は、例えば基準パルスの検出に先立って初期化が必要であるが、絶対的位置の検知器は、初期化することなく直ちに運動手段の位置の再検知ができるという利点を有する。

【0003】

絶対的位置の検知器は、並列出力の場合には複数の出力信号を供給するが、直列出力の場合には、並列信号をデータ伝達のプロトコルに合致するように成形した1つの信号のみを供給する。絶対的位置を表示するために出力信号が供給するコードには、任意のコードが使用可能であるが、望ましくはバイナリコード(binary code)または交番2進コード(Gray code)を使用する。図1は、交番2進コードでコード化され

10

20

30

40

50

、5 1 2点を発生する、換言すれば1回転当り5 1 2の異なった点を発生する並列出力信号の例である。

【0004】

また、 n を正の整数として、並列な n 個の出力信号を供給する検知器の場合には、一般に、それぞれ特別のコーディングを有するコードによって支持された n 個の異なったトラックと、 n 個のトラックによって供給される情報を読みとるための固定の n 個の検知器とが必要である。換言すれば、検知器およびコード化されたトラックの数は、 2^n に等しい最大分解能を得ることを可能にする出力信号の数に等しい。

【0005】

この種の装置は、極微細線の形成を可能にするディスク蝕刻技術を使用する光学的コーダによって実現可能である。このような光学的コーダの利点は、特に周囲温度が変化しても、ポテンシオメータ型の絶対的位置のアナログ検知器の出力信号よりも遥かに高い信頼性を持ったデジタル信号を供給することが可能であるという点である。しかしながら、光学的コーダの使用は、汚染や振動のレベルが極めて低く、周囲温度が 100°C 以下であるような、余り厳しくない環境に限られる。

【0006】

このような使用環境の限界を拡大するものとしては、装置の可動部分に結合された多数トラックおよび多数極の磁気ディスクと、装置の固定部分に結合された複数の磁気検知器とからなる磁気コードがある。可動の磁気ディスクの上には、それぞれ均等に分布する1連のN極とS極を有する複数の多数極磁気トラックが設けられており、これらの磁極がホール効果プローブ型、磁気抵抗プローブ型、または誘導型の検知器の前を相継いで通過する。本出願人が出願し、公開された、フランス特許出願FR 2,678,329及びFR 2,660,028に記載されているように、このような位置の磁気検知器は、有利にベアリングの中に内蔵可能である。

【0007】

しかしながら、絶対的位置の光学的コーダを使って得られるものと同じコーディングおよび出力信号を得るために、複数の磁気トラックをディスク上に設ける場合には、大きな占有空間が必要になるという問題がある。すなわち、システムの絶対的位置を表す出力信号の精度に悪影響を及ぼす相互干渉を減少させるためには、磁気検知器間に最低限の空間が必要である。また、大電流が流れるコイルからなる磁化器による伝統的な多数極の磁化は非常に複雑である。

【0008】

占有空間と磁化とについての上記問題点を解決する手段としては、磁気書込み技術によって非常に高い情報密度の書込みが可能な薄層材料からなる磁気ディスクと、磁気ディスクに書き込まれたコード化された情報の読出しに適した誘導または磁気抵抗検知器からなる磁気装置がある。しかしながら、このような磁気装置は、非常に小さな読取り磁極間隙を必要とするので工業的な実用が困難であり、また装置が比較的脆弱であるという2つの問題がある。

【0009】

これらの不都合を克服するため、本発明は、2つの検知器からの出力され、位相が互いに $1/4$ 周期異なり、同一の平均値を有し、検知器の可動部分の1回転に等しい周期を有する、2つの正弦波の信号のみから、絶対的位置のデジタル検知器と同じ出力信号を信号処理装置から発生させる、位置のデジタル検知器を提案する。

【0010】

このため、本発明の目的は、同一の最大振幅と、同一の平均値とを有し、位相が互いに $1/4$ 周期異なり、ターゲットの1回転に等しい周期を有する2つの正弦波の信号を発生する2つのセンサ素子からなる固定のアナログ検知器に面する可動の上記ターゲットと、

n を2以上の正の整数として、 2^n に等しい分解能で、可動の上記ターゲットが固定されている回転体の位置を検知するための、並列な n 個の出力デジタル信号を発生する、2つの上記信号の処理装置と、

10

20

30

40

50

からなる位置のデジタル検知器において、
上記処理装置は、

2つの上記信号から、同一の振幅と、同一の平均値とを有し、 m を n 以下の正の整数、
相継いで互いに $2 / 2^{m-1}$ ずつ位相がずれた、 2^{m-1} 個の信号を発生する信号発生
手段と、

信号の高位ビットに対応し、 2^m 個の等しい区域を決めるようにコード化された、 m 個
のデジタル信号を発生する、 2^{m-1} 個の信号によって区切られた 2^m 個の区域を検出
する区域検出手段と、

上記区域検出手段から発生する m 個の上記デジタル信号によって制御され、上記信号
発生手段から発生される 2^{m-1} 個の上記信号を処理して、振幅が1連の 2^{m-1} 個の上
記信号の上記平均値と第1の閾値との間にある部分によって構成される一方の信号と、振
幅が1連の 2^{m-1} 個の上記信号の上記第1の閾値と上記第1の閾値よりも高い第2の閾
値との間にある部分によって構成される他方の信号とを発生する、アナログのマルチプレ
クサ手段と、

信号の低位ビットに対応し、所望の分解能を得るために、 2^m 個の上記区域の各々を角
度 $2 / 2^n$ の 2^{n-m} 個の同一のサブ区域に細分するようにコード化された、 $(n-m)$
個のデジタル信号を発生させるために、 2^m 個の上記区域の各々において、上記マル
チプレクサ手段から発生する上記一方の信号と上記他方の信号を微細内挿する微細内挿手
段と、

を含み、

上記位置検知器の出力デジタル信号(b_1 、 \dots 、 b_{n-m} 、 b_{n-m+1} 、 \dots 、 b_n)の全体が上記回転体の絶対的位置を表すことを特徴とする位
置のデジタル検知器を提供することにある。

【0011】

本発明のその他の特徴および利点は、図面に示された実施の形態についての以下の記載
を読むことにより明らかとなるであろう。ただし、これらの記載は本発明の範囲を限定す
るものではない。

【0012】

図1は、交番2進コードでコード化された絶対的位置のデジタル検知器の出力信号の
1例である。

【0013】

図2は、本発明による位置のデジタル検知器の入力信号のグラフである。

【0014】

図3は、本発明による絶対的位置のデジタル検知器の処理装置の電子的構成を示す図
である。

【0015】

図4aと12aは、本発明による位置のデジタル検知器の構成手段によって発生され
る色々な信号のグラフである。

【0016】

図4bと12bは、本発明による絶対的位置のデジタル検知器の出力信号の全体を示
す図である。

【0017】

図5、6、7a~7d、8~11は、本発明による位置のデジタル検知器の処理装置
を構成する色々な手段の実施の形態の原理を示す図である。

【0018】

図13は、本発明による相対的位置のデジタル検知器の処理装置の電子的構成を示す
図である。

【0019】

図14は、本発明による相対的位置のデジタル検知器の出力信号である。

【0020】

10

20

30

40

50

本発明の目的である位置のデジタル検知器は、検知対象の回転体に固定された可動のターゲットと、固定のアナログ検知器とからなる。該アナログ検知器は2つのセンサ素子からなり、各センサ素子は、それぞれ、同一の振幅 A_0 と同一の平均値 C_0 とを有し、互いに位相が $1/4$ 周期異なる正弦波の信号 S_1 と信号 S_2 とを発生する。また、信号 S_1 と信号 S_2 は、それぞれターゲットの1回転に相当する、機械的に2に等しい周期 T を有する。

【0021】

図2は磁気検知器から出るそれらの2つの信号 S_1 、 S_2 のグラフである。

【0022】

更に、本発明によるデジタル検知器は、固定の2つのセンサ素子によって発生される、これらの2つの信号 S_1 、 S_2 の処理装置を有している。この処理装置は、1回転毎に大きな分解能に到達することを可能にする。処理装置の第1の部分は、信号 S_1 、 S_2 を処理して、回転体の1回転毎に絶対的位置を決定する n 個のデジタル信号を発生させ、第2の部分は、前記 n 個のデジタル信号を処理して得られる3つの信号によって、回転体の相対的位置を与える。

【0023】

以下に記載する特定の1つの実施の形態においては、本発明に係わる位置のデジタル検知器は、図1に交番2進コードで示すような、9個のデジタル信号 $b_1 \sim b_9$ を発生させ、1回転当り 2^9 、すなわち512点の分解能を得ることを可能にする。この数値例はこれに限定するものではなく、検知器のセンサ素子から出る信号の処理方法は、2の冪乗その他の任意のバイナリコードでの、任意の分解能の値も得ることが可能である。既に述べた交番2進コードの利点は、ターゲットが位置 x から位置 $x+1$ へ通過する際、1つの状態変化のみを有するという点である。

【0024】

図3に示すように、絶対的位置の検知器から出る信号 S_1 、 S_2 の電子的処理手段である処理装置は実質上4個である。処理装置の1番目の手段は、 n を2以上の正の整数として、 2^n に等しい分解能を得るために、 m を n 以下の正の整数、 i を $1 \sim 2^{m-1}$ の正の整数として、2つの信号 S_1 、 S_2 から 2^{m-1} 個の正弦波信号である信号 S_i を発生する電子的処理手段である信号発生手段1からなる。

【0025】

2^{m-1} 個の信号 S_i によって、ターゲットが1回転する 2π ラジアンの中に、それぞれ $2\pi / 2^m$ に等しい角度を有する 2^m 個の同一の区域 P_i を区切ることができる。これらの信号 S_i は正弦波であり、同じ振幅 A_0 を有し、相継いで互いに $2\pi / 2^{m-1}$ ずつ位相がずれている。これらの 2^{m-1} 個の信号 S_i は、 m の値によって組合せが変化する重みを付けた加算または減算のみを実施して、信号 S_1 、 S_2 の簡単な線形の組合せによって得ることができる。

【0026】

図4aは、2つの信号 S_1 、 S_2 から得られた $2^{m-1} = 8$ 個の信号 S_i のグラフである。この場合の例においては、 m は4に等しい。これらの8個の信号 $S_1 \sim S_8$ は16個の区域 $P_1 \sim P_{16}$ を定義し、この例においては $2\pi / 8$ 、すなわち 45° ずつ位相がずれている。

【0027】

図5は、加算回路7、反転回路8、所定の係数 K を乗算する増幅器9を含み、8個の信号 S_i を発生する信号発生手段1の1例の電子的構成を示しており、各信号 S_i は次ぎの値を有する。

【0028】

$$\begin{aligned} S_7 &= -S_1 \\ S_5 &= -S_2 \\ S_3 &= (S_1 + S_2) / K \\ &= (S_1 + S_2) / 2 \end{aligned}$$

10

20

30

40

50

$$S_6 = -S_3$$

$$S_4 = (S_1 - S_2) / 2$$

$$S_8 = -S_4$$

位置のデジタル検知器は、2番目の電子的処理手段である区域検出手段2を含む。区域検出手段2は、信号の高位ビットに対応する m 個のデジタル信号 b_{n-m+1} 、 b_{n-m+2} 、 \dots 、 b_{n-1} 、 b_n を発生する、 2^{m-1} 個の信号 S_i が区切る 2^m 個の区域 P_i を検出する。 m 個のデジタル信号は、 2^m 個の区域 P_i を一義的に決めるために各組合せが回転体の1回転毎に1回のみ現われる、所定のバイナリコードによってコード化され、 2^{m-1} 個の信号 S_i の比較によって得られ、それらの比較の結果生じるデジタル信号間の論理比較がそれに引き続く。このような演算は、後述の比較器10と、AND、OR型の論理ゲート11によって行なう。

10

【0029】

図6は、それぞれデジタル信号 $b_6 \sim b_9$ を発生する、比較器10と論理ゲート11との4つの組合せ $C_6 \sim C_9$ からなる、16個の区域を検出する検出手段2の実施の形態の電子的構成を示す図である。但し、この数値例は例として示したものであり、これに限定するものではない。 $C_6 \sim C_9$ の比較器10と論理ゲート11との組合せを、それぞれ図7a～7dに示す。図7aに示す比較器10と論理ゲート11との組合せ C_6 は、デジタル信号 b_6 を発生し、デジタル信号 b_6 は、信号 S_i が次ぎの条件に合致する場合、1に等しい。すなわち、

$$(S_1 > S_8 \text{ AND } S_2 > S_4) \text{ OR}$$

$$(S_5 > S_3 \text{ AND } S_1 > S_6) \text{ OR}$$

$$(S_7 > S_4 \text{ AND } S_5 > S_8) \text{ OR}$$

$$(S_2 > S_6 \text{ AND } S_7 > S_3)$$

であれば、

$$b_6 = 1$$

図7bに示す比較器10と論理ゲート11との組合せ C_7 から出力されるデジタル信号 b_7 は、次ぎのようなものである。

【0030】

$$(S_3 > 0 \text{ AND } S_4 > 0) \text{ OR}$$

$$(S_6 > 0 \text{ AND } S_8 > 0)$$

であれば、

$$b_7 = 1$$

図7cに示す比較器10のみからなる組合せ C_8 から出力されるデジタル信号 b_8 は、次ぎのようなものである。

【0031】

$$S_5 > 0$$

であれば、

$$b_8 = 1$$

また、図7dに示す比較器10のみからなる組合せ C_9 から出力されるデジタル信号 b_9 は次ぎのようなものである。

40

【0032】

$$S_7 > 0$$

であれば、

$$b_9 = 1$$

図4bは、交番2進コードでコード化された、区域検出手段2の出力である4つのデジタル信号 $b_6 \sim b_9$ のグラフである。

【0033】

また、信号 S_1 、 S_2 は、微細内挿処理で使用する、一方の信号Aと他方の信号Bとを発生するために電子的に処理される。位置のデジタル検知器は、このための電子的処理手段であるアナログのマルチプレクサ手段3を含む。マルチプレクサ手段3は、前述の区

50

域検出手段 2 から発生される、制御信号としての m 個のデジタル信号 b_{n-m+1} 、 b_{n-m+2} 、 \dots 、 b_{n-1} 、 b_n とともに、信号発生手段 1 によって発生される 2^{m-1} 個の信号 S_i を処理して、一方の信号 A と、他方の信号 B とを発生する。一方の信号 A は、連続的で、振幅が 1 連の 2^{m-1} 個の信号 S_i の、信号 S_i の平均値 C_0 と $A_0 \cdot \sin(2 / 2^m)$ に等しい第 1 の閾値 L_1 との間に含まれる部分によって構成される電気信号である。他方の信号 B もまた連続的で、振幅が 1 連の 2^{m-1} 個の信号 S_i の、第 1 の閾値 L_1 と、第 1 の閾値 L_1 よりも大きい $A_0 \cdot \sin(2 / 2^{m-1})$ に等しい第 2 の閾値 L_2 との間に含まれる部分によって構成される電気信号である。

【0034】

図 4 a に、マルチプレクサ手段 3 の入力信号が信号 $S_1 \sim S_8$ であり、制御信号が 4 つのデジタル信号 $b_6 \sim b_9$ である場合の、 $L_1 = A_0 \cdot \sin 22.5^\circ$ と $L_2 = A_0 \cdot \sin 45^\circ$ である特定の実施例における一方の信号 A と他方の信号 B を示す。

【0035】

図 8 は、制御信号がデジタル信号 $b_6 \sim b_9$ で、入力信号が 8 個の信号 $S_1 \sim S_8$ である場合の、アナログのマルチプレクサ手段 3 の電子的構成を示す図である。但しこれは例として示すものであり、これに限定するものではない。この場合、マルチプレクサ手段 3 は、一方の信号 A と他方の信号 B を発生する NOT または AND ゲート 10、または遮断器 20 のような、 2^m 個、すなわち 16 個の論理回路の組合せ $C_1 \sim C_{16}$ からなる。

【0036】

図 9 は、

$$/ b_6 \text{ AND } / b_7 \text{ AND } / b_8 \text{ AND } / b_9 = 1$$

であれば、(翻訳者註：上記式において、否定を表す記号である原文のバーに代えて / を用いた。)

$$S_1 = A \text{ および } S_8 = B$$

である、ブール方程式によって得られる一方の信号 A と他方の信号 B を発生する、入力信号が S_1 および S_8 である組合せ C_1 の 1 例である。

【0037】

位置のデジタル検知器は、電子的処理手段であるマルチプレクサ手段 3 から発生する一方の信号 A と他方の信号 B の微細内挿手段 4 を最後に含む。微細内挿手段 4 は、 2^m 個の区域 P_i の各々で同様に機能して、信号の低位ビットである b_1 、 b_2 、 \dots 、 b_{n-m-1} 、 b_{n-m} の $(n-m)$ 個のデジタル信号を発生する。これらの出力デジタル信号は、最終的な所望の分解能を得るために、前に得られたそれぞれ角度 $2 / 2^m$ ラジアン の 2^m 個の各区域 P_i を、角度 $2 / 2^n$ の 2^{n-m} 個のサブ区域に細分するようにコード化されている。

【0038】

このため、本発明の 1 つの特徴によれば、微細内挿手段 4 は、

$$K_j = -\sin(j \cdot 2 / 2^n) / \sin(j \cdot 2 / 2^n - 2 / 2^{m-1})$$

に等しい減衰係数 K_j によって、信号 B を減衰させて、減衰信号 B_j を発生する。ここに、 j は、 $1 \sim (2^{n-m} - 1)$ の正の整数である。信号 B の減衰は、定められた減衰係数を得るために組み合わされた電気抵抗ネットワークによって実行される。ついで、各信号 B_j は各区域 P_i の中で信号 A と対比され、それらの交点は $(n-m)$ 個のデジタル信号 b_1 、 b_2 、 \dots 、 b_{n-m-1} 、 b_{n-m} の、明確な段差 (パルスの立上り、または立ち下がり) に対応し、そのコーディングは各 2^m 個の区域 P_i で同じである。一方の信号 A と他方の各信号 B_j の交点の取得は、図 10、11 に示すような、比較器 12 と、上記対比から生じるデジタル信号間の論理的組合せ 14 を行なう論理ゲート 13 とを介して行なわれる。図 10、11 は、それぞれ 5 個のバイナリのデジタル信号 $b_1 \sim b_5$ を発生する微細内挿手段 4 の 1 つの実施の形態の電子的構成を示す図と、一方の信号 A と他方の信号 B からバイナリのデジタル信号 b_1 を発生する電子回路の集合の構成を示す図である。

10

20

30

40

50

【 0 0 3 9 】

所望の最終的分解能が、1回転当り512点である特定の場合には、2 ラジアン⁹の1周期に亘る信号をそれぞれ22.5°の16個の同一の区域 $P_1 \sim P_{16}$ に細分する信号処理段階に、各区域 P_i をそれぞれ $360 / 512 = 0.703^\circ$ に等しい角度の32個のサブ区域に細分する段階が続く。

【 0 0 4 0 】

図12aは、0°～22.5°の間にある区域 P_1 の拡大グラフであり、一方の信号Aと他方の信号Bと、 $(2^n - m - 1)$ 個、すなわち31個の信号 $B_1 \sim B_{31}$ が示されている。

【 0 0 4 1 】

図12bは、5個のデジタル信号 $b_1 \sim b_5$ のグラフである。

【 0 0 4 2 】

図3に示すように、絶対的位置の検知器から出る正弦波の2つの信号 S_1 、 S_2 の電子的処理手段は、回転体に固定された上記検知器の可動部分の2 つについての絶対的位置を決定する、 $b_{n-m+1} \sim b_n$ の符号が付けられた、位置の検知器の出力信号の高位の m 個のビットと、 $b_1 \sim b_{n-m}$ の符号が付けられた、低位の $n-m$ 個のビットを発生する。

【 0 0 4 3 】

本発明による位置の検知器の可動のターゲットに面する2つの固定の検知器によって発生される信号処理装置の主要な利点は、 $b_1 \sim b_n$ の n 個の出力信号の各段差が、2つの信号の間の比率測定による比較によって発生され、このため、例えば温度の変化に起因する入力信号 S_1 、 S_2 の振幅に生じ得る変化を免れることができるということである。

【 0 0 4 4 】

さらに、段差の各位置は、本発明の特徴として、指数 j が増大するときに単調で規則正しく相継いで発生する、減衰係数 K_j を介して明確に定義される。このため、検知器の位置 x を表す任意の段差は、任意の最新の x について、位置 $x-1$ を表す段差と位置 $x+1$ を表す段差との間に常に位置するので、検知器から発生される位置を確実にすることが可能である。いかなる場合にも、位置 x を表す段差は位置 $x+1$ を表す段差の後に到着することはありえない。いかなる情報の損失も、すなわちいかなるパルスの損失も起こりえない。このため、処理装置の入力信号 S_1 、 S_2 には、製造または組立て時の、例えば振幅または平均値の不均一や、位相のずれが完全には1/4周期でないというような、いくつかの公差の受け入れが許容可能である。

【 0 0 4 5 】

本発明の位置の検知器の第1の変形によれば、正弦波で、最大振幅が A_0 に等しく、同じ平均値 C_0 にセンター合わせされ、位相が1/4周期ずらされ、ターゲットの $2k$ (ここに、 k は2以上の正の整数) に等しい周期の、2つの出力信号 S_1 、 S_2 を発生する2つのセンサ素子から、ターゲットが固定されている手段の半絶対的、すなわち1回転の中での周期の位置決めなしでの絶対的な位置を与えることができる。その処理手段の構成は、絶対的位置を得るための、前記の処理手段の構成と同じである。

【 0 0 4 6 】

本発明による検知器の第2の変形によれば、前記の特徴に従って絶対的位置を与える、検知器の n 個の並列な出力デジタル信号 b_i の3つの信号 b_1 、 b_{QUAD} 、 b_{TT} への変換から、回転体の相対的位置を与えることができる。

【 0 0 4 7 】

図13は、分解能が 2^9 に等しい場合の、位置のデジタル検知器の処理装置の1つの実施の形態の電子的構成を示す図である。ただし、これは例として示したもので、本発明を限定するものではない。図に示すように、このデジタル検知器の処理手段は、さらに出力デジタル信号 b_1 と同じ分解能で、位相が1/4周期ずれた出力デジタル信号である信号 b_{QUAD} 発生手段7と、基準パルス b_{TT} 発生手段8とを有する。信号 b_{QUAD} 発生手段7と基準パルス b_{TT} 発生手段8は、それぞれ複数の論理回路からなる。信

10

20

30

40

50

号 b_{QUAD} 発生手段 7 は、出力デジタル信号 b_1 と位相が完全に $1/4$ 周期ずれ、それと同じ分解能を有する出力デジタル信号である信号 b_{QUAD} を発生するための、最も低位ビットを表す信号 b_1 を除く全ての出力信号、すなわち $n-1$ 個の信号 $b_2 \sim b_n$ の EXOR (exclusive "or"、排他的論理和) 回路である。基準パルス b_{TT} 発生手段 8 は、入力に n 個の出力デジタル信号 b_i を受け、“回転基準 (top tour)” と呼ばれる、1 回転毎に 1 つの基準パルス b_{TT} を発生する“回転基準”回路である。“回転基準”回路は、 n 個の出力信号 b_i の論理的組合せを行って、 n 個の出力信号 b_i 全体の非常に特別な状態、例えばそれらが全て論理状態 1 または全て論理状態 0 にある状態の場合に基準パルス b_{TT} を発生するようにすれば、容易に実現可能である。デジタル信号 b_i の論理的組合せとしては、複数の論理ゲート AND と論理ゲート NOT を用いて、例えば次

10

【0048】

$$b_{TT} = b_1 \text{ AND } b_2 \text{ AND } \cdots \cdots \text{ AND } b_{n-1} \text{ AND } b_n$$

出力信号 b_{QUAD} は、 $b_2 \sim b_n$ $n-1$ 個の出力デジタル信号の論理的組合せから得られる。信号 b_i のこの論理的組合せとしては、複数の EXOR (排他的論理和) ゲートを用いて、下記のブール演算を行なう。

【0049】

$$b_{QUAD} = b_2 \text{ EXOR } b_3 \text{ EXOR } \cdots \cdots \text{ EXOR } b_{n-1} \text{ EXOR } b_n$$

このようにして得られる出力信号の例を図 14 に示す。

【0050】

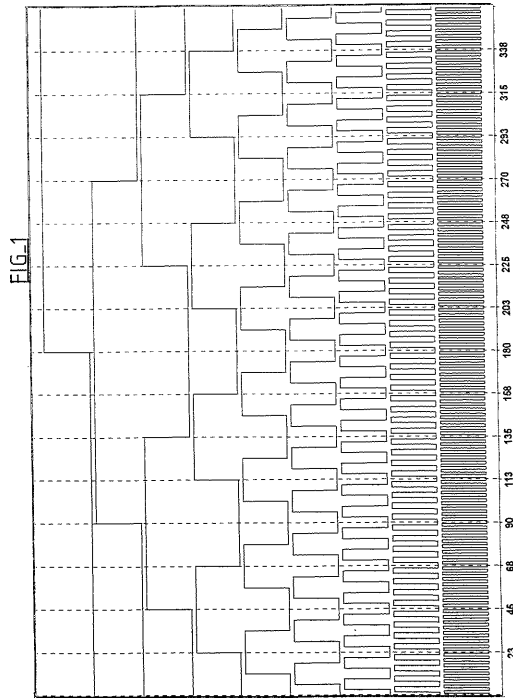
20

以上記載した位置のデジタル検知器は、絶対的位置のデジタル検知器の場合も、相対的位置のデジタル検知器の場合も、交番 2 進コード以外の任意の他のコーディングシステムを使用することが可能である。また、半絶対的検知器、すなわち認識可能ではない周期における絶対的位置を検出する検知器が要求される場合には、1 回転毎に複数の N 極、 S 極を有する多極の磁気コードとともに使用することができる。

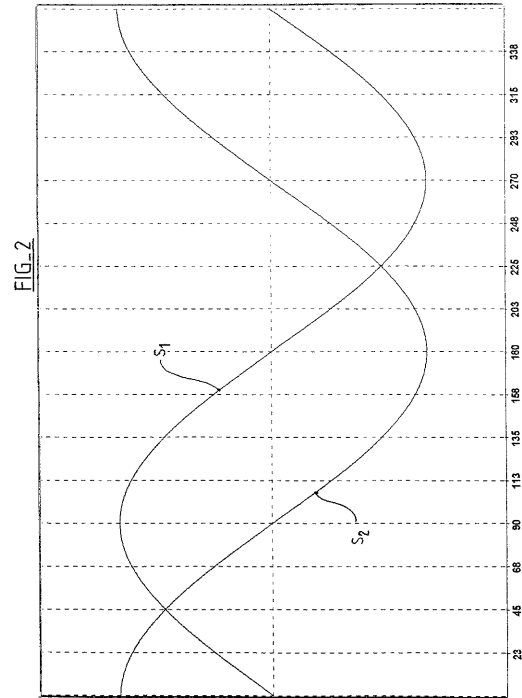
【0051】

また、場合によっては、信号処理装置を改善するために、信号処理装置に内蔵されたデータ伝送プロトコルを介して、1 本のコード上の n 個の出力デジタル信号 $b_1 \sim b_n$ の直列化を考慮してもよい。

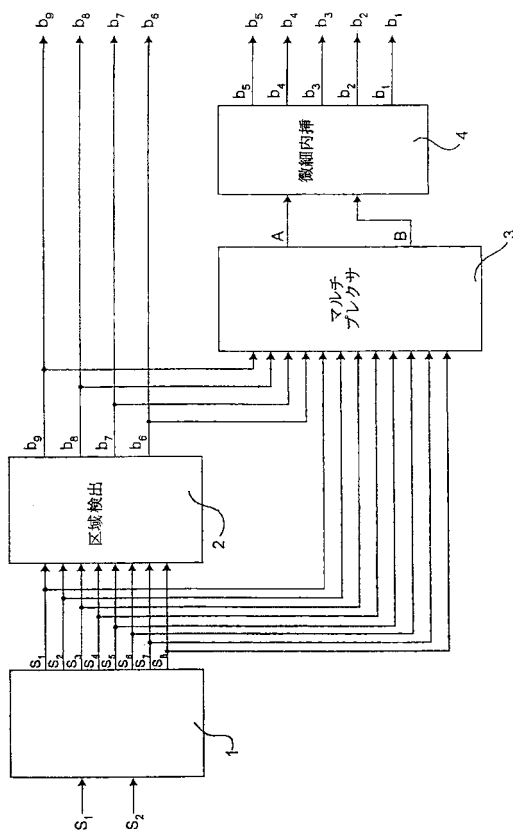
【図 1】



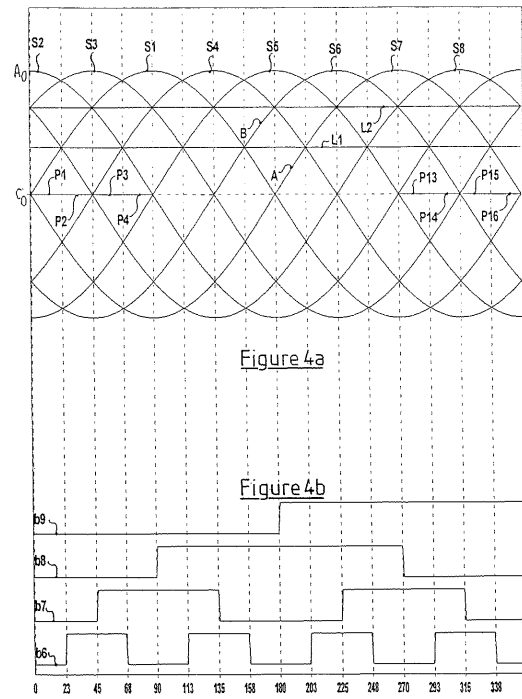
【図 2】



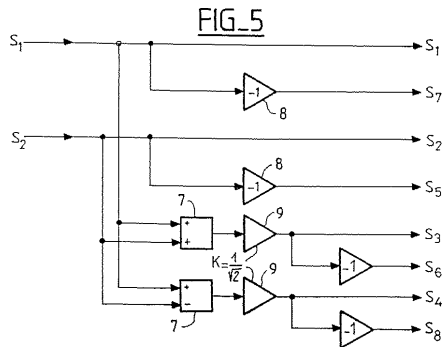
【図 3】



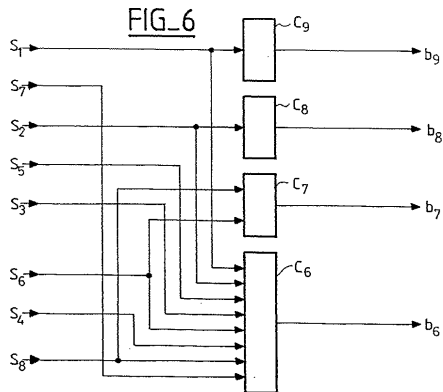
【図 4】



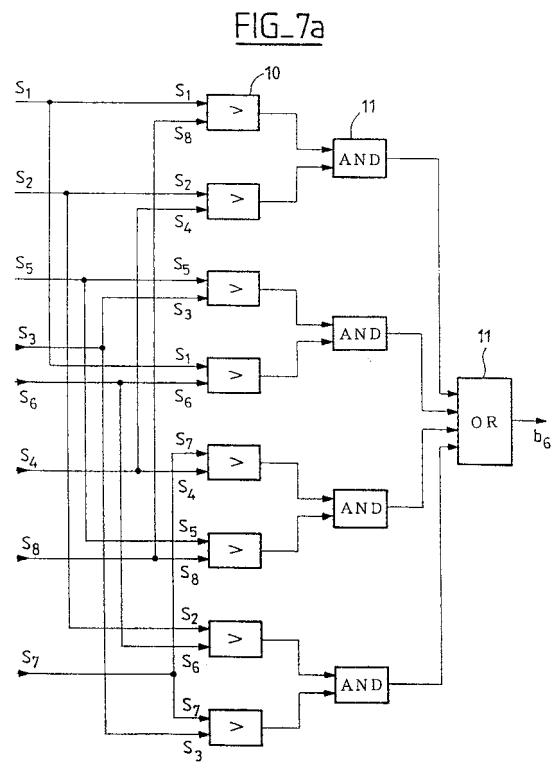
【図 5】



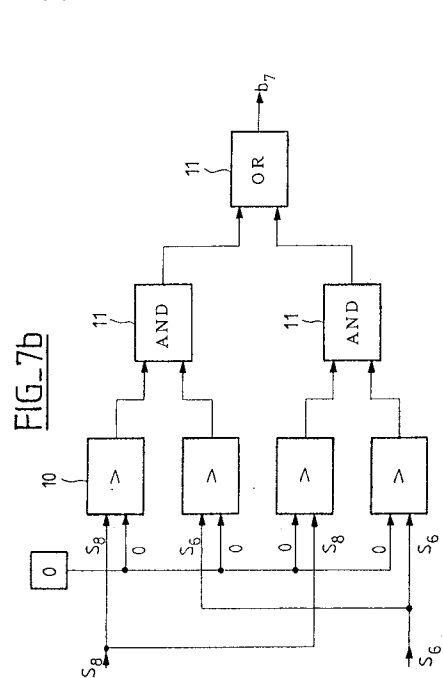
【図 6】



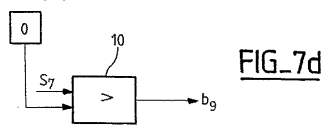
【図 7 a】



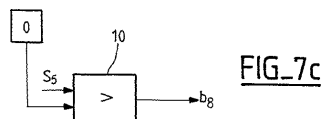
【図 7 b】



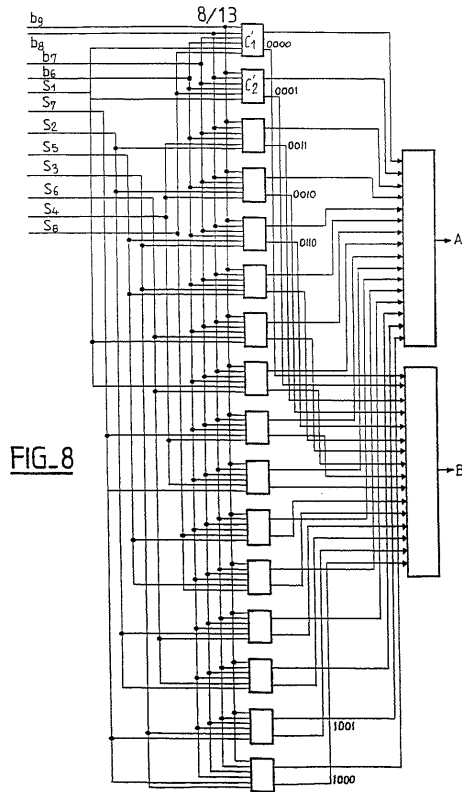
【図 7 d】



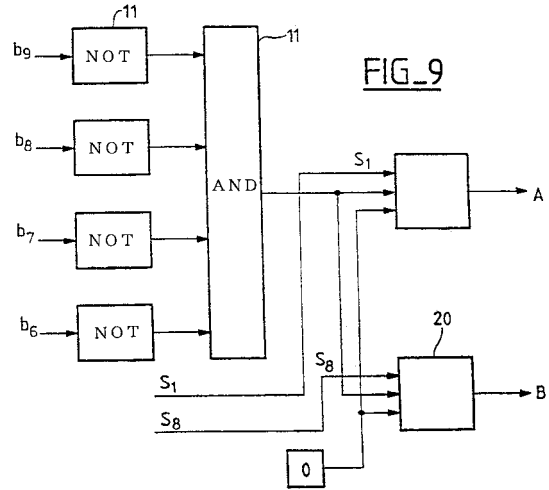
【図 7 c】



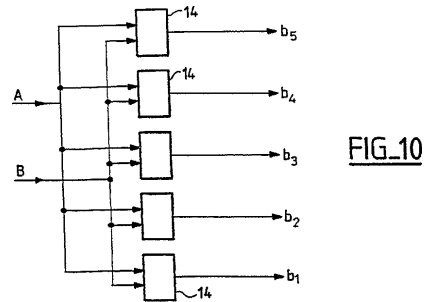
【図 8】



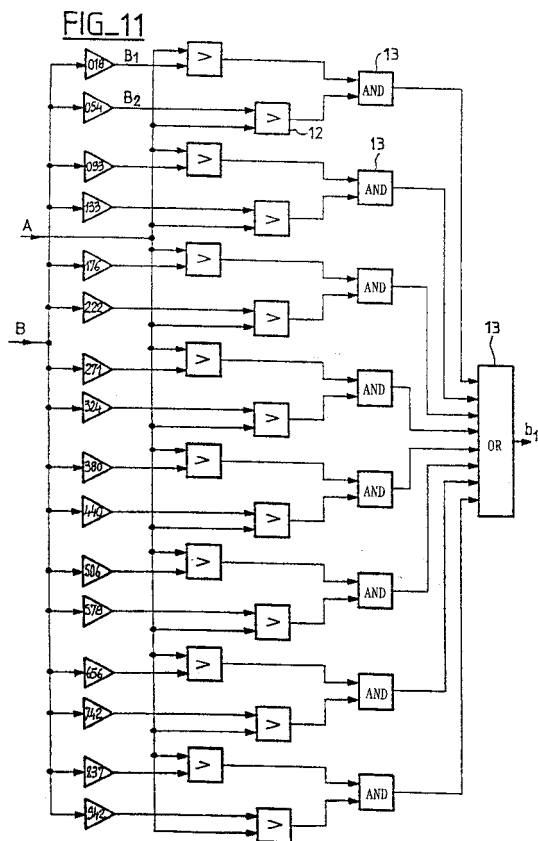
【図 9】



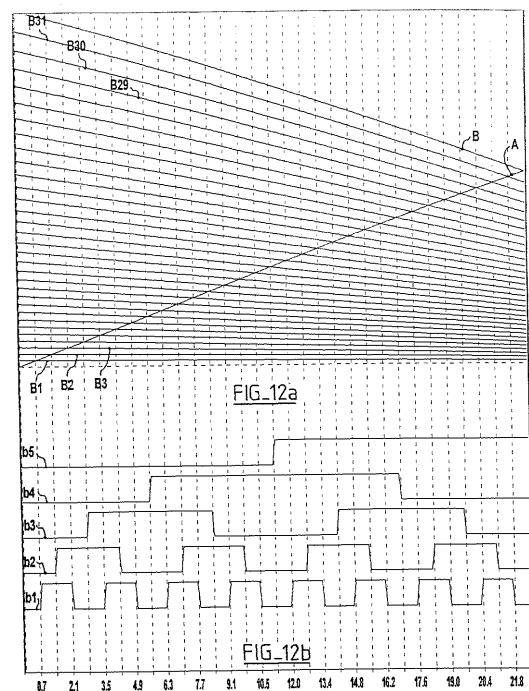
【図 10】



【図 11】



【図 12】



【図 13】

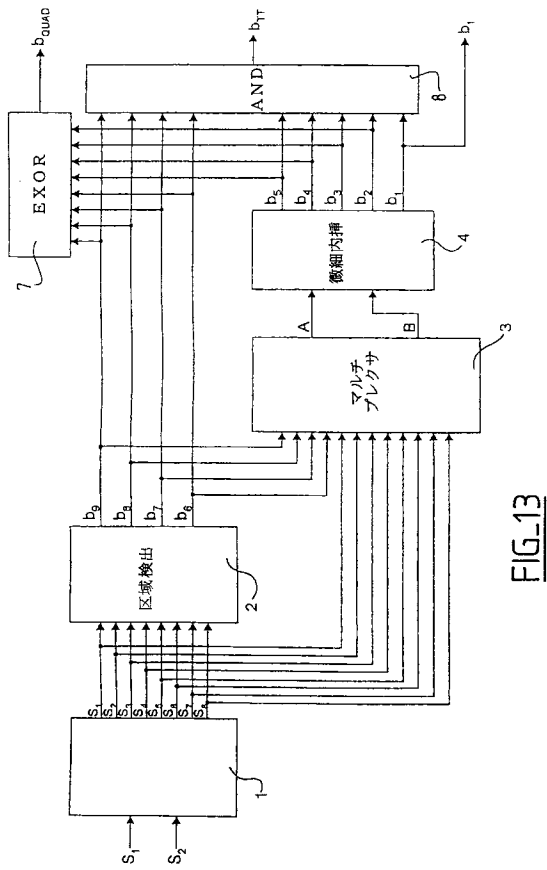
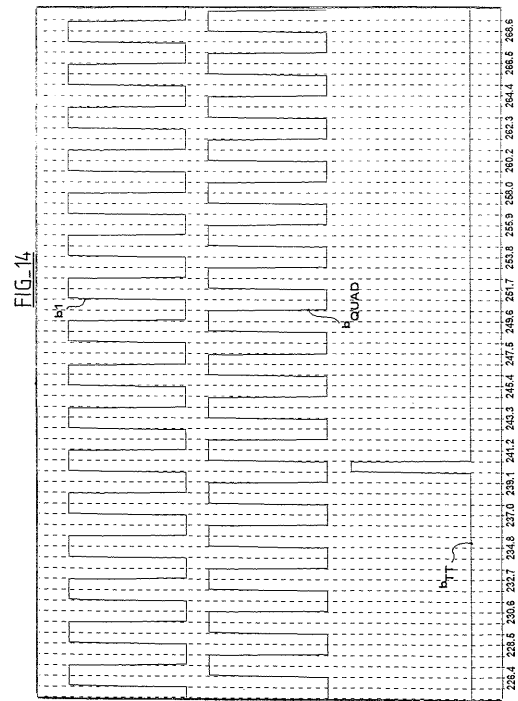


FIG. 13

【図 14】



フロントページの続き

審査官 井上 昌宏

(56)参考文献 特開平05-306942(JP,A)
特開平01-227922(JP,A)
実開昭63-135218(JP,U)

(58)調査した分野(Int.Cl., DB名)
G01D5/00~5/62
G01B7/00~7/34