



(12) 实用新型专利

(10) 授权公告号 CN 205353855 U

(45) 授权公告日 2016. 06. 29

(21) 申请号 201521113454. 6

(22) 申请日 2015. 12. 29

(73) 专利权人 成都英创信息技术有限公司

地址 610041 四川省成都市高朋大道 5 号技
术创新服务中心 B404

(72) 发明人 程实

(74) 专利代理机构 南京天华专利代理有限责任
公司 32218

代理人 夏平 蒋真

(51) Int. Cl.

G06F 1/16(2006. 01)

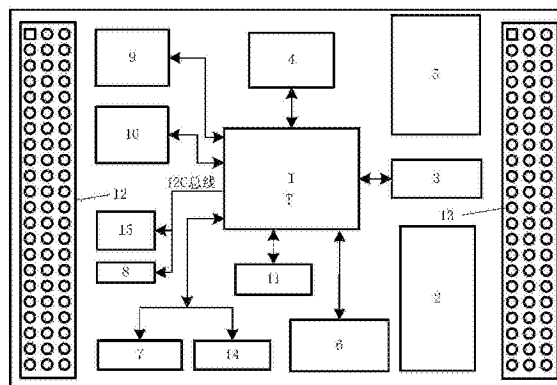
权利要求书6页 说明书14页 附图1页

(54) 实用新型名称

嵌入式计算机主板

(57) 摘要

一种嵌入式计算机主板,其特征是包括中央处理器 (1)、电源模块 (2)、TTL 转 232 转换电路 (3)、内存芯片 (4)、TF 卡座 (5)、闪存芯片 (6)、TTL 转 LVDS 转接板液晶屏 (7)、电可擦可编程只读存储器 (8)、第一以太网模块 (9)、USB 集线器 (10)、第一三排母数据接口 (12) 和第二三排母数据接口 (13)。本实用新型的嵌入式计算机主板采用 AM3354 中央处理器,在它的外设总线上挂接 NANDFLASH、DDR3、PHY、SD 卡接口,并设计了 USB HOST 扩展,设有独立的触摸屏控制器扩展,总线隔离电路。外形上,充分考虑到系统集成,从而设计成名片大小的小型计算机主板。具有体积小,扩展能力强的优点。



1. 一种嵌入式计算机主板,其特征是包括中央处理器(1)、电源模块(2)、TTL转232转换电路(3)、内存芯片(4)、TF卡座(5)、闪存芯片(6)、TTL转LVDS转接板液晶屏(7)、电可擦可编程只读存储器(8)、第一以太网模块(9)、USB集线器(11)、第一三排母数据接口(12)和第二三排母数据接口(13),所述电源模块(2)、TTL转232转换电路(3)、内存芯片(4)、TF卡座(5)、闪存芯片(6)、TTL转LVDS转接板液晶屏(7)、电可擦可编程只读存储器(8)、第一以太网模块(9)、USB集线器(11)、第一三排母数据接口(12)和第二三排母数据接口(13)分别与中央处理器(1)连接;所述中央处理器(1)还通过I2C总线分别连接带电可擦写可编程只读存储器(8)和触摸屏控制器(15)。

2. 根据权利要求1所述的嵌入式计算机主板,其特征在于所述中央处理器(1)还连接有第二以太网模块(10)。

3. 根据权利要求1所述的嵌入式计算机主板,其特征在于所述中央处理器(1)还连接有总线隔离电路(14)。

4. 根据权利要求1所述的嵌入式计算机主板,其特征在于所述中央处理器(1)为型号为AM3352的中央处理器、型号为AM3354的中央处理器和型号为AM3356的中央处理器。

5. 根据权利要求1所述的嵌入式计算机主板,其特征在于所述内存芯片(4)为512MB的DDR3内存芯片。

6. 根据权利要求1所述的嵌入式计算机主板,其特征在于所述嵌入式计算机主板的外形尺寸为:74mm*54mm。

7. 根据权利要求1所述的嵌入式计算机主板,其特征在于所述第一三排母数据接口(12)各管脚的信号定义如下表1:

表1. 第一三排母数据接口各管脚的信号定义

A列（外侧）		B列		C列（内侧）	
A1	TPTX1+	B1	防插反堵孔	C1	TPTX2+
A2	TPTX1-	B2	LINK1	C2	TPTX2-
A3	VDD_CMT1	B3	SPEED1	C3	VDD_CMT2
A4	TPRX1+	B4	LINK2	C4	TPRX2+
A5	TPRX1-	B5	SPEED2	C5	TPRX2-
A6	GND电源地	B6	GND电源地	C6	GND电源地
A7	COM2_RXD	B7	COM4_RXD	C7	USB3_HD+
A8	COM2_TXD	B8	COM4_TXD	C8	USB3_HD-
A9	COM3_RXD	B9	COM5_RXD	C9	USB4_HD+
A10	COM3_TXD	B10	COM5_TXD	C10	USB4_HD-
A11	GND电源地	B11	GND电源地	C11	GND电源地
A12	DBG_RX	B12	Y- / TSC_I2C_SCL	C12	X- / TSC_IRQn
A13	DBG_TX	B13	Y+ / TSC_I2C_SDA	C13	X+ / TSC_RSTn
A14	GND电源地	B14	GND电源地	C14	GND电源地
A15	LCD_HSYNC	B15	-	C15	LCD_DCLK
A16	LCD_VSYNC	B16	LCD_BL	C16	LCD_DE

A17	LCD_B2	B17	LCD_G2	C17	LCD_R2
A18	LCD_B3	B18	LCD_G3	C18	LCD_R3
A19	LCD_B4	B19	LCD_G4	C19	LCD_R4
A20	LCD_B5	B20	LCD_G5	C20	LCD_R5
A21	LCD_B6	B21	LCD_G6	C21	LCD_R6
A22	LCD_B7	B22	LCD_G7	C22	LCD_R7

8. 根据权利要求1所述的嵌入式计算机主板, 其特征在于当引出显示接口为LVDS时, 所述第一三排母数据接口(12)各管脚的信号定义如下表2:

表2. 当引出显示接口为LVDS时, 第一三排母数据接口各管脚的信号定义

A列 (外侧)		B列		C列 (内侧)	
A1	TPTX1+	B1	防插反堵孔	C1	TPTX2+
A2	TPTX1-	B2	LINK1#	C2	TPTX2-
A3	VDD_CMT1	B3	SPEED1#	C3	VDD_CMT2
A4	TPRX1+	B4	LINK2#	C4	TPRX2+
A5	TPRX1-	B5	SPEED2#	C5	TPRX2-
A6	GND电源地	B6	GND电源地	C6	GND电源地
A7	COM2_RXD	B7	COM4_RXD	C7	USB3_HD+
A8	COM2_TXD	B8	COM4_TXD	C8	USB3_HD-
A9	COM3_RXD	B9	COM5_RXD	C9	USB4_HD+
A10	COM3_TXD	B10	COM5_TXD	C10	USB4_HD-
A11	GND电源地	B11	GND电源地	C11	GND电源地

A12	DBG_RX	B12	Y- / TSC_I2C_SCL	C12	X- / TSC_IRQn
A13	DBG_TX	B13	Y+ / TSC_I2C_SDA	C13	X+ / TSC_RSTn
A14	GND电源地	B14	GND电源地	C14	GND电源地
A15		B15		C15	
A16		B16	LCD_BL	C16	
A17		B17		C17	
A18	LVDS_DATA0_N	B18	LVDS_DATA0_P	C18	
A19	LVDS_DATA1_N	B19	LVDS_DATA1_P	C19	
A20	LVDS_DATA2_N	B20	LVDS_DATA2_P	C20	
A21	LVDS_CLK_N	B21	LVDS_CLK_P	C21	
A22	LVDS_DATA3_N	B22	LVDS_DATA3_P	C22	

9. 根据权利要求1所述的嵌入式计算机主板, 其特征在于所述第二三排母数据接口(13)各管脚的定义如表3:

表3. 第二三排母数据接口各管脚的信号定义

D列 (内侧)		E列		F列 (外侧)	
D1	GPIO0 / COM2_CTS#	E1	GND 电源地	F1	GPIO16
D2	GPIO1 / COM2_RTS#	E2	ISA_D0	F2	GPIO17

D3	GPIO2 COM6_RXD	/	E3	ISA_D1	F3	GPIO18
D4	GPIO3 COM6_TXD	/	E4	ISA_D2	F4	GPIO19
D5	GPIO4 COM7_RXD	/	E5	ISA_D3	F5	GPIO20
D6	GPIO5 COM7_TXD	/	E6	ISA_D4	F6	GPIO21
D7	GPIO6 / PWM1		E7	ISA_D5	F7	GPIO22
D8	GPIO7 / PWM2		E8	ISA_D6	F8	GPIO23
D9	GPIO8 / PWM3		E9	ISA_D7	F9	GPIO24 / IRQ1
D10	GPIO9 / PWM4		E10	ISA_CS#	F10	GPIO25 / IRQ2
D11	GPIO10 CAN1_RXD	/	E11	ISA_AD#	F11	GPIO26 I2C_SDA
D12	GPIO11 CAN1_TXD	/	E12	ISA_RD#	F12	GPIO27 I2C_SCL
D13	GPIO12		E13	ISA_WE#	F13	GPIO28 SPI_MISO
D14	GPIO13		E14	GND 电源 地	F14	GPIO29 SPI_MOSI
D15	GPIO14		E15	DBGSL#	F15	GPIO30 SPI_SCLK

D16	GPIO15	E16	RSTIN#	F16	GPIO31 / SPI_CS0N
D17	GND电源地	E17	GND 电 源 地	F17	GND电源地
D18	USB1_HD+	E18	+5V 电 源 输入	F18	USB_OTG_VBUS
D19	USB1_HD-	E19	+5V 电 源 输入	F19	USB_OTG_ID
D20	USB2_HD+	E20	+5V 电 源 输入	F20	USB_OTG_D+
D21	USB2_HD-	E21	+5V 电 源 输入	F21	USB_OTG_D-
D22	BATT3V	E22	+5V 电 源 输入	F22	+5V电源输入

嵌入式计算机主板

技术领域

[0001] 本实用新型涉及嵌入式计算机技术领域,尤其是一种嵌入式计算机主板。

背景技术

[0002] TI公司推出的AM3354是一颗采用Cortex-A8内核的嵌入式处理器,该芯片拥有众多的应用功能,但其仅有324个引脚,且有五分之二是电源,所以它的引脚上的功能复用程度相对较高,从而导致在使用时无法合理地安装这些资源。比如,如果要同时满足双网口和SD卡的应用,就会占用掉CPU的两路串口。另外AM3354虽然支持两路USB_OTG口,但在实际应用中,往往是使用1路USB_OTG作为调试口,还需要两路以上USB口外接键盘,鼠标,U盘等。更为重要的是AM3354系列CPU,其自带的触摸屏控制接口在电磁干扰环境下还存在死机问题。

发明内容

[0003] 本实用新型的目的在于提供一种嵌入式计算机主板,为了克服上述的缺陷,合理地组织系统结构,使可用资源最多地利用。

[0004] 本实用新型的技术方案是:

[0005] 一种嵌入式计算机主板,包括中央处理器、电源模块、TTL转232转换电路、内存芯片、TF卡座、闪存芯片、TTL转LVDS转接板液晶屏、电可擦可编程只读存储器、第一以太网模块、USB集线器、第一三排母数据接口和第二三排母数据接口,所述电源模块、TTL转232转换电路、内存芯片、TF卡座、闪存芯片、TTL转LVDS转接板液晶屏、电可擦可编程只读存储器、第一以太网模块、USB集线器、第一三排母数据接口和第二三排母数据接口分别与中央处理器连接;所述中央处理器还通过I2C总线分别连接带电可擦写可编程只读存储器和触摸屏控制器。

[0006] 所述中央处理器还连接有第二以太网模块。

[0007] 所述中央处理器还连接有总线隔离电路。

[0008] 所述中央处理器为型号为AM3352的中央处理器、型号为AM3354的中央处理器和型号为AM3356的中央处理器。

[0009] 所述内存芯片为512MB的DDR3内存芯片。

[0010] 所述嵌入式计算机主板的外型尺寸为:74mm*54mm。

[0011] 所述第一三排母数据接口(12)各管脚的信号定义如下表1:

[0012] 表1.第一三排母数据接口各管脚的信号定义

[0013]

A列（外侧）		B列		C列（内侧）	
A1	TPTX1+	B1	防插反堵孔	C1	TPTX2+
A2	TPTX1-	B2	LINK1	C2	TPTX2-
A3	VDD_CMT1	B3	SPEED1	C3	VDD_CMT2
A4	TPRX1+	B4	LINK2	C4	TPRX2+
A5	TPRX1-	B5	SPEED2	C5	TPRX2-
A6	GND电源地	B6	GND电源地	C6	GND电源地
A7	COM2_RXD	B7	COM4_RXD	C7	USB3_HD+
A8	COM2_TXD	B8	COM4_TXD	C8	USB3_HD-

[0014]

A9	COM3_RXD	B9	COM5_RXD	C9	USB4_HD+
A10	COM3_TXD	B10	COM5_TXD	C10	USB4_HD-
A11	GND电源地	B11	GND电源地	C11	GND电源地
A12	DBG_RX	B12	Y- / TSC_I2C_SCL	C12	X- / TSC_IRQn
A13	DBG_TX	B13	Y+ / TSC_I2C_SDA	C13	X+ / TSC_RSTn
A14	GND电源地	B14	GND电源地	C14	GND电源地
A15	LCD_HSYNC	B15	-	C15	LCD_DCLK
A16	LCD_VSYNC	B16	LCD_BL	C16	LCD_DE
A17	LCD_B2	B17	LCD_G2	C17	LCD_R2
A18	LCD_B3	B18	LCD_G3	C18	LCD_R3
A19	LCD_B4	B19	LCD_G4	C19	LCD_R4
A20	LCD_B5	B20	LCD_G5	C20	LCD_R5
A21	LCD_B6	B21	LCD_G6	C21	LCD_R6
A22	LCD_B7	B22	LCD_G7	C22	LCD_R7

[0015] 当引出显示接口为LVDS时,所述第一三排母数据接口(12)各管脚的信号定义如下表2:

[0016] 表2.当引出显示接口为LVDS时,第一三排母数据接口各管脚的信号定义

[0017]

A列 (外侧)		B列		C列 (内侧)	
A1	TPTX1+	B1	防插反堵孔	C1	TPTX2+

[0018]

A2	TPTX1-	B2	LINK1	C2	TPTX2-
A3	VDD_CMT1	B3	SPEED1	C3	VDD_CMT2
A4	TPRX1+	B4	LINK2	C4	TPRX2+
A5	TPRX1-	B5	SPEED2	C5	TPRX2-
A6	GND电源地	B6	GND电源地	C6	GND电源地
A7	COM2_RXD	B7	COM4_RXD	C7	USB3_HD+
A8	COM2_TXD	B8	COM4_TXD	C8	USB3_HD-
A9	COM3_RXD	B9	COM5_RXD	C9	USB4_HD+
A10	COM3_TXD	B10	COM5_TXD	C10	USB4_HD-
A11	GND电源地	B11	GND电源地	C11	GND电源地
A12	DBG_RX	B12	Y- / TSC_I2C_SCL	C12	X-/ TSC_IRQn
A13	DBG_TX	B13	Y+ / TSC_I2C_SDA	C13	X+ / TSC_RSTn
A14	GND电源地	B14	GND电源地	C14	GND电源地
A15		B15		C15	
A16		B16	LCD_BL	C16	
A17		B17		C17	
A18	LVDS_DATA0_N	B18	LVDS_DATA0_P	C18	
A19	LVDS_DATA1_N	B19	LVDS_DATA1_P	C19	
A20	LVDS_DATA2_N	B20	LVDS_DATA2_P	C20	
A21	LVDS_CLK_N	B21	LVDS_CLK_P	C21	

[0019]

A22	LVDS_DATA3_N	B22	LVDS_DATA3_P	C22	
-----	--------------	-----	--------------	-----	--

[0020] 所述第二三排母数据接口(13)各管脚的定义如表3:

[0021] 表3.第二三排母数据接口各管脚的信号定义

[0022]

D列 (内侧)		E列		F列 (外侧)	
D1	GPIO0 / COM2_CTS#	E1	GND 电源 地	F1	GPIO16
D2	GPIO1 / COM2_RTS#	E2	ISA_D0	F2	GPIO17
D3	GPIO2 / COM6_RXD	E3	ISA_D1	F3	GPIO18
D4	GPIO3 / COM6_TXD	E4	ISA_D2	F4	GPIO19
D5	GPIO4 / COM7_RXD	E5	ISA_D3	F5	GPIO20
D6	GPIO5 / COM7_TXD	E6	ISA_D4	F6	GPIO21
D7	GPIO6 / PWM1	E7	ISA_D5	F7	GPIO22
D8	GPIO7 / PWM2	E8	ISA_D6	F8	GPIO23
D9	GPIO8 / PWM3	E9	ISA_D7	F9	GPIO24 / IRQ1
D10	GPIO9 / PWM4	E10	ISA_CS#	F10	GPIO25 / IRQ2
D11	GPIO10 /	E11	ISA_AD#	F11	GPIO26 /

[0023]

	CAN1_RXD				I2C_SDA
D12	GPIO11 / CAN1_TXD	E12	ISA_RD#	F12	GPIO27 / I2C_SCL
D13	GPIO12	E13	ISA_WE#	F13	GPIO28 / SPI_MISO
D14	GPIO13	E14	GND 电源 地	F14	GPIO29 / SPI_MOSI
D15	GPIO14	E15	DBGSL#	F15	GPIO30 / SPI_SCLK
D16	GPIO15	E16	RSTIN#	F16	GPIO31 / SPI_CS0N
D17	GND电源地	E17	GND 电源 地	F17	GND电源地
D18	USB1_HD+	E18	+5V 电 源 输入	F18	USB_OTG_VBUS
D19	USB1_HD-	E19	+5V 电 源 输入	F19	USB_OTG_ID
D20	USB2_HD+	E20	+5V 电 源 输入	F20	USB_OTG_D+
D21	USB2_HD-	E21	+5V 电 源 输入	F21	USB_OTG_D-
D22	BATT3V	E22	+5V 电 源	F22	+5V电源输入

[0024]				输入		
--------	--	--	--	----	--	--

[0025] 本实用新型的有益效果是：

[0026] 本实用新型的嵌入式计算机主板采用AM3354中央处理器，在它的外设总线上挂接NANDFLASH、DDR3、PHY、SD卡接口，并设计了USB HOST扩展，设有独立的触摸屏控制器扩展，总线隔离电路。外形上，充分考虑到系统集成，从而设计成名片大小的小型计算机主板。具有体积小，扩展能力强的优点。

附图说明

[0027] 图1是本实用新型的结构示意图。

[0028] 图中：1为中央处理器、2为电源模块、3为TTL转232转换电路、4为内存芯片、5为TF卡座、6为闪存芯片、7为TTL转LVDS转接板液晶屏、8为带电可擦写可编程只读存储器、9为第一以太网模块、10为第二以太网模块、11为USB集线器、12为第一三排母数据接口、13为第二三排母数据接口、14为总线隔离电路、15为触摸屏控制器。

具体实施方式

[0029] 下面结合附图对本实用新型作进一步描述：

[0030] 如图1，一种嵌入式计算机主板，包括中央处理器1、电源模块2、TTL转232转换电路3、内存芯片4、TF卡座5、闪存芯片6、TTL转LVDS转接板液晶屏7、电可擦可编程只读存储器8、第一以太网模块9、USB集线器11、第一三排母数据接口12和第二三排母数据接口13，所述电源模块2、TTL转232转换电路3、内存芯片4、TF卡座5、闪存芯片6、TTL转LVDS转接板液晶屏7、电可擦可编程只读存储器8、第一以太网模块9、USB集线器11、第一三排母数据接口12和第二三排母数据接口13分别与中央处理器1连接；所述中央处理器1还通过I2C总线分别连接带电可擦写可编程只读存储器8和触摸屏控制器15。

[0031] 所述中央处理器1还连接有第二以太网模块10。

[0032] 所述中央处理器1还连接有总线隔离电路14。

[0033] 所述中央处理器1为型号为AM3352的中央处理器、型号为AM3354的中央处理器和型号为AM3356的中央处理器。

[0034] 所述内存芯片4为512MB的DDR3内存芯片。

[0035] 所述嵌入式计算机主板的外型尺寸为：74mm*54mm。

[0036] 所述第一三排母数据接口12各管脚的信号定义如下表1：

[0037] 表1. 第一三排母数据接口各管脚的信号定义

[0038]

A列（外侧）		B列		C列（内侧）	
A1	TPTX1+	B1	防插反堵孔	C1	TPTX2+
A2	TPTX1-	B2	LINK1	C2	TPTX2-
A3	VDD_CMT1	B3	SPEED1	C3	VDD_CMT2
A4	TPRX1+	B4	LINK2	C4	TPRX2+
A5	TPRX1-	B5	SPEED2	C5	TPRX2-
A6	GND电源地	B6	GND电源地	C6	GND电源地
A7	COM2_RXD	B7	COM4_RXD	C7	USB3_HD+
A8	COM2_TXD	B8	COM4_TXD	C8	USB3_HD-

[0039]

A9	COM3_RXD	B9	COM5_RXD	C9	USB4_HD+
A10	COM3_TXD	B10	COM5_TXD	C10	USB4_HD-
A11	GND电源地	B11	GND电源地	C11	GND电源地
A12	DBG_RX	B12	Y- / TSC_I2C_SCL	C12	X- / TSC_IRQn
A13	DBG_TX	B13	Y+ / TSC_I2C_SDA	C13	X+ / TSC_RSTn
A14	GND电源地	B14	GND电源地	C14	GND电源地
A15	LCD_HSYNC	B15	-	C15	LCD_DCLK
A16	LCD_VSYNC	B16	LCD_BL	C16	LCD_DE
A17	LCD_B2	B17	LCD_G2	C17	LCD_R2
A18	LCD_B3	B18	LCD_G3	C18	LCD_R3
A19	LCD_B4	B19	LCD_G4	C19	LCD_R4
A20	LCD_B5	B20	LCD_G5	C20	LCD_R5
A21	LCD_B6	B21	LCD_G6	C21	LCD_R6
A22	LCD_B7	B22	LCD_G7	C22	LCD_R7

[0040] 当引出显示接口为LVDS时,所述第一三排母数据接口12各管脚的信号定义如下表2:

[0041] 表2.当引出显示接口为LVDS时,第一三排母数据接口各管脚的信号定义

[0042]

A列（外侧）		B列		C列（内侧）	
A1	TPTX1+	B1	防插反堵孔	C1	TPTX2+
A2	TPTX1-	B2	LINK1	C2	TPTX2-

[0043]

A3	VDD_CMT1	B3	SPEED1	C3	VDD_CMT2
A4	TPRX1+	B4	LINK2	C4	TPRX2+
A5	TPRX1-	B5	SPEED2	C5	TPRX2-
A6	GND电源地	B6	GND电源地	C6	GND电源地
A7	COM2_RXD	B7	COM4_RXD	C7	USB3_HD+
A8	COM2_TXD	B8	COM4_TXD	C8	USB3_HD-
A9	COM3_RXD	B9	COM5_RXD	C9	USB4_HD+
A10	COM3_TXD	B10	COM5_TXD	C10	USB4_HD-
A11	GND电源地	B11	GND电源地	C11	GND电源地
A12	DBG_RX	B12	Y- / TSC_I2C_SCL	C12	X- / TSC_IRQn
A13	DBG_TX	B13	Y+ / TSC_I2C_SDA	C13	X+ / TSC_RSTn
A14	GND电源地	B14	GND电源地	C14	GND电源地
A15		B15		C15	
A16		B16	LCD_BL	C16	
A17		B17		C17	
A18	LVDS_DATA0_N	B18	LVDS_DATA0_P	C18	
A19	LVDS_DATA1_N	B19	LVDS_DATA1_P	C19	
A20	LVDS_DATA2_N	B20	LVDS_DATA2_P	C20	
A21	LVDS_CLK_N	B21	LVDS_CLK_P	C21	
A22	LVDS_DATA3_N	B22	LVDS_DATA3_P	C22	

[0044] 所述第二三排母数据接口13各管脚的定义如表3:

[0045] 表3.第二三排母数据接口各管脚的信号定义

[0046]

D列（内侧）			E列		F列（外侧）	
D1	GPIO0 / COM2_CTS#		E1	GND 电源 地	F1	GPIO16
D2	GPIO1 / COM2_RTS#		E2	ISA_D0	F2	GPIO17
D3	GPIO2 / COM6_RXD		E3	ISA_D1	F3	GPIO18
D4	GPIO3 / COM6_TXD		E4	ISA_D2	F4	GPIO19
D5	GPIO4 / COM7_RXD		E5	ISA_D3	F5	GPIO20
D6	GPIO5 / COM7_TXD		E6	ISA_D4	F6	GPIO21
D7	GPIO6 / PWM1		E7	ISA_D5	F7	GPIO22
D8	GPIO7 / PWM2		E8	ISA_D6	F8	GPIO23
D9	GPIO8 / PWM3		E9	ISA_D7	F9	GPIO24 / IRQ1
D10	GPIO9 / PWM4		E10	ISA_CS#	F10	GPIO25 / IRQ2
D11	GPIO10 / CAN1_RXD		E11	ISA_AD#	F11	GPIO26 / I2C_SDA
D12	GPIO11 /		E12	ISA_RD#	F12	GPIO27 /

[0047]

	CAN1_TXD				I2C_SCL
D13	GPIO12	E13	ISA_WE#	F13	GPIO28 / SPI_MISO
D14	GPIO13	E14	GND 电源 地	F14	GPIO29 / SPI_MOSI
D15	GPIO14	E15	DBGSL#	F15	GPIO30 / SPI_SCLK
D16	GPIO15	E16	RSTIN#	F16	GPIO31 / SPI_CS0N
D17	GND电源地	E17	GND 电源 地	F17	GND电源地
D18	USB1_HD+	E18	+5V 电 源 输入	F18	USB_OTG_VBUS
D19	USB1_HD-	E19	+5V 电 源 输入	F19	USB_OTG_ID
D20	USB2_HD+	E20	+5V 电 源 输入	F20	USB_OTG_D+
D21	USB2_HD-	E21	+5V 电 源 输入	F21	USB_OTG_D-
D22	BATT3V	E22	+5V 电 源 输入	F22	+5V电源输入

[0048] 采用AM3354中央处理器,在它的外设总线上挂接NANDFLASH、DDR3、PHY、SD卡接口,

并设计了USB HOST扩展,独立的触摸屏控制器扩展,总线隔离电路。外形上,为了考虑到系统集成,从而设计成名片大小的小型计算机主板。

[0049] 结构的描述:

[0050] 以AM3354为核心,利用固有的数据总线接口连接DDR3,NANDFLASH,PHY,SD卡座。

[0051] 对外的LCD接口可以是CPU直接引出的RGB TTL信号或通过主板上的TTL转LVDS电路转换而来的LVDS显示信号。另外,由于AM3354的启动配置引脚与LCD显示接口是复用的,为了避免LCD接口上的信号影响系统启动,特别设计了LCD总线隔离电路。提高了系统的可靠性。

[0052] 考虑实际应用中的多USB口需求,通过USB HUB芯片扩展了四路USB2.0HOST口。

[0053] 针对AM335x自带触摸控制接口抗电磁干扰电能力差的问题,采用I2C总线外扩了独立的电阻触摸屏控制芯片,以满足工业现场对设备的电磁兼容性能要求。

[0054] 由于网口的硬件MDIO会占用一路CPU串口,为了充分利用CPU资源,使用CPU的GPIO模拟MDIO操作PHY芯片,从而让出宝贵的串口资源。

[0055] 外形尺寸:

[0056] 本实用新型嵌入式计算机主板采用紧凑型方式,外型尺寸为:74*54(mm)

[0057] 信号引脚:

[0058] 本实用新型的嵌入式计算机主板使用是以模块形式,通过板上的2组插座,同时实现板卡的固定以及与应用主板的信号连接两个功能。本实用新型的嵌入式计算机主板的两组插座编号为第一三排母数据接口12和第二三排母数据接口13,为2组标准2mm间距3排插座(每排22芯,CN1、CN2各66芯),第一三排母数据接口12在计算机主板左边,第二三排母数据接口13在计算机主板右边。

[0059] 上面所述的实施例仅仅是对本实用新型的优选实施方式进行描述,并非对本实用新型的构思和范围进行限定,在不脱离本实用新型设计构思前提下,本领域中普通工程技术人员对本实用新型的技术方案做出的各种变型和改进,均应落入本实用新型的保护范围,本实用新型请求保护的技术内容已经全部记载在权利要求书中。

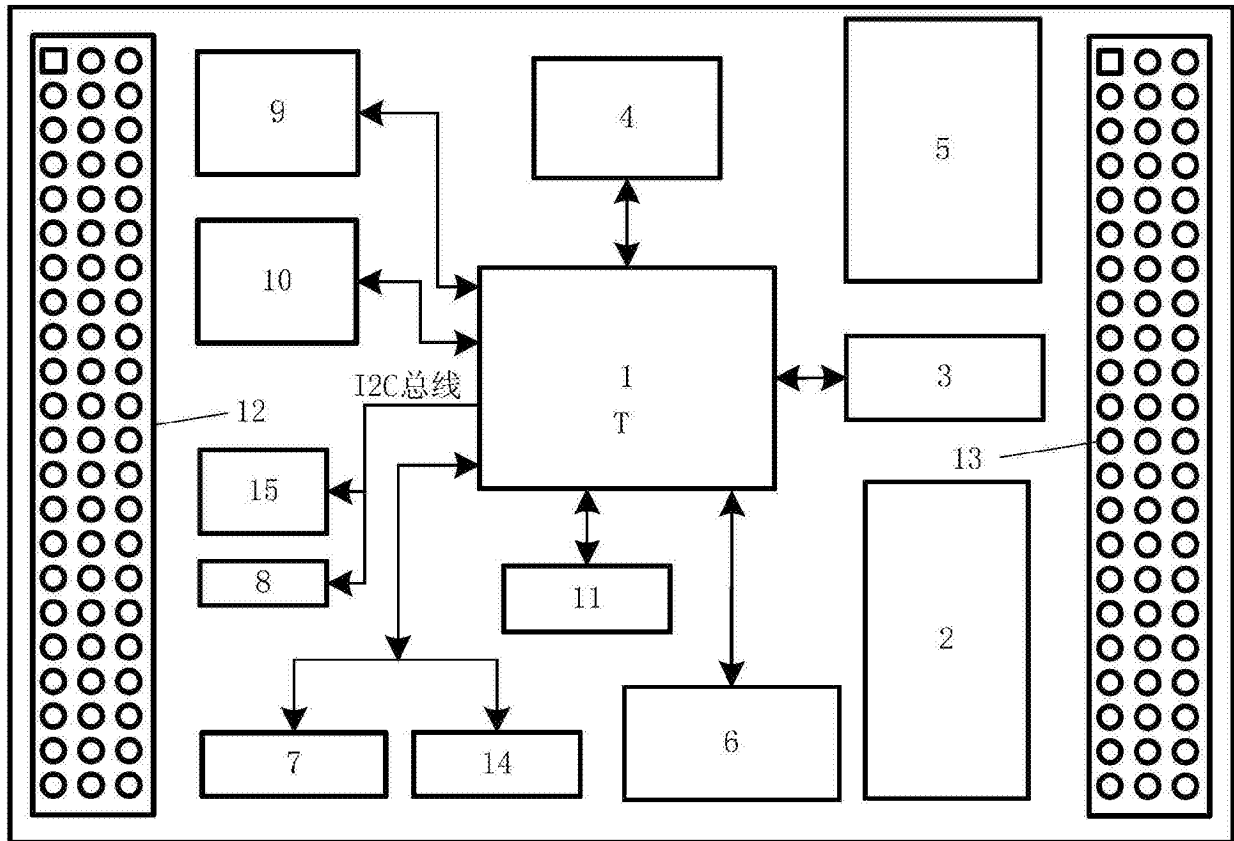


图1