

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成21年11月12日 (2009.11.12)

【公開番号】特開2008-218758(P2008-218758A)

【公開日】平成20年9月18日 (2008.9.18)

【年通号数】公開・登録公報2008-037

【出願番号】特願2007-54957(P2007-54957)

【国際特許分類】

H 0 1 L 21/60 (2006.01)

H 0 1 L 25/04 (2006.01)

H 0 1 L 25/18 (2006.01)

【F I】

H 0 1 L 21/60 3 1 1 S

H 0 1 L 25/04 Z

【手続補正書】

【提出日】平成21年9月28日 (2009.9.28)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

主面の周縁部を構成する各辺部にそれぞれ 1 列以上の配列構成で形成されたバンクを有し、前記各辺部のうちの少なくとも 1 つの所定の辺部に形成された前記バンクが、前記各辺部のうちの他の辺部に形成された前記バンクの列数よりも多い列数で設けられた複数個の半導体素子と、

前記各半導体素子の前記バンクに対応する位置に設けられた電極端子を有する基板と、
前記半導体素子ごとに設けられ、前記各半導体素子の前記バンクと前記基板の前記電極端子とを電氣的に接続した状態で前記各半導体素子を前記基板上に接着する各樹脂接着層と、を備え、

前記各樹脂接着層は、前記各半導体素子の前記所定の辺部からのはみ出し量が、前記他の辺部からのはみ出し量よりも小さく、

前記各半導体素子は、前記樹脂接着層のはみ出し量が小さい前記所定の辺部同士が隣接する配置で実装されている

ことを特徴とする電子回路実装構造体。

【請求項 2】

主面の周縁部を構成する各辺部にそれぞれ 1 列以上の配列構成で形成されたバンクを有し、前記各辺部のうちの少なくとも 1 つの所定の辺部に形成された前記バンクが、前記各辺部のうちの他の辺部に形成された前記バンクの配列ピッチよりも短い配列ピッチで設けられた複数個の半導体素子と、

前記各半導体素子の前記バンクに対応する位置に設けられた電極端子を有する基板と、
前記半導体素子ごとに設けられ、前記各半導体素子の前記バンクと前記基板の前記電極端子とを電氣的に接続した状態で前記各半導体素子を前記基板上に接着する各樹脂接着層と、を備え、

前記各樹脂接着層は、前記各半導体素子の前記所定の辺部からのはみ出し量が、前記他の辺部からのはみ出し量よりも小さく、

前記各半導体素子は、前記樹脂接着層のはみ出し量が小さい前記所定の辺部同士が隣接

する配置で実装されている

ことを特徴とする電子回路実装構造体。

【請求項 3】

前記半導体素子の少なくとも 1 個においては、前記樹脂接着層のはみ出し量が小さい前記所定の辺部に形成された前記バンパにダミーバンパが含まれ、且つ前記ダミーバンパを含む前記バンパが 2 列以上で、かつ千鳥状に配置されており、

前記基板の前記電極端子は、前記ダミーバンパ以外の前記バンパに対応する位置に設けられている

ことを特徴とする請求項 1 もしくは 2 のいずれかに記載の電子回路実装構造体。

【請求項 4】

前記樹脂接着層は、その材料が絶縁性の熱硬化型樹脂または異方導電性樹脂からなることを特徴とする請求項 1 ないし 3 のいずれかに記載の電子回路実装構造体。

【請求項 5】

主面の周縁部を構成する各辺部にそれぞれ 1 列以上の配列構成で形成されたバンパを有し、前記各辺部のうちの少なくとも 1 つの所定の辺部に形成された前記バンパが、前記各辺部のうちの他の辺部に形成された前記バンパの列数よりも多い列数で設けられた複数個の半導体素子と、

前記各半導体素子の前記バンパに対応する位置に設けられた電極端子を有する基板と、前記半導体素子ごとに設けられ、前記各半導体素子の前記バンパと前記基板の前記電極端子とを電氣的に接続した状態で前記各半導体素子を前記基板上に接着する各樹脂接着層と、を備え、

前記各半導体素子は、前記バンパが他の辺部よりも多い列数で設けられた辺部同士が隣接する配置で実装されている

ことを特徴とする電子回路実装構造体。

【請求項 6】

前記半導体素子の少なくとも 1 個においては、前記バンパが他の辺部よりも多い列数で設けられた辺部の前記バンパにダミーバンパが含まれ、且つ前記ダミーバンパを含む前記バンパが 2 列以上で、かつ千鳥状に配置されており、

前記基板の前記電極端子は、前記ダミーバンパ以外の前記バンパに対応する位置に設けられている

ことを特徴とする請求項 5 記載の電子回路実装構造体。

【請求項 7】

主面の周縁部を構成する各辺部にそれぞれ 1 列以上の配列構成で形成されたバンパを有し、前記各辺部のうちの少なくとも 1 つの所定の辺部に形成された前記バンパが、前記各辺部のうちの他の辺部に形成された前記バンパの配列ピッチよりも短い配列ピッチで設けられた複数個の半導体素子と、

前記各半導体素子の前記バンパに対応する位置に設けられた電極端子を有する基板と、前記半導体素子ごとに設けられ、前記各半導体素子の前記バンパと前記基板の前記電極端子とを電氣的に接続した状態で前記各半導体素子を前記基板上に接着する各樹脂接着層と、を備え、

前記各半導体素子は、前記バンパが他の辺部よりも短い配列ピッチで設けられた辺部同士が隣接する配置で実装されている

ことを特徴とする電子回路実装構造体。

【請求項 8】

前記半導体素子の少なくとも 1 個においては、前記バンパが他の辺部よりも短い配列ピッチで設けられた辺部の前記バンパにダミーバンパが含まれ、且つ前記ダミーバンパを含む前記バンパが 2 列以上で、かつ千鳥状に配置されており、

前記基板の前記電極端子は、前記ダミーバンパ以外の前記バンパに対応する位置に設けられている

ことを特徴とする請求項 7 記載の電子回路実装構造体。

【請求項 9】

前記樹脂接着層は、その材料が絶縁性の熱硬化型樹脂または異方導電性樹脂からなることを特徴とする請求項 5 ないし 8 のいずれかに記載の電子回路実装構造体。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

上記目的を達成するために、本発明の電子回路実装構造体は、主面の周縁部を構成する各辺部にそれぞれ 1 列以上の配列構成で形成されたパンプを有し、前記各辺部のうちの少なくとも 1 つの所定の辺部に形成された前記パンプが、前記各辺部のうちの他の辺部に形成された前記パンプの列数よりも多い列数で設けられるか、あるいは前記他の辺部に形成された前記パンプの配列ピッチよりも短い配列ピッチで設けられた複数の半導体素子と、前記各半導体素子の前記パンプに対応する位置に設けられた電極端子を有する基板と、前記半導体素子ごとに設けられ、前記各半導体素子の前記パンプと前記基板の前記電極端子とを電氣的に接続した状態で前記各半導体素子を前記基板上に接着する各樹脂接着層と、を備える。さらに、前記各半導体素子の前記所定の辺部からの前記各樹脂接着層のはみ出し量が、前記他の辺部からののはみ出し量よりも小さく、その前記樹脂接着層のはみ出し量が小さい前記所定の辺部同士が隣接する配置で前記各半導体素子が実装されている。または、前記パンプが他の辺部よりも多い列数で、あるいは短い配列ピッチで設けられた辺部同士が隣接する配置で前記各半導体素子が実装されている。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正の内容】

【0024】

また、本発明の電子回路実装構造体は、上記の電子回路実装構造体であって、前記半導体素子の少なくとも 1 個において、前記樹脂接着層のはみ出し量が小さい前記所定の辺部に形成された前記パンプか、または、前記パンプが他の辺部よりも多い列数で、あるいは短い配列ピッチで設けられた辺部の前記パンプにダミーパンプが含まれ、且つ前記ダミーパンプを含む前記パンプが 2 列以上で、かつ千鳥状に配置されており、前記基板の前記電極端子は、前記ダミーパンプ以外の前記パンプに対応する位置に設けられていることを特徴とする。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正の内容】

【0026】

また、本発明の電子回路実装構造体は、上記の電子回路実装構造体であって、前記樹脂接着層は、その材料が絶縁性の熱硬化型樹脂または異方導電性樹脂からなることを特徴とする。