(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)公開番号
特開2024-38655
(P2024-38655A)
(43)公開日　令和6年3月21日(2024.3.21)

(51)国際特許分類	FI	テーマコード（参考）
H04N 25/70 (2023.01)	H04N 5/369	5C024

審査請求　未請求　請求項の数　17　ＯＬ　（全26頁）

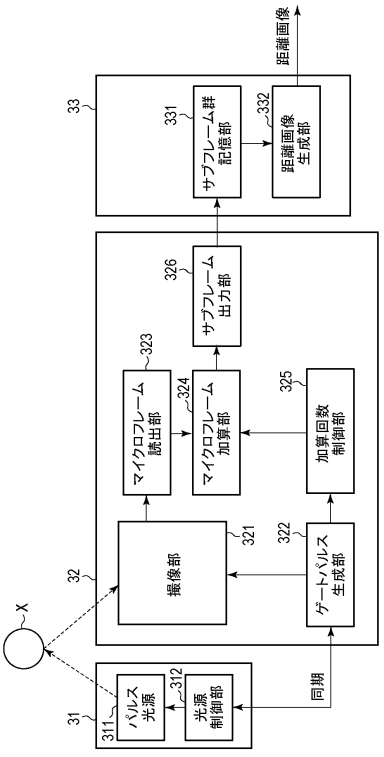
(21)出願番号　特願2022-142845(P2022-142845)
(22)出願日　令和4年9月8日(2022.9.8)

(71)出願人　000001007
キヤノン株式会社
東京都大田区下丸子３丁目３０番２号
(74)代理人　100094112
弁理士　岡部 譲
(74)代理人　100101498
弁理士　越智 隆夫
(74)代理人　100106183
弁理士　吉澤 弘司
(74)代理人　100136799
弁理士　本田 亜希
(72)発明者　坪井 俊紀
東京都大田区下丸子３丁目３０番２号
キヤノン株式会社内
(72)発明者　森本 和浩

最終頁に続く

(54)【発明の名称】　光電変換装置

(57)【要約】
【課題】適正な距離分解能を確保しつつ、フレームレートが向上された光電変換装置を提供すること。
【解決手段】複数の光電変換素子と、前記複数の光電変換素子の各々への入射光に基づいて、１ビット信号により構成されたマイクロフレームを取得する取得部と、複数の前記マイクロフレームを合成することにより複数ビット信号により構成されたサブフレームを生成する合成部と、を有し、前記複数の光電変換素子は、第１光電変換素子及び第２光電変換素子を含み、１つの前記マイクロフレームの取得期間において、前記第１光電変換素子への前記入射光に基づく前記１ビット信号の生成が行われる第１露光期間と、前記第２光電変換素子への前記入射光に基づく前記１ビット信号の生成が行われる第２露光期間とが互いに異なる。
【選択図】図７



【特許請求の範囲】
【請求項１】
複数の光電変換素子と、
前記複数の光電変換素子の各々への入射光に基づいて、１ビット信号により構成されたマイクロフレームを取得する取得部と、
複数の前記マイクロフレームを合成することにより複数ビット信号により構成されたサブフレームを生成する合成部と、
を有し、
前記複数の光電変換素子は、第１光電変換素子及び第２光電変換素子を含み、
１つの前記マイクロフレームの取得期間において、前記第１光電変換素子への前記入射光に基づく前記１ビット信号の生成が行われる第１露光期間と、前記第２光電変換素子への前記入射光に基づく前記１ビット信号の生成が行われる第２露光期間とが互いに異なる
ことを特徴とする光電変換装置。
【請求項２】
前記第１光電変換素子は第１波長の光に感度を有し、
前記第２光電変換素子は前記第１波長とは異なる第２波長の光に感度を有する
ことを特徴とする請求項１に記載の光電変換装置。
【請求項３】
前記第１光電変換素子への前記入射光に基づく前記マイクロフレームの取得周期と、前記第２光電変換素子への前記入射光に基づく前記マイクロフレームの取得周期とが互いに異なる
ことを特徴とする請求項２に記載の光電変換装置。
【請求項４】
前記第１光電変換素子への前記入射光に基づく信号は、第１距離範囲の測距に用いられ、
前記第２光電変換素子への前記入射光に基づく信号は、前記第１距離範囲とは異なる第２距離範囲の測距に用いられる
ことを特徴とする請求項２に記載の光電変換装置。
【請求項５】
前記第１光電変換素子への前記入射光に基づく信号は、画像の生成に用いられ、
前記第２光電変換素子への前記入射光に基づく信号は、測距に用いられる
ことを特徴とする請求項２に記載の光電変換装置。
【請求項６】
前記複数の光電変換素子は、第３光電変換素子及び第４光電変換素子を更に含み、
前記第３光電変換素子は、前記第１波長及び前記第２波長のいずれとも異なる第３波長の光に感度を有し、
前記第４光電変換素子は、前記第１波長、前記第２波長及び前記第３波長のいずれとも異なる第４波長の光に感度を有する
ことを特徴とする請求項５に記載の光電変換装置。
【請求項７】
前記第１光電変換素子、前記第３光電変換素子及び前記第４光電変換素子への前記入射光に基づく信号は、カラー画像の生成に用いられる
ことを特徴とする請求項６に記載の光電変換装置。
【請求項８】
前記第１波長は可視領域の波長であり、
前記第２波長は赤外領域の波長である
ことを特徴とする請求項５に記載の光電変換装置。
【請求項９】
１つの前記マイクロフレームの取得期間において、前記第１光電変換素子がリセットされる時刻と前記第２光電変換素子がリセットされる時刻とが互いに異なる

ことを特徴とする請求項１に記載の光電変換装置。
【請求項１０】
前記第１光電変換素子への前記入射光に基づく前記１ビット信号と前記第２光電変換素子への前記入射光に基づく前記１ビット信号とに基づく論理演算により信号を生成する演算部を更に有する
ことを特徴とする請求項１に記載の光電変換装置。
【請求項１１】
前記演算部により出力される前記信号は、環境光の有無を示す
ことを特徴とする請求項１０に記載の光電変換装置。
【請求項１２】
前記論理演算は、前記第１光電変換素子への前記入射光に基づく前記１ビット信号と前記第２光電変換素子への前記入射光に基づく前記１ビット信号との論理積である
ことを特徴とする請求項１０に記載の光電変換装置。
【請求項１３】
測距の対象物に光を発する光源の発光タイミングから第１時間が経過した時刻に前記第１露光期間が開始し、
前記発光タイミングから前記第１時間とは異なる第２時間が経過した時刻に前記第２露光期間が開始する
ことを特徴とする請求項１に記載の光電変換装置。
【請求項１４】
前記光電変換素子は、アバランシェフォトダイオードを含み、
前記１ビット信号は、前記マイクロフレームが取得される期間内における前記アバランシェフォトダイオードへの光子の入射の有無を示す
ことを特徴とする請求項１に記載の光電変換装置。
【請求項１５】
前記合成部は、前記１ビット信号の値を前記マイクロフレームが取得されるごとに加算することにより、前記複数ビット信号を生成する
ことを特徴とする請求項１に記載の光電変換装置。
【請求項１６】
請求項１乃至１５のいずれか１項に記載の光電変換装置と、
前記光電変換装置により生成された信号に基づいて距離画像を生成する距離画像生成部と、
を備えることを特徴とする距離画像生成装置。
【請求項１７】
移動体であって、
請求項１乃至１５のいずれか１項に記載の光電変換装置と、
前記光電変換装置により取得される距離情報に基づいて前記移動体を制御する移動体制御部と、
を備えることを特徴とする移動体。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、光電変換装置に関する。
【背景技術】
【０００２】
特許文献１には、光源から光を射出し、物体からの反射光を含む光を受光素子によって受けることにより、物体までの距離を測定する測距装置が開示されている。特許文献１の測距装置では、光電変換により生成された電子を増倍して信号を取得するＳＰＡＤ（Ｓｉｎｇｌｅ　Ｐｈｏｔｏｎ　Ａｖａｌａｎｃｈｅ　Ｄｉｏｄｅ）素子が受光素子として用いられている。特許文献１には、ＳＰＡＤ素子において光子の検出が行われるゲーティング

期間を変化させつつ計測を繰り返し行う手法が開示されている。
【先行技術文献】
【特許文献】
【０００３】
【特許文献１】米国特許出願公開第２０１７／００５２０６５号明細書
【発明の概要】
【発明が解決しようとする課題】
【０００４】
特許文献１に開示されているような測距手法においては、距離分解能とフレームレートの間にはトレードオフの関係がある。しかしながら、測距性能の向上のため、適正な距離分解能の確保とフレームレートの向上の両立が求められる場合がある。
【０００５】
本発明は、適正な距離分解能を確保しつつ、フレームレートが向上された光電変換装置を提供することを目的とする。
【課題を解決するための手段】
【０００６】
本明細書の一開示によれば、複数の光電変換素子と、前記複数の光電変換素子の各々への入射光に基づいて、１ビット信号により構成されたマイクロフレームを取得する取得部と、複数の前記マイクロフレームを合成することにより複数ビット信号により構成されたサブフレームを生成する合成部と、を有し、前記複数の光電変換素子は、第１光電変換素子及び第２光電変換素子を含み、１つの前記マイクロフレームの取得期間において、前記第１光電変換素子への前記入射光に基づく前記１ビット信号の生成が行われる第１露光期間と、前記第２光電変換素子への前記入射光に基づく前記１ビット信号の生成が行われる第２露光期間とが互いに異なることを特徴とする光電変換装置が提供される。
【発明の効果】
【０００７】
本発明によれば、適正な距離分解能を確保しつつ、フレームレートが向上された光電変換装置が提供される。
【図面の簡単な説明】
【０００８】
【図１】第１実施形態に係る測距装置の概略構成例を示すハードウェアブロック図である。
【図２】第１実施形態に係る光電変換装置の全体構成を示す概略図である。
【図３】第１実施形態に係るセンサ基板の構成例を示す概略ブロック図である。
【図４】第１実施形態に係る回路基板の構成例を示す概略ブロック図である。
【図５】第１実施形態に係る光電変換部及び画素信号処理部の１画素分の構成例を示す概略ブロック図である。
【図６】第１実施形態に係るアバランシェフォトダイオードの動作を説明する図である。
【図７】第１実施形態に係る測距装置の概略構成例を示す機能ブロック図である。
【図８】第１実施形態に係る測距フレーム、サブフレーム及びマイクロフレームを説明するための模式図である。
【図９】第１実施形態に係る距離画像生成装置の１測距フレーム期間における動作を示すフローチャートである。
【図１０】第１実施形態に係る画素アレイの模式図及び駆動タイミング図である。
【図１１】第２実施形態に係る画素アレイの模式図及び駆動タイミング図である。
【図１２】第３実施形態に係る画素アレイの模式図及び駆動タイミング図である。
【図１３】第４実施形態に係る画素の概略ブロック図である。
【図１４】第４実施形態に係る駆動タイミング図である。
【図１５】第５実施形態に係る測距装置の概略構成例を示す機能ブロック図である。
【図１６】第５実施形態に係る外光マップの例を示す模式図である。

【図１７】第６実施形態に係る機器の概略図である。
【発明を実施するための形態】
【０００９】
以下、図面を参照しつつ、本発明の実施形態を説明する。複数の図面にわたって同一の要素又は対応する要素には共通の符号が付されており、その説明は省略又は簡略化されることがある。
【００１０】
［第１実施形態］
図１は、本実施形態に係る距離画像生成装置３０の概略構成例を示すハードウェアブロック図である。距離画像生成装置３０は、発光装置３１、受光装置３２及び信号処理回路３３を有している。なお、本実施形態において示す距離画像生成装置３０の構成は一例であり、図示された構成に限定されるものではない。
【００１１】
距離画像生成装置３０は、ＬｉＤＡＲ（Ｌｉｇｈｔ　Ｄｅｔｅｃｔｉｏｎ　Ａｎｄ　Ｒａｎｇｉｎｇ）等の技術を用いて測距の対象物Ｘまでの距離を測定する装置である。距離画像生成装置３０は、発光装置３１から射出した光が対象物Ｘで反射され、受光装置３２で受光されるまでの時間差に基づいて、距離画像生成装置３０から対象物Ｘまでの距離を計測する。また、距離画像生成装置３０は、対象物Ｘを含む所定の測距範囲にレーザー光を射出し、反射光を画素アレイにより受光することにより、距離を二次元状に複数点測定することができる。これにより、距離画像生成装置３０は、距離画像を生成して出力することができる。
【００１２】
受光装置３２が受ける光は、対象物Ｘからの反射光以外に太陽光等の環境光を含む。そのため、距離画像生成装置３０は、複数の期間（ビン期間）の各々において入射した光の計測を行い、光量がピークとなる期間に反射光が入射したものと判定するという手法を用いて環境光の影響を低減した測距を行う。
【００１３】
発光装置３１は、距離画像生成装置３０の外部にレーザー光等の光を射出する装置である。信号処理回路３３は、デジタル信号の演算処理を行うプロセッサ、デジタル信号を記憶するメモリ等を含み得る。当該メモリは、例えば、半導体メモリであり得る。
【００１４】
受光装置３２は、入射した光に基づくパルスを含むパルス信号を生成する。受光装置３２は、例えば、アバランシェフォトダイオードを光電変換素子として含む光電変換装置である。この場合、１つの光子がアバランシェフォトダイオードに入射して電荷が生成されると、アバランシェ増倍により１つのパルスが生成される。しかしながら、受光装置３２は、例えば、他のフォトダイオードを用いた光電変換素子を用いたものであってもよい。
【００１５】
本実施形態において、受光装置３２は、複数の行及び複数の列をなすように複数の光電変換素子（画素）が配された画素アレイを含む。ここで、図２から図６を参照しつつ受光装置３２の具体的な構成例である光電変換装置について説明する。以下に述べる光電変換装置の構成例は一例である。受光装置３２に適用可能な光電変換装置はこれに限られず、後述の図７の機能を実現可能なものであればよい。
【００１６】
図２は、本実施形態に係る光電変換装置１００の全体構成を示す概略図である。光電変換装置１００は、互いに積層されたセンサ基板１１（第１基板）と、回路基板２１（第２基板）とを有する。センサ基板１１と回路基板２１とは、電気的に相互に接続されている。センサ基板１１は、複数の行及び複数の列をなすように配された複数の画素１０１が配された画素領域１２を有している。回路基板２１は、複数の行及び複数の列をなすように配された複数の画素信号処理部１０３が配された第１回路領域２２と、第１回路領域２２の外周に配された第２回路領域２３とを有している。第２回路領域２３は、複数の画素信

号処理部１０３を制御する回路等を含み得る。センサ基板１１は、入射光を受ける光入射面と、光入射面に対向する接続面とを有している。センサ基板１１は、接続面側において回路基板２１と接続されている。すなわち、光電変換装置１００は、いわゆる裏面照射型である。

【００１７】

本明細書において、「平面視」とは、光入射面とは反対側の面に対して垂直な方向から視ることを指す。また、断面とは、センサ基板１１の光入射面とは反対側の面に対して垂直な方向における面を指す。なお、微視的に見て光入射面が粗面である場合もあり得るが、その場合には巨視的に見たときの光入射面を基準として平面視を定義する。

【００１８】

以下では、センサ基板１１と回路基板２１とは、ダイシングされたチップであるものとして説明するが、センサ基板１１と回路基板２１とは、チップに限定されるものではない。例えば、センサ基板１１と回路基板２１とは、ウエハであってもよい。また、センサ基板１１と回路基板２１とがダイシング済みのチップである場合には、光電変換装置１００は、ウエハ状態で積層した後にダイシングされることにより製造されてもよく、ダイシングされた後に積層されることにより製造されてもよい。

【００１９】

図３は、センサ基板１１の配置例を示す概略ブロック図である。画素領域１２には、複数の行及び複数の列をなすように配された複数の画素１０１が配されている。複数の画素１０１の各々は、光電変換素子としてアバランシェフォトダイオード（以下、ＡＰＤと呼ぶ）を含む光電変換部１０２を基板内に有している。

【００２０】

ＡＰＤで生じる電荷対のうち信号電荷として用いられる電荷の導電型を第１導電型と呼ぶ。第１導電型とは、信号電荷と同じ極性の電荷を多数キャリアとする導電型を指す。また、第１導電型と反対の導電型、すなわち、信号電荷と異なる極性の電荷を多数キャリアとする導電型を第２導電型と呼ぶ。以下の説明のＡＰＤにおいては、ＡＰＤのアノードは固定電位とされており、ＡＰＤのカソードから信号が取り出される。したがって、第１導電型の半導体領域とはＮ型半導体領域であり、第２導電型の半導体領域とはＰ型半導体領域である。なお、ＡＰＤのカソードが固定電位とされ、ＡＰＤのアノードから信号が取り出される構成であってもよい。この場合は、第１導電型の半導体領域とはＰ型半導体領域であり、第２導電型の半導体領域とはＮ型半導体領域である。また、以下では、ＡＰＤの一方のノードを固定電位とする場合について説明するが、両方のノードの電位が変動する構成であってもよい。

【００２１】

図４は、回路基板２１の構成例を示す概略ブロック図である。回路基板２１は、複数の行及び複数の列をなすように配された複数の画素信号処理部１０３が配された第１回路領域２２を有している。

【００２２】

また、回路基板２１には、垂直走査回路１１０、水平走査回路１１１、読み出し回路１１２、画素出力信号線１１３、出力回路１１４及び制御信号生成部１１５が配されている。図３に示されている複数の光電変換部１０２と、図４に示されている複数の画素信号処理部１０３は、それぞれ、画素１０１ごとに設けられた接続配線を介して電気的に接続されている。

【００２３】

制御信号生成部１１５は、垂直走査回路１１０、水平走査回路１１１及び読み出し回路１１２を駆動する制御信号を生成し、これらの各部に供給する制御回路である。これにより、制御信号生成部１１５は、各部の駆動タイミング等の制御を行う。

【００２４】

垂直走査回路１１０は、制御信号生成部１１５から供給された制御信号に基づいて、複数の画素信号処理部１０３の各々に制御信号を供給する。垂直走査回路１１０は、第１回

路領域２２の行ごとに設けられている駆動線を介して各画素信号処理部１０３に対して行ごとに制御信号を供給する。なお、後述するように、この駆動線は各行について複数本であり得る。垂直走査回路１１０にはシフトレジスタ、アドレスデコーダ等の論理回路が用いられ得る。これにより、垂直走査回路１１０は、画素信号処理部１０３から信号を出力させる行の選択を行う。

【００２５】

画素１０１の光電変換部１０２から出力された信号は、画素信号処理部１０３で処理される。画素信号処理部１０３は、光電変換部１０２に含まれるＡＰＤから出力されるパルスの数をカウントすることにより複数のビットを有するデジタル信号を取得して保持する。

【００２６】

画素信号処理部１０３は、必ずしもすべての画素１０１に１つずつ設けられていなくてもよい。例えば、複数の画素１０１によって１つの画素信号処理部１０３が共有されていてもよい。この場合、画素信号処理部１０３は、各光電変換部１０２から出力された信号を順次処理することにより、各画素１０１に対して信号処理の機能を提供する。

【００２７】

水平走査回路１１１は、制御信号生成部１１５から供給された制御信号に基づいて、読み出し回路１１２に制御信号を供給する。画素信号処理部１０３は、第１回路領域２２の列ごとに設けられている画素出力信号線１１３を介して読み出し回路１１２に接続されている。１つの列の画素出力信号線１１３は、対応する列の複数の画素信号処理部１０３に共有されている。画素出力信号線１１３は、複数の配線を含んでおり、少なくとも、各画素信号処理部１０３からデジタル信号を読み出し回路１１２に出力する機能と、信号を出力させる列を選択するための制御信号を画素信号処理部１０３に供給する機能とを有している。読み出し回路１１２は、制御信号生成部１１５から供給された制御信号に基づいて、出力回路１１４を介して光電変換装置１００の外部の記憶部又は信号処理部に信号を出力する。

【００２８】

画素領域１２における光電変換部１０２の配列は１次元状に配されていてもよい。また、画素信号処理部１０３の機能は、必ずしもすべての画素１０１に１つずつ設けられていなくてもよい。例えば、複数の画素１０１によって１つの画素信号処理部１０３が共有されていてもよい。この場合、画素信号処理部１０３は、各光電変換部１０２から出力された信号を順次処理することにより、各画素１０１に対して信号処理の機能を提供する。

【００２９】

図３及び図４に示されているように、平面視で画素領域１２に重なる領域に、複数の画素信号処理部１０３が配された第１回路領域２２が配される。そして、平面視において、センサ基板１１の端と画素領域１２の端との間に重なるように、垂直走査回路１１０、水平走査回路１１１、読み出し回路１１２、出力回路１１４、制御信号生成部１１５が配される。言い換えると、センサ基板１１は、画素領域１２と画素領域１２の周りに配された非画素領域とを有する。そして、回路基板２１において、平面視で非画素領域に重なる領域に、垂直走査回路１１０、水平走査回路１１１、読み出し回路１１２、出力回路１１４及び制御信号生成部１１５が配された第２回路領域２３（図２において前述）が配されている。

【００３０】

なお、画素出力信号線１１３の配置、読み出し回路１１２の配置及び出力回路１１４の配置は図３に示されているものに限定されない。例えば、画素出力信号線１１３が行方向に延びて配されており、対応する行の複数の画素信号処理部１０３に共有される配置であってもよい。そして、各行の画素出力信号線１１３が接続されるように読み出し回路１１２が配されていてもよい。

【００３１】

図５は、本実施形態に係る光電変換部１０２及び画素信号処理部１０３の１画素分の構

成例を示す概略ブロック図である。図５には、センサ基板１１に配された光電変換部１０２と回路基板２１に配された画素信号処理部１０３との接続関係を含むより具体的な構成例が模式的に示されている。なお、図５においては図４における垂直走査回路１１０と画素信号処理部１０３との間の駆動線を駆動線２１３、２１４、２１５として示している。

【００３２】

光電変換部１０２は、ＡＰＤ２０１を有している。画素信号処理部１０３は、クエンチ素子２０２、波形整形部２１０、カウンタ回路２１１、選択回路２１２及びゲーティング回路２１６を有している。なお、画素信号処理部１０３は、波形整形部２１０、カウンタ回路２１１、選択回路２１２及びゲーティング回路２１６の少なくとも１つを有していればよい。

【００３３】

ＡＰＤ２０１は、光電変換により入射光に応じた電荷を生成する。ＡＰＤ２０１のアノードには、電圧ＶＬ（第１電圧）が供給される。また、ＡＰＤ２０１のカソードは、クエンチ素子２０２の第１端子及び波形整形部２１０の入力端子に接続されている。ＡＰＤ２０１のカソードには、アノードに供給される電圧ＶＬよりも高い電圧ＶＨ（第２電圧）が供給される。これにより、ＡＰＤ２０１のアノードとカソードには、ＡＰＤ２０１がアバランシェ増倍動作をするような逆バイアス電圧が供給される。逆バイアス電圧が供給されているＡＰＤ２０１において、入射光により電荷が生じると、この電荷がアバランシェ増倍を起こし、アバランシェ電流が発生する。

【００３４】

なお、ＡＰＤ２０１に逆バイアスの電圧が供給される場合の動作モードには、ガイガーモードとリニアモードとがある。ガイガーモードはアノード及びカソードの電位差が降伏電圧より大きい電位差で動作させるモードであり、リニアモードはアノード及びカソードの電位差が降伏電圧近傍又はそれ以下で動作させるモードである。

【００３５】

ガイガーモードで動作させるＡＰＤをＳＰＡＤ（Ｓｉｎｇｌｅ Ｐｈｏｔｏｎ Ａｖａｌａｎｃｈｅ Ｄｉｏｄｅ）と呼ぶ。このとき、例えば、電圧ＶＬ（第１電圧）が－３０Ｖであり、電圧ＶＨ（第２電圧）が１Ｖである。ＡＰＤ２０１は、リニアモードで動作させてもよく、ガイガーモードで動作させてもよい。ＳＰＡＤの場合はリニアモードのＡＰＤに比べて電位差が大きくなりアバランシェ増倍の効果が顕著となるため、ＳＰＡＤであることが好ましい。

【００３６】

クエンチ素子２０２は、アバランシェ増倍による信号増倍時に負荷回路（クエンチ回路）として機能する。クエンチ素子２０２は、ＡＰＤ２０１に供給する電圧を抑制して、アバランシェ増倍を抑制する（クエンチ動作）。また、クエンチ素子２０２は、クエンチ動作による電圧降下に応じた電流を流すことにより、ＡＰＤ２０１に供給する電圧を電圧ＶＨへと戻す（リチャージ動作）。クエンチ素子２０２は、例えば、抵抗素子であり得る。

【００３７】

波形整形部２１０は、光子検出時に得られるＡＰＤ２０１のカソードの電位変化を整形して、パルス信号を出力する。波形整形部２１０としては、例えば、インバータ回路が用いられる。図５には、波形整形部２１０としてインバータを１つ用いた例が示されているが、波形整形部２１０は、複数のインバータを直列接続した回路を用いてもよく、波形整形効果を有するその他の回路であってもよい。

【００３８】

ゲーティング回路２１６は、波形整形部２１０から出力されたパルス信号を所定の期間だけ通過させるようなゲーティングを行う回路である。ゲーティング回路２１６をパルス信号が通過可能な期間には、ＡＰＤ２０１に入射した光子が後段のカウンタ回路２１１でカウントされる。したがって、ゲーティング回路２１６は、画素１０１において入射光に基づく信号生成が行われる露光期間を制御する。パルス信号を通過させる期間は駆動線２１５を介して垂直走査回路１１０から供給される制御信号により制御される。図５には、

ゲーティング回路２１６としてＡＮＤ回路を１つ用いた例が示されている。ＡＮＤ回路の２つの入力端子には、パルス信号と制御信号が入力される。ＡＮＤ回路はこれらの論理積をカウンタ回路２１１に出力する。なお、ゲーティング回路２１６は、ゲーティングを実現するものであればよく、ＡＮＤ回路以外の回路構成であってもよい。また、波形整形部２１０とゲーティング回路２１６は、ＮＡＮＤ回路等の論理回路を用いることにより一体化されていてもよい。

【００３９】

カウンタ回路２１１は、波形整形部２１０からゲーティング回路２１６を介して出力されたパルス信号をカウントし、カウント値を示すデジタル信号を保持する。また、駆動線２１３を介して垂直走査回路１１０から制御信号が供給されたとき、カウンタ回路２１１は保持している信号をリセットする。

【００４０】

選択回路２１２には、図４に示されている垂直走査回路１１０から、図５に示されている駆動線２１４を介して制御信号が供給される。この制御信号に応じて、選択回路２１２は、カウンタ回路２１１と画素出力信号線１１３との電気的な接続、非接続を切り替える。選択回路２１２は、例えば、カウンタ回路２１１に保持されている値に応じた信号を出力するためのバッファ回路等を含む。

【００４１】

なお、図５の例では、選択回路２１２においてカウンタ回路２１１と画素出力信号線１１３との電気的な接続、非接続の切り替えが行われているが、画素出力信号線１１３への信号出力を制御する手法はこれに限定されない。例えば、クエンチ素子２０２とＡＰＤ２０１との間、光電変換部１０２と画素信号処理部１０３との間等のノードにトランジスタ等のスイッチを配し、電気的な接続、非接続を切り替えることにより、画素出力信号線１１３への信号出力を制御してもよい。また、光電変換部１０２に供給される電圧ＶＨ又は電圧ＶＬの値をトランジスタ等のスイッチを用いて変えることにより画素出力信号線１１３への信号出力を制御してもよい。

【００４２】

図６（ａ）、図６（ｂ）及び図６（ｃ）は、本実施形態に係るＡＰＤ２０１の動作を説明する図である。図６（ａ）は、図５におけるＡＰＤ２０１、クエンチ素子２０２、波形整形部２１０を抜き出して示した図である。図６（ａ）に示されるように、ＡＰＤ２０１、クエンチ素子２０２及び波形整形部２１０の入力端子の接続ノードをｎｏｄｅＡとする。また、図６（ａ）に示されるように、波形整形部２１０の出力側をｎｏｄｅＢとする。

【００４３】

図６（ｂ）は、図６（ａ）におけるｎｏｄｅＡの電位の時間変化を示すグラフである。図６（ｃ）は、図６（ａ）におけるｎｏｄｅＢの電位の時間変化を示すグラフである。時刻ｔ０から時刻ｔ１の期間において、図６（ａ）のＡＰＤ２０１には、ＶＨ－ＶＬの電圧が印加されている。時刻ｔ１において光子がＡＰＤ２０１に入射すると、ＡＰＤ２０１においてアバランシェ増倍が生じる。これにより、クエンチ素子２０２にアバランシェ電流が流れ、ｎｏｄｅＡの電位は降下する。その後、電位降下量が更に大きくなり、ＡＰＤ２０１に印加される電圧が徐々に小さくなる。そして、時刻ｔ２においてＡＰＤ２０１におけるアバランシェ増倍が停止する。これにより、ｎｏｄｅＡの電圧レベルはある一定値よりも降下しなくなる。その後、時刻ｔ２から時刻ｔ３の期間において、ｎｏｄｅＡには電圧ＶＨのノードから電圧降下分を補う電流が流れ、時刻ｔ３においてｎｏｄｅＡは元の電位に整定する。

【００４４】

上述の過程において、ｎｏｄｅＡの電位がある閾値よりも低い期間においてｎｏｄｅＢの電位はハイレベルになる。このようにして、光子の入射によって生じたｎｏｄｅＡの電位の降下の波形は、波形整形部２１０によって整形され、ｎｏｄｅＢにパルスとして出力される。

【００４５】

次に、距離画像生成装置３０の全体の構成及び動作をより詳細に説明する。図７は、本実施形態に係る距離画像生成装置３０の概略構成例を示す機能ブロック図である。図７には、図１において説明した発光装置３１、受光装置３２及び信号処理回路３３のより詳細な構成が示されている。

【００４６】

発光装置３１は、パルス光源３１１及び光源制御部３１２を有している。パルス光源３１１は、測距範囲内全体にパルス光を発する半導体レーザー装置等の光源である。パルス光源３１１は、面発光レーザー等の面光源であり得る。光源制御部３１２は、パルス光源３１１の発光タイミングを制御する制御回路である。

【００４７】

受光装置３２は、撮像部３２１、ゲートパルス生成部３２２、マイクロフレーム読出部３２３、マイクロフレーム加算部３２４、加算回数制御部３２５及びサブフレーム出力部３２６を有している。撮像部３２１は、上述のように、ＡＰＤ２０１を含む画素回路が二次元状に配された画素アレイを含む光電変換装置であり得る。これにより、距離画像生成装置３０は、二次元の距離画像を取得することができる。

【００４８】

ゲートパルス生成部３２２は、撮像部３２１の駆動タイミングを制御する制御信号を出力する制御回路である。また、ゲートパルス生成部３２２は、光源制御部３１２との間で制御信号を送受信することにより、パルス光源３１１と撮像部３２１とを同期制御させる。これにより、パルス光源３１１から光が射出される時刻から撮像部３２１で受光する時刻までの時間差を制御した撮像が可能である。本実施形態では、ゲートパルス生成部３２２は、撮像部３２１をグローバルゲート（Ｇｌｏｂａｌ　Ｇａｔｅ）駆動するものとする。グローバルゲート駆動は、パルス光源３１１からのパルス光の射出時間を基準として、撮像部３２１内のいくつかの画素（画素群）において同じ露光期間に同時に入射光の検出を行う駆動方法である。本実施形態のグローバルゲート駆動では、一括露光タイミングが順次シフトしつつ繰り返し入射光の検出が行われる。これにより、撮像部３２１の各画素は、複数の露光期間の各々において、入射光子の有無を示す１ビット信号を同時に生成する。

【００４９】

このグローバルゲート駆動は、ゲートパルス生成部３２２からの制御信号に基づいて、複数の画素１０１のゲーティング回路２１６の入力端子に、ゲーティング期間の間ハイレベルの信号が入力されることにより実現される。なお、後述する処理では、複数の画素１０１のうちの１つの群が同じ露光期間に入射光の検出を行い、複数の画素１０１のうちの別の１つの群がこれとは別の露光期間に入射光の検出を行うが、このような駆動方法もグローバルゲート駆動に含まれるものとする。

【００５０】

マイクロフレーム読出部３２３、マイクロフレーム加算部３２４及び加算回数制御部３２５は、撮像部３２１からマイクロフレームを構成する１ビット信号を読み出して、所定の信号処理を行う信号処理回路である。これらの各部の動作の詳細については、図９を参照して後述する。サブフレーム出力部３２６は、受光装置３２から信号処理回路３３に、信号を所定の規格で出力するインターフェースである。サブフレーム出力部３２６は、受光装置３２内のメモリから信号処理回路３３内のメモリに信号を伝送する。これらの各部の機能は、図５におけるカウンタ回路２１１、選択回路２１２、ゲーティング回路２１６、並びに図４における読み出し回路１１２及び出力回路１１４等により実現され得る。

【００５１】

信号処理回路３３は、サブフレーム群記憶部３３１及び距離画像生成部３３２を有している。信号処理回路３３は、距離画像生成部３３２として動作するプロセッサと、サブフレーム群記憶部３３１として動作するメモリ等を備えるコンピュータである。これらの各部の動作についても、図９を参照して後述する。

【００５２】

次に、本実施形態の駆動方法の説明に先立って、図８を参照しつつ測距フレーム、サブフレーム及びマイクロフレームの構成について説明する。図８には、距離画像に相当する測距フレームと、測距フレームの生成に用いられるサブフレームと、サブフレームの生成に用いられるマイクロフレームとの取得期間がブロックを横方向に並べることにより模式的に示されている。図８の横方向は時間の経過を示しており、１つのブロックが１つの測距フレーム、サブフレーム又はマイクロフレームの取得期間を示している。

【００５３】

測距フレームＦ１は、１つの距離画像に相当する。すなわち、測距フレームＦ１は、複数の画素の各々について、光が射出されてから受光するまでの時間差から算出された、対象物Ｘまでの距離に相当する情報を有している。本実施形態では、距離画像を動画として取得することが想定されており、１つの測距フレーム期間Ｔ１が経過するごとに１つの測距フレームＦ１の取得が繰り返し行われる。

【００５４】

１つの測距フレームＦ１は、複数のサブフレームＦ２から生成される。１つの測距フレーム期間Ｔ１は、複数のサブフレーム期間Ｔ２を含む。１つのサブフレーム期間Ｔ２が経過するごとに１つのサブフレームＦ２の取得が繰り返し行われる。サブフレームＦ２は、サブフレーム期間Ｔ２に入射した光量に相当する複数ビット信号により構成されている。

【００５５】

１つのサブフレームＦ２は、複数のマイクロフレームＦ３から生成される。１つのサブフレーム期間Ｔ２は、複数のマイクロフレーム期間Ｔ３を含む。１つのマイクロフレーム期間Ｔ３が経過するごとに１つのマイクロフレームＦ３の取得が繰り返し行われる。マイクロフレームＦ３は、マイクロフレーム期間Ｔ３における光電変換素子への入射光の有無を示す１ビット信号により構成されている。１ビット信号のマイクロフレームを複数個加算合成することにより複数ビット信号のサブフレームＦ２が１つ生成される。これにより、１つのサブフレームＦ２は、サブフレーム期間Ｔ２内に入射光が検出されたマイクロフレームの個数に相当する複数ビット信号を含み得る。

【００５６】

このようにして、入射光を取得する期間が互いに異なる複数のサブフレームＦ２が取得される。この信号取得時間は、距離画像生成装置から測距対象までの距離に対応付けることができる。そして、信号取得時間と複数のサブフレームＦ２の信号値との分布から、信号値が最大となる信号取得時間を決定することができる。信号値が最大の時間に撮像部３２１に反射光が入射されたものと推定されることから、信号値が最大となる信号取得時間を対象物Ｘまでの距離に換算することで距離を算出することができる。また、画素ごとに距離を算出して距離の二次元分布を取得することで、距離画像を生成することができる。

【００５７】

図８に示されているように、１つの測距フレームＦ１の取得に要する測距フレーム期間Ｔ１の長さは、サブフレームＦ２の個数に依存する。サブフレームＦ２の個数は測距点の数に相当するパラメータであるため、距離分解能とフレームレートの間にはトレードオフの関係がある。

【００５８】

図９は１つの測距フレーム期間Ｔ１における距離画像生成装置の駆動方法を示している。図９のフローチャートに沿って本実施形態の駆動方法を説明する。

【００５９】

図９に示すフローチャートにおいて、「開始」から「終了」までの間の処理は、図８における１つの測距フレームＦ１を取得する測距フレーム期間Ｔ１に行われる処理を示している。ステップＳ１１からステップＳ１５の間のループにおける一周の処理は、図８における１つのサブフレームＦ２を取得するサブフレーム期間Ｔ２に行われる処理を示している。ステップＳ１１からステップＳ１３の間のループにおける一周の処理は、図８における１つのマイクロフレームＦ３を取得するマイクロフレーム期間Ｔ３に行われる処理を示している。

【００６０】
ステップＳ１１において、光源制御部３１２は、パルス光源３１１を制御して、所定の測距範囲内にパルス光を発する。これと同期して、ゲートパルス生成部３２２は、撮像部３２１を制御してグローバルゲート駆動による入射光の検出を開始させる。
【００６１】
ステップＳ１２において、マイクロフレーム読出部３２３は、マイクロフレーム期間が経過するごとに撮像部３２１からマイクロフレームを読み出す。読み出されたマイクロフレームは、マイクロフレーム加算部３２４のメモリに保持される。このメモリは画素ごとに複数ビットのデータを保持できるような記憶容量を有している。マイクロフレーム加算部３２４は、マイクロフレームが読み出されるごとにマイクロフレームの値をメモリに保持されている値に順次加算する。これにより、マイクロフレーム加算部３２４は、サブフレーム期間内における複数のマイクロフレームの加算を行い、サブフレームを生成する。マイクロフレーム加算部３２４における加算回数は、加算回数制御部３２５により制御される。この制御のため、加算回数制御部３２５はあらかじめ設定された加算回数の情報を保持している。このように、マイクロフレーム読出部３２３は、光電変換素子への入射光に基づく１ビット信号により構成されたマイクロフレームを取得する取得部として機能する。また、マイクロフレーム加算部３２４は、互いに異なる期間に取得された複数のマイクロフレームを合成する合成部として機能する。例えば、加算回数が６４回である場合には、６４個のマイクロフレームを合成することにより、６ビットの階調を有するサブフレームの信号を生成することができる。
【００６２】
ステップＳ１３において、マイクロフレーム加算部３２４は、あらかじめ設定された回数のマイクロフレームの加算が完了したか否かを判定する。設定数のマイクロフレームの加算が完了していない場合（ステップＳ１３におけるＮＯ）、処理はステップＳ１１に移行し、次のマイクロフレームの読み出しが行われる。設定数のマイクロフレームの加算が完了している場合（ステップＳ１３におけるＹＥＳ）、処理はステップＳ１４に移行する。
【００６３】
ステップＳ１４において、サブフレーム出力部３２６は、加算が完了したサブフレームをマイクロフレーム加算部３２４のメモリから読み出して、サブフレーム群記憶部３３１に出力する。サブフレーム群記憶部３３１は、サブフレーム出力部３２６から出力されたサブフレームを記憶する。サブフレーム群記憶部３３１は、１つの測距フレームの生成に用いられる複数のサブフレームを、サブフレーム期間ごとに個別に記憶することができるように構成されている。
【００６４】
ステップＳ１５において、信号処理回路３３は、あらかじめ定められているサブフレームの個数（すなわち、測距点数）分のサブフレームをサブフレーム群記憶部３３１が取得完了したか否かを判定する。測距点数分のサブフレームの取得が完了していない場合（ステップＳ１５におけるＮＯ）、処理はステップＳ１１に移行し、次のサブフレームの読み出しのため、再び複数のマイクロフレームの取得及び加算が行われる。この場合には、１つのサブフレーム期間だけ発光時刻に対するグローバルゲート駆動の開始時刻をシフト（ゲートシフト）させて同様の処理が行われる。測距点数分のサブフレームの取得が完了している場合（ステップＳ１５におけるＹＥＳ）、処理はステップＳ１６に移行する。ステップＳ１１からステップＳ１５の間のループにより、測距点数分のサブフレームが取得される。
【００６５】
ステップＳ１６において、距離画像生成部３３２は、サブフレーム群記憶部３３１から１つの測距フレーム期間における複数のサブフレームを取得する。距離画像生成部３３２は、画素ごとに信号値が最大となるサブフレームをサブフレームに対応する距離を算出することにより、距離の二次元分布を示す距離画像を生成する。そして、距離画像生成部３

３２は、信号処理回路３３の外部の装置に距離画像を出力する。この距離画像は、例えば、車両の周囲環境の検出に用いられ得る。なお、距離画像生成部３３２は、距離画像生成装置の内部のメモリに距離画像を記憶させるものであってもよい。

【００６６】

本実施形態では、撮像部３２１内の複数の画素が４つの画素群に区分されている。そして、画素群ごとにマイクロフレームの読み出しのための露光期間（図９におけるステップＳ１１に相当）が互いに異なっている。図１０（ａ）及び図１０（ｂ）を参照してその具体例を説明する。図１０（ａ）は、本実施形態に係る画素アレイにおける画素群の配列を示す模式図であり、図１０（ｂ）は本実施形態に係るゲートパルスのタイミングを示す駆動タイミング図である。

【００６７】

本実施形態の画素アレイは、第１画素群３２７Ａ（図１０（ａ）の「Ａ」）、第２画素群３２７Ｂ（図１０（ａ）の「Ｂ」）、第３画素群３２７Ｃ（図１０（ａ）の「Ｃ」）及び第４画素群３２７Ｄ（図１０（ａ）の「Ｄ」）を含んでいる。図１０（ａ）に示されているように、第１画素群３２７Ａ、第２画素群３２７Ｂ、第３画素群３２７Ｃ及び第４画素群３２７Ｄは４画素を１ブロックとして、２次元的な繰り返し配列をなしている。

【００６８】

図１０（ｂ）における「発光」は、パルス光源３１１の発光タイミングを示している。図１０（ｂ）に示されているように、パルス光源３１１は、光源制御部３１２の制御に応じて一定の周期で発光する。この周期がマイクロフレームの取得が１回行われる１マイクロフレーム期間の長さに相当する。図１０（ｂ）における「P_{G_A}」から「P_{G_D}」は、ゲートパルス生成部３２２から撮像部３２１に入力される複数種のゲートパルスの入力タイミングを示している。「P_{G_A}」、「P_{G_B}」、「P_{G_C}」及び「P_{G_D}」は、それぞれ、第１画素群３２７Ａ、第２画素群３２７Ｂ、第３画素群３２７Ｃ及び第４画素群３２７Ｄの制御用の互いに異なるゲートパルスを示している。第１画素群３２７Ａ、第２画素群３２７Ｂ、第３画素群３２７Ｃ及び第４画素群３２７Ｄのそれぞれに対応する、発光タイミングＬ０１に同期したゲートパルスを、それぞれゲートパルスＧ０１、Ｇ０２、Ｇ０３、Ｇ０４とする。ゲートパルスＧ０１、Ｇ０２、Ｇ０３、Ｇ０４は、パルス光源３１１の発光から所定の時間経過後にハイレベルになるが、１つのマイクロフレーム期間内においてハイレベルになる期間が互いに異なっている。言い換えると、ゲートパルスＧ０１、Ｇ０２、Ｇ０３、Ｇ０４は、パルス光源３１１の発光からそれぞれ互いに異なる第１時間、第２時間、第３時間及び第４時間が経過した時刻にハイレベルになる。第１時間から第４時間は、いずれもマイクロフレーム期間の長さよりも短い。

【００６９】

このように、ゲートパルスＧ０１、Ｇ０２、Ｇ０３、Ｇ０４のタイミングを異ならせることにより、第１画素群３２７Ａ、第２画素群３２７Ｂ、第３画素群３２７Ｃ及び第４画素群３２７Ｄの各々における露光時間を異ならせることができる。したがって、１つのマイクロフレーム期間内に４種類の測距点を測定することができる。

【００７０】

上述のように、マイクロフレームが複数個加算されることにより、１つのサブフレームが生成される。すなわち、第１画素群３２７Ａ、第２画素群３２７Ｂ、第３画素群３２７Ｃ及び第４画素群３２７Ｄはそれぞれ互いに異なる測距点のサブフレームの生成用の信号を出力する。１つのサブフレームが生成されると、その次のサブフレーム期間の開始時において、第１画素群３２７Ａにおけるゲートパルスのタイミングは、現サブフレーム期間のゲートパルスのタイミングから所定の時間間隔だけゲートシフトされる。また、第２画素群３２７Ｂ、第３画素群３２７Ｃ及び第４画素群３２７Ｄについても同様にゲートシフトが行われる。このようなゲートシフトにより、各サブフレーム期間に対応する所定の期間を露光期間として設定することができる。

【００７１】

このように、複数の画素群の各々における露光時間を異ならせ、複数の画素群のそれぞ

れについてサブフレーム期間ごとにゲートシフトを行うことで、必要な数の測距点を測定するために必要なゲートシフト回数が低減される。これにより、複数のサブフレームの合計の期間、すなわち、フレーム期間（図８におけるＴ１）の長さが短縮される。したがって、測距点の数（距離解像度）を低下させることなくフレームレートを向上することができる。以上のように、本実施形態によれば、適正な距離分解能を確保しつつ、フレームレートが向上された光電変換装置が提供される。

【００７２】

本実施形態では画素群の種類の数を４種類に設定しているが、画素群の種類の数は少なくとも２種類であればよく、４種類以外の数であってもフレームレート向上の効果が得られる。また、１つの画素群に含まれる光電変換素子の個数は少なくとも１つあればよい。すなわち、２つの光電変換素子（第１光電変換素子及び第２光電変換素子）について、１つのマイクロフレーム期間において、第１光電変換素子の第１露光期間と第２光電変換素子の第２露光期間とが互いに異なっていれば、上述の効果が得られる。また、画素群の配列は図１０（ａ）に示したものに限られず、適宜変更可能である。

【００７３】

なお、本実施形態においては、複数の画素群を配することにより、フレームレート向上の効果が得られるものの、測距画像の面内の解像度が低下する場合もある。そこで、測距画像において情報が欠落する画素を周辺の画素で補完することにより、このような面内の解像度への影響を低減する手法を更に適用してもよい。

【００７４】

［第２実施形態］

本実施形態では、第１実施形態において説明された画素群の配列とゲートパルスのタイミングの別の例を説明する。第１実施形態と共通する要素については適宜説明を省略又は簡略化することがある。

【００７５】

図１１（ａ）は、本実施形態に係る画素アレイにおける画素群の配列を示す模式図であり、図１１（ｂ）は本実施形態に係るゲートパルスのタイミングを示す駆動タイミング図である。

【００７６】

本実施形態の画素アレイは、第１画素群３２８Ａ（図１１（ａ）の「Ａ」）、第２画素群３２８Ｂ（図１１（ａ）の「Ｂ」）、第３画素群３２８Ｃ（図１１（ａ）の「Ｃ」）及び第４画素群３２８Ｄ（図１１（ａ）の「Ｄ」）を含んでいる。第１画素群３２８Ａ及び第２画素群３２８Ｂ（第１光電変換素子）は、第１波長の光に感度を有するように構成されている。第３画素群３２８Ｃ及び第４画素群３２８Ｄ（第２光電変換素子）は、第１波長とは異なる第２波長の光に感度を有するように構成されている。より具体的には、第１画素群３２８Ａ及び第２画素群３２８Ｂには第１波長の光を透過する第１カラーフィルタが配されており、第３画素群３２８Ｃ及び第４画素群３２８Ｄには第２波長の光を透過する第２カラーフィルタが配されている。なお、本実施形態における第１波長及び第２波長の範囲は、例えば、いずれも赤外領域であり得る。

【００７７】

本実施形態のパルス光源３１１は第１波長の光と第２波長の光を個別に異なる周期で射出できるように構成されている。図１１（ｂ）における「発光（第１波長）」は、パルス光源３１１による第１波長の光の発光タイミングを示している。図１１（ｂ）における「発光（第２波長）」は、パルス光源３１１による第２波長の光の発光タイミングを示している。図１１（ｂ）に示されているように、第１波長の光と第２波長の光は、発光周期の長さが互いに異なる。図１１（ｂ）の例では、第２波長の光の発光周期の長さは、第１波長の光の発光周期の長さの２倍である。

【００７８】

第１画素群３２８Ａ及び第２画素群３２８Ｂについては、第１波長の光の発光タイミングＬ０２に同期したタイミングでゲートパルスＧ０５、Ｇ０６が入力される。第３画素群

３２８Ｃ及び第４画素群３２８Ｄについては、第２波長の光の発光タイミングＬ０３から第１波長の発光の１周期分の時間だけ遅れたタイミングでゲートパルスＧ０７、Ｇ０８が入力される。したがって、第１画素群３２８Ａ及び第２画素群３２８Ｂについてのマイクロフレームの取得周期と、第３画素群３２８Ｃ及び第４画素群３２８Ｄについてのマイクロフレームの取得周期とが互いに異なっている。このように設定することにより、第１画素群３２８Ａ及び第２画素群３２８Ｂが近距離（第１距離範囲）の測距用の画素群として用いられ、第３画素群３２８Ｃ及び第４画素群３２８Ｄが遠距離（第２距離範囲）の測距用の画素群として用いられる。これにより、異なる複数の測距範囲を同一のサブフレーム期間内に測定することができる。また、一般に、１ビット信号のマイクロフレームを繰り返し取得して加算する手法では、発光パルスの繰り返し周期により測距範囲が制限されるが、本実施形態の手法では近距離と遠距離の両方の信号を取得できるため広範囲の測距が可能である。

【００７９】

以上のように、本実施形態によれば第１実施形態と同様の効果が得られることに加え、フレームレートを低下させずに異なる複数の測距範囲を一括して取得することができる光電変換装置が提供される。

【００８０】

なお、本実施形態では、近距離測距用の画素群から得られるサブフレームの信号のビット深度と、遠距離測距用の画素群から得られるサブフレームの信号のビット深度とが互いに異なり得る。近距離測距用の信号の加算回数が６４回である場合には、６ビット深度の近距離用のサブフレームが得られる。この場合において、第２波長の光の発光回数は、第１波長の光の発光回数の半分であることから、遠距離測距用の信号の加算回数は最大でも３２回である。したがって、遠距離用のサブフレームは５ビット深度である。このように、２つの信号のビット深度が相違する場合には、ビット深度の調整を行ってもよい。

【００８１】

なお、本実施形態においては、パルス光源３１１が射出する光の波長の種類が２つであるが、３つ以上であってもよい。また、波長が異なる光の周期の比率も２倍に限られるものではなく、適宜設定可能である。

【００８２】

［第３実施形態］

本実施形態では、第１実施形態及び第２実施形態において説明された画素群の配列とゲートパルスのタイミングの更に別の例を説明する。第１実施形態又は第２実施形態と共通する要素については適宜説明を省略又は簡略化することがある。

【００８３】

図１２（ａ）は、本実施形態に係る画素アレイにおける画素群の配列を示す模式図であり、図１２（ｂ）は本実施形態に係るゲートパルスのタイミングを示す駆動タイミング図である。

【００８４】

本実施形態の画素アレイは、第１画素群３２９Ｒ（図１２（ａ）の「Ｒ」）、第２画素群３２９Ｇ（図１２（ａ）の「Ｇ」）、第３画素群３２９Ｂ（図１２（ａ）の「Ｂ」）及び第４画素群３２９Ｚ（図１２（ａ）の「Ｚ」）を含んでいる。第１画素群３２９Ｒ、第２画素群３２９Ｇ、第３画素群３２９Ｂ及び第４画素群３２９Ｚは、互いに異なる波長の光に感度を有するように構成されている。より具体的には、第１画素群３２９Ｒ（第１光電変換素子）には波長７００ｎｍ（第１波長）の赤色の光を透過する第１カラーフィルタが配されている。第２画素群３２９Ｇ（第３光電変換素子）には波長５５０ｎｍ（第３波長）の緑色の光を透過する第２カラーフィルタが配されている。第３画素群３２９Ｂ（第４光電変換素子）には波長４３０ｎｍ（第４波長）の青色の光を透過する第３カラーフィルタが配されている。第４画素群３２９Ｚ（第２光電変換素子）には波長１０００ｎｍ（第２波長）の赤外波長の光を透過する第４カラーフィルタが配されている。

【００８５】

本実施形態のパルス光源３１１は赤外波長の光を射出できるように構成されている。図１２（ｂ）における「発光（赤外波長）」は、パルス光源３１１による赤外波長の光の発光タイミングを示している。「P_{G_Z}」は、第４画素群３２９Ｚの制御用のゲートパルスを示している。「P_{G_RGB}」は、第１画素群３２９Ｒ、第２画素群３２９Ｇ及び第３画素群３２９Ｂに共通する制御用のゲートパルスを示している。

【００８６】

第４画素群３２９Ｚについては、赤外波長の光の発光タイミングＬ０４に同期したタイミングでゲートパルスＧ０９が入力される。第１画素群３２９Ｒ、第２画素群３２９Ｇ及び第３画素群３２９Ｂについては、撮像が行われる所定の露光期間にわたってゲートパルスＧ１０が入力される。

【００８７】

これにより、第１画素群３２９Ｒ、第２画素群３２９Ｇ及び第３画素群３２９Ｂにおいて赤色、緑色及び青色の各色の情報を含む信号が得られるため、これらの信号を用いてカラー画像を生成することができる。なお、赤色、緑色及び青色の３色は例示であり、取得された信号に可視領域の複数の色情報が含まれていれば、カラー画像の生成が可能である。また、第１実施形態及び第２実施形態と同様に、発光に同期したタイミングでゲートパルスＧ０９が入力されることにより、第４画素群３２９Ｚにおいて距離情報が得られる。

【００８８】

以上のように、本実施形態の構成によれば、同一のサブフレーム期間内に測距用の信号とカラー画像の生成用の信号を取得することができる。したがって、距離分解能とフレームレートを維持しつつカラー画像と距離画像を取得することができる光電変換装置が提供される。

【００８９】

［第４実施形態］

本実施形態では、第３実施形態の構成において、更に画素回路に光電変換素子をリセットするリチャージパルスが入力可能な構成の例を説明する。第１乃至第３実施形態と共通する要素については適宜説明を省略又は簡略化することがある。

【００９０】

図１３は、本実施形態に係る画素の概略ブロック図である。図１３においては、図５におけるクエンチ素子２０２の具体例としてトランジスタ２１７が配されている。トランジスタ２１７はＮＭＯＳトランジスタである。トランジスタ２１７のソースはＡＰＤ２０１と波形整形部２１０の入力端子の間の接続ノードに接続されている。トランジスタ２１７のドレインには電圧ＶＨが供給される。トランジスタ２１７のゲートには、駆動線２１８を介して垂直走査回路１１０からリチャージパルスが入力される。トランジスタ２１７にハイレベルのリチャージパルスが入力されると、トランジスタ２１７がオンになり、ＡＰＤ２０１のカソード電位がリセットされ、アバランシェ増倍が可能な電位になる。この動作はリチャージ動作と呼ばれる。

【００９１】

図１４は、本実施形態に係るゲートパルス及びリチャージパルスのタイミングを示す駆動タイミング図である。本実施形態の画素アレイにおける画素群の構成は第３実施形態と同様であるものとする。また、本実施形態のパルス光源３１１も第３実施形態と同様に、赤外波長の光を射出できるように構成されている。「P_{R_Z}」は、第４画素群３２９Ｚの制御用のリチャージパルスを示している。「P_{R_RGB}」は、第１画素群３２９Ｒ、第２画素群３２９Ｇ及び第３画素群３２９Ｂに共通する制御用のリチャージパルスを示している。

【００９２】

第４画素群３２９Ｚに対応する、発光タイミングＬ０５に同期したリチャージパルスをリチャージパルスＲ０１とする。第１画素群３２９Ｒ、第２画素群３２９Ｇ及び第３画素群３２９Ｂに対応する、発光タイミングＬ０５に同期したリチャージパルスをリチャージパルスＲ０２とする。リチャージパルスＲ０１、Ｒ０２は、パルス光源３１１の発光から

所定の時間経過後にハイレベルになるが、１つのマイクロフレーム期間内においてハイレベルになる期間が互いに異なっている。

【００９３】

リチャージパルスＲ０１が立ち下がった後、第４画素群３２９Ｚに対応するゲートパルスＧ１１がハイレベルになる。また、リチャージパルスＲ０２が立ち下がった後、第１画素群３２９Ｒ、第２画素群３２９Ｇ及び第３画素群３２９Ｂに対応するゲートパルスＧ１２がハイレベルになる。

【００９４】

第１画素群３２９Ｒ、第２画素群３２９Ｇ及び第３画素群３２９Ｂにおいて、リチャージパルスＲ０２の立ち下がりから、ゲートパルスＧ１２の立ち下がりまでの期間がカラー画像の撮像のための光子の検出期間である。すなわち、本実施形態の構成では、リチャージパルスＲ０２とゲートパルスＧ１２のタイミングを適宜設定することにより、カラー画像の撮像における電荷の蓄積時間を制御することができる。第３実施形態の構成では、カラー画像の撮像用のゲートパルスＧ１０がハイレベルに維持されているため、被写体が動体である場合に、画像のブレ又は異なる被写体からの信号の混合等が生じる場合がある。しかしながら、本実施形態の構成では、カラー画像の撮像において電荷の蓄積時間を適宜設定することによりこれらの要因による影響を低減することができる。したがって、本実施形態によれば、第３実施形態と同様の効果が得られることに加え、画質を更に向上させることができる。

【００９５】

［第５実施形態］

本実施形態では、第１乃至第４実施形態の構成において、更に複数の画素群のマイクロフレームから外光マップを生成可能な構成の例を説明する。第１乃至第４実施形態と共通する要素については適宜説明を省略又は簡略化することがある。

【００９６】

図１５は、本実施形態に係る測距装置の概略構成例を示す機能ブロック図である。図１５においては、図７の構成に加えて、受光装置３２にフラグ演算部３２７が更に配されており、信号処理回路３３にマップ生成部３３３が更に配されている。その他の構成は、第１乃至第４実施形態のいずれかと同様である。以下では、第１実施形態の構成を前提として本実施形態のフラグ演算部３２７とマップ生成部３３３の動作を説明する。

【００９７】

フラグ演算部３２７は、複数の画素群から出力されたマイクロフレーム用の１ビット信号に対して、論理積等の論理演算を行い、その結果を外光フラグとして出力する。外光フラグは、発光装置３１以外から射出された環境光（外光）の有無を示す１ビット信号である。例えば、フラグ演算部３２７は、第１画素群３２７Ａ、第２画素群３２７Ｂ、第３画素群３２７Ｃ、第４画素群３２７Ｄのそれぞれから出力された４つの１ビット信号の論理積を算出する。この場合、４つの１ビット信号の論理値がすべて「１」である場合に、算出結果の論理値は「１」となる。加算対象とする画素群は、図１０において符号が付されている４画素のように、互いに隣接する複数の画素から選択され得る。

【００９８】

フラグ演算部３２７は、画素アレイ全体から選択された複数の領域のそれぞれに対して同様の論理演算処理を行うことで、複数の外光フラグを生成する。マップ生成部３３３は、フラグ演算部３２７で生成された複数の外光フラグを取得して、画素アレイの位置にと外光フラグの論理値とが対応付けられた外光マップを生成して外部に出力する。

【００９９】

図１６は、本実施形態に係る外光マップの例を示す模式図である。図１６は、車両に搭載された光電変換装置により撮像された画像に対して、外光フラグの論理値が「１」である領域のみに「１」が付されたボックスを重ねて表示した画像である。図１６に示されているように、一般に太陽光の影響により輝度が高いことが多い青空の領域において外光フラグの論理値が「１」となっている。

【０１００】
一般に、光源から光を射出して対象物で反射した光を検出することにより距離を計測する手法では、光源からの光とは無関係に存在する太陽光等の外光が精度に影響し得る。例えば、対象物からの反射光ではない外光が対象物を示す偽信号となる場合もある。
【０１０１】
外光に基づく検出値は、位置に依存することが多い。例えば図１６のような青空からの外光を受ける領域は、画像の上部に広範囲にわたって広がっている。本実施形態では、複数の画素から出力される１ビット信号の論理演算により外光フラグを算出することにより、上述のような一定の傾向がある外光が入射している可能性が高い画素を検出することができる。この外光フラグを用いて外光マップを生成することにより、外光が入射している可能性が高い領域を示す情報を外部に出力することができる。外光マップは、後段の画像処理に用いることができる。例えば、画像中の物体認識の処理を行う場合においては、外光マップにおいて論理値が「１」の領域を処理から除外することにより、外光により精度が低い領域に処理リソースを費やす必要がなくなるため処理が高速化し得る。この物体認識は例えば自動運転等に適用可能である。
【０１０２】
以上のように、本実施形態によれば、信号の精度を示す情報を外部に出力することができる光電変換装置が提供される。
【０１０３】
なお、本実施形態ではフラグ演算部３２７において行われる論理演算の例として論理積を挙げているがこれに限られず、複数の画素からの信号に基づいて値を出力する処理であればよい。例えば、論理演算は、論理和であってもよい。
【０１０４】
［第６実施形態］
図１７（ａ）、図１７（ｂ）は、本実施形態における車載測距装置に関する機器のブロック図である。機器８０は、上述した実施形態の距離画像生成装置の一例である距離計測部８０３と、距離計測部８０３からの信号を処理する信号処理装置（処理装置）を有する。機器８０は、対象物までの距離を計測する距離計測部８０３と、計測された距離に基づいて衝突可能性があるか否かを判定する衝突判定部８０４とを有する。ここで、距離計測部８０３は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、対象物までの距離等に関する情報である。衝突判定部８０４は距離情報を用いて、衝突可能性を判定してもよい。
【０１０５】
機器８０は車両情報取得装置８１０と接続されており、車速、ヨーレート、舵角などの車両情報を取得することができる。また、機器８０には、衝突判定部８０４での判定結果に基づいて、車両に対して制動力を発生させる制御信号を出力する制御装置である制御ＥＣＵ８２０が接続されている。また、機器８０は、衝突判定部８０４での判定結果に基づいて、ドライバーへ警報を発する警報装置８３０とも接続されている。例えば、衝突判定部８０４の判定結果として衝突可能性が高い場合、制御ＥＣＵ８２０はブレーキをかける、アクセルを戻す、エンジン出力を抑制するなどして衝突を回避、被害を軽減する車両制御を行う。警報装置８３０は音等の警報を鳴らす、カーナビゲーションシステム等の画面に警報情報を表示する、シートベルトやステアリングに振動を与えるなどしてユーザに警告を行う。機器８０のこれらの装置は上述のように車両を制御する動作の制御を行う移動体制御部として機能する。
【０１０６】
本実施形態では車両の周囲、例えば前方又は後方を機器８０で測距する。図１７（ｂ）は、車両前方（測距範囲８５０）を測距する場合の機器を示している。測距制御手段としての車両情報取得装置８１０が、測距動作を行うように機器８０又は距離計測部８０３に指示を送る。このような構成により、測距の精度をより向上させることができる。
【０１０７】

上述では、他の車両と衝突しないように制御する例を説明したが、他の車両に追従して自動運転する制御、車線からはみ出さないように自動運転する制御等にも適用可能である。更に、機器は、自動車等の車両に限らず、例えば、船舶、航空機、人工衛星、産業用ロボット及び民生用ロボット等の移動体（移動装置）に適用することができる。加えて、移動体に限らず、高度道路交通システム（ＩＴＳ）、監視システム等、広く物体認識又は生体認識を利用する機器に適用することができる。

【０１０８】

［変形実施形態］

本発明は、上述の実施形態に限らず種々の変形が可能である。例えば、いずれかの実施形態の一部の構成を他の実施形態に追加した例や、いずれかの実施形態の一部の構成を他の実施形態の一部の構成と置換した例も、本発明の実施形態である。

【０１０９】

本明細書の開示内容は、本明細書に記載した概念の補集合を含んでいる。すなわち、本明細書に例えば「ＡはＢである」旨（Ａ＝Ｂ）の記載があれば、「ＡはＢではない」旨（Ａ≠Ｂ）の記載を省略しても、本明細書は「ＡはＢではない」旨を開示又は示唆しているものとする。なぜなら、「ＡはＢである」旨を記載している場合には、「ＡはＢではない」場合を考慮していることが前提だからである。

【０１１０】

本明細書の開示内容は、以下の構成を含む。

（構成１）

複数の光電変換素子と、

前記複数の光電変換素子の各々への入射光に基づいて、１ビット信号により構成されたマイクロフレームを取得する取得部と、

複数の前記マイクロフレームを合成することにより複数ビット信号により構成されたサブフレームを生成する合成部と、

を有し、

前記複数の光電変換素子は、第１光電変換素子及び第２光電変換素子を含み、

１つの前記マイクロフレームの取得期間において、前記第１光電変換素子への前記入射光に基づく前記１ビット信号の生成が行われる第１露光期間と、前記第２光電変換素子への前記入射光に基づく前記１ビット信号の生成が行われる第２露光期間とが互いに異なる

ことを特徴とする光電変換装置。

（構成２）

前記第１光電変換素子は第１波長の光に感度を有し、

前記第２光電変換素子は前記第１波長とは異なる第２波長の光に感度を有する

ことを特徴とする構成１に記載の光電変換装置。

（構成３）

前記第１光電変換素子への前記入射光に基づく前記マイクロフレームの取得周期と、前記第２光電変換素子への前記入射光に基づく前記マイクロフレームの取得周期とが互いに異なる

ことを特徴とする構成２に記載の光電変換装置。

（構成４）

前記第１光電変換素子への前記入射光に基づく信号は、第１距離範囲の測距に用いられ、

前記第２光電変換素子への前記入射光に基づく信号は、前記第１距離範囲とは異なる第２距離範囲の測距に用いられる

ことを特徴とする構成２又は３に記載の光電変換装置。

（構成５）

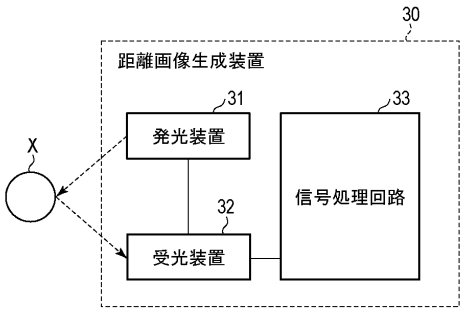
前記第１光電変換素子への前記入射光に基づく信号は、画像の生成に用いられ、

前記第２光電変換素子への前記入射光に基づく信号は、測距に用いられる

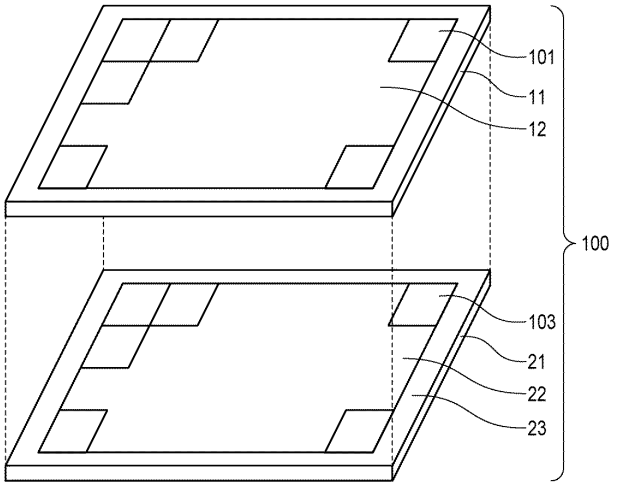
ことを特徴とする構成２に記載の光電変換装置。

（構成６）
前記複数の光電変換素子は、第３光電変換素子及び第４光電変換素子を更に含み、
前記第３光電変換素子は、前記第１波長及び前記第２波長のいずれとも異なる第３波長の光に感度を有し、
前記第４光電変換素子は、前記第１波長、前記第２波長及び前記第３波長のいずれとも異なる第４波長の光に感度を有する
ことを特徴とする構成５に記載の光電変換装置。
（構成７）
前記第１光電変換素子、前記第３光電変換素子及び前記第４光電変換素子への前記入射光に基づく信号は、カラー画像の生成に用いられる
ことを特徴とする構成６に記載の光電変換装置。
（構成８）
前記第１波長は可視領域の波長であり、
前記第２波長は赤外領域の波長である
ことを特徴とする構成５乃至７のいずれか１項に記載の光電変換装置。
（構成９）
１つの前記マイクロフレームの取得期間において、前記第１光電変換素子がリセットされる時刻と前記第２光電変換素子がリセットされる時刻とが互いに異なる
ことを特徴とする構成１乃至８のいずれか１項に記載の光電変換装置。
（構成１０）
前記第１光電変換素子への前記入射光に基づく前記１ビット信号と前記第２光電変換素子への前記入射光に基づく前記１ビット信号とに基づく論理演算により信号を生成する演算部を更に有する
ことを特徴とする構成１乃至９のいずれか１項に記載の光電変換装置。
（構成１１）
前記演算部により出力される前記信号は、環境光の有無を示す
ことを特徴とする構成１０に記載の光電変換装置。
（構成１２）
前記論理演算は、前記第１光電変換素子への前記入射光に基づく前記１ビット信号と前記第２光電変換素子への前記入射光に基づく前記１ビット信号との論理積である
ことを特徴とする構成１０又は１１に記載の光電変換装置。
（構成１３）
測距の対象物に光を発する光源の発光タイミングから第１時間が経過した時刻に前記第１露光期間が開始し、
前記発光タイミングから前記第１時間とは異なる第２時間が経過した時刻に前記第２露光期間が開始する
ことを特徴とする構成１乃至１２のいずれか１項に記載の光電変換装置。
（構成１４）
前記光電変換素子は、アバランシェフォトダイオードを含み、
前記１ビット信号は、前記マイクロフレームが取得される期間内における前記アバランシェフォトダイオードへの光子の入射の有無を示す
ことを特徴とする構成１乃至１３のいずれか１項に記載の光電変換装置。
（構成１５）
前記合成部は、前記１ビット信号の値を前記マイクロフレームが取得されるごとに加算することにより、前記複数ビット信号を生成する
ことを特徴とする構成１乃至１４のいずれか１項に記載の光電変換装置。
（構成１６）
構成１乃至１５のいずれか１項に記載の光電変換装置と、
前記光電変換装置により生成された信号に基づいて距離画像を生成する距離画像生成部と、

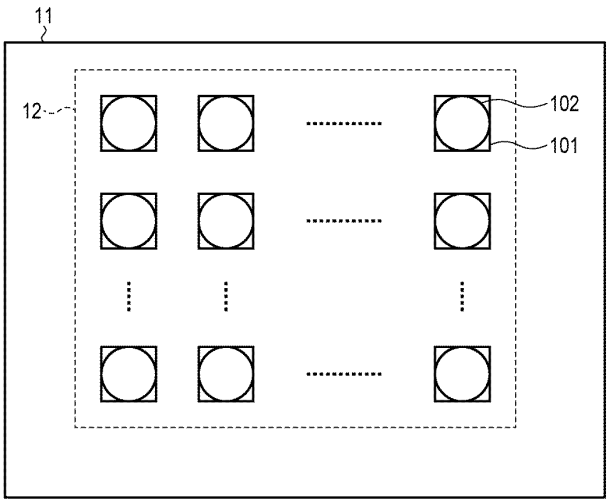
を備えることを特徴とする距離画像生成装置。
（構成１７）
移動体であって、
構成１乃至１５のいずれか１項に記載の光電変換装置と、
前記光電変換装置により取得される距離情報に基づいて前記移動体を制御する移動体制御部と、
を備えることを特徴とする移動体。
【０１１１】
本発明は、上述の実施形態の１以上の機能を実現するプログラムを、ネットワーク又は記憶媒体を介してシステム又は装置に供給し、そのシステム又は装置のコンピュータにおける１つ以上のプロセッサがプログラムを読み出し実行する処理でも実現可能である。また、１以上の機能を実現する回路（例えば、ＡＳＩＣ）によっても実現可能である。
【０１１２】
なお、上述の実施形態は、いずれも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。
【符号の説明】
【０１１３】
３２１　撮像部
３２２　ゲートパルス生成部
３２３　マイクロフレーム読出部
３２４　マイクロフレーム加算部
【図面】
【図１】



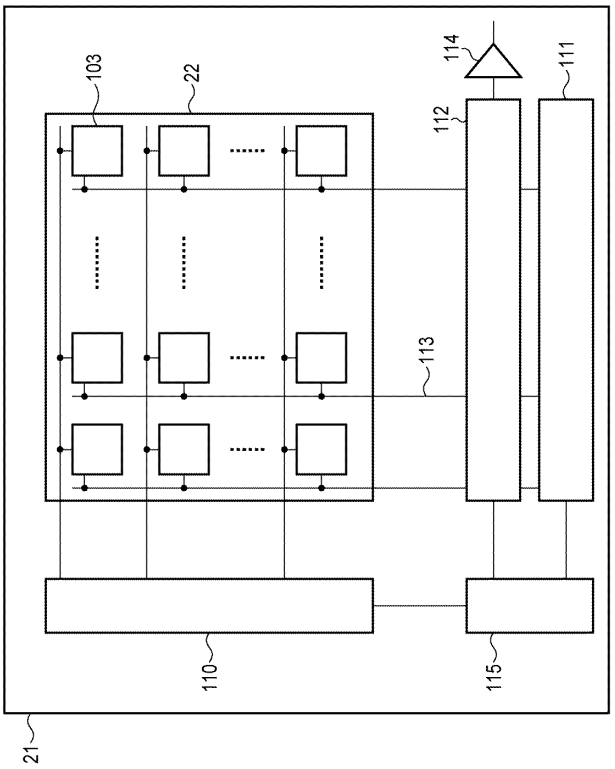
【図２】



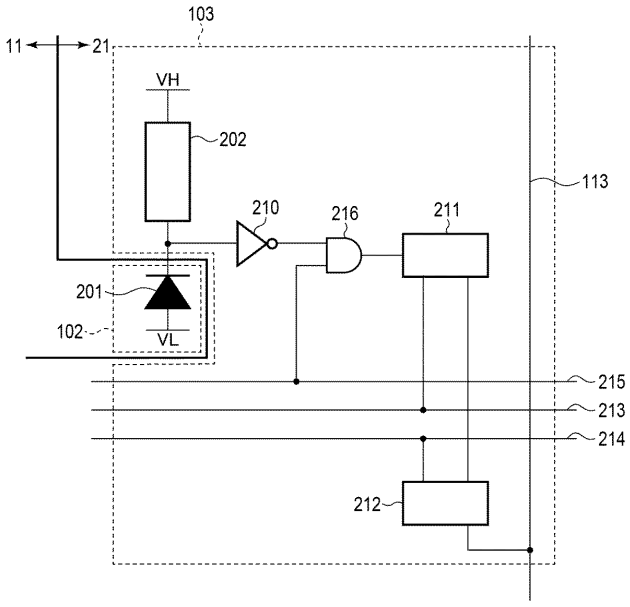
【図３】


11
12
102
101

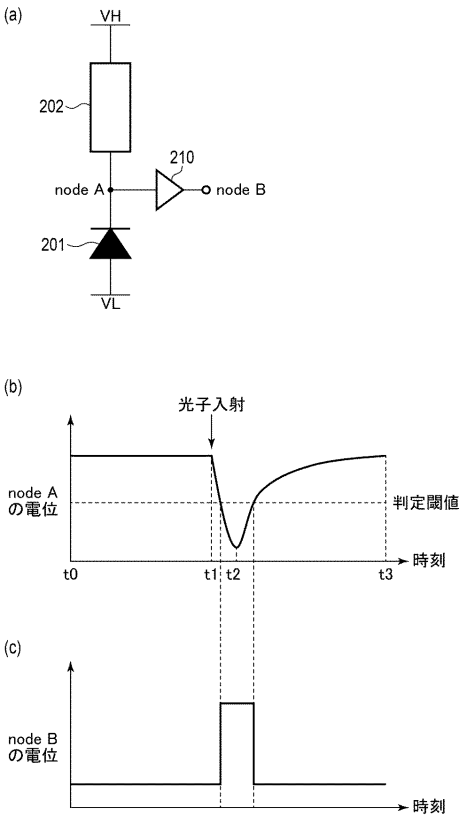
【図４】


103
22
114
111
112
113
110
115
21

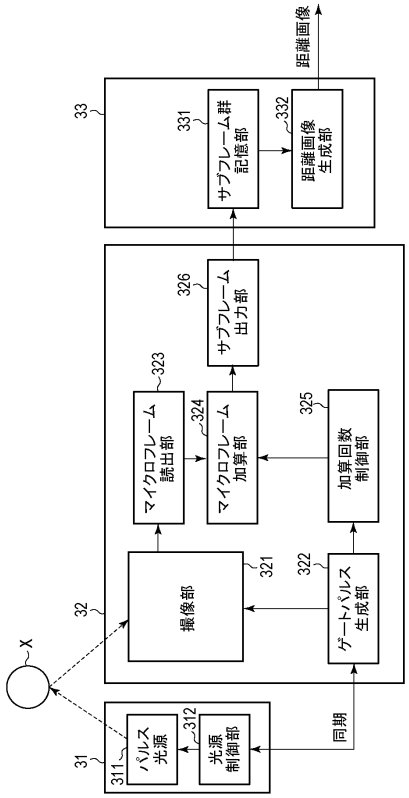
【図５】


103
11
21
VH
202
210
216
211
113
201
102
VL
215
213
214
212

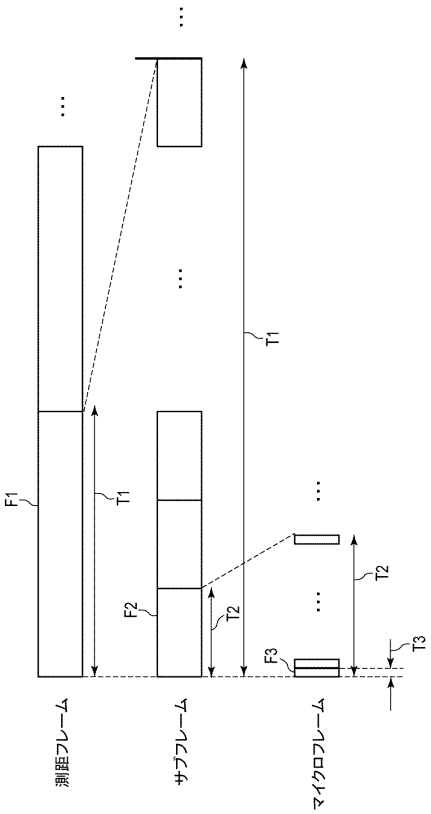
【図６】


(a)
VH
202
210
node A
node B
201
VL
(b)
光子入射
node A
の電位
判定閾値
時刻
t0
t1
t2
t3
(c)
node B
の電位
時刻

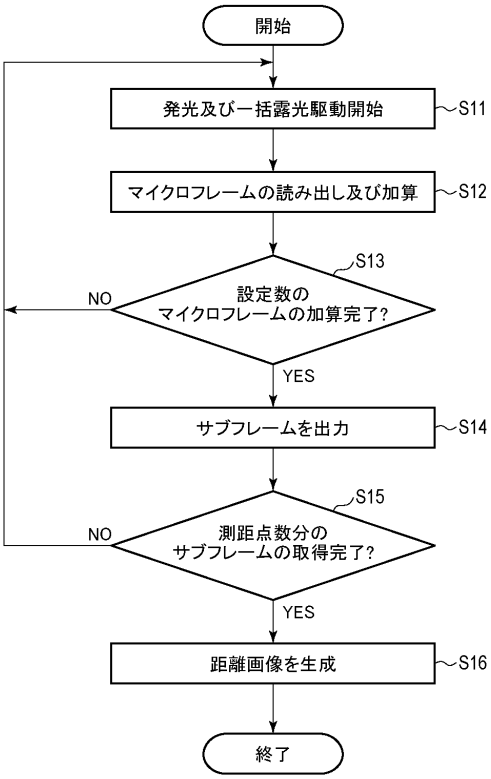
【図７】


距離画像
33
331
サブフレーム群記憶部
332
距離画像生成部
326
サブフレーム出力部
323
マイクロフレーム読出部
324
マイクロフレーム加算部
325
加算回数制御部
321
撮像部
322
ゲートパルス生成部
32
X
31
311
パルス光源
312
光源制御部
同期

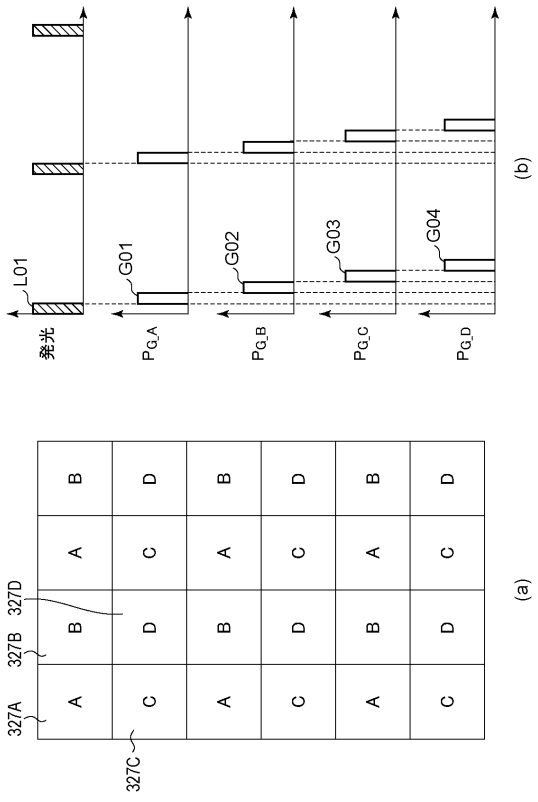
【図８】


F1
T1
F2
T2
F3
T3
測距フレーム
サブフレーム
マイクロフレーム

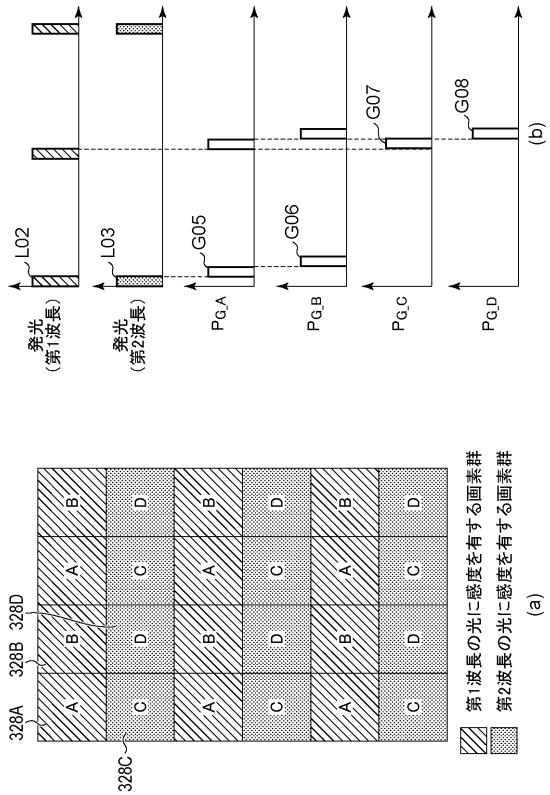
【図９】


開始
発光及び一括露光駆動開始
S11
マイクロフレームの読み出し及び加算
S12
S13
設定数のマイクロフレームの加算完了?
NO
YES
サブフレームを出力
S14
S15
測距点数分のサブフレームの取得完了?
NO
YES
距離画像を生成
S16
終了

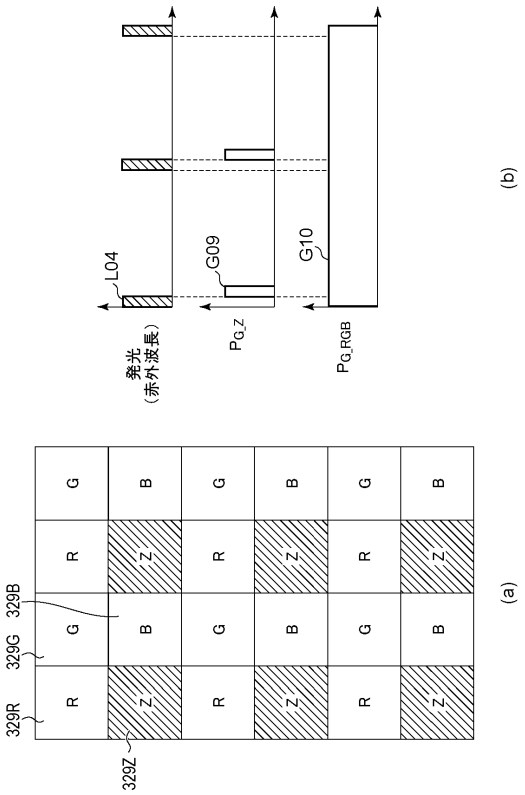
【図１０】


L01
G01
G02
G03
G04
発光
PG_A
PG_B
PG_C
PG_D
(b)
A
B
C
D
327A
327B
327C
327D
(a)

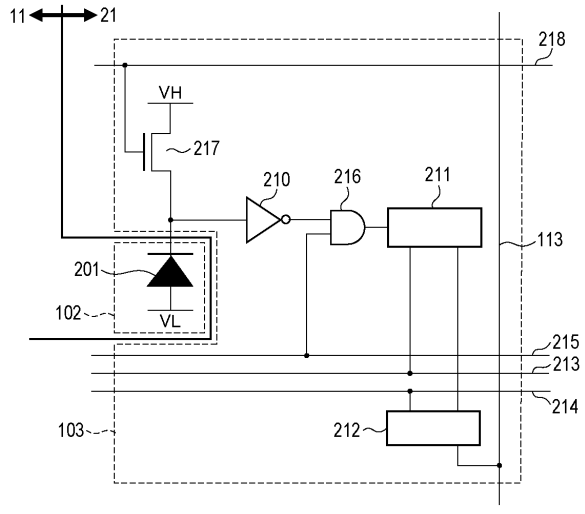
【図１１】



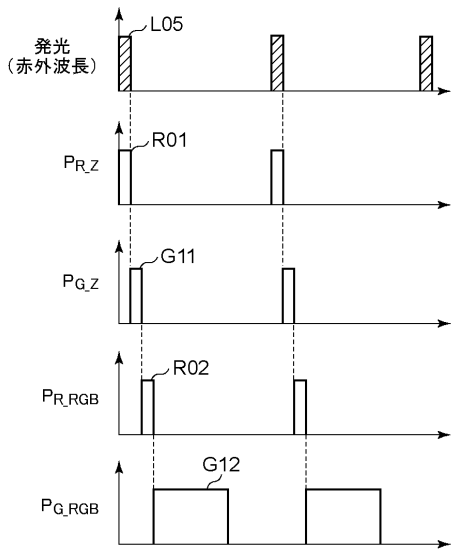
【図１２】



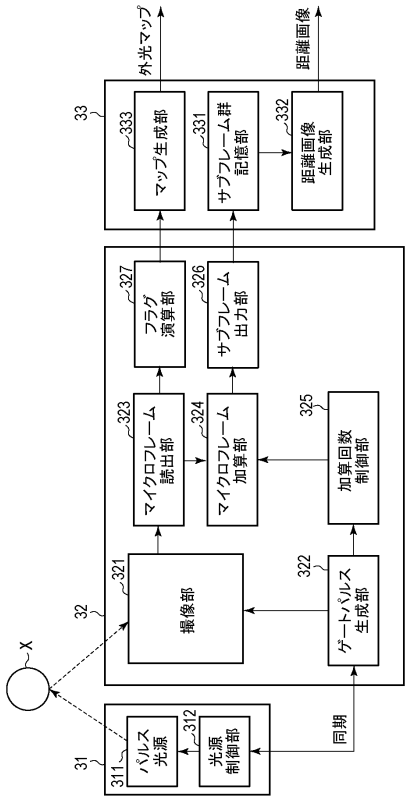
【図１３】



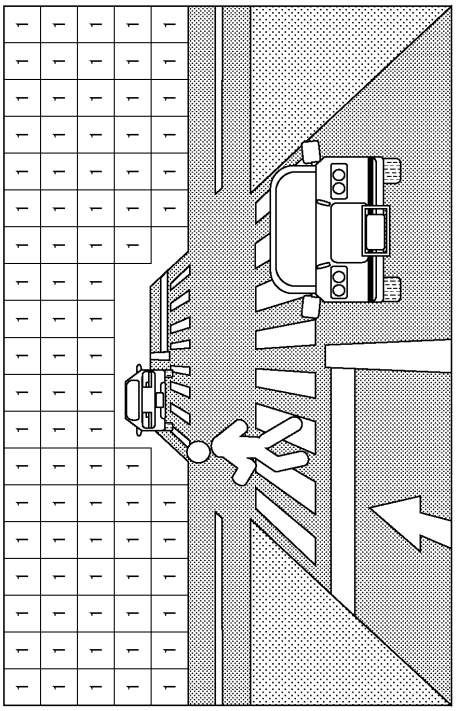
【図１４】



【図１５】

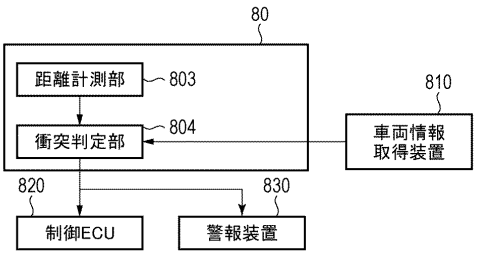


【図１６】

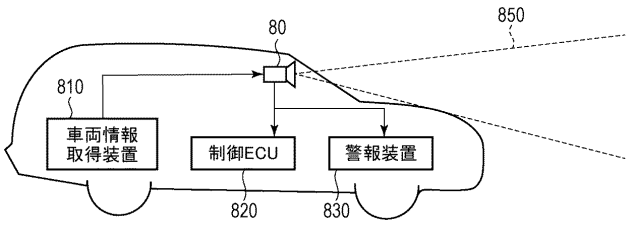


【図１７】

(a)



(b)



フロントページの続き

東京都大田区下丸子３丁目３０番２号 キヤノン株式会社内

Ｆターム（参考） 5C024 AX01 AX06 CX37 CY17 GX02 GX03