

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6664257号
(P6664257)

(45) 発行日 令和2年3月13日(2020.3.13)

(24) 登録日 令和2年2月20日(2020.2.20)

(51) Int.Cl.

F 1

H03H 7/075 (2006.01)
H01F 17/00 (2006.01)H03H 7/075
H01F 17/00Z
C

請求項の数 6 (全 8 頁)

(21) 出願番号 特願2016-69699 (P2016-69699)
 (22) 出願日 平成28年3月30日 (2016.3.30)
 (65) 公開番号 特開2017-184058 (P2017-184058A)
 (43) 公開日 平成29年10月5日 (2017.10.5)
 審査請求日 平成30年2月14日 (2018.2.14)

(73) 特許権者 000204284
 太陽誘電株式会社
 東京都中央区京橋二丁目7番19号
 (74) 代理人 100119378
 弁理士 栗原 弘幸
 (72) 発明者 竹内 普乙
 東京都台東区上野6丁目16番20号 太
 陽誘電株式会社内

審査官 ▲高▼橋 徳浩

最終頁に続く

(54) 【発明の名称】ローパスフィルター

(57) 【特許請求の範囲】

【請求項 1】

入力端子、出力端子及びグランド端子とが設けられた実装面を有する積層構造と、
 前記入力端子及び前記出力端子の間の並列共振回路と、
 前記並列共振回路の一端と前記グランド端子との間の直列共振回路と、
 を有し、

前記直列共振回路は第1のコンデンサと第1のインダクタ及び第3のインダクタとを有し、

前記第1のインダクタ及び前記第3のインダクタは、それぞれ前記積層構造の層上のパ
ターンとして形成され、

前記実装面を下にして前記実装面の垂直方向に前記積層構造を透視したとき、前記第1のインダクタは前記第1のコンデンサよりも上に形成され、前記第3のインダクタは前記第1のコンデンサと前記グランド端子との間に形成されてなる、

ローパスフィルター。

【請求項 2】

前記並列共振回路は第2のコンデンサと第2のインダクタとを有し、
 前記実装面の垂直方向に当該ローパスフィルターを透視したとき、前記第1のインダクタが前記第2のインダクタには重ならない、

請求項1記載のローパスフィルター。

【請求項 3】

10

20

前記入力端子及び前記出力端子の間に2つ以上の前記並列共振回路が直列に接続しており、

2つ以上の前記並列共振回路が直列に接続する箇所と前記グランド端子との間に前記直列共振回路が設けられている、請求項1記載のローパスフィルター。

【請求項4】

2つ以上の前記並列共振回路はそれぞれ第2のコンデンサと第2のインダクタとを有し、

前記実装面の垂直方向に当該ローパスフィルターを透視したとき、前記第1のインダクタがいずれの前記並列共振回路の第2のインダクタにも重ならない、請求項3記載のローパスフィルター。

【請求項5】

前記実装面の垂直方向に当該ローパスフィルターを透視したとき、前記第1のインダクタが前記入力端子にも前記出力端子にも重ならない、請求項1~4のいずれか1項記載のローパスフィルター。

【請求項6】

前記入力端子、前記出力端子及び前記グランド端子は、ランドグリッドアレイ構造であることを特徴とする、請求項1~5のいずれか1項記載のローパスフィルター。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表面実装型のローパスフィルターに関する。

10

【背景技術】

【0002】

近年、携帯型電子機器類がますます小型化されてきており、しかしそれに内臓される電池やディスプレイ装置は逆に大きくなっている。このためそれらの機器の限られたスペースにて使用される高周波電子部品はより一層の小型化が要求されている。それに伴い、実装面積を小さくするために、LGA等の表面実装型の高周波部品が求められている。また、キャリアアグリゲーション技術が普及することに伴って、使用される周波数の帯域幅および数が増えている。このため、小型でありながらフィルタの減衰極を精度よく調整することができ、特性劣化の小さいローパスフィルターが求められる。

【0003】

30

特許文献1には、限られたスペース内で干渉を極力防ぎ、電気的特性の劣化を低減するローパスフィルターを備えた高周波部品を提供することを目的として、並列共振回路と、直列共振回路とを備え、両共振回路がそれぞれ有するインダクタンス素子を形成するライン電極どうしが、積層方向に重なり合わない構成とした高周波部品が開示されている。特許文献2には、ローパスフィルターの阻止帯域中に存在する複数の特定の狭い周波数帯域における減衰量を大きくすることを目的として、入出力端子間に直列に設けられた複数のインダクタと、それぞれのインダクタに並列に接続された複数のキャパシタと、複数のインダクタの両端及にはそれぞれキャパシタとインダクタとを直列に介してグランドに接続されている、積層型ローパスフィルターが開示されている。

【先行技術文献】

40

【特許文献】

【0004】

【特許文献1】特開2005-142689号公報

【特許文献2】特開2009-182377号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

高周波域の減衰極を調整するためにはグランドインダクタンスの制御が必要であるが、LGA構造等に代表される平面実装タイプの部品では、グランドに接続されるインダクタのパターンサイズを大きくすることには制限がある。なぜなら、入出力端子とグランドに

50

接続されているインダクタパターンとの距離が近づいて浮遊容量が大きくなりがちだからである。その場合、製造ばらつきによるグランドパターンに接続されているインダクタパターンの入出力端子との位置関係の変化によって電気的な特性変化も大きくなりがちである。さらに、グランド付近のインダクタパターンサイズを大きくするとQ特性の劣化が生じがちであり、このことは、ロス特性の悪化の原因になり得る。こういった懸念は図8に示すような側面電極を有する従来技術の部品では顕在化しにくかった。図8において、部品本体はインダクタL21、L31を上部に、コンデンサC22、C32およびC212、C12、C312を下部に内包する積層構造を有し、入出力の端子41・42は側面にまで及んでいる。ここで、符号99は浮遊容量を表現している。

【0006】

10

以上を鑑みて、本発明は、浮遊容量を減らしロス特性の悪化を低減し得る表面実装型のローパスフィルターの提供を課題とする。

【課題を解決するための手段】

【0007】

本発明者が鋭意検討して完成した本発明によれば、以下の表面実装型のローパスフィルターが提供される。このローパスフィルターは、入力端子、出力端子及びグランド端子を備える実装面を有する。ローパスフィルターは、さらに、入力端子及び出力端子の間に並列共振回路を有する。ローパスフィルターは、さらに、並列共振回路の一端とグランド端子との間に直列共振回路を有する。直列共振回路は第1のコンデンサと第1のインダクタとを有する。実装面を下にして実装面の垂直方向に当該ローパスフィルターを透視したとき、第1のインダクタは第1のコンデンサよりも上に形成される。

20

【発明の効果】

【0008】

本発明によれば、表面実装型のローパスフィルターにおいて、浮遊容量を減らしロス特性の悪化を低減し得る。

【図面の簡単な説明】

【0009】

【図1】本発明のローパスフィルターの一例の模式透過図である。

【図2】本発明のローパスフィルターの一例の等価回路図である。

【図3】本発明及び従来技術のローパスフィルターの浮遊容量の説明図である。

30

【図4】本発明のローパスフィルターの一例の等価回路図である。

【図5】本発明のローパスフィルターの二つの例の等価回路図である。

【図6】従来技術におけるローパスフィルターの一例の等価回路図である。

【図7】従来技術におけるローパスフィルターの一例の模式透過図である。

【図8】従来技術におけるローパスフィルターの一例の模式透過図である。

【図9】本発明及び従来技術のローパスフィルターのロス特性の説明図である。

【発明を実施するための形態】

【0010】

以下、図面を参照しながら本発明を詳述する。なお、図面は本発明の範囲を限定することを意図するものでは無く、例示を目的とするものである。図面を参照する際の「下」や「上」といった方向性の記載は、説明のためだけに用いるものであり、製造の順序を限定する趣旨ではなく、鉛直方向と実装の方向との関係を限定する趣旨でもない。

40

【0011】

本発明のローパスフィルターは、表面実装型の部品であり、実装面を1つだけ有する部品が挙げられ、典型的にはいわゆるLGA構造の部品である。以下の記載において、当該部品の方向性について、前記実装面を「下方向」であるとして定義する。図1は本発明のローパスフィルターの一例の模式透過図である。図1(A)は断面透過図であり、図1(B)は透過斜視図である。図1(A)では実装面は紙面下側の面である。LGA構造はランドグリッドアレイ構造の略であり、一般的には、実装面に平面電極パッドが並べられ、リフローはんだ付けやソケットにより実装される。本発明のローパスフィルターは実装面

50

に入力端子及び出力端子41・42、ならびにグランド端子43が少なくとも備えられる。

【0012】

図2は、本発明のローパスフィルターの一例の等価回路図である。本発明のローパスフィルターは、並列共振回路20と、直列共振回路10とを有する。図2の形態では、さらにもう一つの並列共振回路30も備えられている。並列共振回路20は入力端子及び出力端子41・42の間に備えられる。直列共振回路10は並列共振回路20の一端とグランド端子43との間に備えられる。

【0013】

直列共振回路10は、第1のインダクタL11と第1のコンデンサC12とを有する。
第1のコンデンサC12及び第1のインダクタL11は直列に接続している。本発明によれば、第1のインダクタL11は、第1のコンデンサC12よりも上に形成されている。「上に形成」における、「上」は、上述のとおり、実装面を「下方向」として、実装面とは垂直方向に透視した場合における「上」方向のことである。このことを、図1(A)及び図1(B)の模式透過図で確認すると、紙面の下側にグランド端子43が存在し、その上に第1のコンデンサC12が存在し、さらに上に第1のインダクタL11が存在している。なお、並列共振回路を構成するインダクタL21やコンデンサC22の位置は特に限定されない。

【0014】

通常、グランドインダクタンスの制御にはインダクタL51のインダクタンス値を大きくするなどして制御するが、インダクタL51のインダクタンス値を大きくするためにインダクタパターンサイズを大きくすると、入出力端子とインダクタパターンとの距離が近づいて浮遊容量が大きくなりがちである。上記のように、インダクタL51のインダクタンス値を大きくする代わりに第1のインダクタL11を追加することでグランドインダクタンスを制御すると、第1のインダクタL11が第1のコンデンサC12よりも上に存在することにより、インダクタL51のみでグランドインダクタンスを制御する場合よりも浮遊容量を減らすことができる。透過図における浮遊容量を図1(A)では符号99で表現している。ここで、浮遊容量の説明のために図3を参照する。図3は、本発明及び従来技術のローパスフィルターの浮遊容量の説明図である。図3(A)は、図2で示した等価回路図と同じ回路を示す。図3(B)は、従来技術の一例として、第1のインダクタL11が存在しない形態の回路を示す。両図において浮遊容量を点線で表現している。C1及びC2は浮遊容量値である。C1は、本発明の技術思想に基づくローパスフィルターにおける浮遊容量である。C2は、従来技術の一例におけるローパスフィルターの浮遊容量である。この場合、C1の方がC2よりも小さくなる。このことは、本発明において浮遊容量が小さくなつたことを意味する。なお、図3(B)で示した回路について、点線による補足説明を記載せずに等価回路図だけを示したものが図6の回路図であり、その回路を有するローパスフィルターの模式透過図が図7である。図7においても、浮遊容量を符号99で表現している。

【0015】

図1及び図2を参照すると、並列共振回路20は、第2のインダクタL21と第2のコンデンサC22とを有する。好適態様によれば、図1(A)、(B)のように、実装面の垂直方向に当該ローパスフィルターを透視したとき、第1のインダクタL11が第2のインダクタL21には重ならない。実装面の垂直方向は、図1(A)の模式透過図における紙面上下方向である。上記の好適態様については、図1に示したローパスフィルターにおいて紙面上下方向に透視したとき、第1のインダクタL11が第2のインダクタL21には重ならない、ということである。図1(A)では、紙面の奥行き方向が描写されていないために、第1のインダクタL11と第2のインダクタL21との重なりの有無は明らかではない。ここで図1(B)の透過斜視図を参照すると、第1のインダクタL11が第2のインダクタL21とは重ならないことが判然とする。

【0016】

10

20

30

40

50

このように、実装面の垂直方向に当該ローパスフィルターを透視したとき、第1のインダクタL11が第2のインダクタL21には重ならないことによって、位置ばらつきにより各インダクタL11・L21のインダクタンス値の変化がおこり周波数ずれが起こることを防いでいる。

【0017】

本発明では、並列共振回路は複数個存在していてもよい。図2に示す形態では、並列共振回路は2つ存在する。本発明では、3つ以上の並列共振回路が存在していてもよい。これら2つの並列共振回路20及び30は入出力端子41・42の間で直列に接続している。好適には、前記接続している個所とグランド端子43との間に直列共振回路10が設けられる。このとき、好適には、実装面の垂直方向にローパスフィルターを透視したとき、第1のインダクタL11がいずれの並列共振回路のインダクタにも重ならない。実装面の垂直方向の意味内容や、透視したときの重なりの意味内容は上述したとおりである。このような重なりが存在しないことによって、位置ばらつきにより各インダクタのインダクタンス値の変化がおこり周波数ずれが起こることを防いでいる。

10

【0018】

別の好適態様によれば、実装面の垂直方向にローパスフィルターを透視したとき、第1のインダクタL11が入力端子、出力端子41・42のいずれにも重ならない。実装面の垂直方向の意味内容や、透視したときの重なりの意味内容は上述したとおりである。例えば、図1(A)、(B)の模式透過図で示される形態では、第1のインダクタL11は、入出力端子41・42とは実装面の垂直方向からみたときの重なりが無い。このような重なりが存在しないことによって、位置ばらつきにより各インダクタのインダクタンス値の変化がおこり周波数ずれが起こることを防いでいる。

20

【0019】

図2で示される形態では、グランド端子43と第1のコンデンサC12との間のインダクタL51が存在しているが、このインダクタL51は存在しなくてもよい。図4は本発明のローパスフィルターの別の一例の等価回路図であり、このローパスフィルターには、図2におけるインダクタL51に相当するインダクタは存在しない。

【0020】

図5は本発明のローパスフィルターのさらに別の2つの例の等価回路図である。図5(A)で示されるローパスフィルターでは、2つの並列共振回路20・30の両端及び接続箇所からそれぞれ電気的に独立にグランド端子43に接続されていて、上述したような第1のインダクタL11と第1のコンデンサC12とを有する直列共振回路10は一つだけ存在する。上述した並列共振回路の個数にかかわらず、直列共振回路10は最低限1つ存在していればよい。図5(B)で示されるローパスフィルターは2つの並列共振回路20・30の両端及び接続箇所からそれぞれ電気的に独立にグランド端子43に接続されていて、上述したような第1のインダクタL11と第1のコンデンサC12とを有する直列共振回路10が存在し、さらに、インダクタL211及びコンデンサC212とを有する直列共振回路210が存在し、さらに、インダクタL311及びコンデンサC312とを有する直列共振回路310も存在する。このように、並列共振回路の端部とグランド端子とを結ぶ電気的経路が複数存在していてもよい。上記条件を充足する直列共振回路10は図5(A)に示すように一つだけ存在してもよいし、図5(B)に示すように複数存在していてもよい。好適には、並列共振回路がN個存在する場合、直列共振回路は1～(N+1)個存在する。ここで、Nは1以上の整数である。例えば、図5(A)及び図5(B)の形態では、Nは2であり、図5(A)の形態では直列共振回路は1つだけ存在し、図5(B)の形態では直列共振回路は(N+1)個、つまり3個、存在する。

30

【0021】

本発明のローパスフィルターの各電気素子の材質や製法は、従来技術を適宜参照することができる。例えば、コンデンサについてはセラミック誘電体材料の技術、インダクタについてはAgやCu等の導伝ペーストを印刷して電極パターンを形成する技術、ローパスフィルター全体の構成については、複数のグリーンシートを一体的に積層し、焼結する技

40

50

術などを参照することができる。上述のセラミック誘電体材料としては、例えば Al、Si、Srを主成分として、Ti、Bi、Cu, Mn, Na、Kを副成分とする材料や、Al、Si、Srを主成分として、Ca、Pb、Na、Kを副成分とする材料や、Al、Mg、Si、Gdを含む材料や、Al、Si、Zr、Mg含む材料などを特に限定せずに用いることができる。なお、セラミック誘電体材料の他に、樹脂積層基板や、樹脂とセラミック誘電体粉末を混合してなる複合材料を用いてなる積層基板を用いることも可能である。あるいは、樹脂とセラミック粉末を混合あるいは複合した絶縁体を多層化してもよい。

【0022】

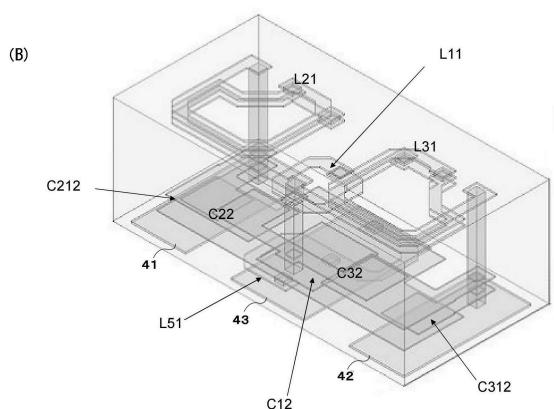
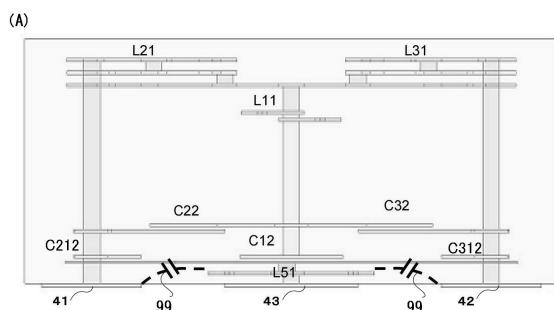
本発明によるロス特性改善効果を図9を参照しながら説明する。図9のグラフの縦軸は挿入損失(ロス特性)であり、横軸は周波数である。実線によるカーブは本発明のローパスフィルターによるものであり、点線によるカーブは従来技術のローパスフィルターによるものである。ここで、周波数 960 MHz に着目すると、実線によるカーブでは縦軸の値は 0.225 dB であり(符号 101 の箇所)、横軸によるカーブでは縦軸の値は 0.233 dB である(符号 102 の箇所)。このことは、以下のことを意味する。インダクタ L51 のインダクタンス値を大きくする代わりに、インダクタ L11 を追加することにより、インダクタ L51 と L11 への合計浮遊容量が小さくなることで、インダクタの Q 値(品質係数)が上がり、フィルタの挿入損失が改善された。このように、本発明のローパスフィルターではロス特性の改善が認められる。

【符号の説明】

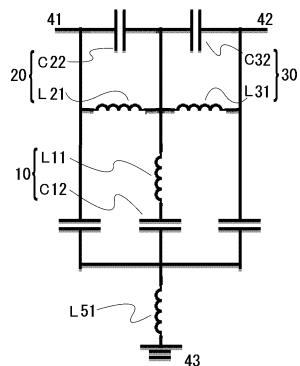
【0023】

10 直列共振回路、	L 11 第1のインダクタ、	C 12 第1のコンデンサ
20 直列共振回路、	L 21 第2のインダクタ、	C 22 第1のコンデンサ
41・42 入力端子及び出力端子、		43 グランド端子

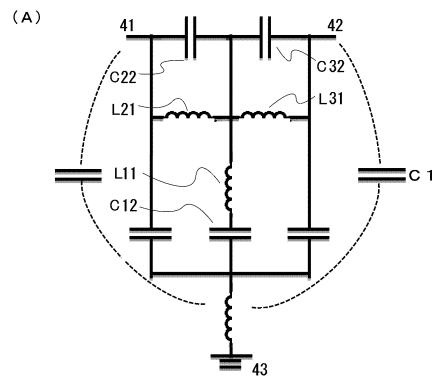
【図1】



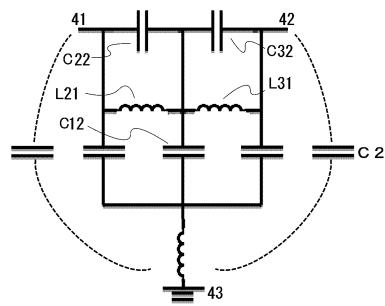
【図2】



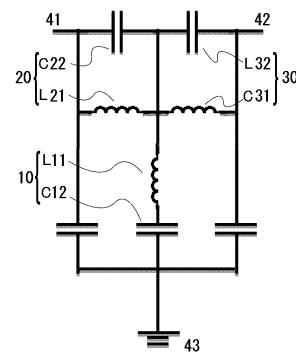
【図3】



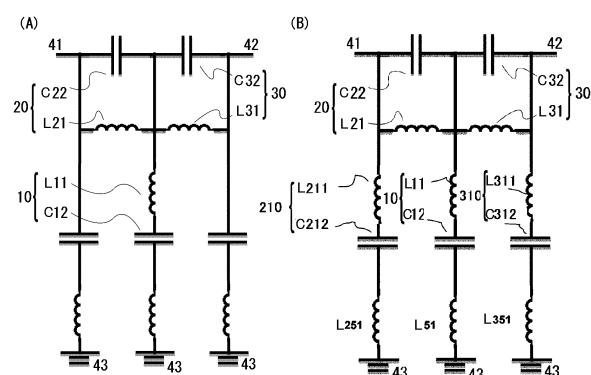
(B)



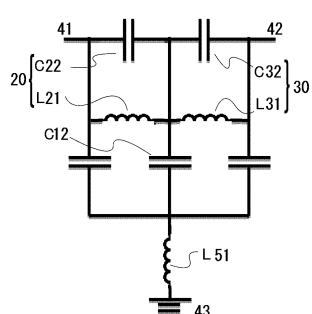
【図4】



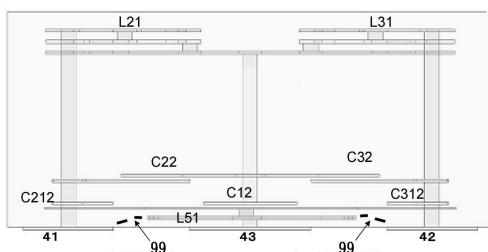
【図5】



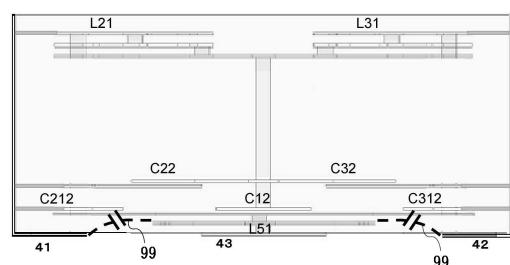
【図6】



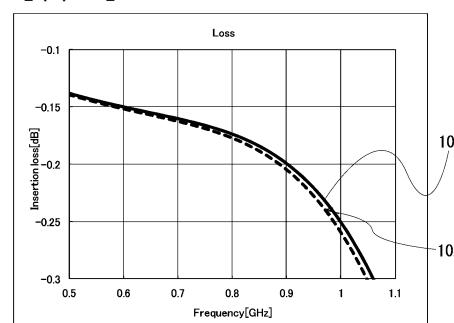
【図7】



【図8】



【図9】



フロントページの続き

(56)参考文献 国際公開第2016/152205 (WO, A1)

特開2003-209454 (JP, A)

特開2009-182376 (JP, A)

特開2013-021449 (JP, A)

特開2012-256757 (JP, A)

特開2009-182377 (JP, A)

特開2006-246124 (JP, A)

特開2007-251106 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01F 17/00

H03H1/00 - H03H3/00

H03H5/00 - H03H7/13