

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 8 月 10 日 (10.08.2017)



(10) 国际公布号
WO 2017/133100 A1

- (51) 国际专利分类号:
G09G 3/20 (2006.01) G11C 19/28 (2006.01)
- (21) 国际申请号: PCT/CN2016/081206
- (22) 国际申请日: 2016 年 5 月 6 日 (06.05.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610074535.2 2016 年 2 月 2 日 (02.02.2016) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区 (西区) 合作路 1188 号, Sichuan 611731 (CN)。
- (72) 发明人: 谭文 (TAN, Wen); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。邓银 (DENG, Yin); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。陈佳 (CHEN, Jia); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 中国专利代理 (香港) 有限公司 (CHINA PATENT AGENT (H.K.) LTD.); 中国香港特别行政区湾仔港湾道 23 号鹰君中心 22 号楼, Hong Kong (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: EMISSION ELECTRODE SCANNING DRIVING UNIT, DRIVING CIRCUIT, DRIVING METHOD, AND ARRAY SUBSTRATE

(54) 发明名称: 发射电极扫描驱动单元、驱动电路、驱动方法以及阵列基板

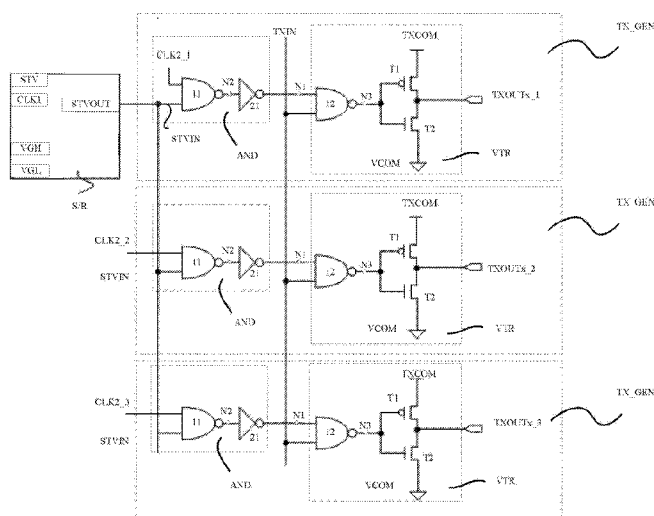


图 1

(57) Abstract: An emission electrode scanning driving unit, comprising: a shift register unit having an initial signal input end, a first clock signal input end and a scanning signal output end; and a plurality of scanning driving signal generation units, each being provided with a second clock signal input end, a scanning signal input end, a driving signal input end and a scanning driving signal output end. The scanning signal input end is connected to the scanning signal output end of the shift register unit. Also provided are a driving circuit, a driving method, an array substrate and a display device.

(57) 摘要: 一种发射电极扫描驱动单元, 包括: 移位寄存器单元, 具有起始信号输入端、第一时钟信号输入端和扫描信号输出端; 以及多个扫描驱动信号生成单元, 每一个具有第二时钟信号输入端、扫描信号输入端、驱动信号输入端和扫描驱动信号输出端。扫描信号输入端与移位寄存器单元的扫描信号输出端相连。还提供了一种驱动电路、驱动方法、阵列基板和显示装置。

WO 2017/133100 A1

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

发射电极扫描驱动单元、驱动电路、驱动方法以及阵列基板

技术领域

本公开涉及显示技术领域，尤其是涉及一种发射电极扫描驱动单元、驱动电路、驱动方法以及阵列基板。

背景技术

嵌入式触摸屏面板(In-Cell TSP)是 TSP 技术发展的一个趋势。在 In-Cell TSP 中，通常使用公共电极作发射(TX)电极。传统设计中，TX 驱动信号是由外部驱动集成电路(IC)通过位于封框胶(seal)区域的扇出(fan-out)引线施加到公共电极上的。

随着面板尺寸增大，TX 电极数量将增多，并且因此扇出引线的布置需要更多空间。因此，In-Cell 技术在大尺寸和窄边框面板上的应用受到限制。另外，TX 扇出引线位于阵列基板栅极驱动电路(Gate driver on Array, GOA)上方或下方，这容易造成施加到 TX 电极和 GOA 的信号之间的串扰，从而降低触摸屏的可靠性。

发明内容

有利的是实现一种发射电极扫描驱动单元，其可以要求针对 TX 电极的减少的扇出引线数目。同样期望的是提供一种包括所述发射电极扫描驱动单元的发射电极扫描驱动电路、驱动该驱动电路的方法、包括该驱动电路的阵列基板和包括该阵列基板的显示装置。

根据本公开的一个方面，提供了一种发射电极扫描驱动单元，包括：移位寄存器单元，具有起始信号输入端、第一时钟信号输入端和扫描信号输出端；以及多个扫描驱动信号生成单元，每一个具有第二时钟信号输入端、扫描信号输入端、驱动信号输入端和扫描驱动信号输出端，所述扫描信号输入端与所述移位寄存器单元的扫描信号输出端相连。所述移位寄存器单元被适配成：响应于第一时钟信号输入端被供应第一有效电平且起始信号输入端被供应具有第一电平的起始信号，将扫描信号输出端置为第一电平；响应于第一时钟信号输入端被供应第一有效电平且起始信号输入端被供应与第一电平逻辑上相反的第二电平，将扫描信号输出端置为第二电平；以及响应于第一时钟信号输入端被供应无效电平，维持扫描信号输出端的电平保持不变。所述多个扫描驱动信号生成单元中的每个被适配成响应于扫描信号输入

端被供应第一电平且第二时钟信号输入端被供应第二有效电平，根据施加到驱动信号输入端的驱动信号生成扫描驱动信号并通过扫描驱动信号输出端输出。

5 在一些实施例中，所述第二有效电平为第一电平，并且所述多个扫描驱动信号生成单元中的每个包括与门模块和电压转换模块。所述与门模块连接第二时钟信号输入端和扫描信号输入端，并且被适配成响应于第二时钟信号输入端和扫描信号输入端被供应第一电平，将第一节点置为第一电平。所述电压转换模块连接第一节点、驱动信号输入端和扫描驱动信号输出端且具有第一直流电压输入端和第二直流电压输入端。所述电压转换模块被适配成响应于第一节点处于第一电平且驱动信号输入端被供应第一电平，将扫描驱动信号输出端置为施加到第一直流电压输入端的电压，并且响应于第一节点处于第二电平或驱动信号输入端被供应第二电平，将扫描驱动信号输出端置为施加到第二直流电压输入端的电压。

15 在一些实施例中，所述与门模块包括第一与非门和反相器。所述第一与非门连接第二时钟信号输入端和扫描信号输入端，并且被适配成响应于第二时钟信号输入端和扫描信号输入端被供应第一电平，将第二节点置为第二电平。所述反相器连接第二节点和第一节点，并且被适配成将第一节点置为与第二节点的电平逻辑上相反的电平。

20 在一些实施例中，所述电压转换模块包括第二与非门、具有为第一电平的导通电压的第一晶体管和具有为第二电平的导通电压的第二晶体管。所述第二与非门连接所述第一节点和驱动信号输入端，并且被适配成响应于第一节点处于第一电平且驱动信号输入端被供应第一电平，将第三节点置为第二电平。所述第一晶体管具有栅极、源极和漏极，所述栅极连接第三节点，所述源极和漏极中的一个连接第一直流电压输入端，并且另一个连接扫描驱动信号输出端。所述第二晶体管具有栅极、源极和漏极，所述第二晶体管的栅极连接第三节点，所述第二晶体管的源极和漏极中的一个连接第二直流电压输入端，并且另一个连接扫描驱动信号输出端。

30 在一些实施例中，所述移位寄存器单元包括第一传输门、第二传输门、第一反相器、第二反相器、第三反相器和第四反相器。第一传输门具有第一控制端、第二控制端、输入端和输出端，所述第一控制

端连接第一时钟信号输入端。第二传输门具有第一控制端、连接第一时钟信号输入端的第二控制端、输入端、以及连接第一传输门的输出端的输出端。第一反相器具有连接第一时钟信号输入端的输入端以及连接第一传输门的第二控制端和第二传输门的第一控制端的输出端。

- 5 第二反相器具有连接起始信号输入端的输入端和连接第一传输门的输入端的输出端。第三反相器具有连接第二传输门的输出端的输入端和连接扫描信号输出端的输出端。第四反相器具有连接扫描信号输出端的输入端和连接第二传输门的输入端的输出端。

10 在一些实施例中，所述发射电极扫描驱动单元包括三个扫描驱动信号生成单元。

在一些实施例中，所述第一电平为高电平，第二电平为低电平，第一有效电平为高电平，并且第二有效电平为高电平。

根据本公开的另一方面，公开了一种发射电极扫描驱动电路，包括：多个如上面所述的发射电极扫描驱动单元；第一时钟信号线；以及多条第二时钟信号线。所述多个发射电极扫描驱动单元彼此级联，15 以使得除最后一个发射电极扫描驱动单元之外所述发射电极扫描驱动单元中的每个的移位寄存器单元的扫描信号输出端连接下一个发射电极扫描驱动单元的移位寄存器单元的起始信号输入端。所述多个发射电极扫描驱动单元的移位寄存器的第一时钟信号输入端连接第一时钟信号线。每个发射电极扫描驱动单元的所述多个扫描驱动信号生成单元的第二时钟信号输入端一对一连接所述多条第二时钟信号线。20

根据本公开的又另一方面，公开了一种驱动如上面所述的发射电极扫描驱动电路的方法，包括：在第一时钟信号线上施加第一时钟信号。所述第一时钟信号的时钟脉冲具有为第一有效电平的高电平。所述方法还包括：在所述时钟脉冲之一结束之前，在第一个发射电极扫描驱动单元的移位寄存器的起始信号输入端施加起始信号脉冲。该起始信号脉冲不早于该时钟脉冲的结尾且不晚于下一时钟脉冲的开始结束。所述方法还包括：在所述多条第二时钟信号线中的每个上施加相应的第二时钟信号。各个第二时钟信号的时钟脉冲具有为第二有效电平的高电平，每一个第二时钟信号具有在第一时钟信号的两个时间上30 相邻的时钟脉冲之间的时间间隔中的相应时钟脉冲，并且各个时钟脉冲在时间上互不重叠。

根据本公开的再另一方面，公开了一种阵列基板，包括：基底；以及如上面所述的发射电极扫描驱动电路。所述发射电极扫描驱动电路通过图案化形成在所述基底上。

根据本公开的再另一方面，公开了一种显示装置，包括如上面所
5 述的阵列基板。

根据在下文中所描述的实施例，本发明的这些和其它方面将是清楚明白的，并且将参考在下文中所描述的实施例而被阐明。

附图说明

通过参考附图会更加清楚的理解本公开的特征信息和优点，附图
10 是示意性的而不应理解为对本公开进行任何限制，在附图中：

图1为根据本公开一实施例的发射电极扫描驱动单元的电路示意图；

图2为示意性示出根据图1的实施例的发射电极扫描驱动单元的操作的时序图；

15 图3为根据图1的实施例的发射电极扫描驱动单元的移位寄存器单元的电路示意图；

图4为根据本公开一实施例的发射电极扫描驱动电路的框图；并且

图5为示意性示出根据图4的实施例的发射电极扫描驱动电路的操作的时序图。

20 具体实施方式

为了能够更清楚地理解本公开的上述目的、特征和优点，下面结合附图和具体实施方式对本公开进行进一步的详细描述。需要说明的是，在不冲突的情况下，本申请的实施例及实施例中的特征可以相互组合。

25 在下面的描述中阐述了很多具体细节以便于充分理解本公开，但是，本公开还可以采用其他不同于在此描述的方式来实施。因此，本公开的保护范围并不受下面公开的具体实施例的限制。

图1为根据本公开一实施例的发射电极扫描驱动单元的电路示意图。

30 参见图1，该发射电极扫描驱动单元包括移位寄存器单元S/R和三个扫描驱动信号生成单元（图中表示为TX_GEN）。

该移位寄存器单元S/R具有起始信号输入端STV、第一时钟信号输

入端CLK1和扫描信号输出端STVOUT。

该移位寄存器单元S/R被适配成在第一时钟信号输入端CLK1的电平为第一有效电平且起始信号输入端STV被供应具有第一电平的起始信号时，将扫描信号输出端STVOUT置为第一电平。

- 5 该移位寄存器单元S/R还被适配成在第一时钟信号输入端CLK1的电平为第一有效电平且起始信号输入端STV被供应第二电平时，将扫描信号输出端STVOUT置为与第一电平逻辑上相反的第二电平。

该移位寄存器单元S/R还被适配成在第一时钟信号输入端CLK1的电平为S/R无效电平时，维持扫描信号输出端STVOUT的电平保持不变。

- 10 每一个扫描驱动信号生成单元TX_GEN具有第二时钟信号输入端CLK2、扫描信号输入端STVIN、驱动信号输入端TXIN和扫描驱动信号输出端TXOUT_x。扫描信号输入端STVIN与移位寄存器单元S/R的扫描信号输出端STVOUT相连。

- 15 为了便于区分，将第n个TX_GEN的第二时钟信号输入端CLK2表示为CLK2_n，其中n为1、2或3。而且，将第n个TX_GEN的扫描驱动信号输出端TXOUT_x表示为TXOUT_{x_n}，其中n为1、2或3。

- 20 每一个TX_GEN被适配成在扫描信号输出端STVOUT被供应第一电平且第二时钟信号输入端被供应第二有效电平时，根据驱动信号输入端TXIN输入的驱动信号生成扫描驱动信号并通过相应的扫描驱动信号输出端输出。

图2为示意性示出根据图1的实施例的发射电极扫描驱动单元的操作的时序图。下面参照图1和2描述发射电极扫描驱动单元的操作。

假设第一电平为高电平，第二电平为低电平，第一有效电平为高电平，并且第二有效电平为高电平。

- 25 在第一时钟信号输入端CLK1上施加第一时钟信号。该第一时钟信号的时钟脉冲的高电平为第一有效电平。在第一时钟信号的时钟脉冲之一结束之前，在起始信号输入端STV施加高电平的起始信号，且该起始信号的高电平的结束时刻不早于该时钟脉冲的结束时刻且不早于下一时钟脉冲的开始时刻。

- 30 在各条第二时钟信号输入端（在该示例中，CLK2₁、CLK2₂和CLK2₃）上施加相应的第二时钟信号。在该示例中，第二时钟信号的占空比为1/4。各个第二时钟信号的时钟脉冲的高电平为TX_GEN的有

效电平(第二有效电平)。各个第二时钟信号的时钟脉冲被顺序地提供,使得任意一个第二时钟信号的时钟脉冲与其他第二时钟信号的时钟脉冲在时间上不重叠。在第一时钟信号的两个时间上相邻的时钟脉冲之间的时间间隔中,每一个第二时钟信号均具有一个时钟脉冲。

5 仍然参见图2,在起始信号输入端STV施加高电平的起始信号时,由于第一时钟信号输入端CLK1上施加的第一时钟信号为高电平,所以移位寄存器单元S/R的扫描信号输出端STVOUT被置为高电平。之后,第一时钟信号输入端CLK1上施加的第一时钟信号变为低电平,也即对于移位寄存器单元S/R无效的电平,使得扫描信号输出端STVOUT的电
10 平维持为高电平。直到第一时钟信号的下一个时钟脉冲到来时,才满足第一时钟信号输入端CLK1的电平为第一有效电平且起始信号输入端STV的电平为低电平。此时,移位寄存器单元S/R的扫描信号输出端STVOUT被置为低电平。

如图2所示,在移位寄存器单元S/R的扫描信号输出端STVOUT输出
15 高电平的间隔内,扫描驱动信号生成单元TX_GEN的第二时钟信号输入端CLK2_1、CLK2_2以及CLK2_3依次被置为高电平。每一个TX_GEN被配置成在其第二时钟信号输入端处于高电平且移位寄存器单元S/R的输出端STVOUT处于高电平时输出一个扫描驱动信号。在该示例中,在TX_GEN的三个扫描驱动信号输出端TXOUTx_1、TXOUTx_2和
20 TXOUTx_3依次输出三个扫描驱动信号,如图2所示的。

三个扫描驱动信号均是在移位寄存器单元S/R的扫描信号输出端STVOUT被置为高电平的阶段输出的,因此可以将多个发射电极扫描驱动单元的移位寄存器单元S/R级联起来,如稍后将描述的。这样,各个
25 移位寄存器单元S/R的扫描信号输出端STVOUT依次被拉高,从而使得各个发射电极扫描驱动单元依次输出触摸扫描驱动信号。

在实际的应用中,移位寄存器单元S/R可以具有接入高电压的高电压端VGH和接入低电压的低电压端VGL。这样的移位寄存器单元S/R在图1中示出。

在一些实施例中,如图1中所示,扫描驱动信号生成单元TX_GEN
30 包括与门模块AND和电压转换模块VTR。

与门模块AND连接第二时钟信号输入端CLK2_n(假设该TX_GEN为第n个TX_GEN)和扫描信号输入端STVIN。与门模块AND用于在第

二时钟信号输入端CLK2_n和扫描信号输入端STVIN均为第一电平时，将第一节点N1置为第一电平。

电压转换模块VTR连接第一节点N1、驱动信号输入端TXIN、扫描驱动信号输出端TXOUTx_n，并具有第一直流电压输入端TXCOM和
5 第二直流电压输入端VCOM。电压转换模块VTR用于在第一节点N1为第一电平且驱动信号输入端TXIN为第一电平时，将扫描驱动信号输出端TXOUTx_n的电平置为第一直流电压输入端TXCOM输入的电压，并且在第一节点N1为第二电平或驱动信号输入端TXIN为第二电平时，将扫描驱动信号输出端TXOUTx_n的电压置为第二直流电压输入端VCOM
10 输入的电压。

这样，输出的扫描驱动信号的高低电平分别与上述的两个直流电压输入端TXCOM和VCOM输入的电压一致，从而使得扫描驱动信号满足预定的驱动要求。具体来说，第一直流电压输入端TXCOM输入的电压可以为触控检测芯片所要求的电压，而第二直流电压输入端VCOM
15 输入的电压可以为公共电极的电压。

在一些实施例中，如图1所示，与门模块AND包括一个与非门11(这里称为第一与非门)和反相器21。

第一与非门11连接第二时钟信号输入端CLK2_n和扫描信号输入端STVIN。第一与非门11用于在第二时钟信号输入端CLK2_n和扫描信
20 号输入端STVIN为第一电平时，将第二节点N2置为第二电平。

反相器21连接第二节点N2和第一节点N1。反相器21用于将第一节点N1的电平置为与第二节点N2的电平逻辑上相反的电平。

在一些实施例中，电压转换模块VTR包括第二与非门12、第一晶体管T1、第二晶体管T2，并具有第一直流电压输入端TXCOM和第二直
25 流电压输入端VCOM。

第二与非门12连接第一节点N1和驱动信号输入端TXIN。第二与非门12用于在第一节点N1为第一电平且驱动信号输入端TXIN为第一电平时，将第三节点N3置为第二电平。

第一晶体管T1和第二晶体管T2的栅极连接第三节点N3。第一晶体
30 管T1的源极连接第一直流电压输入端TXCOM，并且第一晶体管T1的漏极连接扫描驱动信号输出端TXOUTx_n。第二晶体管T2的漏极连接扫描驱动信号输出端TXOUTx_n，并且第二晶体管T2的源极连接第二直

流电压输入端VCOM。第一晶体管T1的导通电压为第一电平，第二晶体管T2的导通电压为第二电平。

应当理解的是，第一晶体管T1和第二晶体管T2的源极和漏极通常被制作成对称的，并且因此可互换地使用。

5 图3为根据图1的实施例的发射电极扫描驱动单元的移位寄存器单元的电路示意图。

参见图3，该移位寄存器单元S/R包括：第一传输门31、第二传输门32和四个反相器22、23、24和25。

10 第一传输门31的第一控制端P和第二传输门32的第二控制端N均连接第一时钟信号输入端CLK1。第二传输门32的第一控制端P和第一传输门31的第二控制端N均连接第一反相器22的输出端。第一反相器22的输入端连接第一时钟信号输入端CLK1。第二反相器23的输入端连接起始信号输入端STV，第二反相器23的输出端连接第一传输门31的输入端（在图3中，第一传输门31的左侧端子被用作输入端，并且右侧端子被用作输出端）。第一传输门31的输出端连接第二传输门32的输出端（在图3中，第二传输门32的左侧端子被用作输出端，并且右侧端子被用作输入端）。第三反相器24的输入端连接第二传输门32的输出端，并且第三反相器24的输出端连接扫描信号输出端STVOUT。第四反相器25的输入端连接扫描信号输出端STVOUT，并且第四反相器25的输出端连接第二传输门32的输入端。

第一传输门31和第二传输门32中的每个被配置成在其第一控制端P处于第一电平且其第二控制端N处于第二电平时导通，从而将施加到输入端的信号传输到输出端。

下面参照图2和3描述移位寄存器S/R的操作。

25 在时钟信号输入端CLK1的电平为第一电平时，第一传输门31的第一控制端P处于第一电平，并且第二控制端N处于第二电平。因此，第一传输门31导通，使得在起始信号输入端STV输入第一电平的起始信号时，第一传输门31的输入端被置为第二电平，并且因此输出端被置为第二电平。进一步地，第三反相器24将扫描信号输出端STVOUT的电平置为第一电平。第二传输门32的控制端的连接状态与第一传输门31的连接状态相反，从而它们的工作状态也相反。因此，第二传输门32关断。

当时钟信号输入端CLK1的电平变为第二电平时，第一传输门31的第一控制端P处于第二电平，并且第二控制端N处于第一电平。因此，第一传输门31关断，并且第二传输门32导通。由于扫描信号输出端STVOUT的电平为第一电平，所以反相器25会将第二传输门32的输入端的电平置为第二电平。进一步地，第二传输门32将其输出端的电平也置为第二电平，进而第三反相器24将扫描信号输出端STVOUT的电平置为第一电平。

在时钟信号输入端CLK1的电平再次变为第一电平时，第一传输门31再次导通，并且第二传输门32再次关断。但是，由于起始信号输出端STV已经被置为第二电平，所以第一传输门31的输出端的电平被置为第一电平，进而第三反相器24将扫描信号输出端STVOUT的电平置为第二电平。之后，在时钟信号输入端CLK1再次变为第二电平时，第一传输门31关断，并且第二传输门32导通。由于扫描信号输出端STVOUT的电平为第二电平，所以第二传输门32的输入端为第一电平，并且第二传输门32的输出端也为第一电平。进一步地，第三反相器24将扫描信号输出端STVOUT的电平置为第二电平。

应当理解的是，第一传输门31和第二传输门32以及各个反相器22、23、24和25一般具有接入高电压的高电压端VGH和接入低电压的低电压端VGL。为了简单起见，这些高电压端VGH和低电压端VGL在图3中未示出。

图4为根据本公开一实施例的发射电极扫描驱动电路的框图。

参见图4，该发射电极扫描驱动电路包括多个发射电极扫描驱动单元、4条时钟信号线L1、L2_1、L2_2和L2_3、高电压线L5、低电压线L6、起始信号线L7和驱动信号线L8。每一个发射电极扫描驱动单元可以以为如上面所述的发射电极扫描驱动单元。

为了便于区分，将第x个的发射电极扫描驱动单元的三个扫描驱动信号输出端分别表示为TXOUTx_1，TXOUTx_2和TXOUTx_3，其中x为大于等于1的整数。

在每个发射电极扫描驱动单元中，第一时钟信号输入端CLK1连接第一时钟信号线L1，第二时钟信号输入端CLK2_1，CLK2_2和CLK2_3一对一连接第二时钟信号线L2_1、L2_2和L2_3，高电压端VGH连接高电压线L5，低电压端VGL连接低电压线L6，并且各驱动信号输入端

TXIN连接驱动信号线L8。

多个发射电极扫描驱动单元被级联在一起。具体地，除最后一个发射电极扫描驱动单元之外，每个发射电极扫描驱动单元的移位寄存器单元S/R的扫描信号输出端STVOUT连接下一个发射电极扫描驱动单元的移位寄存器单元S/R的起始信号输入端STV。另外，第一个发射电极扫描驱动单元的移位寄存器单元S/R的起始信号输入端STV连接起始信号线L7。

图5为示意性示出根据图4的实施例的发射电极扫描驱动电路的操作的时序图。

与上面结合图2描述的操作类似，在包括经由第一时钟信号输入端CLK1提供的第一时钟信号、经由第二时钟信号输入端CLK2_1、CLK2_2和CLK2_3提供的第二时钟信号、经由起始信号输入端STV提供的起始信号和经由驱动信号输入端TXIN提供的驱动信号的输入信号的激励下，发射电极扫描驱动电路的级联的发射电极扫描驱动单元在相应的扫描驱动信号输出端TXOUT1_1、TXOUT1_2、TXOUT1_3 ... TXOUTm_2和TXOUTm_3（m为发射电极扫描驱动单元的数目）依次输出触摸扫描驱动信号。

根据本公开实施例的一个发射电极扫描驱动单元可以提供多个扫描驱动信号。这使得将发射电极扫描驱动电路分散制作在阵列基板的边框区域内成为可能。这样，就无需使用大量的扇出引线将发射电极连接到阵列基板的边缘。由于扇出引线的减少，还可能的是降低触控装置的边框区域的面积。

虽然在上面的各个实施例中一个发射电极扫描驱动单元被图示和描述为包括三个扫描驱动信号生成单元TX_GEN，但是在其他实施例中，一个发射电极扫描驱动单元可以包括其他数量（比如7个）的TX_GEN。在一个发射电极扫描驱动单元包括7个TX_GEN的实施例中，需要8条时钟信号线，其中一条连接移位寄存器单元的第一时钟信号输入端，并且其他时钟信号线一对一连接7个TX_GEN的第二时钟信号输入端。

如上面描述的发射电极扫描驱动电路可以制作在阵列基板上。具体地，该阵列基板包括基底，通过图案化在其上形成所述发射电极扫描驱动电路。

进一步地，所述阵列基板可以用于制作显示装置。这里的显示装置可以是指手机、平板电脑、导航仪以及其他具有触控和显示功能的产品。

虽然结合附图描述了本公开的实施方式，但是本领域技术人员可以在不脱离本公开的范围的情况下做出各种修改和变型，这样的修改和变型均落入由所附权利要求所限定的范围之内。

权 利 要 求

1. 一种发射电极扫描驱动单元，包括：

5 移位寄存器单元，具有起始信号输入端、第一时钟信号输入端和扫描信号输出端；以及

多个扫描驱动信号生成单元，每一个扫描驱动信号生成单元具有第二时钟信号输入端、扫描信号输入端、驱动信号输入端和扫描驱动信号输出端，所述扫描信号输入端与所述移位寄存器单元的扫描信号输出端相连，

10 其中所述移位寄存器单元被适配成：

响应于第一时钟信号输入端被供应第一有效电平且起始信号输入端被供应具有第一电平的起始信号，将扫描信号输出端置为第一电平；

15 响应于第一时钟信号输入端被供应第一有效电平且起始信号输入端被供应与第一电平逻辑上相反的第二电平，将扫描信号输出端置为第二电平；以及

响应于第一时钟信号输入端被供应无效电平，维持扫描信号输出端的电平保持不变；并且

20 其中所述多个扫描驱动信号生成单元中的每个被适配成响应于扫描信号输入端被供应第一电平且第二时钟信号输入端被供应第二有效电平，根据施加到驱动信号输入端的驱动信号生成扫描驱动信号并通过扫描驱动信号输出端输出。

2. 如权利要求1所述的发射电极扫描驱动单元，其中所述第二有效电平为第一电平，并且其中所述多个扫描驱动信号生成单元中的每个包括与门模块和电压转换模块，其中：

25 所述与门模块连接第二时钟信号输入端和扫描信号输入端，并且被适配成响应于第二时钟信号输入端和扫描信号输入端被供应第一电平，将第一节点置为第一电平；并且

30 所述电压转换模块连接第一节点、驱动信号输入端和扫描驱动信号输出端且具有第一直流电压输入端和第二直流电压输入端，所述电压转换模块被适配成响应于第一节点处于第一电平且驱动信号输入端被供应第一电平，将扫描驱动信号输出端置为施加到第一直流电压输入端的电压，并且响应于第一节点处于第二电平或驱动信号输入端被

供应第二电平，将扫描驱动信号输出端置为施加到第二直流电压输入端的电压。

3. 如权利要求2所述的发射电极扫描驱动单元，其中所述与门模块包括第一与非门和反相器，其中：

5 所述第一与非门连接第二时钟信号输入端和扫描信号输入端，并且被适配成响应于第二时钟信号输入端和扫描信号输入端被供应第一电平，将第二节点置为第二电平；并且

 所述反相器连接第二节点和第一节点，并且被适配成将第一节点置为与第二节点的电平逻辑上相反的电平。

10 4. 如权利要求2所述的发射电极扫描驱动单元，其中所述电压转换模块包括第二与非门、具有为第一电平的导通电压的第一晶体管和具有为第二电平的导通电压的第二晶体管，其中：

 所述第二与非门连接所述第一节点和驱动信号输入端，并且被适配成响应于第一节点处于第一电平且驱动信号输入端被供应第一电
15 平，将第三节点置为第二电平；

 所述第一晶体管具有栅极、源极和漏极，所述栅极连接第三节点，所述源极和漏极中的一个连接第一直流电压输入端，并且另一个连接扫描驱动信号输出端；并且

 所述第二晶体管具有栅极、源极和漏极，所述第二晶体管的栅极
20 连接第三节点，所述第二晶体管的源极和漏极中的一个连接第二直流电压输入端，并且另一个连接扫描驱动信号输出端。

5. 如权利要求1所述的发射电极扫描驱动单元，其中所述移位寄存器单元包括第一传输门、第二传输门、第一反相器、第二反相器、第三反相器和第四反相器，其中：

25 第一传输门具有第一控制端、第二控制端、输入端和输出端，所述
 第一控制端连接第一时钟信号输入端；

 第二传输门具有第一控制端、连接第一时钟信号输入端的第二控制端、输入端、以及连接第一传输门的输出端的输出端；

 第一反相器具有连接第一时钟信号输入端的输入端以及连接第一
30 传输门的第二控制端和第二传输门的第一控制端的输出端；

 第二反相器具有连接起始信号输入端的输入端和连接第一传输门的输入端的输出端；

第三反相器具有连接第二传输门的输出端的输入端和连接扫描信号输出端的输出端；并且

第四反相器具有连接扫描信号输出端的输入端和连接第二传输门的输入端的输出端。

5 6. 如权利要求1所述的发射电极扫描驱动单元，其中所述发射电极扫描驱动单元包括三个扫描驱动信号生成单元。

7. 如权利要求1-6任一项所述的发射电极扫描驱动单元，其中所述第一电平为高电平，第二电平为低电平，第一有效电平为高电平，并且第二有效电平为高电平。

10 8. 一种发射电极扫描驱动电路，包括：

多个如权利要求1-7任一项所述的发射电极扫描驱动单元；

第一时钟信号线；以及

多条第二时钟信号线，

15 其中所述多个发射电极扫描驱动单元的移位寄存器彼此级联，以使得除最后一个发射电极扫描驱动单元之外所述发射电极扫描驱动单元中的每个的移位寄存器单元的扫描信号输出端连接下一个发射电极扫描驱动单元的移位寄存器单元的起始信号输入端；

其中所述多个发射电极扫描驱动单元的移位寄存器的第一时钟信号输入端连接第一时钟信号线；并且

20 其中每个发射电极扫描驱动单元的所述多个扫描驱动信号生成单元的第二时钟信号输入端一对一连接所述多条第二时钟信号线。

9. 一种驱动如权利要求8所述的发射电极扫描驱动电路的方法，包括：

25 在第一时钟信号线上施加第一时钟信号，其中所述第一时钟信号的时钟脉冲具有为第一有效电平的高电平；

在所述时钟脉冲之一结束之前，在第一个发射电极扫描驱动单元的移位寄存器的起始信号输入端施加起始信号脉冲，其中该起始信号脉冲不早于该时钟脉冲的结尾且不晚于下一时钟脉冲的开始结束；以及

30 在所述多条第二时钟信号线中的每个上施加相应的第二时钟信号，其中各个第二时钟信号的时钟脉冲具有为第二有效电平的高电平，每一个第二时钟信号具有在第一时钟信号的两个时间上相邻的时钟脉

冲之间的时间间隔中的相应时钟脉冲，并且各个时钟脉冲在时间上互不重叠。

10. 一种阵列基板，包括：

基底；以及

5 如权利要求8所述的发射电极扫描驱动电路，
其中所述发射电极扫描驱动电路通过图案化形成在所述基底上。

11. 一种显示装置，包括如权利要求10所述的阵列基板。

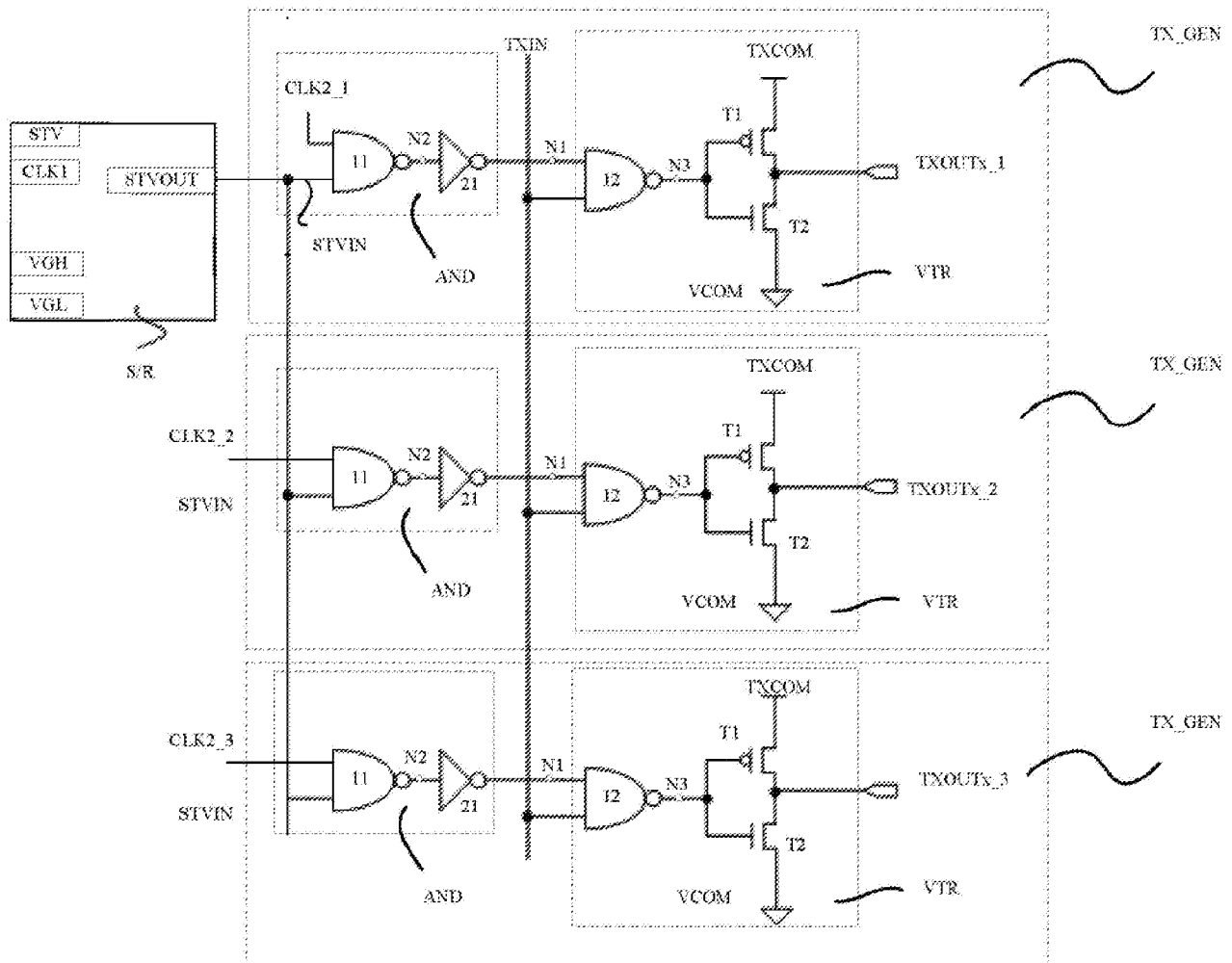


图 1

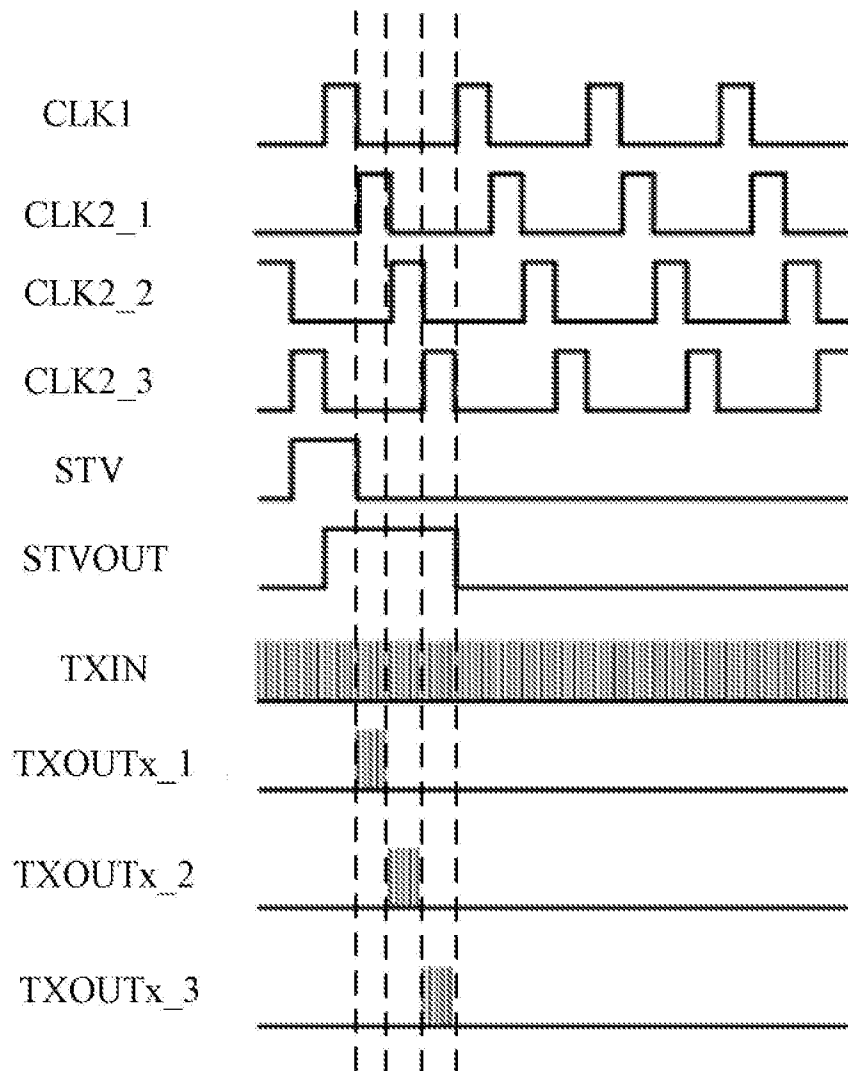


图 2

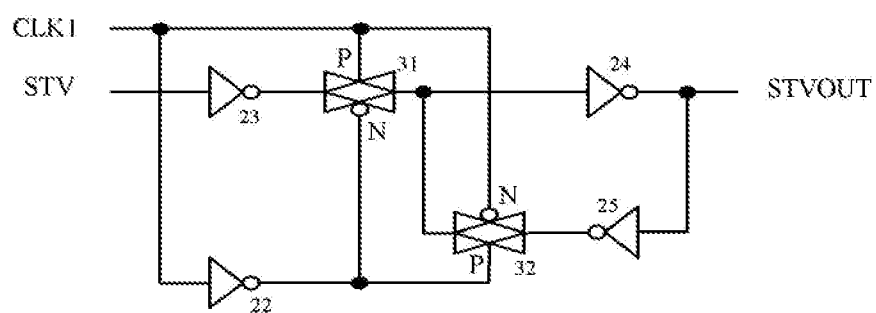


图 3

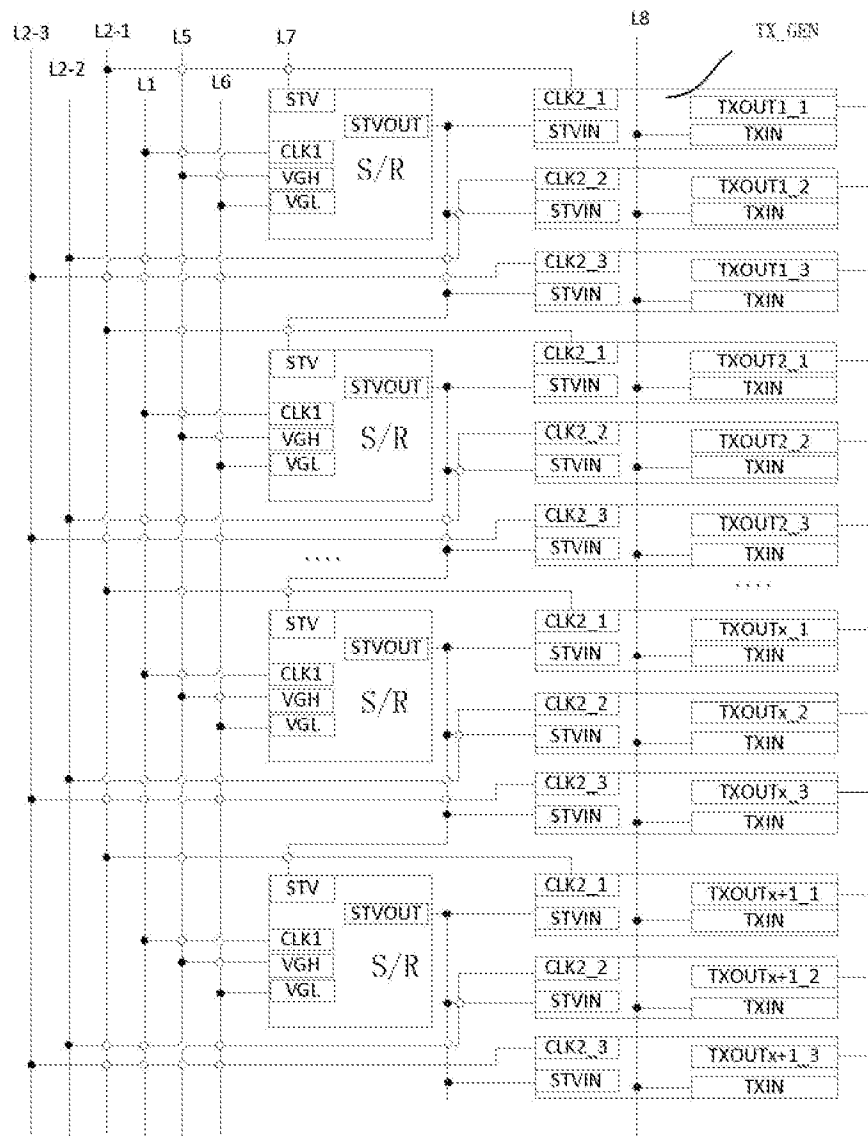


图 4

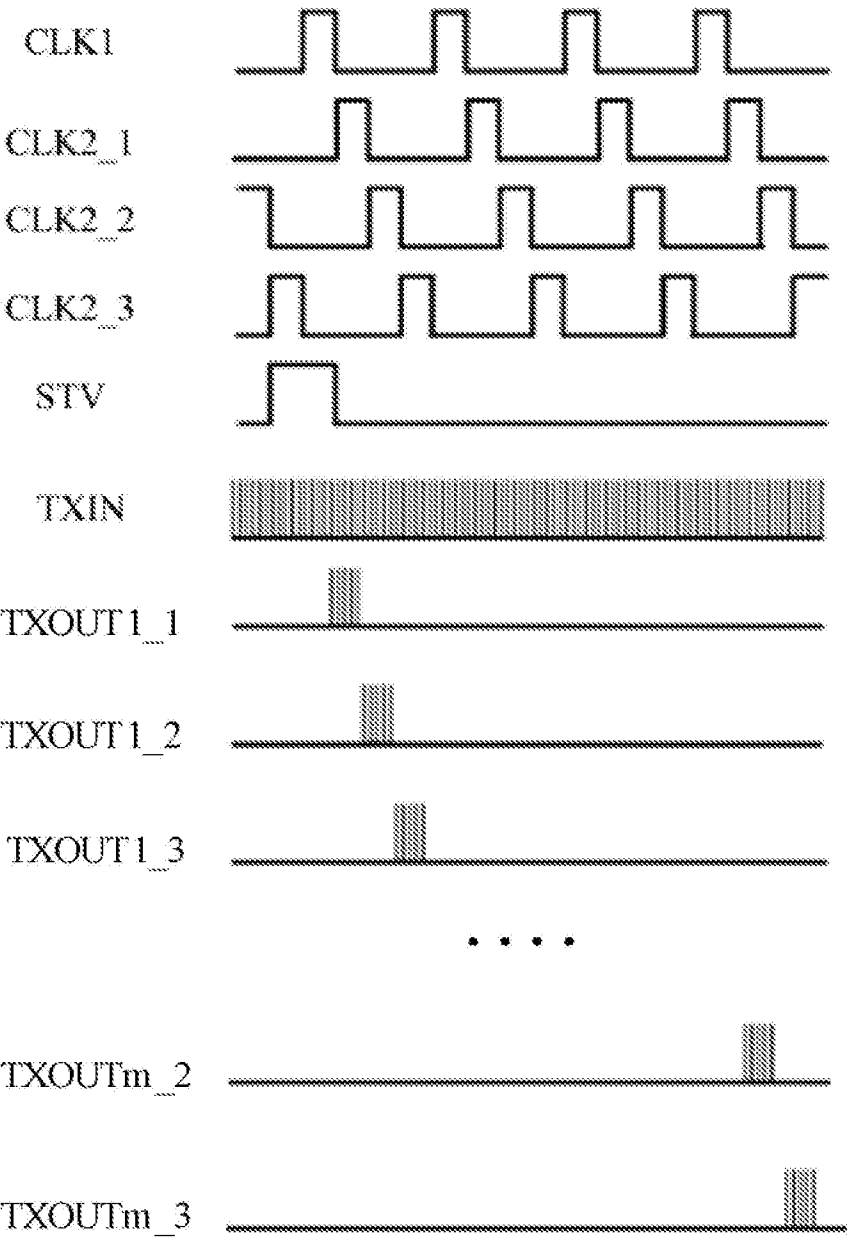


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/081206

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/20 (2006.01) i; G11C 19/28 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3, G11C19

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN: register, grid electrode, narrow frame, reducing wiring, shift register, scan+, gate, driver, clock, frame size, reduc+, wire

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103345911 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 09 October 2013 (09.10.2013), description, paragraphs [0052]-[0105], and figures 3-11	1-11
PX	CN 105528984 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 27 April 2016 (27.04.2016), description, paragraphs [0031]-[0061], and figures 1-6	1-11
A	CN 102024401 A (TOPPOLY OPTOELECTRONICS CORP.), 20 April 2011 (20.04.2011), the whole document	1-11
A	CN 104537973 A (XIAMEN TIANMA MICROELECTRONICS CO., LTD. et al.), 22 April 2015 (22.04.2015), the whole document	1-11
A	CN 104103321 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.), 15 October 2014 (15.10.2014), the whole document	1-11

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 01 November 2016 (01.11.2016)	Date of mailing of the international search report 09 November 2016 (09.11.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer YANG, Xi Telephone No.: (86-10) 62085797

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/081206

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103345911 A	09 October 2013	CN 103345911 B	17 February 2016
		US 2015248867 A1	03 September 2015
		WO 2014205897 A1	31 December 2014
CN 105528984 A	27 April 2016	None	
CN 102024401 A	20 April 2011	CN 102024401 B	23 September 2015
CN 104537973 A	22 April 2015	None	
CN 104103321 A	15 October 2014	JP 2014211621 A	13 November 2014
		JP 2016053719 A	14 April 2016
		TW 201445554 A	01 December 2014
		KR 20140120825 A	14 October 2014
		US 9041453 B2	26 May 2015
		DE 102014206535 A1	09 October 2014
		US 2014300399 A1	09 October 2014
		JP 5917759 B2	18 May 2016
		US 2015248869 A1	03 September 2015

国际检索报告

国际申请号

PCT/CN2016/081206

A. 主题的分类

G09G 3/20(2006.01)i; G11C 19/28(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G3, G11C19

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;CNKI;VEN:移位寄存器, 暂存器, 扫描, 栅极, 驱动器, 时钟, 窄边框, 减少布线, shift register, scan+, gate, driver, clock, frame size, reduc+, wire

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103345911 A (京东方科技集团股份有限公司 等) 2013年 10月 9日 (2013 - 10 - 09) 说明书第【0052】-【0105】段、附图3-11	1-11
PX	CN 105528984 A (京东方科技集团股份有限公司 等) 2016年 4月 27日 (2016 - 04 - 27) 说明书第【0031】-【0061】段、附图1-6	1-11
A	CN 102024401 A (统宝光电股份有限公司) 2011年 4月 20日 (2011 - 04 - 20) 全文	1-11
A	CN 104537973 A (厦门天马微电子有限公司 等) 2015年 4月 22日 (2015 - 04 - 22) 全文	1-11
A	CN 104103321 A (株式会社半导体能源研究所) 2014年 10月 15日 (2014 - 10 - 15) 全文	1-11

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 11月 1日

国际检索报告邮寄日期

2016年 11月 9日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

杨曦

电话号码 (86-10)62085797

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/081206

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103345911	A	2013年 10月 9日	CN	103345911	B	2016年 2月 17日
				US	2015248867	A1	2015年 9月 3日
				WO	2014205897	A1	2014年 12月 31日
CN	105528984	A	2016年 4月 27日	无			
CN	102024401	A	2011年 4月 20日	CN	102024401	B	2015年 9月 23日
CN	104537973	A	2015年 4月 22日	无			
CN	104103321	A	2014年 10月 15日	JP	2014211621	A	2014年 11月 13日
				JP	2016053719	A	2016年 4月 14日
				TW	201445554	A	2014年 12月 1日
				KR	20140120825	A	2014年 10月 14日
				US	9041453	B2	2015年 5月 26日
				DE	102014206535	A1	2014年 10月 9日
				US	2014300399	A1	2014年 10月 9日
				JP	5917759	B2	2016年 5月 18日
				US	2015248869	A1	2015年 9月 3日