



(12)发明专利申请

(10)申请公布号 CN 109347320 A

(43)申请公布日 2019.02.15

(21)申请号 201811418941.1

(22)申请日 2018.11.26

(71)申请人 珠海格力节能环保制冷技术研究中心有限公司

地址 519070 广东省珠海市前山金鸡路789号9栋(科技楼)

(72)发明人 祝龙 张东盛 王晶

(74)专利代理机构 北京华夏泰和知识产权代理有限公司 11662

代理人 姜波

(51)Int.Cl.

H02M 1/44(2007.01)

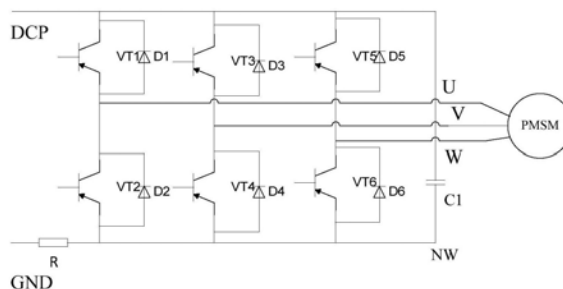
权利要求书1页 说明书4页 附图1页

(54)发明名称

一种抑制分立器件干扰的电路及电机

(57)摘要

本发明涉及一种抑制分立器件干扰的电路及电机,包括三相全桥逆变控制电路、永磁同步电机和滤波电路,所述三相全桥逆变控制电路的直流输入端与直流电源连接,交流输出端与所述永磁同步电机连接;所述滤波电路的一端连接至直流电源信号端子,另一端接地,用于对分立器件进行滤波。本发明的技术方案通过在由分立器件组成的逆变桥电路中增加一个吸收电容,使该电容和采样电阻形成RC滤波,减小电路干扰,减小控制器对外界电磁干扰的同时提高控制器抗干扰能力。



1. 一种抑制分立器件干扰的电路,其特征在于,包括三相全桥逆变控制电路、永磁同步电机和滤波电路,

所述三相全桥逆变控制电路的直流输入端与直流电源连接,交流输出端与所述永磁同步电机连接;

所述滤波电路的一端连接至直流电源信号端子,另一端接地,用于对分立器件进行滤波。

2. 根据权利要求1所述的一种抑制分立器件干扰的电路,其特征在于,所述滤波电路包括:电容和采样电阻,所述电容的一端与直流电源信号端子连接,另一端与所述采样电阻的一端连接;采样电阻的另一端接地。

3. 根据权利要求2所述的一种抑制分立器件干扰的电路,其特征在于,所述电容位于所述三相全桥逆变控制电路的交流输出侧,所述采样电阻位于所述三相全桥逆变控制电路的直流输入侧。

4. 根据权利要求3所述的一种抑制分立器件干扰的电路,其特征在于,所述电容的容值根据分立器件的开关频率和采样电阻的阻值来计算。

5. 根据权利要求4所述的一种抑制分立器件干扰的电路,其特征在于,所述电容的容值的计算如下式所示:

$$C = \frac{1}{\omega R}$$

其中, $\omega$ 为分立器件的开关频率; $R$ 为采样电阻的阻值。

6. 根据权利要求1所述的一种抑制分立器件干扰的电路,其特征在于,所述电容为X安规电容或聚酯电容。

7. 一种电机,其特征在于,包括权利要求1至6任一所述的抑制分立器件干扰的电路。

## 一种抑制分立器件干扰的电路及电机

### 技术领域

[0001] 本发明属于抗干扰技术领域,尤其涉及一种抑制分立器件干扰的电路及电机。

### 背景技术

[0002] 传统的电机控制器逆变部分一般采用智能功率模块(Intelligent Power Module, IPM)来实现,但是IPM不易散热,因此需要增加散热器散热,这就使得成本较高。

[0003] 而使用分立器件例如使用IGBT,或者使用MOS管来作为逆变电路的电机驱动控制器,就不存在散热不好的问题,使得成本大大降低,但是分立器件由于分立器件集成度不高,占用的pcb面积大,同时布线长度较长,这就导致整个控制器电磁抗扰度EMS和电磁干扰EMI都较大。

[0004] 因此,需要提供一种抑制分立器件干扰的电路及电机来解决现有技术的不足。

### 发明内容

[0005] 为了解决现有技术中电磁抗扰度EMS和电磁干扰EMI都较大的问题,本发明提供了一种抑制分立器件干扰的电路及电机。

[0006] 一种抑制分立器件干扰的电路,包括三相全桥逆变控制电路、永磁同步电机和滤波电路,

[0007] 所述三相全桥逆变控制电路的直流输入端与直流电源连接,交流输出端与所述永磁同步电机连接;

[0008] 所述滤波电路的一端连接至直流电源信号端子,另一端接地,用于对分立器件进行滤波。

[0009] 进一步的,所述滤波电路包括:电容和采样电阻,所述电容的一端与直流电源信号端子连接,另一端与所述采样电阻的一端连接;采样电阻的另一端接地。

[0010] 进一步的,所述电容位于所述三相全桥逆变控制电路的交流输出侧,所述采样电阻位于所述采样电阻三相全桥逆变控制电路的直流输入侧。

[0011] 进一步的,所述电容的容值根据分立器件的开关频率和采样电阻的阻值来计算。

[0012] 进一步的,所述电容的容值的计算如下式所示:

$$[0013] \quad C = \frac{1}{\omega R}$$

[0014] 其中, $\omega$ 为分立器件的开关频率; $R$ 为采样电阻的阻值。

[0015] 进一步的,所述电容为X安规电容或聚酯电容。

[0016] 一种电机,包括上述任一所述的抑制分立器件干扰的电路。

[0017] 本发明提供的技术方案与最接近的现有技术相比具有如下优点:

[0018] 本发明提供的技术方案通过在由分立器件组成的逆变桥电路中增加一个吸收电容,使该电容和采样电阻形成RC滤波,减小电路干扰,减小控制器对外界电磁干扰的同时提高控制器抗干扰能力。

## 附图说明

[0019] 图1是本发明实施例中抑制分立器件干扰的电路示意图。

## 具体实施方式

[0020] 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0021] 如图1所示，本发明实施例提供了一种抑制分立器件干扰的电路，该电路包括三相全桥逆变控制电路、永磁同步电机和滤波电路，

[0022] 所述三相全桥逆变控制电路的直流输入端与直流电源连接，交流输出端与所述永磁同步电机连接；

[0023] 所述滤波电路的一端连接至直流电源信号端子，另一端接地，用于对分立器件进行滤波。

[0024] 在本申请实施例中，通过在由分立器件组成的逆变桥电路中增加一个吸收电容，使该电容和采样电阻形成RC滤波，减小电路干扰，减小控制器对外界电磁干扰的同时提高控制器抗干扰能力。

[0025] 在强电DCP和采样电阻上端NW之间并联一个吸收聚酯电容C1，该电容的容值由分立器件的开关频率（即载波频率）和采样电阻的阻值决定，具体数值为：该电容和采样电阻形成的RC滤波电路滤除的高频噪声频率应跟开关频率（即载波频率）相等或者近似相等。

[0026] 在本申请的一些实施例中，所述滤波电路包括：电容和采样电阻，所述电容的一端与直流电源信号端子连接，另一端与所述采样电阻的一端连接；采样电阻的另一端接地。

[0027] 在本申请的一些实施例中，所述电容位于所述三相全桥逆变控制电路的交流输出侧，所述采样电阻位于所述采样电阻三相全桥逆变控制电路的直流输入侧。

[0028] 在本申请的一些实施例中，电容的容值根据分立器件的开关频率和采样电阻的阻值来计算，所述电容的容值的计算如下式所示：

$$[0029] \quad C = \frac{1}{\omega R}$$

[0030] 其中， $\omega$ 为分立器件的开关频率；R为采样电阻的阻值。

[0031] 在本申请的一些实施例中，该电容在原理图上是并联在强电DCP和采样电阻的上端，在具体的pcb图上，可以靠近U、V、W三相中的任意一相放置，最优的方式是靠近V相放置，这样可以起到最好的滤波效果。

[0032] 也就是，在PCB布局时，该电容位置放在分立器件附件。

[0033] 该电容靠近V相时，距离U和W距离相等，也就是环路面积相等，这样滤波效果更好，如果在U相或W相放置，则环路面积不等，滤波效果较差，但是也可以起到一定的滤波作用。

[0034] 该电容的选型根据实际情况来决定，可以选择X安规电容，也可以选择聚酯电容，但选择的电容耐压值一定要符合实际情况，最优的选择是选择符合耐压值的聚酯电容，可以起到最好的滤波效果。

[0035] 电容的具体容值选择由该RC滤波电路所需要滤除的高频噪声的频率决定，最优的

选择还是应该以实测为准。

[0036] 在本申请的一些实施例中,如图1所示,220v交流电经整流之后的电压值为310v,开关管开关频率(载波频率)为5KHz,采样电阻的数值为0.1欧,经实测选择220uf/400v的聚酯电容可以达到较好的滤波效果。

[0037] 一般来说,设计滤波器截止频率为被滤波信号频率的10倍左右即可,如使用0.1Ω电阻,220uF电容形成低通滤波,截止频率为 $\omega = \frac{1}{RC} = 45.45\text{KHz}$ ,满足经验设计要求。电容耐压值选取要求大于该处电路常规电压值的1.2倍,此处电压常规310V,要求大于380V。

[0038] 本发明还提供了一种电机,该电机包括上述任一抑制分立器件干扰的电路。

[0039] 需要说明的是,在本文中,诸如“第一”和“第二”等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。

[0040] 可以理解的是,本文描述的这些实施例可以用硬件、软件、固件、中间件、微码或其组合来实现。对于硬件实现,处理单元可以实现在一个或多个专用集成电路(Application Specific Integrated Circuits,ASIC)、数字信号处理器(Digital Signal Processing,DSP)、数字信号处理设备(DSP Device, DSPD)、可编程逻辑设备(Programmable Logic Device,PLD)、现场可编程门阵列(Field-Programmable Gate Array,FPGA)、通用处理器、控制器、微控制器、微处理器、用于执行本申请所述功能的其它电子单元或其组合中。

[0041] 对于软件实现,可通过执行本文所述功能的单元来实现本文所述的技术。软件代码可存储在存储器中并通过处理器执行。存储器可以在处理器中或在处理器外部实现。

[0042] 本领域普通技术人员可以意识到,结合本文中所公开的实施例描述的各示例的单元及算法步骤,能够以电子硬件、或者计算机软件和电子硬件的结合来实现。这些功能究竟以硬件还是软件方式来执行,取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能,但是这种实现不应认为超出本发明的范围。

[0043] 在本申请所提供的实施例中,应该理解到,所揭露的装置和方法,可以通过其它的方式实现。例如,以上所描述的装置实施例仅仅是示意性的,例如,所述单元的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,例如多个单元或组件可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口,装置或单元的间接耦合或通信连接,可以是电性,机械或其它的形式。

[0044] 另外,在本发明各个实施例中的各功能单元可以集成在一个处理单元中,也可以是各个单元单独物理存在,也可以两个或两个以上单元集成在一个单元中。

[0045] 所述功能如果以软件功能单元的形式实现并作为独立的产品销售或使用,可以存储在一个计算机可读取存储介质中。基于这样的理解,本发明实施例的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备)执行本发明各个实施例所述方法的全部或部分步骤。而前述的存储介质包括:U盘、移动硬盘、ROM、RAM、磁碟或者光盘等各种可以存储程序

代码的介质。

[0046] 需要说明的是,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

[0047] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

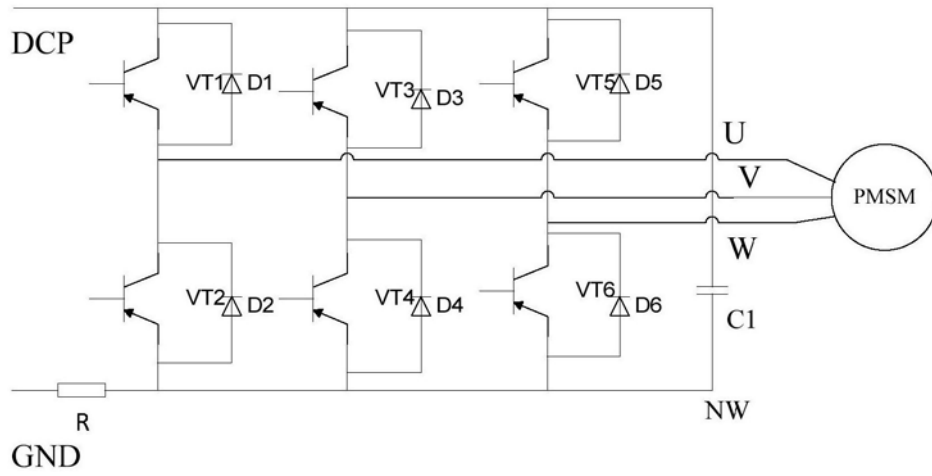


图1