



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

258 966

(11)

(81)

(61)

(23) Výstavní priorita
(22) Přihlášeno 10 01 86
(21) PV 188-86.U

(51) Int. Cl.⁴

G 01 R 31/26,
G 01 R 13/02,
G 01 R 19/10,
G 01 R 17/02

(40) Zveřejněno 15 01 88
(45) Vydáno 1.11.1989

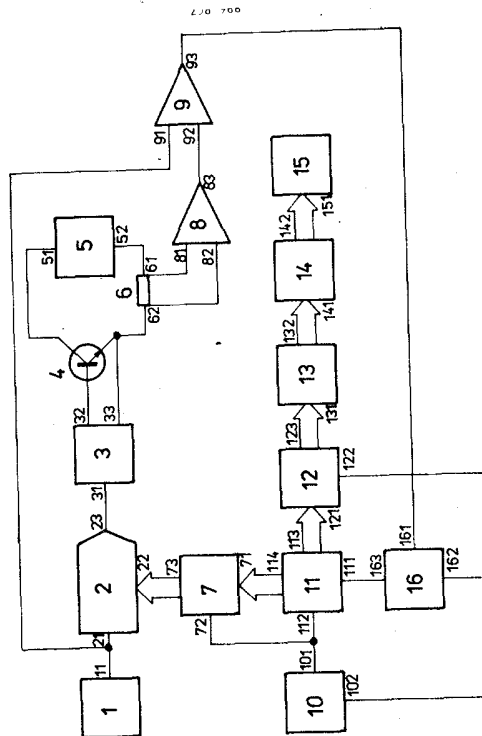
(75)
Autor vynálezu

LÁZNIČKA PAVEL ing., PRAHA

(54)

Obvod pro měření proudového zesilovacího
činitele tranzistorů

Účelem obvodu je odstranění nevýhod ručního měření, zpřesnění a zvýšení produktivity měření a jeho zautomatizování. Uvedeného účelu se dosáhne obvodem složeným ze zdroje referenčního signálu, násobícího digitálně analogového převodníku, zdrojů bazového proudu a kolektorového napětí, snímacího bočníku s diferenciálním zesilovačem, klíčovacího obvodu, komparátoru, řídicí jednotky, vratného čítače, vyrovnávací paměti PROM, převodníku kódu, klopného obvodu a číslicového displeje. Obvod automaticky vyhledává a nastavuje potřebnou hodnotu proudu báze pro žádanou hodnotu proudu kolektoru měřeného tranzistoru a hodnota proudového zesilovacího činitele je přímo zobrazena na číslicovém displeji.



258 966

Vynález se týká obvodu pro měření proudového zesilovacího činitele tranzistorů.

Dosud známá metoda měření proudového zesilovacího činitele tranzistoru spočívá v tom, že obsluha měřicího zařízení ručně postupně plynule zvyšuje velikost bázevého proudu a přitom sleduje nárůst kolektorového proudu měřeného tranzistoru. Při dosažení žádané hodnoty kolektorového proudu odečte obsluha dosažené hodnoty proudu báze a kolektoru. Proudový zesilovací činitel tranzistoru vypočítá jako poměr nejvyšší dosažené hodnoty kolektorového proudu a nejvyšší dosažené hodnoty bázevého proudu měřeného tranzistoru.

Pro měření v seriové výrobě je tato metoda příliš zdlouhavá a pracná. Přesnost měření je závislá na pečlivosti obsluhy a výsledná hodnota není změřena přímo, ale zjištěna výpočtem.

Uvedené nevýhody odstraňuje obvod pro měření proudového zesilovacího činitele tranzistorů podle vynálezu, složený ze zdroje referenčního signálu, digitálně analogového převodníku, zdroje bázevého proudu, zdroje kolektorového napětí, snímacího bočníku, klíčovacího obvodu, diferenciálního zesilovače, komparátoru, řídicí jednotky, vratného čítače, vyrovnávací paměti PROM, převodníku kódu, klopného obvodu a číslicového displeje.

Výstup zdroje referenčního signálu je spojen současně s prvním vstupem digitálně analogového převodníku a s prvním vstupem komparátoru. Výstup digitálně analogového převodníku je spojen se vstupem zdroje bazového proudu, jehož první výstup je spojen s bází měřeného tranzistoru. Kolektor měřeného tranzistoru je spojen s prvním výstupem zdroje kolektorového napětí, jehož druhý výstup je prostřednictvím snímacího bočníku spojen s emitorem měřeného tranzistoru. První výstup snímacího bočníku je spojen s prvním vstupem diferenciálního zesilovače a druhý výstup snímacího bočníku je spojen současně s druhým vstupem diferenciálního zesilovače a s emitorem měřeného tranzistoru. Emitor měřeného tranzistoru je spojen s druhým výstupem zdroje bazového proudu. Výstup diferenciálního zesilovače je spojen s druhým vstupem komparátoru, jehož výstup je spojen se vstupem klopného obvodu. Výstup klopného obvodu je spojen s prvním vstupem vratného čítače, jehož první výstup je spojen s prvním vstupem klíčovacího obvodu. Výstup klíčovacího obvodu je spojen s druhým vstupem digitálně analogového převodníku. Druhý výstup vratného čítače je spojen s prvním vstupem vyrovnávací paměti, jejíž výstup je spojen se vstupem paměti PROM. Její výstup je spojen se vstupem převodníku kódu, jehož výstup je spojen se vstupem číslicového displeje. První výstup řídicí jednotky je spojen současně s druhým vstupem klíčovacího obvodu a druhým vstupem vratného čítače. Druhý výstup řídicí jednotky je spojen současně s druhým vstupem klopného obvodu a s druhým vstupem vyrovnávací paměti.

Výhodou obvodu podle vynálezu je podstatné zvýšení produktivity měření, protože vyhledání a nastavení potřebné hodnoty proudu báze pro žádanou hodnotu proudu kolektoru probíhá automaticky. K získání výsledné hodnoty proudového zesilovacího činitele není třeba výpočtu, protože údaj se zobrazí na číslicovém displeji.

Na přiloženém výkresu je znázorněn obvod pro měření proudového zesilovacího činitele tranzistorů v blokovém schematu.

Příklad provedení

Výstup 11 zdroje 1 referenčního signálu je spojen současně s prvním vstupem 21 digitálně analogového převodníku 2 a s prvním vstupem 91 komparátoru 9. Výstup 23 digitálně analogového převodníku 2 je spojen se vstupem 31 zdroje 3 bazového proudu, jehož první výstup 32 je spojen s bází měřeného tranzistoru 4. Kolektor měřeného

tranzistoru 4 je spojen s prvním výstupem 51 zdroje 5 kolektorového napětí. Jeho druhý výstup 52 je prostřednictvím snímacího bočnicku 6 spojen s emitorem měřeného tranzistoru 4. První výstup 61 snímacího bočnicku 6 je spojen s prvním vstupem 81 diferenciálního zesilovače 8 a druhý výstup 62 snímacího bočnicku 6 je spojen současně s druhým vstupem 82 diferenciálního zesilovače 8 a s emitorem měřeného tranzistoru 4. Emitor měřeného tranzistoru 4 je dále spojen s druhým výstupem 33 zdroje 3 bázevého proudu. Výstup 83 diferenciálního zesilovače 8 je spojen s druhým vstupem 92 komparátoru 9, jehož výstup 93 je spojen s prvním vstupem 161 klopného obvodu 16. Jeho výstup 163 je spojen s prvním vstupem 111 vratného čítače 11, jehož první výstup 114 je spojen s prvním vstupem 71 klíčovacího obvodu 7. Výstup 73 klíčovacího obvodu 7 je spojen s druhým vstupem 22 digitálně analogového převodníku 2. Druhý výstup 113 vratného čítače 11 je spojen s prvním vstupem 121 vyrovnávací paměti 12, jejíž výstup 123 je spojen se vstupem 131 paměti 13 PROM. Její výstup 132 je spojen se vstupem 141 převodníku 14 kódu, jehož výstup 142 je spojen se vstupem 151 číslicového displeje 15. První výstup 101 řídicí jednotky 10 je spojen současně s druhým vstupem 72 klíčovacího obvodu 7 a druhým vstupem 112 vratného čítače 11. Druhý výstup 102 řídicí jednotky 10 je spojen současně s druhým vstupem 162 klopného obvodu 16 a s druhým vstupem 122 vyrovnávací paměti 12.

Kolektorový obvod měřeného tranzistoru 4 je připojen ke zdroji 5 kolektorového napětí, které je konstantní. Obvod báze je připojen k prvnímu výstupu 32 zdroje 3 bázevého proudu, který je řízen výstupním signálem z násobícího digitálně analogového převodníku 2. Výstupní signál digitálně analogového převodníku 2 je úměrný součinu vstupního analogového referenčního signálu ze zdroje 1 referenčního signálu a hodnoty digitálního řídicího slova v binárním kódu. Analogový referenční signál je zvolen tak, že je přímo úměrný žádané hodnotě kolektorového proudu. Jestliže kolektorovým obvodem měřeného tranzistoru 4 protéká žádaný proud, je binární hodnota digitálního řídicího slova digitálně analogového převodníku 2 úměrná převrácené hodnotě proudového zesilovacího činitele měřeného tranzistoru 4. Každé hodnotě digitálního řídicího slova digitálně analogového převodníku 2 v binárním kódu je vzájemně jednoznačně přiřazena hodnota proudového zesilovacího činitele měřeného tranzistoru 4. Toto přiřazení je provedeno naprogramováním obsahu pa-

měti 13 PROM. Tato paměť 13 PROM současně převádí údaj v binárním kódu na kód BCD, který je vhodný pro zobrazení výsledku na sedmi-segmentovém číslicovém displeji 15, případně i pro spolupráci s počítačem, který bude zpracovávat naměřené výsledky. Kód BCD je převeden převodníkem 14 kódu na kód pro ovládání sedmissegmentového číslicového displeje 15. Digitální řídicí slovo digitálně analogového převodníku 2 je získáváno jako výstupní signál z binárního vratného čítače 11. Směr počítání je řízen komparátorem 9, který porovnává žádanou a skutečnou hodnotu kolektorového proudu. Je-li skutečná hodnota kolektorového proudu menší než žádaná, vratný čítač 11 počítá nahoru, čímž se zvyšuje hodnota výstupního signálu digitálně analogového převodníku 2 a tím i velikost bázevého proudu měřeného tranzistoru 4. V opačném případě vratný čítač 11 počítá dolů a velikost bázevého proudu se zmenšuje. Při zapnutí obvodu pro měření je vratný čítač 11 vynulován, takže proud báze narůstá od nulové hodnoty a nedojde k překročení žádané hodnoty kolektorového proudu. V ustáleném stavu se periodicky mění směr počítání; výstupní údaj vratného čítače 11 kolísá ± 1 digit. Kolektorový proud měřeného tranzistoru 4 tedy nepatrně osciluje kolem žádané hodnoty. Přenos okamžitého stavu vratného čítače 11 na vstup 131 adres paměti 13 PROM a tím i zobrazení hodnoty proudového zesilovacího činitele na číslicovém displeji 15 je pomocí vyrovnávací paměti 12 upraven tak, aby číslicový displej 15 zobrazoval pouze jednu hodnotu proudového zesilovacího činitele. Pro snížení nároků na dimenzování zdroje 5 kolektorového proudu a zdroje 3 bázevého proudu při měření výkonových tranzistorů, které by byly zatěžovány nadměrným ztrátovým výkonem, je celé měření provedeno jako impulsní. Proto je mezi vratný čítač 11 a digitálně analogový převodník 2 zařazen klíčovací obvod 7, který v době, kdy měřeným tranzistorem 4 nemá protékat proud, zadává do digitálně analogového převodníku 2 nulovou hodnotu digitálního řídicího slova. Správnou činnost celého obvodu zajišťuje řídicí jednotka 10, která dodává v potřebném časovém sledu impulsy pro klíčovací obvod 7, vratný čítač 11 a pomocí klopného obvodu 16 typu D určuje okamžik, ve kterém se může měnit směr počítání vratného čítače 11 a dále okamžik, ve kterém dochází k přepisu obsahu vratného čítače 11 do vyrovnávací paměti 12.

PŘEDMĚT VYNÁLEZU

258 966

Obvod pro měření proudového zesilovacího činitele tranzistorů sestávající ze zdroje referenčního signálu, digitálně analogového převodníku, zdroje bazového proudu, zdroje kolektorového napětí, snímacího bočníku, klíčovacího obvodu, diferenciálního zesilovače, komparátoru, řídicí jednotky, vratného čítače, vyrovnávací paměti, paměti PROM, převodníku kódu, klopného obvodu a číslicového displeje, v y z n a č e n ý t í m , že výstup (11) zdroje (1) referenčního signálu je spojen současně s prvním vstupem (21) digitálně analogového převodníku (2) a s prvním vstupem (91) komparátoru (9), výstup (23) digitálně analogového převodníku (2) je spojen se vstupem (31) zdroje (3) bazového proudu, jehož první výstup (32) je spojen s bází měřeného tranzistoru (4) a kolektor měřeného tranzistoru (4) je spojen s prvním výstupem (51) zdroje (5) kolektorového napětí, jehož druhý výstup (52) je prostřednictvím snímacího bočníku (6) spojen s emitorem měřeného tranzistoru (4), přičemž první výstup (61) snímacího bočníku (6) je spojen s prvním vstupem (81) diferenciálního zesilovače (8) a druhý výstup (62) snímacího bočníku (6) je spojen současně s druhým vstupem (82) diferenciálního zesilovače (8) a s emitorem měřeného tranzistoru (4), který je spojen s druhým výstupem (33) zdroje (3) bazového proudu, výstup (83) diferenciálního zesilovače (8) je spojen s druhým vstupem (92) komparátoru (9), jehož výstup (93) je spojen s prvním vstupem (161) klopného obvodu (16), jehož výstup (163) je spojen s prvním vstupem (111) vratného čítače (11), jehož první výstup (114) je spojen s prvním vstupem (71) klíčovacího obvodu (7), výstup (73) klíčovacího obvodu (7) je spojen s druhým vstupem (22) digitálně analogového převodníku (2) a druhý výstup (113) vratného čítače (11) je spojen s prvním vstupem (121) vyrovnávací paměti (12), jejíž výstup (123) je spojen se vstupem (131) paměti (13) PROM, její výstup (132) je

spojen se vstupem (141) převodníku (14) kódu, jehož výstup (142) je spojen se vstupem (151) číslíkového displeje (15), přičemž první výstup (101) řídicí jednotky (10) je spojen současně s druhým vstupem (72) klíčovacího obvodu (7) a druhým vstupem (112) vratného čítače (11) a druhý výstup (102) řídicí jednotky (10) je spojen současně s druhým vstupem (162) klopného obvodu (16) a s druhým vstupem (122) vyrovnávací paměti (12).

1 výkres

