

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/20

H01L 21/336 H01L 29/786



[12] 发明专利说明书

[21] ZL 专利号 98107732.3

[45] 授权公告日 2003 年 12 月 3 日

[11] 授权公告号 CN 1129955C

[22] 申请日 1998.2.26 [21] 申请号 98107732.3

[30] 优先权

[32] 1997. 2. 26 [33] JP [31] 58317/1997

[71] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 山崎舜平 大谷久 大沼英人

审查员 骆素芳

[74] 专利代理机构 中国专利代理(香港)有限公司

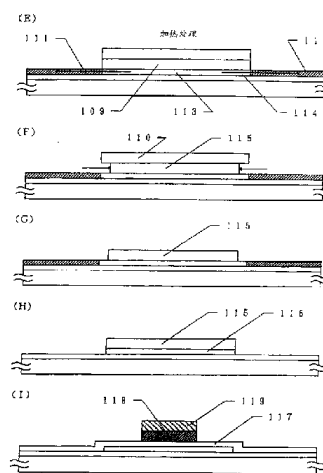
代理人 王忠忠 叶恺东

权利要求书 5 页 说明书 16 页 附图 13 页

[54] 发明名称 半导体器件的制造方法

[57] 摘要

采用其中利用镍使非晶硅膜结晶化的结晶性硅膜, 获得特性稳定的 TFT。利用掩膜 109 在 111、112 区域加速注入磷离子。通过施加加热处理, 使 113 区域存在的镍向 111、112 区域吸杂。之后, 对掩膜 109 侧腐蚀, 获得 115 的图形。利用此图形 115 除去 111、112 的区域, 再对 113 的区域制图。这样获得除去镍元素的 116 区域。再以此 116 区域作为有源层制备 TFT。



1.一种制造半导体器件的方法，其特征在于，它包括下列工序：

在覆盖住衬底的绝缘表面上形成非晶硅半导体膜；

往所述非晶硅半导体膜加入起晶化促进作用的金属催化剂；

加热所述非晶硅半导体膜和所述金属催化剂使所述非晶硅半导体膜晶化，其中所述金属催化剂在晶化过程中扩散入所述半导体膜中；

只往晶化后半导体膜的第一部分中加入吸气剂；

加热晶化后的半导体膜和吸气剂以除去包含在半导体膜毗邻所述第一部分的第二部分中的金属催化剂；和

除去至少所述第一部分，以在所述第二部分中形成半导体器件的有源区。

2.如权利要求1所述的方法，其特征在于，所述半导体器件为电致发光显示器。

3.如权利要求1所述的方法，其特征在于，所述半导体器件为下列诸设施的其中之一：便携式信息处理终端，戴在头上的显示器，汽车导航系统，手提电话机，电视录像机和投影机。

4.一种制造半导体器件的方法，其特征在于，它包括下列工序：

在覆盖衬底的绝缘表面上形成半导体膜，其中所述半导体膜具有彼此相毗邻的至少第一区域和第二区域；

往所述半导体膜中加入起晶化促进作用的金属催化剂；

加热所述半导体膜和所述金属催化剂，使所述半导体膜晶化，其中所述金属催化剂在晶化过程中扩散入所述半导体膜中；

用掩模只覆盖半导体膜的所述第一区域；

用所述掩模只往晶化后半导体膜的所述第二区域中加入一种元

素;

加热所述晶化后的半导体膜,使包含在第一区域中的金属催化剂为所述第二区域所吸收;和

在所述第一区域中形成半导体器件的有源区。

5.如权利要求4所述的方法,其特征在于,所述金属催化剂选自Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu和Au组成的物质组。

6.如权利要求4所述的方法,其特征在于,所述半导体膜选自由硅和 $\text{Si}_x\text{Ge}_{1-x}$ 表示的化合物组成的物质组的材料。

7.如权利要求4所述的方法,其特征在于,所述元素选自由氮、磷、砷、锑和铋组成的物质组。

8.如权利要求4所述的方法,其特征在于,所述元素用离子掺杂法加入。

9.如权利要求4所述的方法,其特征在于,所述元素是通过在晶化过的半导体膜上形成其中含所述元素的薄膜并将两者加热而加入的。

10.如权利要求4所述的方法,其特征在于,所述半导体器件为电致发光显示器。

11.如权利要求4所述的方法,其特征在于,所述半导体器件为下列诸设施的其中之一:便携式信息处理终端,戴在头上的显示器,汽车导航系统,手提电话机,电视录像机和投影机。

12.一种制造半导体器件的方法,其特征在于,它包括下列工序:

在覆盖住衬底的绝缘表面上形成半导体膜,其中所述半导体膜具有至少彼此相互毗邻的第一区域和第二区域;

往所述半导体膜中加入起晶化促进作用的金属催化剂;

加热所述半导体膜和所述金属催化剂,使所述半导体膜晶化,其中所述金属催化剂在晶化过程中扩散入所述半导体膜中;

用掩模覆盖半导体膜的所述第一区域；

用所述掩膜只往晶化后半导体膜的所述第二区域中加入一种元素；

加热晶化后的半导体膜，使包含在所述第一区域中的金属催化剂为所述第二区域所吸收；

主要在水平方向减小所述掩膜的大小；和

用减小了的所述掩模除去半导体膜的一部分以形成所述半导体器件的有源区。

13.如权利要求 12 所述的方法，其特征在于，所述金属催化剂选自自由 Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 组成的物质组。

14.如权利要求 12 所述的方法，其特征在于，所述半导体膜包括选自自由硅和 $\text{Si}_x\text{Ge}_{1-x}$ 表示的化合物组成的物质组的材料。

15.如权利要求 12 所述的方法，其特征在于，所述元素选自自由氮、磷、砷、锑 和 铋组成的物质组。

16.如权利要求 12 所述的方法，其特征在于，所述元素用离子掺杂法加入。

17.如权利要求 12 所述的方法，其特征在于，所述元素通过在晶化后的半导体膜上形成含所述元素的薄膜并将两者加热而加入。

18.如权利要求 12 所述的方法，其特征在于，所述半导体器件为电致发光显示器。

19.如权利要求 12 所述的方法，其特征在于，所述半导体器件为下列诸设施的其中之一：便携式信息处理终端，戴在头上的显示器，汽车导航系统，手提电话机，电视录像机和投影机。

20.一种制造装有至少第一和第二互补薄膜晶体管的半导体器件的方法，其特征在于，它包括下列工序：

在覆盖住衬底的绝缘表面上形成半导体膜，其中所述半导体膜中包括至少第一和第二区域，所述互补薄膜晶体管的有源层即分别在所述至少两区域中形成；

往所述半导体膜加入起晶化促进作用的金属催化剂；

加热所述半导体膜和所述金属催化剂，使所述半导体膜晶化，其中所述金属催化剂在晶化的过程中扩散入所述半导体膜中；

用掩膜掩蔽半导体膜的至少所述第一和第二区域；

用所述掩模往晶化后半导体膜经选择的部分中加入一种元素；

加热晶化后的半导体膜，使包含在第一和第二区域中的金属催化剂为所选择的所述部分所吸收；

第二加热工序之后通过腐蚀使晶化后半导体膜形成布线图形，其中所述第一和第二有源层位于所述第一和第二区域中；

往所述第一和第二有源层中加入磷，从而分别在所述两有源层中形成一对 n 型区；和

往所述第一或第二有源层中加入 P 型杂质，从而只将所述第一或第二有源层中所述 n 型区的导电类型转换成 P 型。

21.如权利要求 20 所述的方法，其特征在于，所述金属催化剂选自 Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu 和 Au 组成的物质组。

22.如权利要求 20 所述的方法，其特征在于，所述半导体膜包括选自硅和 $\text{Si}_x\text{Ge}_{1-x}$ 表示的化合物组成的物质组的材料。

23.如权利要求 20 所述的方法，其特征在于，所述元素选自氮、磷、砷、锑和铋组成的物质组。

24.如权利要求 20 所述的方法，其特征在于，所述半导体器件为电致发光显示器。

25.如权利要求 20 所述的方法，其特征在于，所述半导体器件为下列诸设施的其中之一：便携式信息处理终端，戴在头上显示器，

汽车导航系统，手提电话机，电视录像机和投影机。

半导体器件的制造方法

5 技术领域

本说明书公开的发明涉及薄膜晶体管及其制造方法。或者涉及采用薄膜晶体管构成的电路和器件。

背景技术

使用薄膜半导体的薄膜晶体管（以下称为 TFT 等）是公知的。这是在衬底上
10 形成薄膜半导体、特别是硅半导体膜，采用此薄膜半导体构成的。

TFT 用于各种集成电路，特别是用于有源矩阵型液晶显示装置。

有源矩阵型显示装置具有对于各个以矩阵状配置的像素电极作为开关元件配置 TFT 的构造。

而且，直至矩阵电路以外的周边驱动电路也由 TFT 构成（称为周边驱动电路
15 一体型）也是公知的。

作为 TFT 的其他用途，可以列举各种集成电路和多层结构集成电路（立体型 IC）。

作为在 TFT 使用的硅膜，使用由等离子体 CVD 法等汽相法成膜的非晶硅膜是简便的。此技术已经基本确立。

20 但是，使用非晶硅膜的 TFT，与一般的半导体集成电路中使用的单晶硅半导体相比，其电气特性低得多。因此，现状是仅限于用于有源矩阵电路的开关元件的用途。

作为今后的技术趋势，要求有源矩阵电路和周边驱动电路、进而用于进行图象处理的电路和振荡电路等，在同一衬底上集成化构成。

25 对于提高使用非晶硅膜的 TFT 的特性而言，不采用非晶硅膜，只要采用结晶硅膜就行。

单晶硅以外，有结晶性的硅膜称作多晶硅(polysilicon)、微晶硅等。

为了获得具有这种结晶性的硅膜，首先形成非晶硅膜，然后通过加热（热退火）进行结晶化就行。此方法由于一边保持固体状态一边使非晶状态变化成结晶
30 状态，所以称为固相生长法。

但是，在硅的固相生长中，必须在 600℃ 以上的温度进行 20 小时的加热，存在作为衬底难以使用廉价的玻璃衬底的问题。

例如，有源型液晶显示装置中使用的康宁 7059 玻璃，其玻璃形变点是 593℃，考虑衬底大面积化的情况，在 600℃ 以上进行长时间的热退火就存在问题。

- 5 而且，为了进行结晶化的热处理时间要花费 20 小时以上，因此生产率上存在问题。

对于这些问题，本发明人开发了以下公开的技术。这些是，在非晶硅膜表面上堆积微量的镍或钨等中的一种金属元素，然后加热，在 550℃ 进行 4 小时处理时间的结晶化。（特开平 6-244103）

- 10 当然，如果在 600℃ 进行 4 小时的热退火，则可获得结晶性更好的硅膜。

根据此技术，可以在廉价玻璃衬底上获得生产率高而且具有大面积的结晶硅膜。

- 为了引入上述微量的金属元素（促进结晶化的金属元素），其中有通过溅射法堆积金属元素或者其化合物的被膜的方法（特开平 6-244104），通过象旋涂法形成金属元素或者其化合物的被膜的方法（特开平 7-130652），通过热分解、等离子体分解等方法分解含有金属元素的气体、形成被膜的方法（特开平 7-335548）。
- 15

而且，针对特定部分选择地进行金属元素的引入，之后，通过加热，可以从金属元素的引入部分向周围使结晶生长扩展（横向生长法或者横生长法）。由这种方法获得的结晶硅在结晶结构上具有方向性，随方向性呈现极佳的特性。

- 采用如上所述的某种金属元素（例如镍）的结晶性硅膜的制造方法，是非常优异的。但是，使用此结晶性硅膜制造 TFT 时，可知存在元件特性偏差、可靠性较差的问题。
- 20

发明内容

本说明书公开的发明，其目的在于提供一种制造 TFT 的技术，在使用利用金属元素获得的结晶性硅膜、制造 TFT 的情况下，可使元件特性偏差小。

- 25 本说明书公开的发明之一，

如图 1 和图 2 所示制备工序的一例，其特征在于包括以下工序：

采用促进硅结晶化的金属元素，在绝缘表面上形成结晶性硅膜 107（图 1（A）和（B））；

在所述结晶性硅膜上形成掩膜 109（图 1（C））；

- 30 利用所述掩膜，在结晶性硅膜的特定区域 111、112 对所述金属元素吸杂（图

2 (E)) ;

利用所述掩膜 109 (进行侧腐蚀形成 115) 形成元件有源层 116 (图 2 (H)) 。

另一发明的构成, 其特征在于包括以下工序:

采用促进硅结晶化的金属元素, 在绝缘表面上形成结晶性硅膜;

5 在所述结晶性硅膜上形成掩膜;

利用所述掩膜, 对所述结晶性硅膜选择地掺杂选自氮、磷、砷、锑、铋中的元素;

进行加热处理, 在所述进行掺杂的区域对所述金属元素进行吸杂;

利用所述掩膜除去所述进行掺杂的区域。

10 在上述构成中, 作为掺杂剂最有效的是磷。

另一发明的构成, 其特征在于包括以下工序:

采用促进硅结晶化的金属元素, 在绝缘表面上形成结晶性硅膜;

在所述结晶性硅膜上形成掩膜;

15 利用所述掩膜, 对所述结晶性硅膜选择地掺杂选自氮、磷、砷、锑、铋中的元素;

进行加热处理, 在所述掺杂区域对所述金属元素进行吸杂;

采用进行吸杂的区域, 利用所述掩膜形成元件有源层。

另一发明的构成, 如图 1 和图 2 中所示的具体制备工序例, 其特征在于包括:

采用促进硅结晶化的金属元素, 在绝缘表面上形成结晶性硅膜 107 (图 1 (A)

20 和 (B)) ;

在所述结晶性硅膜 107 上形成掩膜 109 (图 1 (C)) ;

利用所述掩膜 109, 对所述结晶性硅膜选择地掺杂选自氮、磷、砷、锑、铋中的元素 (此时是磷) (图 1 (D)) ;

25 进行加热处理, 在所述进行掺杂的区域 111、112 对所述金属元素进行吸杂 (图 2 (E)) ;

利用所述掩膜 113, 对进行吸杂的区域中的与所述进行掺杂的区域相邻的区域进行自对准式的腐蚀 (图 2 (H)) 。

上述工序中, 其特征在于, 利用掩膜 109 进行磷的掺杂, 再通过对掩膜 109 进行侧腐蚀 (如 115 所示), 获得如 116 所示的图形。

30 通过这样的工序, 可以除去与 113 的 111、112 邻接的区域, 可以抑制镍元素

对 116 的区域的影响。

在本说明书公开的发明中，作为促进硅的结晶化的金属元素，最好采用 Ni，并且可以利用选自 Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Au 中的一种或者多种元素。

- 5 而且，可以利用由 $\text{Si}_x\text{Ge}_{1-x}$ ($0 < x < 1$) 表示的化合物膜代替结晶性硅膜。
此时，初始膜的非晶硅膜也可以是由 $\text{Si}_x\text{Ge}_{1-x}$ ($0 < x < 1$) 表示的化合物膜。

附图说明

- 图 1 是 TFT 的制备工序图。
图 2 是 TFT 的制备工序图。
10 图 3 是 TFT 的制备工序图。
图 4 是进行磷掺杂的区域和不进行磷掺杂的区域中的镍元素浓度图。
图 5 是 TFT 的制备工序图。
图 6 是获得结晶性硅膜的工序图。
图 7 是在同一衬底上制备 PTFT 和 NTFT 的工序图。
15 图 8 是在同一衬底上制备 PTFT 和 NTFT 的工序图。
图 9 是在同一衬底上制备 PTFT 和 NTFT 的工序图。
图 10 是底栅型 TFT 的制备工序图。
图 11 是底栅型 TFT 的制备工序图。
图 12 是利用发明的装置的概略构成图。
20 图 13 是 TFT 的一部分制备工序图。

具体实施方式

(实施例 1)

- 图 1~图 3 展示了本实施例的制备工序。首先如图 1 (A) 所示，利用等离子体 CVD 法或者溅射法，在玻璃衬底 101 上形成厚 300nm 的氧化硅膜作为基底膜
25 102。

然后，利用减压热 CVD 法形成 50nm 厚的非晶硅膜 103。非晶硅膜的厚度可在 20~10nm 的范围内选择。

除了非晶硅膜之外，也可以使用由 $\text{Si}_x\text{Ge}_{1-x}$ ($0 < x < 1$) 表示的含硅化合物。

- 再利用等离子体 CVD 法形成 120nm 厚的图中未示出的氧化硅膜。通过对此氧
30 化硅膜制图，形成如 104 所示的掩膜。

在此掩膜上形成 105 所示的槽状开口。此开口 105 从图面的前侧向深度方向具有纵向的细长形状（图 1（A））。

然后，采用旋涂器涂敷含浓度为 10ppm（重量换算）的镍的乙酸镍溶液，除去多余的溶液。

- 5 这样，获得如图 1（A）的 106 所示的镍元素与样品表面保持接触的状态。
在图 1（A）的状态下，在开口 105 的区域中，成为镍元素选择地与非晶硅膜 103 表面保持接触的状态。

作为镍的导入法，有等离子体 CVD 法、溅射法、从含镍电极放电的等离子体处理、气体吸附法、离子注入法等方法。

- 10 然后在 600℃ 的氮气气氛中进行 4 小时的加热处理。在此工序中，镍元素从设置开口 105 的区域向非晶硅膜中扩散，由此如箭头 106 所示发生结晶化。
可看出此结晶化沿衬底平行的方向进行的尤为特别（图 1（B））。

这样，获得如 106 所示的朝衬底平行方向进行结晶生长的结晶硅膜 107。

- 15 用于上述结晶化的加热条件，可以做 550℃ ~ 700℃ 的范围内选择。使用
镍元素的情况，提高加热温度，效果并不能相应提高。

结晶化结束后除去氧化硅膜制成的掩膜 104。然后提高照射红外线光，对硅膜进行退火。在此工序中，可减少发生结晶化的区域中的缺陷、提高结晶化。

- 20 而且，除了红外线也可以照射紫外区域的准分子激光。照射激光可促进膜中的非平衡状态，具有使镍元素易于运动的作用。当然，这具有促进结晶化的作用。

然后通过等离子体 CVD 法形成图中未示出的氧化硅膜和氮化硅膜。膜厚分别是 200nm。

然后，如图 1（C）所示，形成光刻胶掩膜 108，采用干腐蚀法对在先成膜的氧化硅膜和氮化硅膜进行制图。

- 25 这样获得氧化硅膜图形 109 和氮化硅膜图形 110 层叠的状态。此层叠图形是在 107 所示的进行生长的区域上形成的（图 1（C））。

然后如图 1（D）所示，在暴露的硅膜表面进行磷的掺杂。由此，采用等离子体掺杂法，在 111 和 112 的区域加速注入磷离子。

- 30 以上展示了利用加速注入磷离子的方法进行掺杂的例子，但是作为掺杂方法也可以采用以下的其它方法。

(1) 形成含磷的膜, 进行激光退火和加热处理。

(2) 通过涂敷形成 PSG 膜的溶液, 形成含成膜磷的膜, 进行激光退火和加热处理。

(3) 在含磷的气氛中进行激光退火。

5 然后进行加热处理。在氮气氛中以 600 °C、2 小时的条件进行此加热处理。此加热处理可在 400 °C ~ 衬底形变点的范围内选择。一般在 400 °C ~ 650 °C 的范围内选择为好。

在此加热处理中, 如图 2 (E) 的 114 所示, 镍元素从 113 的区域向 111、112 的区域移动。亦即, 存在于 113 的镍元素向 111 和 112 的区域吸杂。

10 观察到的现象是基于以下原因:

(1) 在 111 和 112 的区域选择地掺杂的磷容易与镍结合。

(2) 111 和 112 的区域在掺杂时受到损伤, 高密度地形成俘获镍的缺陷。因此, 在此区域镍元素易于移动。

15 磷和镍具有表示为 Ni_3P 、 Ni_5P_2 、 Ni_2P 、 Ni_3P_2 、 Ni_2P_3 、 NiP_2 、 NiP_3 的多种结合状态, 而且这些状态非常稳定 (至少在 700 °C 以下的温度气氛中是稳定的)。因此, 形成从 113 的区域向 111 和 112 的区域镍的单方向移动。

经过图 2 (E) 所示工序, 在 113 的区域与 111 和 112 的区域中镍元素浓度形成数倍的差异。

20 如图 4 所示, 展示了通过 SIMS (二次离子分析方法), 在与本实施例相同条件下处理的样品中, 对掺杂磷的区域 (相当于图 2 (E) 的 111 区域) 和未掺杂区域 (相当于图 2 (E) 的 113 区域) 测试其中镍元素的残留浓度的结果。

25 图 4 (A) 所示的测试曲线, 展示了磷离子加速注入的区域中的镍元素浓度。图 4 (B) 所示的测试曲线, 展示了未加速注入磷离子的区域中的镍元素浓度。

而且, 在磷离子注入和之后不进行加热处理的情形, 证实 2 个区域中未观察到浓度有特别不同。

30 图 2 (E) 所示的工序结束后, 如图 2 (F) 所示, 以氮化硅膜的图形 110 作为掩膜, 对氧化硅膜的图形 109 进行各向同性的腐蚀。亦即对氧化硅膜 109 进行侧腐蚀。

这样，获得周围被侧腐蚀的氧化硅膜的图形 115（图 2（F））。

然后，除去氮化硅膜的图形 110（图 2（G））。

然后，如图 2(H) 中所示的那样，以氧化硅膜的图形 115 作为掩膜，除去暴露的硅膜。这样，获得由图 1（B）的 106 所示的进行结晶生长的区域构成的结晶硅膜的图形 116。

利用进行镍的吸杂的区域 113 形成此硅膜的图形 116。此硅膜的图形 116 以后成为 TFT 的有源层。

在此图形 116 的形成中，通过采用图 2（F）～（G）所示工序，使在 111 和 112 区域高浓度存在的镍元素向最终残留的 116 图形中的蔓延得以抑制。

亦即，以图 2（F）的工序，使被侧腐蚀的氧化硅膜 115 的腐蚀区域部分成为余量系数，防止在 111 和 112 区域存在的镍元素进入 116 的图形。

图 2（H）所示工序结束后，除去氧化硅膜的图形 115。通过等离子体 CVD 法形成厚 100nm 的氧化硅膜 117，覆盖硅膜的图形 116（图 2（I））。

然后形成图中未示出的铝膜，再使用光刻胶掩膜 119 形成铝膜的图形 118（图 2（I））。

然后通过阳极氧化法，形成厚 500nm 的多孔质的阳极氧化膜 120（氧化铝膜）。此时，利用存在光刻胶掩膜 119 的关系，多孔质的阳极氧化膜 120 在图形侧面形成（图 3（J））。

为了形成多孔质阳极氧化膜 120，作为电解液使用含 3% 乙二酸的水溶液。

然后除去光刻胶掩膜 119，再次进行阳极氧化。此工序中，作为电解液使用的是用氨水中和含 3% 酒石酸的乙二醇溶液。

在此工序中，形成 121 所示的具有致密膜质的阳极氧化膜。此具有致密膜质的阳极氧化膜 121 的膜厚是 80nm。

在此工序中，由于电解液浸入多孔质的阳极氧化膜 120 的内部的关系，所以在铝图形 122 的周围表面形成阳极氧化膜 121（图 3（J））。

而且，残存的铝图形 122 成为栅电极。

这样，获得图 3（J）所示的状态。然后通过干腐蚀法除去露出的氧化硅膜 117。

经过这些工序，获得残存的氧化硅膜 123。这样获得图 3（K）所示的状态。

然后除去多孔质的阳极氧化膜 120。

进行磷掺杂。这里，为了制备 NTFT（N 沟道型的 TFT）而进行磷掺杂（图 3（L））。

这里，作为磷掺杂方法使用等离子体掺杂。

5 如果制备 PTFT（P 沟道型 TFT），则可进行硼掺杂。

当进行磷掺杂时，对有源层的图形 116 进行选择地掺杂磷。

在此工序中，以自对准的方式形成源区 11、低浓度杂质区 12、沟道区 13、低浓度杂质区 14、漏区 15（图 3（L））。

10 这里，由于以下原因 12 和 14 的区域成为低浓度杂质区。（所谓低浓度，是指与源区和漏区相比决定沟道型的杂质浓度低）

在 12 和 14 的区域上残存有氧化硅膜 123。因此，在 12 和 14 的区域加速注入的磷离子的一部分被氧化硅膜 123 遮蔽。结果，与 11 和 15 的区域相比，在 12 和 14 的区域磷掺杂浓度更低。

15 而且，13 的区域成为沟道区。这样栅电极 122 及其周围的阳极氧化膜 121 成为掩膜，所以不会进行磷掺杂。

在忽略离子蔓延和电场扩散的情况下，利用阳极氧化膜 121 的膜厚部分，形成与沟道区邻接的偏置栅区域（起与低浓度杂质区同样的高电阻区域的作用）。

20 但是，本实施例中，阳极氧化膜 121 的膜厚薄至 80nm，在考虑掺杂时的磷离子蔓延等的情况下，可以忽略其存在。

然后，通过等离子体 CVD 法形成氧化硅膜 16 作为层间绝缘膜，再通过等离子体 CVD 法形成氮化硅膜 17（图 3（M））。

之后形成聚酰亚胺树脂膜 124。利用树脂膜时可使其表面平坦化。除聚酰亚胺之外，还可利用聚酰胺、氨基聚酰亚胺、丙烯酸树脂、环氧树脂等。

25 然后形成接触用开口，形成源电极 125 和漏电极 126。

这样，完成图 3（M）所示的薄膜晶体管。

（实施例 2）

本实施例是关于图 1～图 3 所示制备工序的改进。

图 5 展示了本实施例的制备工序。

30 首先，根据图 1（A）和（B）所示的制备工序，在玻璃衬底 501 上获

得至少一部分结晶化的结晶性硅膜 503。这里，502 是基底的氧化硅膜（图 5（A））。

然后形成图中未示出的氧化硅膜。并且，如图 5（B）所示利用光刻胶掩膜 504 对此氧化硅膜制图，获得 505 所示的图形（图 5（A））。

- 5 再利用等离子体法加速注入磷离子。在图 5（B）的 506 和 507 所示的区域加速注入磷离子。而且，在 500 的区域不加速注入磷离子。

然后如图 5（C）所示，利用光刻胶掩膜 504，对氧化硅膜图形 505 的侧面如 508 所示地进行腐蚀（侧腐蚀）。

之后，除去光刻胶掩膜 504。

- 10 这样，如图 5（D）所示地进行加热处理。此加热处理在氮气气氛中、600℃下进行 2 小时。

在此工序中，镍元素从 500 的区域向 506 和 507 的区域移动。亦即，500 区域含有的镍元素向 506 和 507 的区域吸杂。

- 15 图 5（D）所示加热处理工序结束后，如图 5（E）所示，以氧化硅膜图形 509 作为掩膜对硅膜制图。

在此工序中，完全去除 506 和 507 的区域，再去除 500 区域与 506 和 507 区域邻接的区域（在先（C）工序中与侧腐蚀的区域对应）。

这样，可以抑制镍元素向最终作为元件有源区使用的区域蔓延。

- 20 获得图 5（E）所示状态，去除氧化硅膜图形 509，获得 510 所示的硅膜图形。这样制备以硅膜图形 510 作为有源层的 TFT。

（实施例 3）

本实施例展示了利用与实施例 1 所示向与衬底平行方向结晶生长不同的方法进行结晶化的例子。本实施例中还展示了利用镍获得结晶性硅膜的方法。

- 25 本实施例所示的，不是通过如实施例 1 所示的选择地导入镍元素，向与衬底平行方向结晶生长的方法，而是关于通过在全非晶硅膜全面导入镍元素，使其全面一样地结晶化的方法。

图 6 展示了本实施例的制备工序。首先在玻璃衬底 601 上形成氧化硅膜 602 作为底膜。然后通过减压热 CVD 法或者等离子体 CVD 法形成非晶硅膜 603。这样获得如图 6（A）所示状态。

- 30 然后，在非晶硅膜 603 的全面涂敷乙酸镍溶液。此时，采用旋涂器吹掉多

余的溶液。

涂敷溶液前最好在非晶硅膜 603 表面预先形成极薄的氧化膜。通过这样，可使硅膜表面的浸润性（亲水性）良好，可以抑制溶液不沾。氧化膜的形成方法可以是通过在氧气氛中照射 UV 光、用臭氧水的处理等进行。

- 5 这样，如图 6（B）的 604 所示，获得镍元素在非晶硅膜 603 表面保持接触的状态。

然后通过施加加热处理，获得结晶性硅膜 604（图 6（C））。

此加热处理可以在氮气氛中、600℃、4 小时的条件下进行。

- 10 在此加热处理工序中，不是获得图 1 所示的向特定方向的结晶生长，而是获得膜整体同样的结晶生长状态。

此制备工序与图 1 所示制备工序比较具有简便的特征。但是，在制备 TFT 时，利用图 1 所示的横向生长法可以获得高的性能。

（实施例 4）

- 15 本实施例展示了同时制备 PTFT 和 NTFT 的工序。而且，其构成是在来自有源层的镍元素的吸杂基础上，再一次进行从沟道和低浓度杂质区向源和漏区的镍元素吸杂。

图 7～图 9 展示了本实施例的制备工序。

首先，如图 7（A）所示，在玻璃衬底 701 上形成底膜 702，再通过图 1 和图 6 所示方法，获得结晶性硅膜（或者一部分结晶化的硅膜）703。

- 20 然后层叠图中未示出的氧化硅膜和氮化硅膜，利用光刻胶掩膜 707、709 对其制图。

这样，获得氧化硅膜图形 704 和氮化硅膜图形 706 构成的层叠膜图形。同样，获得氧化硅膜图形 705 和氮化硅膜图形 708 构成的层叠膜图形。

这样，获得图 7（A）所示状态。

- 25 然后，除去光刻胶掩膜 707 和 708，如图 7（B）所示，通过等离子体掺杂法进行磷离子掺杂。

在此工序中，在 710、711、712 的区域进行磷的掺杂。

之后，通过施加加热处理，使镍元素在 710、711、712 的区域吸杂。

- 30 然后，如图 7（C）所示，利用氮化硅膜图形 706 对氧化硅膜图形 704 的侧面进行侧腐蚀。这样，获得如 715 所示的被侧腐蚀的氧化硅膜图形 713。

同样，获得被侧腐蚀的氧化硅膜图形 714。

然后利用氧化硅膜图形 713 和 714，除去露出区域的硅膜(图 7 (D))。

这里获得的硅膜图形 716 和 717，由镍元素向 710、711、712 的区域吸杂、镍元素浓度降低的区域构成。

- 5 然后通过等离子体 CVD 法形成起栅绝缘膜作用的氧化硅膜 718。再形成铝膜，通过使用光刻胶掩膜 71、72 对其制图，获得铝图形 719、720。

这样获得图 7 (E) 所示状态。

然后如图 8 (F) 所示，利用阳极氧化法形成多孔质的阳极氧化膜 721、724。

- 10 之后除去光刻胶掩膜 71、72，形成绝缘致密膜质的阳极氧化膜 723、726。在此状态确定栅电极 722、725。

获得图 8 (F) 状态后，进行图 8 (G) 所示的磷掺杂。此掺杂是为了在被掺杂区域再次吸杂而进行的。

- 15 之后，在 400℃进行 1 小时的加热处理。在此工序中，731 区域残留的镍元素向 727 和 728 的区域吸杂。而且 732 区域残留的镍元素向 729 和 730 的区域吸杂。

这样，731 和 732 区域再次进行彻底的吸杂。亦即，从 731 和 732 区域彻底进行镍元素的除去(图 8 (H))。

- 20 此加热处理重要的是以栅电极 722、725 的耐受条件(主要是温度上限)来进行。

作为栅电极，在利用硅或硅化物情形，可以在玻璃衬底耐受的温度进行处理。此时，可以获得更高的吸杂效果。

727、728、729、730 的区域最终成为源和漏区，即使镍元素浓度多少有些高也对 TFT 的工作基本无影响。

- 25 与此相反，731 和 732 的区域是形成沟道和低浓度杂质区的区域，对镍元素的存在敏感。

亦即，沟道区是在从栅电极施加的电压的作用下载流子密度变化的区域，如果存在成为阱的金属元素，则对工作有不利影响。

- 30 而且，由于低浓度杂质区、特别是漏侧的低浓度杂质区，具有缓和沟道区与漏区之间施加的强电场的功能，所以可施加比较强的电场。

半导体中的镍元素起载流子的俘获能级的作用。

而且，如果在施加较强电场的区域存在俘获能级，则产生通过此能级的载流子的移动，半导体特性的变化。

因此，上述低浓度杂质区残留镍元素是导致漏电流的发生和耐压降低问题的主要原因。

经图 8 (H) 所示的加热的吸杂工序结束后，腐蚀掉露出的氧化硅膜 718 (图 8 (I)) 。

在此状态获得 733、734 所示的残留的氧化硅膜。

再除去多孔质的阳极氧化膜 721、724 (图 8 (I)) 。

10 在图 8 (I) 所示的状态下进行再次磷掺杂。

在此工序中，在 735 的区域进行高浓度掺杂，在 736 的区域进行低浓度掺杂，在 737 的区域不进行掺杂，在 738 的区域进行低浓度掺杂，在 739 的区域进行高浓度掺杂。

15 以自对准方式同时形成 NTFT 的漏区 740、低浓度杂质区 741、沟道区 742、低浓度杂质区 743、源区 744。

然后在 NTFT 的上部形成光刻胶掩膜 745，此次通过等离子体掺杂法进行硼掺杂。

通过进行此次掺杂，在先掺杂磷的区域导电类型转换，成为 P 型。

20 这样，如图 8 (J) 所示，以自对准方式形成 PTFT 的源区 745、低浓度杂质区 746、沟道区 747、低浓度杂质区 748、漏区 749。

然后，如图 9 (K) 所示，作为绝缘膜，形成氧化硅膜 750、氮化硅膜 751、树脂膜 752。

然后进行接触孔的形成，形成 PTFT 的源电极 753、漏电极 754。而且，形成 NTFT 的源电极 756、漏电极 755。

25 这样，如图 9 (L) 中所示的那样可以在同一衬底上以同一工序制备 NTFT 和 PTFT。

本实施例中，进行来自构成 TFT 的有源层的镍的吸杂 (图 7 (C)) 、再进行来自沟道区和低浓度杂质区的镍的吸杂 (图 8 (H) 的工序) ，彻底排除了镍元素对 TFT 的元件特性的影响。

30 通过这样，可以获得具有高性能和高可靠性的元件。这对构成集成电路是重要的。

(实施例5)

本实施例的构成是通过与图1所示制备工序不同的方法获得结晶性硅膜。

本实施例所示构成是利用本发明人已申请的特愿平 8-335152 所记载的技术。

- 5 利用图1说明制备工序的概略。这里，作为衬底101使用石英衬底代替玻璃衬底。这是由于以后在900℃以上这样的玻璃衬底不能承受的高温下的加热处理是必要的缘故。

首先，在石英衬底101上形成氧化硅膜102作为底膜。而且，石英衬底可以获得良好的平坦性，所以此时也可不形成底膜。

- 10 然后，通过减压热CVD法形成厚50nm的非晶硅膜。再形成氧化硅膜构成的掩膜104（图1（A））。

这样，涂敷乙酸镍溶液，获得镍元素与表面保持接触的状态（图1（A））。

在氮气氛中600℃下进行4小时加热处理，进行图1（B）所示的结晶化。

- 15 然后除去掩膜104，再次进行加热处理。此加热处理在含有3体积%的HCl的氧气气氛中950℃温度下进行30分钟。此工序的结果是形成30nm厚的热氧化膜，硅膜膜厚从50nm减至35nm。

此工序是本实施例的特征。在此工序中，以气氛中的氯化镍的形式从膜的整体除去镍元素。

- 20 在热氧化膜的形成中，随着与膜中晶格间硅原子不稳定结合的硅原子的消耗，明显地提高了膜的结晶性。

上述热处理结束后，除去形成热氧化膜。之后根据图1（C）以下的工序制备TFT。

- 25 本实施例中，由于热氧化膜形成工序的效果至少在900℃以上才能获得，所以作为衬底必须使用石英衬底或陶瓷衬底。然而可以获得非常高性能的元素。

本实施例中，通过进行热氧化膜形成工序所得效果，和之后如实施例1所示镍的吸杂效果相迭加，可使元件特性进一步稳定。

本实施例所示制备工序可以利用图6所示制备工序。

(实施例6)

- 30 本实施例展示了制备底栅型（逆交错型）TFT的情况。

首先如图 10 (A) 所示在玻璃衬底 1001 上形成氧化硅膜 1002 作为底膜。
这样, 采用硅化物材料形成栅电极 1003。

再形成覆盖栅电极 1003、起栅绝缘膜作用的氧化硅膜 1000。

然后通过图 1 和图 6 的方法获得结晶性硅膜 1004。由此获得图 10 (A) 所示状态。

然后利用光刻胶掩膜 1007, 获得氧化硅膜图形 1005 和氮化硅膜图形 1006 (图 10 (B))。

进行磷掺杂。结果, 在 1008 和 1009 的区域加速注入磷离子。而且, 在 1010 的区域不注入磷离子。

10 然后如图 10 (C) 所示, 进行加热处理。在此工序中, 在 1010 区域存在的镍元素向 1008、1009 区域吸杂。

然后利用氮化硅膜图形 1006 对氧化硅膜图形 1005 侧腐蚀, 形成 1011 的图形 (图 10 (D))。

15 然后除去氮化硅膜 1006, 再利用氧化硅膜图形 1011 对硅膜 1010 区域制图。这样, 获得图 11 (E) 所示的结晶性硅膜构成的 1012 图形。

然后如图 11 (F) 所示配置氮化硅膜构成的掩膜 1013, 通过等离子体掺杂法进行磷掺杂。

掺杂结束后照射激光, 进行掺杂剂的激活和被掺杂区域的退火。

在此工序中形成源区 1014、沟道区 1015、漏区 1016。

20 然后如图 11 (G) 所示形成氧化硅膜 1017、树脂膜 1018。

这样, 形成接触孔, 形成源电极 1019、漏电极 1020。由此获得底栅型 TFT。

(实施例 7)

本实施例是在图 7~图 9 的 TFT 制备工序中, 采用掺杂硅或者硅化物作为
25 栅电极的例子。

此时, 在图 8 (C) 所示工序中, 由于可以施加 600℃这样的温度, 所以可进一步提高吸杂效果。

(实施例 8)

本实施例展示了利用本说明书公开的发明的装置概略。图 12 中展示了各装
30 置的概要。

如图 12 (A) 所示, 是便携式信息处理终端, 具有利用电话线路通信的功能。

此电子装置在本体 2001 内部装备有利用薄膜晶体管发集成电路 2006。这样, 装备有有源矩阵型液晶显示器 2005、图象摄取部 2002 以及操作开关
5 2004。

如图 12 (B) 所示, 是称为头带式显示器的电子装置。此装置利用皮带 2103 在头上安装本体 2120, 具有似乎是在眼前显示图象的功能。利用与左右眼对应的液晶显示装置 2102 产生图象。

这种电子装置为了小型轻量化利用其中使用薄膜晶体管的电路。

10 如图 12 (C) 所示, 具有根据来自人造卫星的信号显示地图信息和各种信息的功能。由天线 2204 接收来自卫星的信息, 在本体 2201 内部装备的电子电路中处理, 由液晶显示装置 2202 显示必要的信息。

利用操作开关 2203 进行此装置的操作。为了使整体构成小型化这种装置中也利用其中使用薄膜晶体管的电路。

15 如图 12 (D) 所示, 是移动电话。此电子装置在本体 2301 上装备有天线 2306、声音输出部 2302、液晶显示部 2304、操作开关 2305、声音输入部 2303。

图 12 (E) 所示电子装置, 是称为摄象机的便携式摄象装置。此电子装置具有通过开闭部件安装在本体 2401 上的液晶显示器 2402、安装在开闭部
20 件上的操作开关 2404。

而且, 在本体 2401 上装备有图象摄象部 2406、集成电路 2407、声音输入部 2403、操作开关 2404、电池 2405。

如图 12 (F) 所示的电子装置是投影式液晶显示装置。此装置在本体 2501 上装备有光源 2502、液晶显示装置 2503、光学系统 2504, 具有在屏幕 2505
25 上投影图象的功能。

而且, 作为以上所示的电子装置中的液晶显示装置, 均可利用透射型或者反射型中的任一种。从显示特性来说透射型有利, 在追求低耗电能和小型轻量化时, 反射型有利。

作为显示装置, 可以利用有源矩阵型 EL 显示器和等离子体显示器等的平
30 面显示器。

(实施例 9)

本实施例展示了采用利用金属元素获得的结晶性硅膜、获得该金属元素被吸杂的(除去的)图形的其它工序。

图 13 展示了本实施例的制备工序。首先如图 13 (A) 所示在玻璃衬底 5 1301 上形成底膜 1302, 再利用镍元素形成结晶性硅膜 1303。

然后形成氧化硅膜 1302 构成的掩膜。这样, 进行磷掺杂。由此工序在 1303、1305 区域进行磷掺杂。而且, 在 1304 区域不进行磷掺杂(图 13 (B))。

在图 13 (B) 状态进行热处理, 在 1304 区域存在的镍元素向 1303、) 1305 区域吸杂。

然后, 利用氧化硅膜构成的掩膜 1302 除去 1303、1305 区域(图 13 (C))。

然后, 利用氧化硅膜构成的掩膜 1302 对 1306 区域侧腐蚀。这样获得结晶性硅膜构成的 1307 所示的图形(图 13 (D))。

5 然后除去氧化硅膜构成的掩膜 1302, 获得图 13 (E) 所示状态。之后, 利用结晶性硅膜构成的图形 1307 制备 TFT。

(实施例 10)

本实施例中, 在图 2 所示工序, 在进行氧化硅膜图形 109 的侧腐蚀之前, 利用该图形除去 111、112 区域, 之后进行图形 109 的侧腐蚀, 再腐蚀露出) 的 113 区域的周边部。

通过这样, 虽然工序复杂, 但是可以彻底地抑制腐蚀 111 和 112 区域时飞散的镍向最终残存的 116 区域蔓延。

通过利用本说明书公开的发明, 可以提供在采用利用金属元素获得的结晶性硅膜获得 TFT 的情形中, 获得元件特性偏差少的 TFT 的技术。

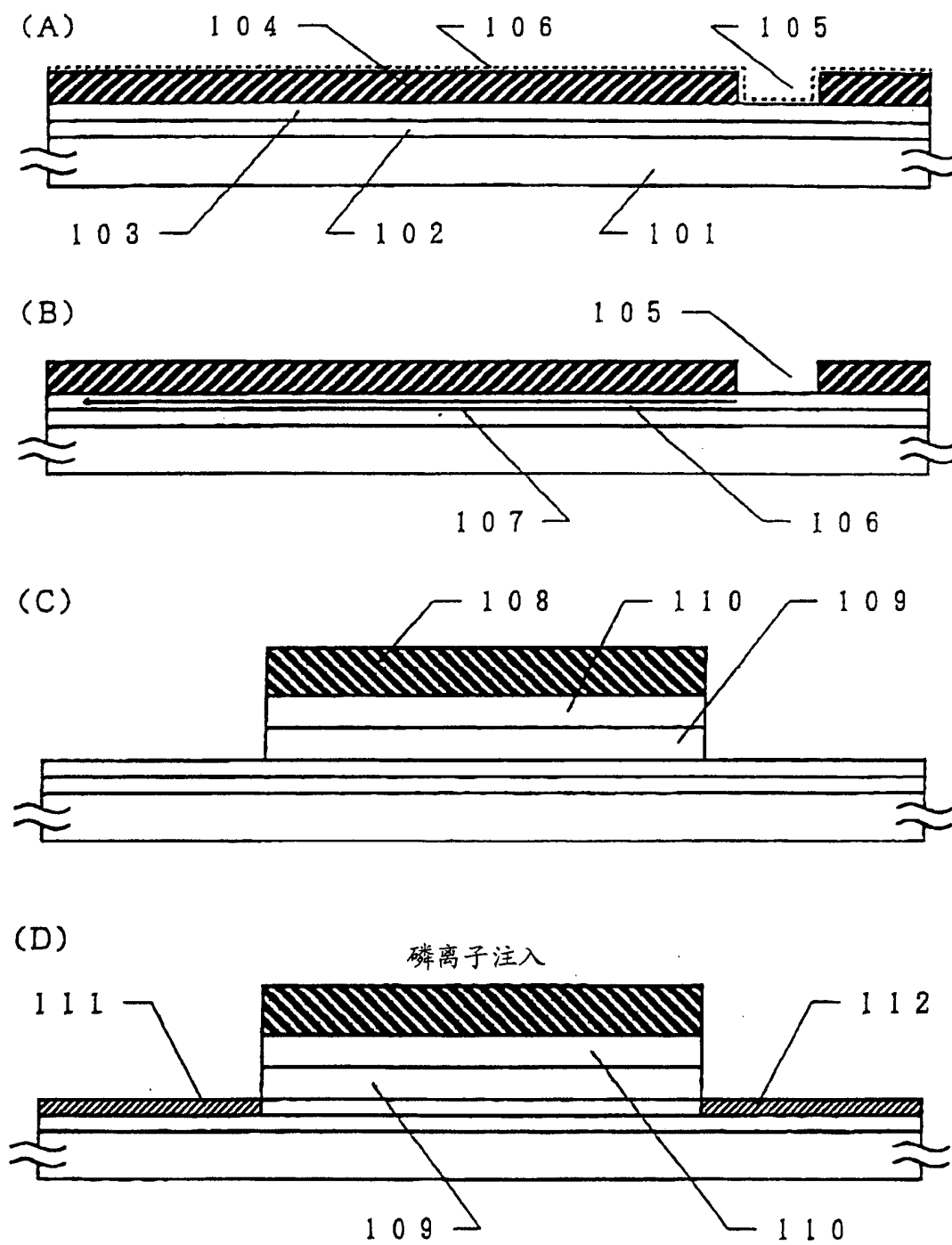


图 1

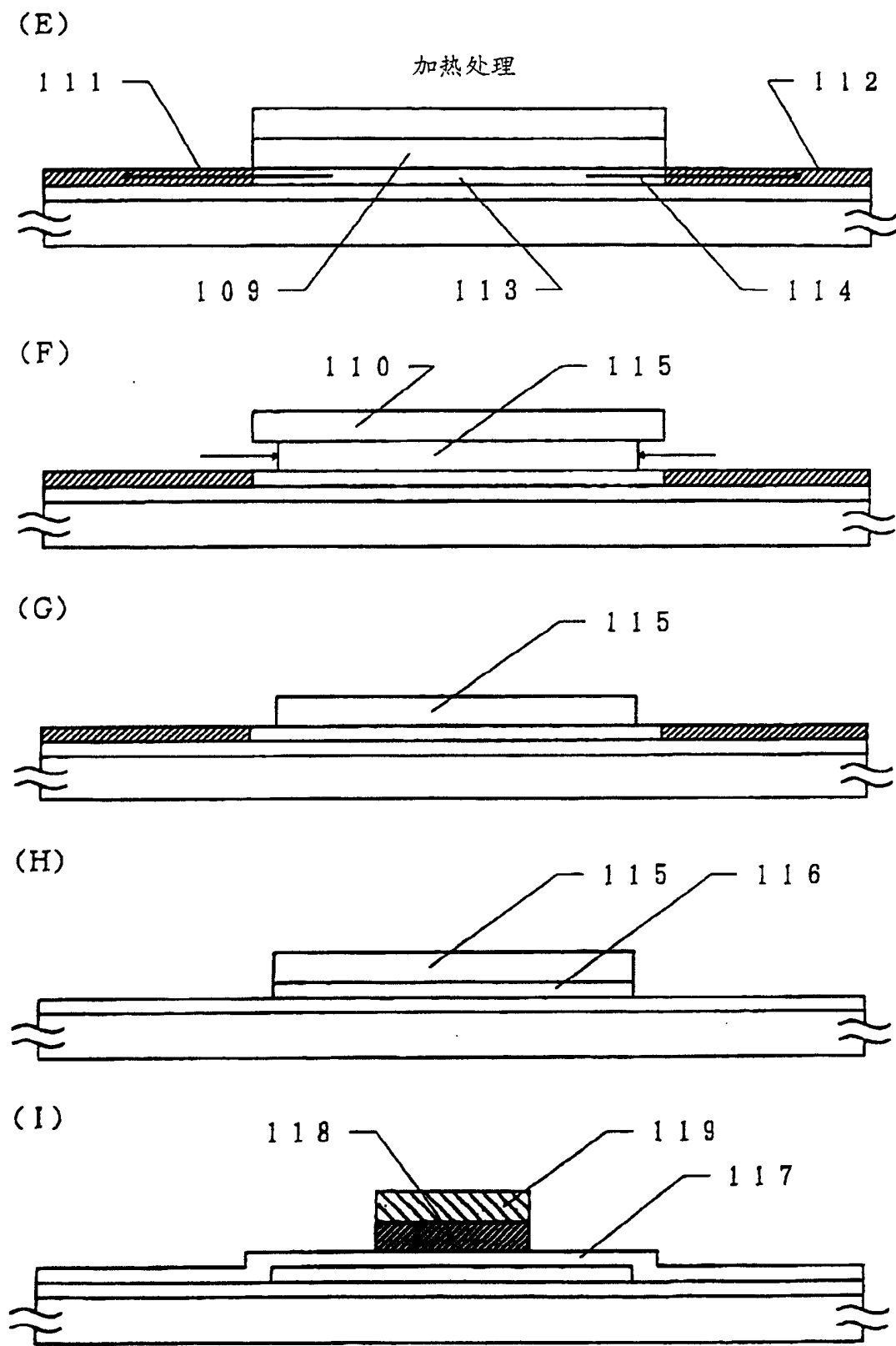


图 2

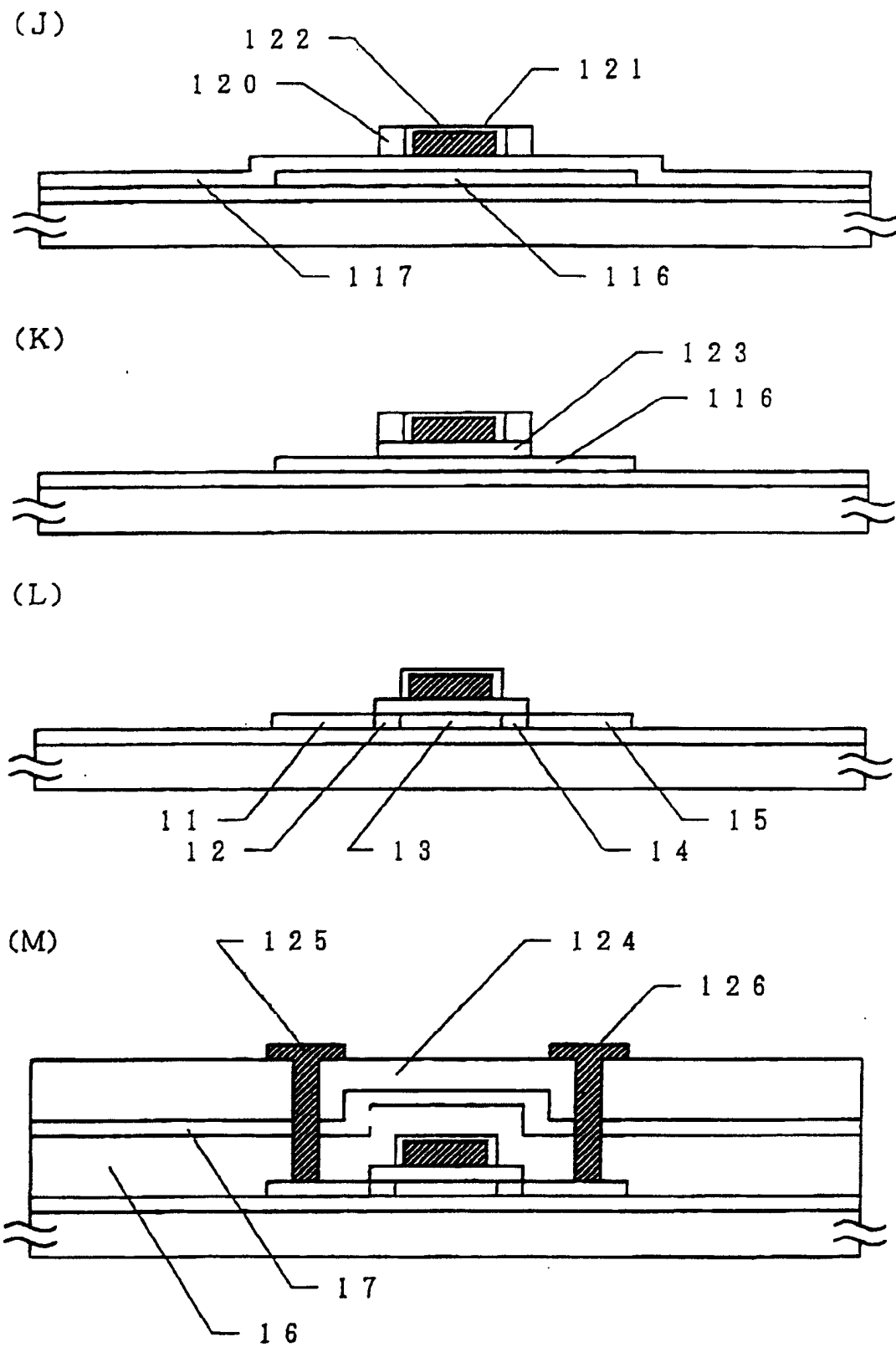


图 3

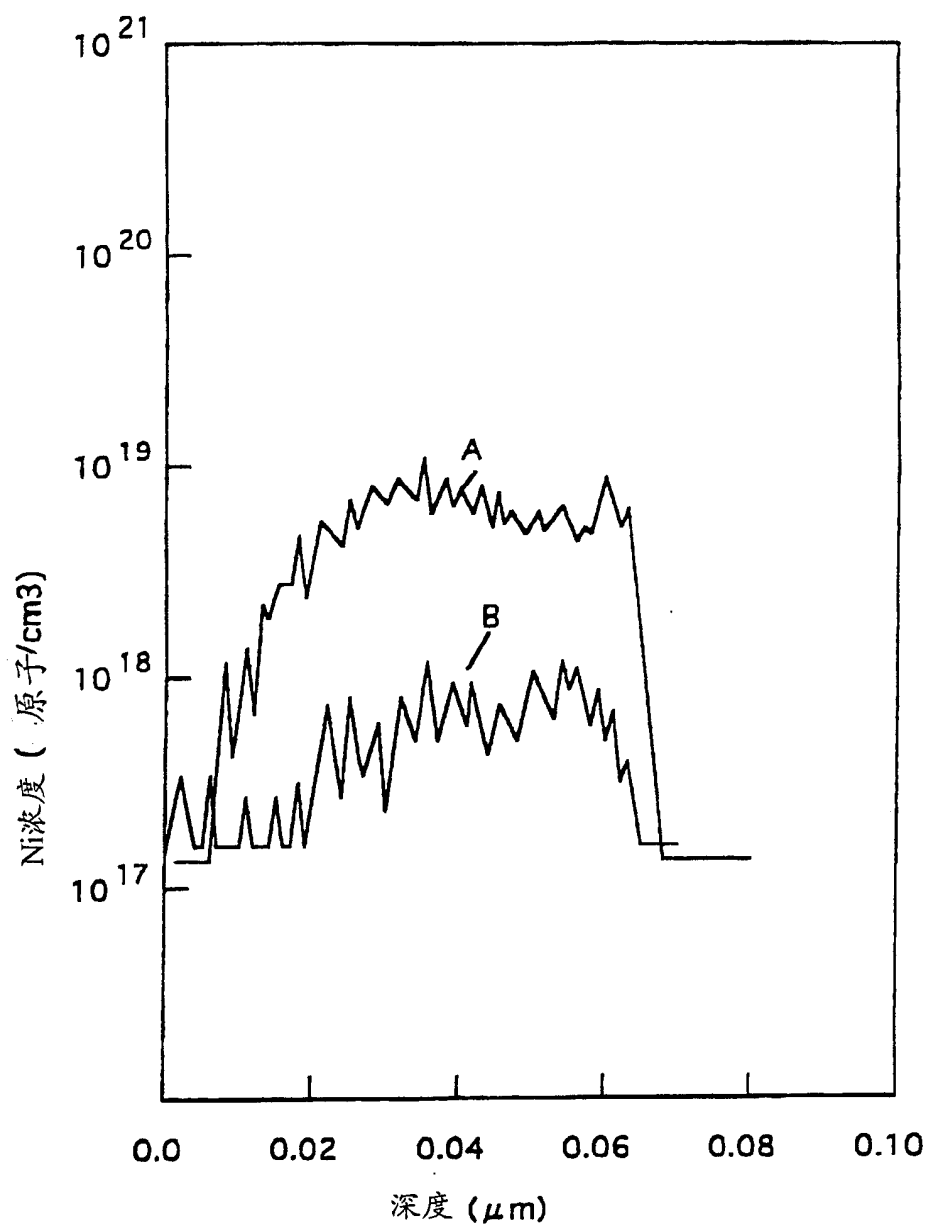


图 4

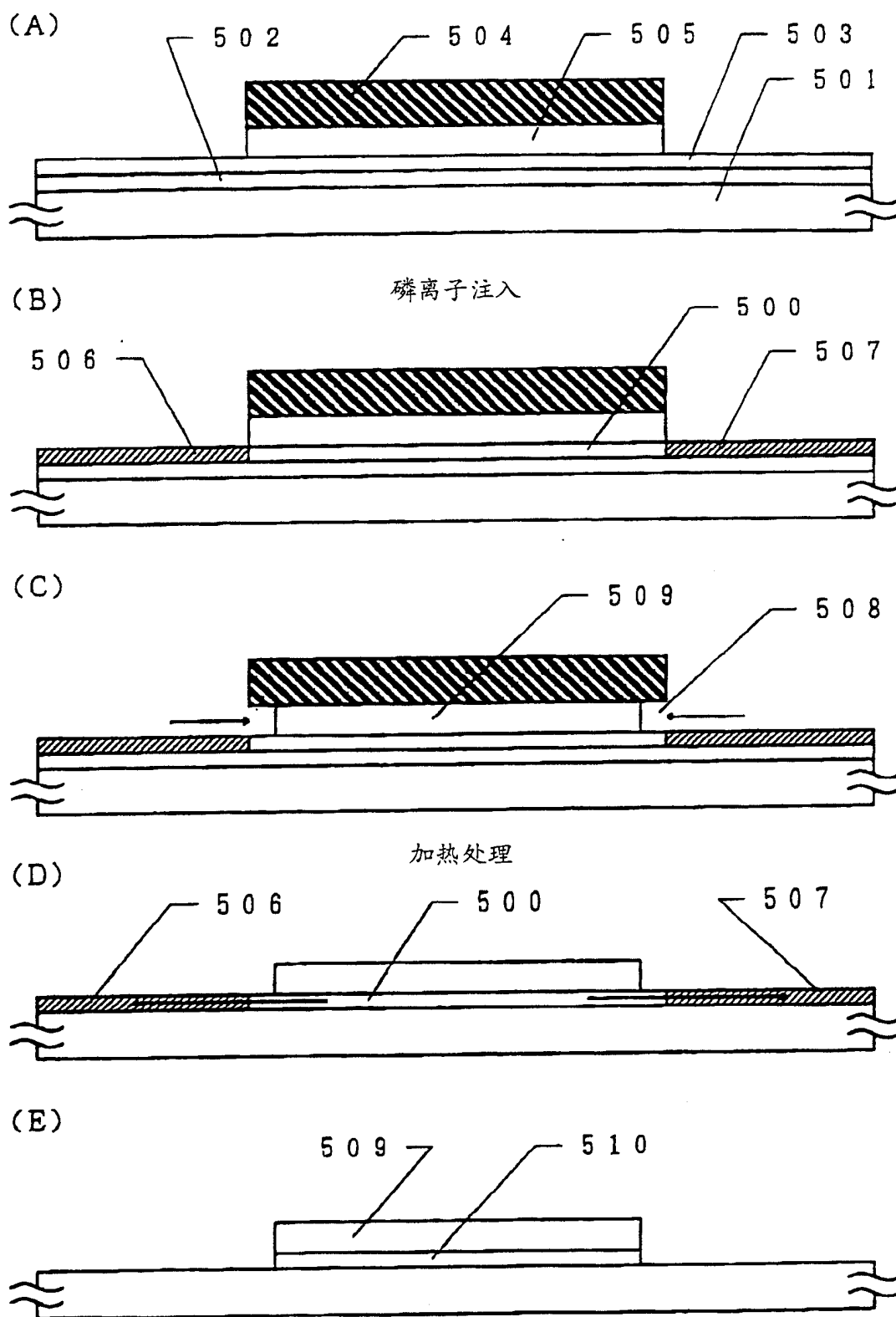


图 5

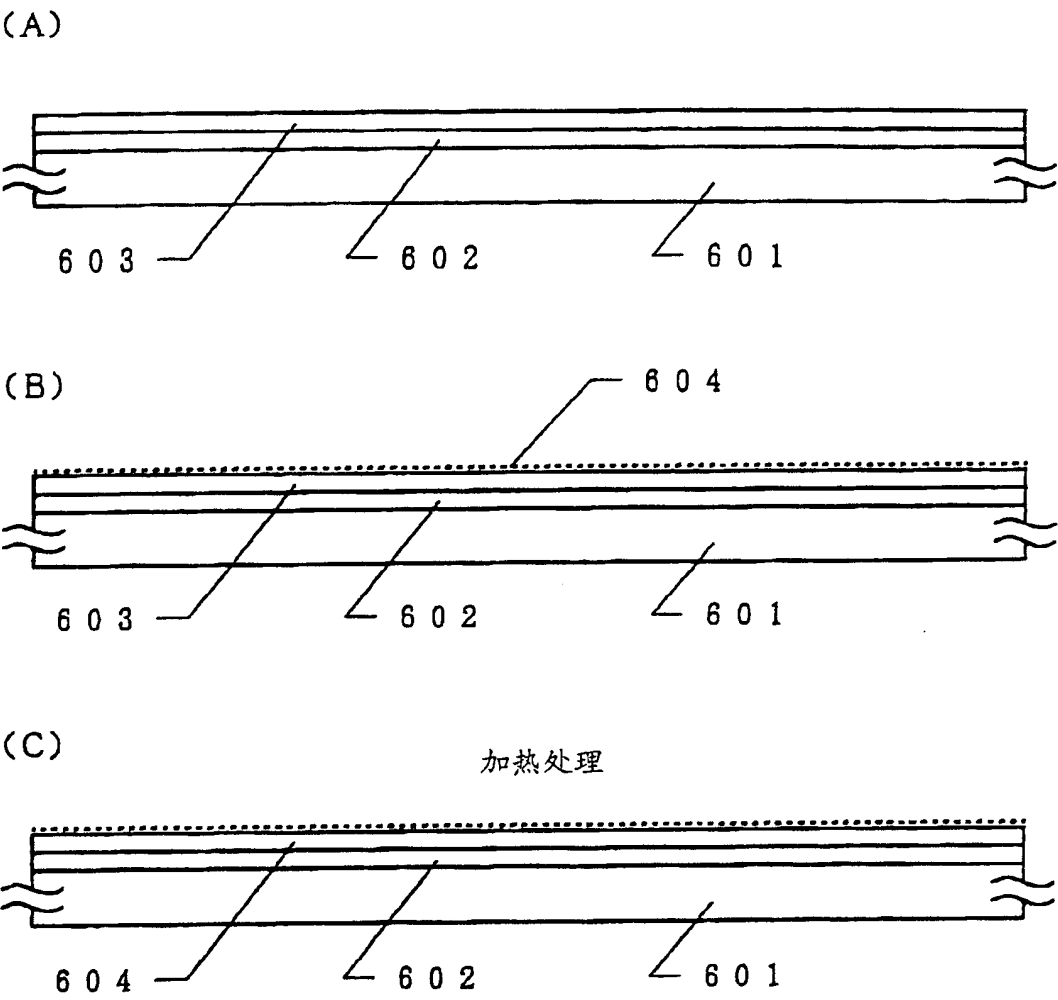


图 6

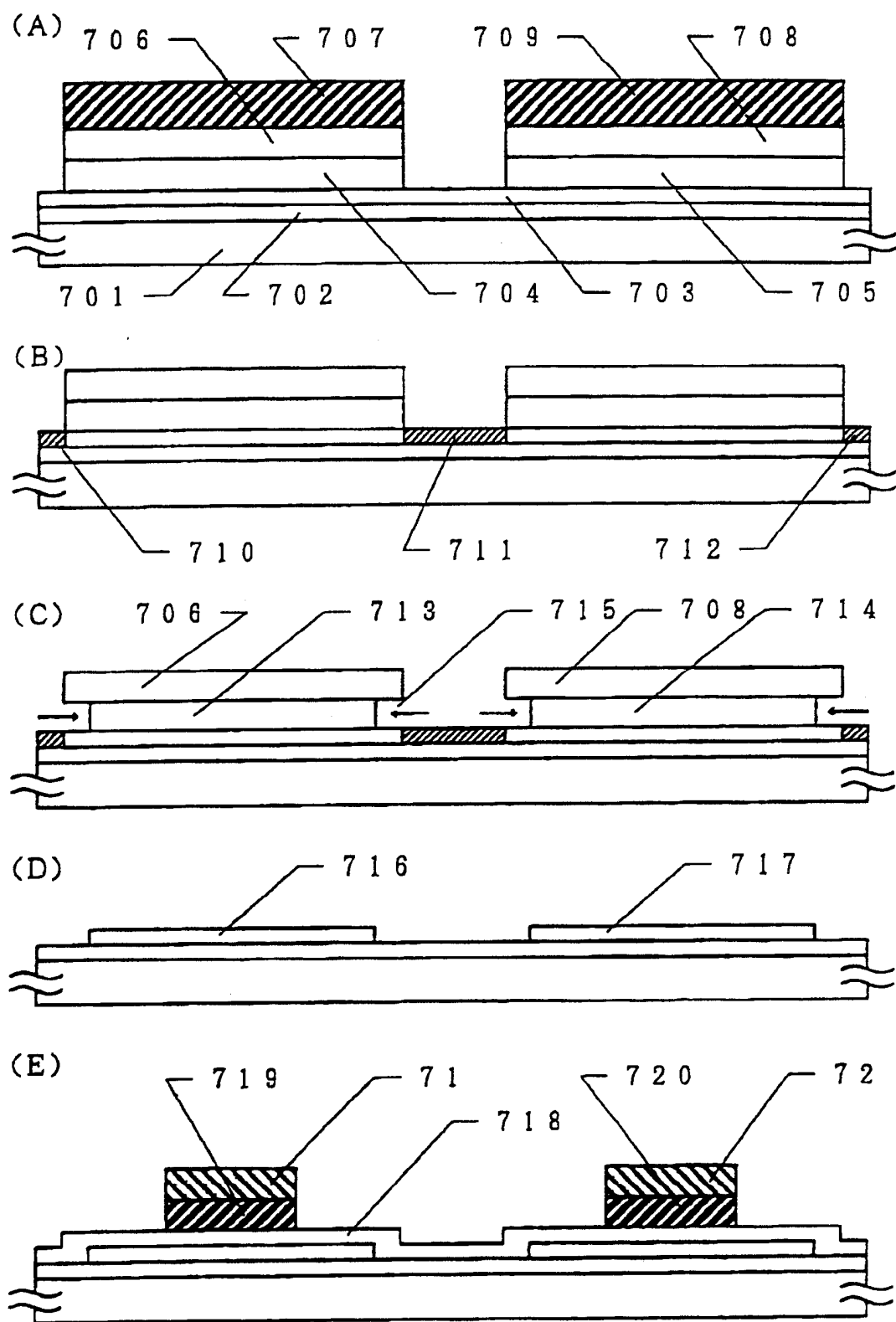


图 7

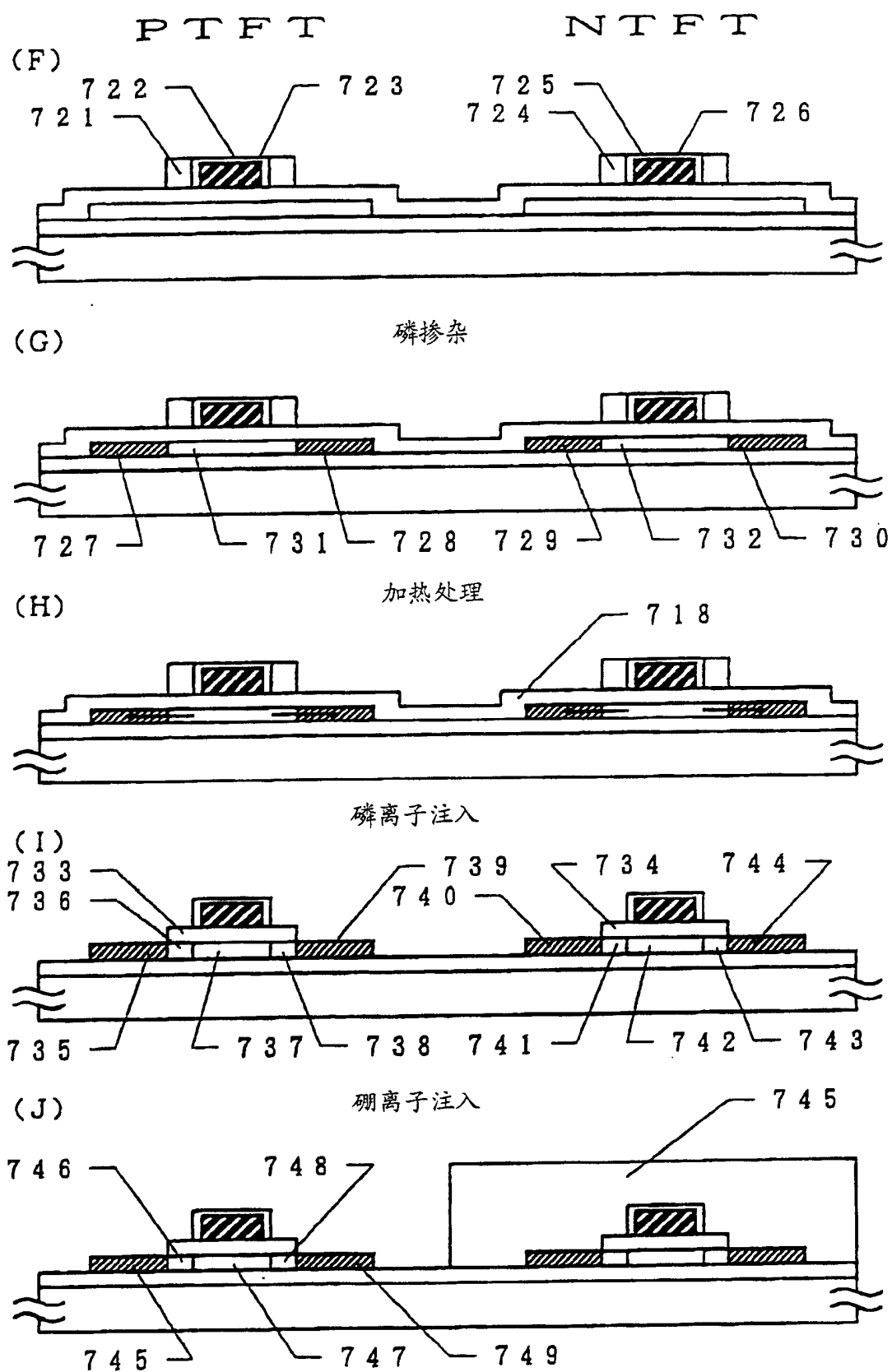


图 8

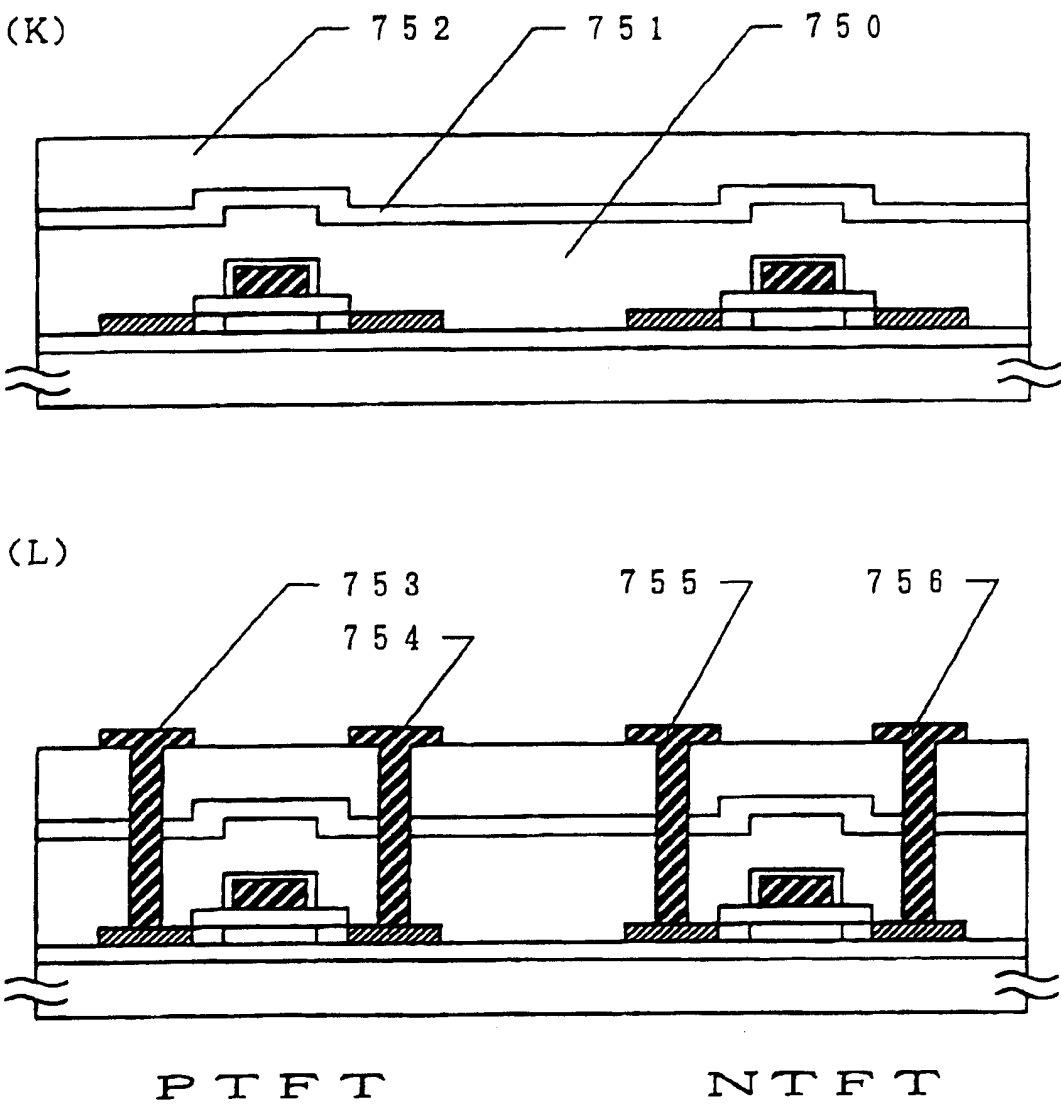


图 9

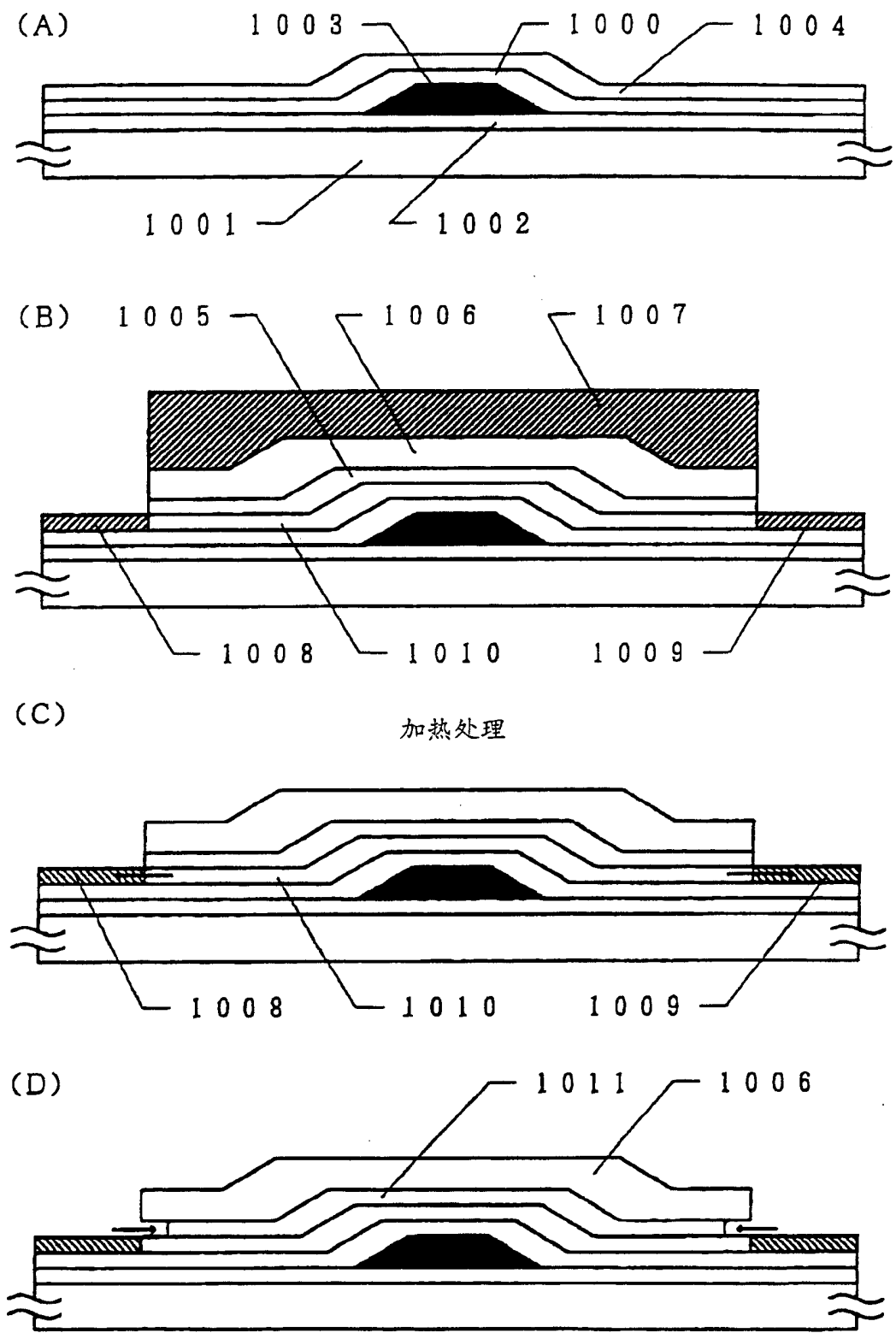


图 10

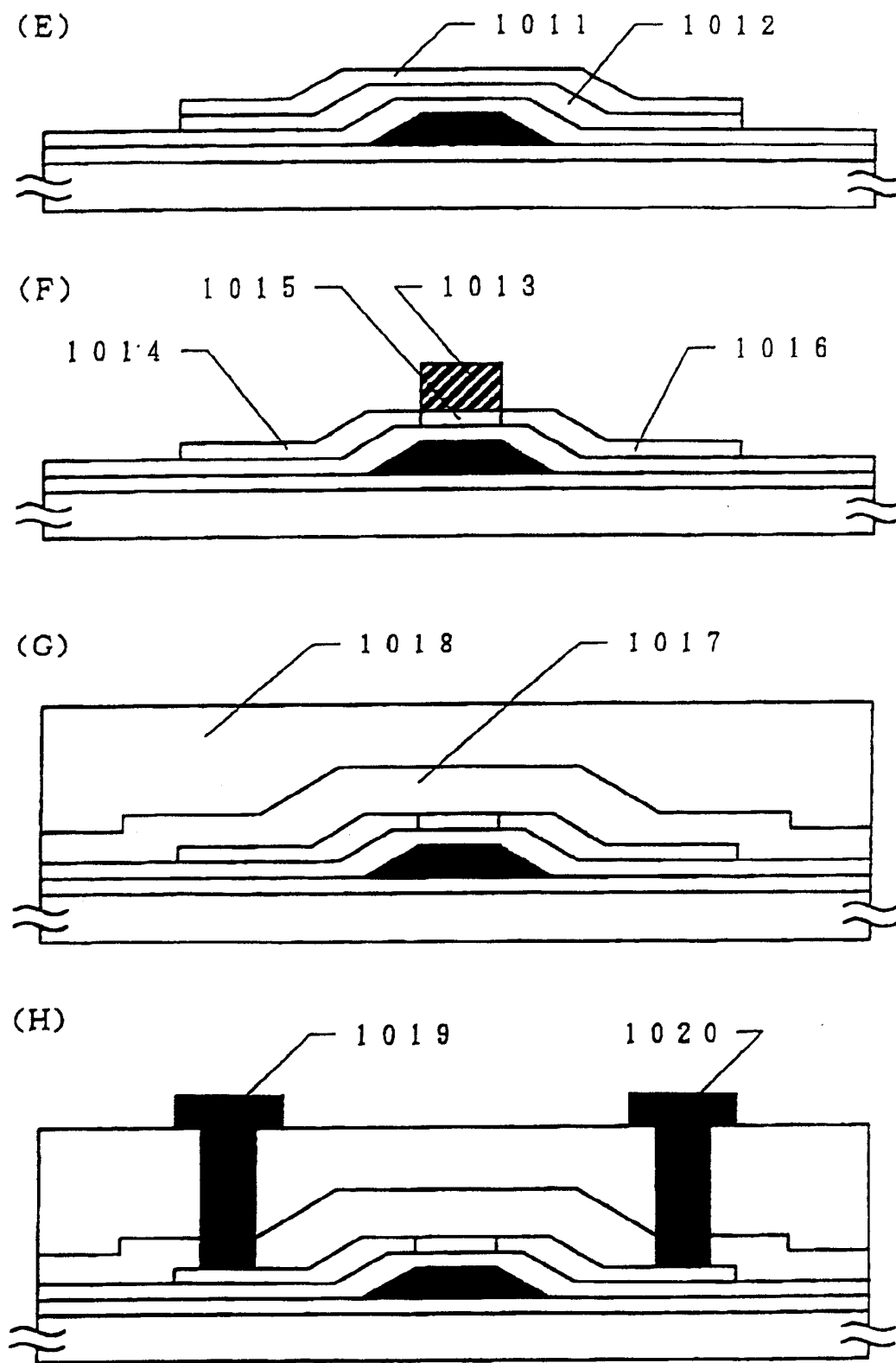


图 11

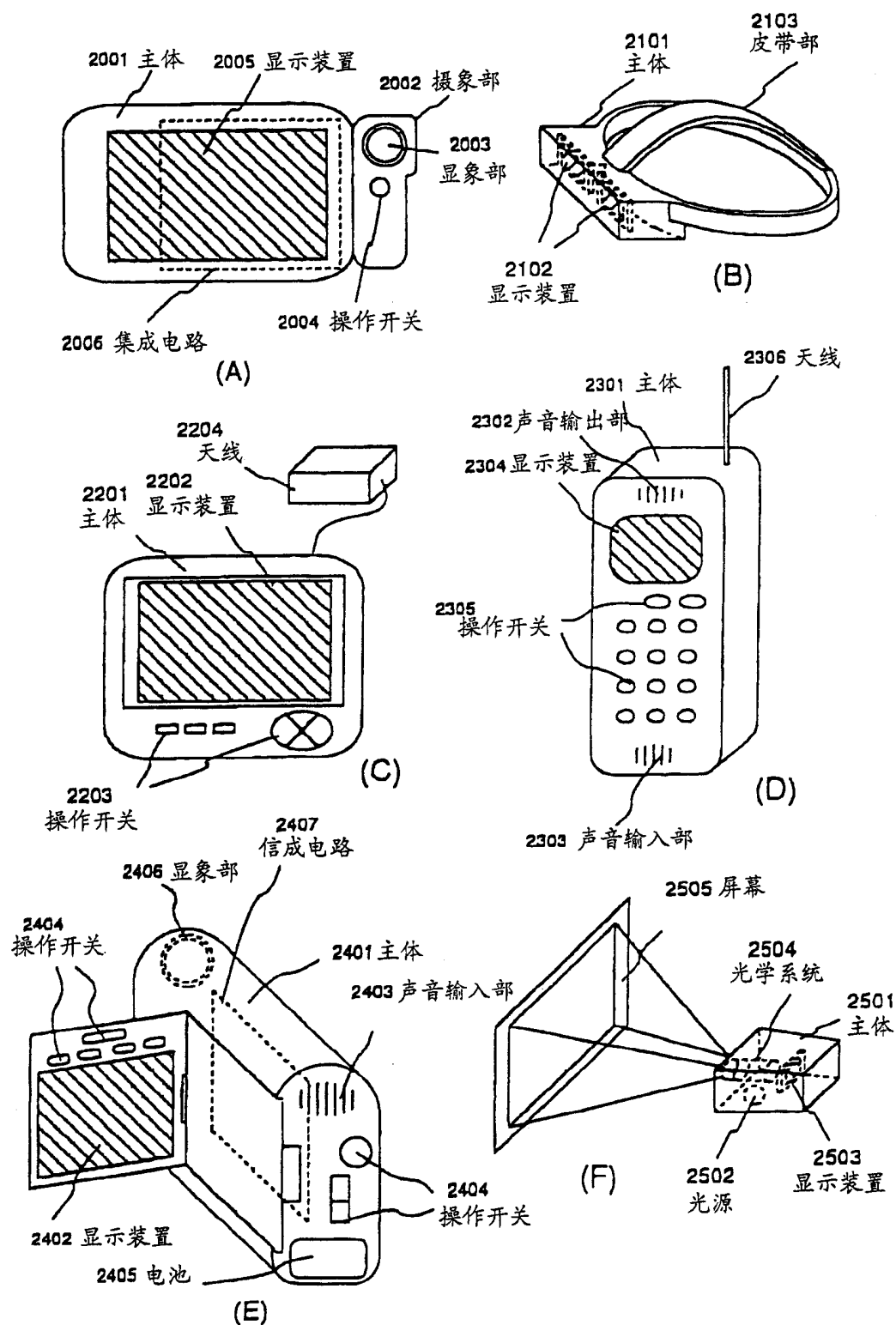


图 12

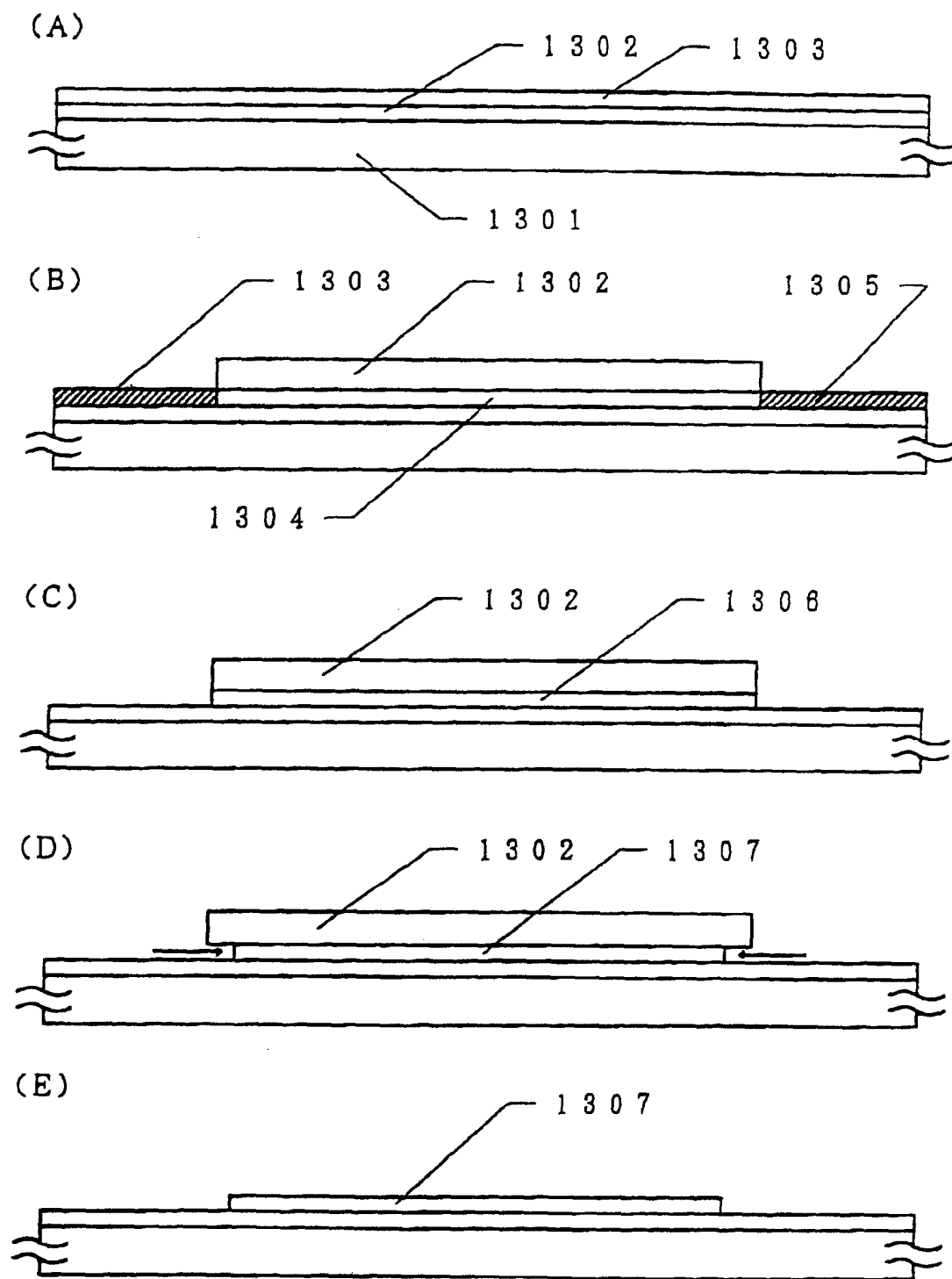


图 13