(19)国家知识产权局

(12)发明专利

(10)授权公告号 CN 110651331 B
(45)授权公告日 2023.05.12

(21)申请号 201880033345.3
(22)申请日 2018.06.11
(65)同一申请的已公布的文献号
申请公布号 CN 110651331 A
(43)申请公布日 2020.01.03
(30)优先权数据
15/630,538 2017.06.22 US
(85)PCT国际申请进入国家阶段日
2019.11.20
(86)PCT国际申请的申请数据
PCT/IB2018/054195 2018.06.11
(87)PCT国际申请的公布数据
WO2018/234920 EN 2018.12.27
(73)专利权人 国际商业机器公司
地址 美国纽约阿芒克
(72)发明人 D.沃利奇 J.K.德布罗斯
(74)专利代理机构 北京市柳沈律师事务所 11105
专利代理师 邸万奎
(51)Int.Cl.
G11C 29/04(2006.01)
(56)对比文件
US 2008181035 A1,2008.07.31
US 2008181035 A1,2008.07.31
JP 2002133894 A,2002.05.10
US 2010318840 A1,2010.12.16
US 2016224412 A1,2016.08.04
US 2012260148 A1,2012.10.11
US 3588830 A,1971.06.28
CN 106462480 A,2017.02.22
CN 102541667 A,2012.07.04
CN 104094237 A,2014.10.08
CN 101996689 A,2011.03.30
审查员 王曦

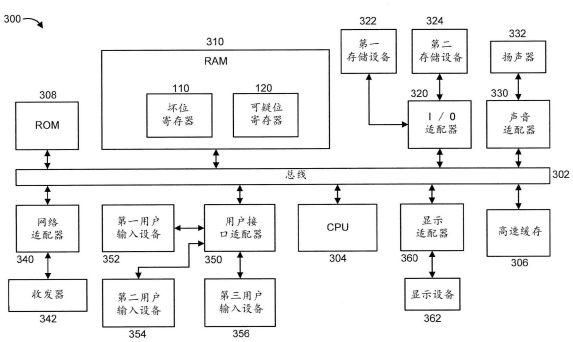
权利要求书2页 说明书7页 附图8页

(54)发明名称

用于存储器的坏位寄存器

(57)摘要

存储器设备包括非易失性随机存取存储器。非易失性存储器包括可疑位寄存器，其被配置为存储被确定为具有错误的位的地址。非易失性存储器还包括坏位寄存器，其被配置为存储(i)由于第一错误而出现在可疑位寄存器中并且(ii)被确定具有第二错误的位的地址。存储器设备识别坏位，以便它们可以被熔断，从而避免在使用非易失性随机存取存储器期间的错误。



CN 110651331 B

1.一种在常规操作期间识别坏位的存储器设备,包括:

非易失性随机存取存储器,包括:

可疑位寄存器,被配置为存储被确定为具有写入错误的位的地址;以及

坏位寄存器,被配置为存储(i)由于第一次写入错误出现在所述可疑位寄存器中并且(ii)被确定为在所述第一次写入错误之后具有第二次写入错误的位的地址,来作为所述非易失性随机存取存储器中的基于写入错误率的坏位的地址。

2.根据权利要求1所述的存储器设备,其中所述可疑位寄存器被配置为存储被确定为在老化过程之后发生所述写入错误的所述位的所述地址,且所述存储器设备进一步包括主寄存器,其被配置为识别在老化过程中确定有错误的位。

3.根据权利要求2所述的存储器设备,其中所述主寄存器和所述坏位寄存器被配置为熔丝位寄存器。

4.根据权利要求3所述的存储器设备,其中,所述主寄存器和所述坏位寄存器包括在所述非易失性随机存取存储器中。

5.根据权利要求2所述的存储器设备,其中在所述老化过程期间被确定为坏的位对应于电短路条件和电开路条件。

6.根据权利要求2所述的存储器设备,其中,所述主寄存器包括在所述非易失性随机存取存储器中。

7.根据权利要求2所述的存储器设备,其中所述主寄存器包括在一次性可编程存储器设备中。

8.根据权利要求1所述的存储器设备,其中所述非易失性随机存取存储器是具有磁隧道结的自旋扭矩磁阻随机存取存储器。

9.根据权利要求1所述的存储器设备,其中响应于所述可疑位寄存器已满并且有地址待写入所述可疑位寄存器,在所述可疑位寄存器中的最旧的一个地址上写入。

10.根据权利要求1所述的存储器设备,其中响应于所述坏位寄存器被填充且有地址待写入所述坏位寄存器,在所述坏位寄存器中的最旧的一个地址上写入。

11.一种在常规操作期间识别坏位的计算机实现的方法,包括:

在非易失性随机存取存储器中配置可疑位寄存器,以存储被确定为具有写入错误的位的地址;以及

在非易失性随机存取存储器中配置坏位寄存器,以存储(i)由于第一次写入错误出现在所述可疑位寄存器中并且(ii)被确定为在所述第一次写入错误之后具有第二次写入错误的位的地址,来作为所述非易失性随机存取存储器中的基于写入错误率的坏位的地址。

12.根据权利要求11所述的计算机实现的方法,其中所述可疑位寄存器被配置为存储被确定为在老化过程之后发生所述写入错误的所述位的所述地址,且所述方法进一步包括配置主寄存器以识别在老化过程中确定为坏的位。

13.根据权利要求12所述的计算机实现的方法,还包括将所述主寄存器和所述坏位寄存器配置为熔丝位寄存器。

14.根据权利要求13所述的计算机实现的方法,其中,所述主寄存器和所述坏位寄存器包括在所述非易失性随机存取存储器中。

15.根据权利要求12所述的计算机实现的方法,其中在所述老化过程期间被确定为坏

的位对应于电短路条件和电开路条件。

16.根据权利要求12所述的计算机实现的方法，其中，所述主寄存器被配置在所述非易失性随机存取存储器中。

17.根据权利要求12所述的计算机实现的方法，其中所述主寄存器被配置在一次性可编程存储器设备中。

18.根据权利要求11所述的计算机实现的方法，其中所述非易失性随机存取存储器是具有磁隧道结的自旋扭矩磁阻随机存取存储器。

19.一种在常规操作期间识别坏位的存储器系统，包括：

坏位寄存器，被配置为存储包含被确定为具有不可接受的写入错误率的位的字的地址；

可疑位寄存器，被配置为识别要写入所述坏位寄存器的坏位；

处理器，被配置为：

响应于使用纠错码检测到错误，在所述可疑位寄存器中搜索与所述错误有关的位的地址的匹配，以及

响应于存在所述匹配，从所述可疑位寄存器中移除与所述错误有关的位的地址，并将与所述错误有关的位的地址写入所述坏位寄存器。

20.根据权利要求19所述的存储器系统，其中所述处理器被配置为响应于所述匹配不存在而将与所述错误有关的位的地址写入所述可疑位寄存器。

21.根据权利要求19所述的存储器系统，其进一步包括主寄存器，其被配置为识别在老化过程期间被确定为坏的位。

22.根据权利要求21所述的存储器系统，其中所述主寄存器和所述坏位寄存器被配置为熔丝位寄存器，且其中所述处理器被配置为使用所述熔丝位寄存器来熔断确定为坏的字并且用相应的冗余地址替换每一个确定为坏的字。

23.根据权利要求21所述的存储器系统，其中所述坏位寄存器、所述可疑位寄存器和所述主寄存器包括在同一非易失性存储器设备中。

24.根据权利要求21所述的存储器系统，其中所述坏位寄存器和所述可疑位寄存器包含在同一非易失性存储器设备中，且所述主寄存器包含在不同的非易失性存储器设备中。

25.一种在常规操作期间识别坏位的计算机实现的方法，包括：

配置(i)坏位寄存器，以存储包括被确定为具有不可接受的写入错误率的位的字的地址，以及(ii)可疑位寄存器，以识别要写入所述坏位寄存器的坏位，

其中，响应于使用纠错码检测到错误，该方法还包括在所述可疑位寄存器中搜索与所述错误有关的位的地址的匹配，以及

其中，响应于存在所述匹配，该方法还包括从所述可疑位寄存器中移除与所述错误有关的位的地址，并将与所述错误有关的位的地址写入所述坏位寄存器。

用于存储器的坏位寄存器

技术领域

[0001] 本发明一般涉及存储器,尤其涉及用于存储器的坏位寄存器。

背景技术

[0002] 一些多次可编程非易失性存储器、例如自旋扭矩MRAM,受到具有固有写入错误率(write-error-rate)的问题的困扰。这意味着每次写入任何位时,都存在该位不会写入正确状态的非零概率。通常,这种错误的错误率被设计得非常低,例如1e-9个错误/写入或更少。但是,在许多应用中,这还不够,特别是如果某些位的写入错误率比其他位更差。如这里所使用的,术语“坏位”指的是具有比其他位更差的写入错误率的位,例如,高于其他位的阈值数和/或高于阈值写入错误率。在这种情况下,坏位最终会导致字段错误。

[0003] 解决该问题的一种方法是使用纠错码,其可以纠正某些形式的错误。例如,某些代码可以纠正72位字中的一个错误,但不能纠正两个错误。但是,如果存在具有足够高写入错误率的坏位,则最终它们将导致无法纠正的错误(例如,一个字中的两个错误)。

[0004] 处理该问题的另一种方法是在老化测试(burn-in test)中在工厂中识别并熔断这些坏位。存储器中的熔丝位(fuse bit)寄存器记录在老化测试期间识别的包括坏位的字的地址。然后使用这些地址来熔断这些字,以便使用其他冗余字。然而,这对于解决写入错误率错误的问题通常是不切实际的。例如,在老化测试期间可能需要对每个位写入和读取1e9次,这将花费太长时间,因此太昂贵。

[0005] 因此,需要一种改进的方法来管理存储器中的坏位,以克服上述问题。

发明内容

[0006] 根据本发明的一个方面,提供了一种存储器设备。该存储器设备包括非易失性随机存取存储器。非易失性存储器包括可疑位寄存器,其被配置为存储确定具有错误的位的地址。非易失性存储器还包括坏位寄存器,其被配置为存储(i)由于第一错误而出现在可疑位寄存器中并且(ii)被确定具有第二错误的位的地址。因此,通过识别坏位以使其可以被熔断,存储器设备克服了上述一些具有比其他位更差的写入错误率的位的问题,从而避免了在使用非易失性随机存取存储器期间的错误。

[0007] 还提供了相应的计算机实现的方法。

[0008] 此外,提供以下优选特征。

[0009] 在一个实施例中,可疑位寄存器被配置为存储被确定为在老化过程之后发生错误的位的地址,并且存储器装置还包括主寄存器,其被配置为识别被确定在老化过程中有错误的位。因此,本发明可以解决老化错误。

[0010] 在一个实施例中,主寄存器和坏位寄存器被配置为熔丝位寄存器。因此,可以熔断坏位,以便不再使用它们。

[0011] 在一个实施例中,主寄存器和熔丝位寄存器包括在非易失性随机存取存储器中。因此,可以使用单个设备来提供上述寄存器,从而避免使用其他设备来实现本发明。

[0012] 根据本发明的另一方面，提供了一种存储器系统。存储器系统包括坏位寄存器，其被配置为存储包括被确定为具有不可接受的写入错误率的位的字的地址。存储器系统还包括可疑位寄存器，其被配置为识别坏位以写入坏位寄存器。存储器系统还包括处理器。处理器被配置为响应于使用纠错码检测到错误，在可疑位寄存器中搜索与错误有关的位的地址。处理器还被配置为响应于匹配的存在，从可疑位寄存器中移除与错误有关的位的地址，并将与错误有关的位的地址写入坏位寄存器。因此，存储器系统通过识别坏位从而可以将它们熔断，来克服上述固有写入错误率，从而避免在使用存储器系统期间出错。

[0013] 还提供了相应的计算机实现的方法。

[0014] 此外，提供以下优选特征。

[0015] 在一个实施例中，处理器被配置为响应于不存在匹配，将与错误有关的位的地址写入可疑位寄存器。因此，可以识别可疑位以便随后考虑它们是否应该包括在坏位寄存器中。

[0016] 在一个实施例中，存储器系统还包括主寄存器，其被配置为识别在老化过程期间被确定为坏的位。因此，本发明可以解决老化错误。

[0017] 在一个实施例中，主寄存器和坏位寄存器被配置为熔丝位寄存器，并且处理器被配置为使用熔丝位寄存器来熔断确定为坏的字并且用对应的冗余地址替换确定为坏的每个字。因此，可以熔断坏位，以便不再使用它们。

[0018] 在一个实施例中，坏位寄存器、可疑位寄存器和主寄存器包括在同一非易失性存储器件中。因此，可以使用单个设备来提供上述寄存器，从而避免使用其他设备来实现本发明。

[0019] 从以下将结合附图来阅读的对其说明性实施例的详细描述中，这些和其他特征和优点将变得显而易见。

附图说明

[0020] 以下描述将参考以下附图提供优选实施例的细节，其中：

[0021] 图1示出了根据本发明实施例的一组寄存器100；

[0022] 图2示出了根据本发明实施例的另一组寄存器200；

[0023] 图3示出了根据本发明实施例的可以应用本发明原理的示例性处理系统300；

[0024] 图4示出了根据本发明实施例的可以应用本发明原理的另一示例性处理系统400；

[0025] 图5示出了根据本发明实施例的可以应用本发明原理的又一示例性处理系统500；

[0026] 图6示出了根据本发明实施例的用于管理坏位的示例性方法600；和

[0027] 图7-8示出了根据本发明实施例的用于管理坏位的另一示例性方法700。

具体实施方式

[0028] 本发明针对用于存储器的坏位寄存器。如这里所使用的，术语“坏位”指的是与一个或多个错误相关联的位。

[0029] 在一个实施例中，本发明提供了一种用于识别和熔断字段中的坏位的方法。这允许在常规操作期间识别具有高写入错误率的位，并将这些位熔断，从而不再使用这些位。

[0030] 在一个实施例中，使用两个寄存器，即坏位寄存器和可疑位寄存器。在另一实施例

中，使用三个寄存器，即主寄存器、坏位寄存器和可疑位寄存器。

[0031] 图1示出了根据本发明实施例的一组寄存器100。在图1的实施例中，寄存器组100包括坏位寄存器110和可疑位寄存器120。

[0032] 图2示出了根据本发明实施例的另一组寄存器200。在图2的实施例中，寄存器组200包括坏位寄存器110、可疑位寄存器120和主寄存器230。主寄存器230和坏位寄存器110可以形成熔丝位寄存器240。

[0033] 因此，图2的寄存器组200与图1的寄存器组100的不同之处在于包括主寄存器230，以及从主寄存器230和坏位寄存器110形成熔丝位寄存器240。

[0034] 如图1和2所示，坏位寄存器110可以由非易失性存储器本身形成。在操作期间使用坏位寄存器110来记录包括已被确定具有差的写入错误率的位的字的地址。当坏位寄存器110填满时，后续地址被写在坏位寄存器110中的最旧地址(最长时间之前写入的地址)上。

[0035] 可疑位寄存器120也可以由非易失性存储器本身形成。可疑位寄存器120用于识别要写入坏位寄存器110的坏位。每当用纠错码检测到错误时，在可疑位寄存器120中搜索出错的位的地址。如果没有出现，那么该位的地址被写入可疑位寄存器120。如果其出现，则该位的地址从可疑位寄存器120中移除，并且包括该位的字的地址被写入坏位寄存器110。当可疑位寄存器120填满时，后续地址被写在可疑位寄存器120中的最旧地址(最长时间之前写入的地址)上。

[0036] 参考图2，主寄存器230可以由一次性可编程存储器或非易失性存储器本身形成。主寄存器230必须具有足够的热稳定性，以便在高温芯片焊接过程中存储信息。在老化期间使用主寄存器230来识别坏位(通常是由于高写入错误率之外的原因而产生的坏位，例如，电短路或开路)。

[0037] 坏位寄存器110和主寄存器230一起形成熔丝位寄存器240，熔丝位寄存器240用于熔断坏字并用冗余地址替换它们。

[0038] 因此，图1和2中的寄存器组100和200分别有利地识别并熔断字段中的坏位。这允许在常规操作期间识别具有高写入错误率的位，并且将这些位熔断，从而不再使用这些位，从而克服了上述固有写入错误率的问题。

[0039] 图3示出了图1的寄存器组100的示例性实现。具体地，图3示出了根据本发明的实施例的具有包括在非易失性存储器中的图1的坏位寄存器110和可疑位寄存器120的示例性处理系统300。

[0040] 处理系统300包括至少一个处理器(CPU)304，其经由系统总线(或其他通信介质，但为了说明和示例的目的而在下文中称为“系统总线”)302可操作地耦合到其他组件。高速缓存306、只读存储器(ROM)308、随机存取存储器(RAM)310、输入/输出(I/O)适配器320、声音适配器330、网络适配器340、用户接口适配器350、显示适配器360可操作地耦合到系统总线302。

[0041] 在图3的实施例中，RAM 310包括坏位寄存器110和可疑位寄存器120。在一个实施例中，RAM 310由具有磁隧道结的自旋扭矩磁阻RAM(RAM)实现。当然，本发明不限于前述类型的RAM，因此，根据本发明的教导，也可以使用其他非易失性存储器类型，同时保持本发明的精神。

[0042] 第一存储设备322和第二存储设备324通过I/O适配器320可操作地耦合到系统总

线302。存储设备322和324可以是任何盘存储设备(例如,磁性或光学的盘存储设备)、固态磁设备等。存储设备322和324可以是相同类型的存储设备或不同类型的存储设备。

[0043] 扬声器332通过声音适配器330可操作地耦合到系统总线302。收发器342通过网络适配器340可操作地耦合到系统总线302。显示设备362通过显示适配器360可操作地耦合到系统总线302。

[0044] 第一用户输入设备352、第二用户输入设备354和第三用户输入设备356通过用户接口适配器350可操作地耦合到系统总线302。用户输入设备352、354和356可以是键盘、鼠标、小键盘、图像捕获设备、运动感测设备、麦克风、包含至少两个前述设备的功能的设备等等中的任何一种。当然,也可以使用其他类型的输入设备,同时保持本发明的精神。用户输入设备352、354和356可以是相同类型的用户输入设备或不同类型的用户输入设备。用户输入设备352、354和356用于向系统300输入信息和从系统300输出信息。

[0045] 当然,如本领域技术人员容易想到的,处理系统300还可以包括其他元件(未示出),并且省略某些元件。例如,各种其他输入设备和/或输出设备可以包括在处理系统300中,这取决于其特定实现,如本领域普通技术人员容易理解的。例如,可以使用各种类型的无线和/或有线输入和/或输出设备。此外,如本领域普通技术人员容易理解的,还可以使用各种配置的附加处理器、控制器、存储器等。鉴于本文提供的本发明的教导,本领域普通技术人员容易想到处理系统300的这些和其他变型。

[0046] 图4和图5示出了图2的寄存器组200的各个实施例。具体地,图4示出了根据本发明实施例的具有全部包括在非易失性存储器中的图2的坏位寄存器110、可疑位寄存器120和主寄存器230的示例性处理系统400。图5示出了根据本发明实施例的具有包括在非易失性存储器中的图2的坏位寄存器110和可疑位寄存器120的示例性处理系统500,其中,图2的主寄存器230由一次性可编程存储器形成。

[0047] 因此,图4的计算机处理系统400与图3的计算机处理系统300的不同之处在于还包括主寄存器230,其中主寄存器230包括在RAM 410中。图5的计算机处理系统500与图3的计算机处理系统300的不同之处在于还包括主寄存器230,其中主寄存器230包括在一次性可编程存储器(而不是RAM 510)中。另外,在图4-5中,主寄存器230和坏位寄存器110形成熔丝位寄存器240。

[0048] 现在将参照图6描述方法600。应当理解,这里描述的以下内容可以执行图6的方法600:图1的寄存器组100;和图3的计算机处理系统300。还应当理解,这里描述的以下内容也可以执行图6的方法600,其中主寄存器230未被使用:图2的寄存器组200;图4的计算机处理系统400;和图5的计算机处理系统500。

[0049] 图6示出了根据本发明实施例的用于管理坏位的示例性方法600。方法600涉及以下内容:坏位寄存器(例如,图1和3的坏位寄存器110);和可疑位寄存器(例如,图1和3的可疑位寄存器120)。

[0050] 在步骤610,配置(i)坏位寄存器,以存储包括被确定为具有不可接受的写入错误率的位的字的地址,以及(ii)可疑位寄存器,以识别要写入坏位寄存器的坏位。在一个实施例中,可以基于阈值确定不可接受的写入错误率是不可接受的。在一个实施例中,可疑位寄存器可以被配置为,响应于可疑位寄存器已满并且地址等待写入可疑位寄存器,使得在可疑位寄存器中最旧的一个地址上写入。

[0051] 在步骤620,确定是否已检测到错误(例如,使用错误校正码)。如果是,则进行到步骤630。否则,该方法结束。

[0052] 在步骤630,在可疑位寄存器中搜索与错误有关的位的地址的匹配。

[0053] 在步骤640,确定是否存在匹配。如果是,则进行到步骤650。否则,进行到步骤660。

[0054] 在步骤650(存在匹配),从可疑位寄存器中移除与错误有关的位的地址,并将与错误有关的位的地址写入坏位寄存器。应当理解,与错误有关的位可以被认为已经遭受了两次失败,第一次失败导致该位的地址被置于可疑位寄存器中,第二次失败导致该位的地址被置于坏位寄存器中。

[0055] 在步骤660(不存在匹配),将与错误有关的位的地址写入可疑位寄存器。

[0056] 现在将参考图7-8描述方法700。应了解,本文中所描述的以下内容可执行图7-8的方法700:图2的寄存器组200;图4的计算机处理系统400;和图5的计算机处理系统500。

[0057] 图7-8示出了根据本发明实施例的用于管理坏位的另一示例性方法700。方法700涉及以下内容:坏位寄存器(例如,图2、4和5的坏位寄存器110);可疑位寄存器(例如,图2、4和5的可疑位寄存器120);主寄存器(例如,图2、4和5的主寄存器230);和熔丝位寄存器(例如,图2、4和5的熔丝位寄存器240)。

[0058] 在步骤705,配置(i)坏位寄存器,以存储包括被确定为具有不可接受的写入错误率的位的字的地址,(ii)可疑位寄存器,以识别要写入坏位寄存器的坏位,以及(iii)主寄存器,以识别在老化过程中被确定为坏的位。在一个实施例中,可以基于阈值确定不可接受的写入错误率是不可接受的。在一个实施例中,在老化过程中被确定为坏的位可以对应于电短路状况和电开路状况。在一个实施例中,可疑位寄存器可以被配置为,响应于可疑位寄存器已满并且地址等待写入可疑位寄存器,使得在可疑位寄存器中最旧的一个地址上写入。在一个实施例中,坏位寄存器可以被配置为,响应于坏位寄存器已满并且地址等待写入坏位寄存器,使得在坏位寄存器中最旧的一个地址上写入。

[0059] 在步骤710,从主寄存器和坏位寄存器形成熔丝位寄存器。熔丝位寄存器用于熔断被确定为坏的字,并用相应的冗余地址替换被确定为坏的字。

[0060] 在步骤715,使用熔丝位寄存器,熔断确定为坏的字,并用相应的冗余地址替换确定为坏的每个字。

[0061] 在步骤720,确定是否已检测到错误(例如,使用错误校正码)。如果是,则进行到步骤730.否则,该方法结束。

[0062] 在步骤730,在可疑位寄存器中搜索与错误有关的位的地址的匹配。

[0063] 在步骤740,确定匹配是否存在。如果是,则进行到步骤750。否则,进行到步骤760。

[0064] 在步骤750(存在匹配),从可疑位寄存器中移除与错误有关的位的地址,并将与错误有关的位的地址写入坏位寄存器。应当理解,与错误有关的位可以被认为已经遭受了两次失败,第一次失败导致该位的地址被置于可疑位寄存器中,第二次失败导致该位的地址被置于坏位寄存器中。

[0065] 在步骤760(不存在匹配),将与错误有关的位的地址写入可疑位寄存器。

[0066] 在任何可能的技术细节结合层面,本发明可以是系统、方法和/或计算机程序产品。计算机程序产品可以包括计算机可读存储介质,其上载有用于使处理器实现本发明的各个方面的计算机可读程序指令。

[0067] 计算机可读存储介质可以是可以保持和存储由指令执行设备使用的指令的有形设备。计算机可读存储介质例如可以是——但不限于——电存储设备、磁存储设备、光存储设备、电磁存储设备、半导体存储设备或者上述的任意合适的组合。计算机可读存储介质的更具体的例子(非穷举的列表)包括:便携式计算机盘、硬盘、随机存取存储器(RAM)、只读存储器(ROM)、可擦式可编程只读存储器(EPROM或闪存)、静态随机存取存储器(SRAM)、便携式压缩盘只读存储器(CD-ROM)、数字多功能盘(DVD)、记忆棒、软盘、机械编码设备、例如其上存储有指令的打孔卡或凹槽内凸起结构、以及上述的任意合适的组合。这里所使用的计算机可读存储介质不被解释为瞬时信号本身,诸如无线电波或者其他自由传播的电磁波、通过波导或其他传输媒介传播的电磁波(例如,通过光纤电缆的光脉冲)、或者通过电线传输的电信号。

[0068] 这里所描述的计算机可读程序指令可以从计算机可读存储介质下载到各个计算/处理设备,或者通过网络、例如因特网、局域网、广域网和/或无线网下载到外部计算机或外部存储设备。网络可以包括铜传输电缆、光纤传输、无线传输、路由器、防火墙、交换机、网关计算机和/或边缘服务器。每个计算/处理设备中的网络适配卡或者网络接口从网络接收计算机可读程序指令,并转发该计算机可读程序指令,以供存储在各个计算/处理设备中的计算机可读存储介质中。

[0069] 用于执行本发明操作的计算机程序指令可以是汇编指令、指令集架构(ISA)指令、机器指令、机器相关指令、微代码、固件指令、状态设置数据或者以一种或多种编程语言的任意组合编写的源代码或目标代码,所述编程语言包括面向对象的编程语言—诸如Smalltalk、C++等,以及常规过程式编程语言—诸如“C”语言或类似的编程语言。计算机可读程序指令可以完全地在用户计算机上执行、部分地在用户计算机上执行、作为一个独立的软件包执行、部分在用户计算机上部分在远程计算机上执行、或者完全在远程计算机或服务器上执行。在涉及远程计算机的情形中,远程计算机可以通过任意种类的网络—包括局域网(LAN)或广域网(WAN)—连接到用户计算机,或者,可以连接到外部计算机(例如利用因特网服务提供商来通过因特网连接)。在一些实施例中,通过利用计算机可读程序指令的状态信息来个性化定制电子电路,例如可编程逻辑电路、现场可编程门阵列(FPGA)或可编程逻辑阵列(PLA),该电子电路可以执行计算机可读程序指令,从而实现本发明的各个方面。

[0070] 这里参照根据本发明实施例的方法、装置(系统)和计算机程序产品的流程图和/或框图描述了本发明的各个方面。应当理解,流程图和/或框图的每个方框以及流程图和/或框图中各方框的组合,都可以由计算机可读程序指令实现。

[0071] 这些计算机可读程序指令可以提供给通用计算机、专用计算机或其它可编程数据处理装置的处理器,从而生产出一种机器,使得这些指令在通过计算机或其它可编程数据处理装置的处理器执行时,产生了实现流程图和/或框图中的一个或多个方框中规定的功能/动作的装置。也可以把这些计算机可读程序指令存储在计算机可读存储介质中,这些指令使得计算机、可编程数据处理装置和/或其他设备以特定方式工作,从而,存储有指令的计算机可读介质则包括一个制造品,其包括实现流程图和/或框图中的一个或多个方框中规定的功能/动作的各个方面的指令。

[0072] 也可以把计算机可读程序指令加载到计算机、其它可编程数据处理装置、或其它

设备上，使得在计算机、其它可编程数据处理装置或其它设备上执行一系列操作步骤，以产生计算机实现的过程，从而使得在计算机、其它可编程数据处理装置、或其它设备上执行的指令实现流程图和/或框图中的一个或多个方框中规定的功能/动作。

[0073] 附图中的流程图和框图显示了根据本发明的多个实施例的系统、方法和计算机程序产品的可能实现的体系架构、功能和操作。在这点上，流程图或框图中的每个方框可以代表一个模块、程序段或指令的一部分，所述模块、程序段或指令的一部分包含一个或多个用于实现规定的逻辑功能的可执行指令。在有些作为替换的实现中，方框中所标注的功能也可以以不同于附图中所标注的顺序发生。例如，两个连续的方框实际上可以基本并行地执行，它们有时也可以按相反的顺序执行，这依所涉及的功能而定。也要注意的是，框图和/或流程图中的每个方框、以及框图和/或流程图中的方框的组合，可以用执行规定的功能或动作的专用的基于硬件的系统来实现，或者可以用专用硬件与计算机指令的组合来实现。

[0074] 说明书中对本发明的“一个实施例”或“实施例”及其其他变型的引用意味着包括在本发明的至少一个实施方案中结合该实施例描述的特定特征、结构、特性等。因此，在整个说明书中出现在各个地方的短语“在一个实施例中”或“在实施例中”以及任何其他变型的出现不一定都指代相同的实施例。

[0075] 应理解，使用以下任何一个“/”、“和/或”和“至少一个”、例如在“A/B”、“A和/或B”和”A和B中的至少一个“的情况下，旨在包括仅选择第一个列出的选项(A)、或仅选择第二个列出的选项(B)、或选择两个选项(A和B)。作为另一个例子，在“A、B和/或C”和“A、B和C中的至少一个”的情况下，这种措辞旨在包括仅选择第一个列出的选项(A)、或仅选择第二个列出的选项(B)、或仅选择第三个列出的选项(C)、或仅选择第一个和第二个列出的选项(A和B)、或选择仅限第一和第三个列出的选项(A和C)、或仅选择第二个和第三个列出的选项(B和C)、或选择所有三个选项(A和B和C)。如本领域和相关领域的普通技术人员显而易见的，所列出的许多项目可以扩展。

[0076] 已经描述了系统和方法的优选实施例(其旨在是说明性的而非限制性的)，应注意，本领域技术人员根据上述教导可以进行修改和变化。因此，应该理解，可以在所公开的特定实施例中进行改变，这些改变在所附权利要求所概述的本发明的范围内。已经如此描述了本发明的各方面，具有专利法所要求的细节和特殊性，在所附权利要求中阐述了所要求和期望保护的内容。

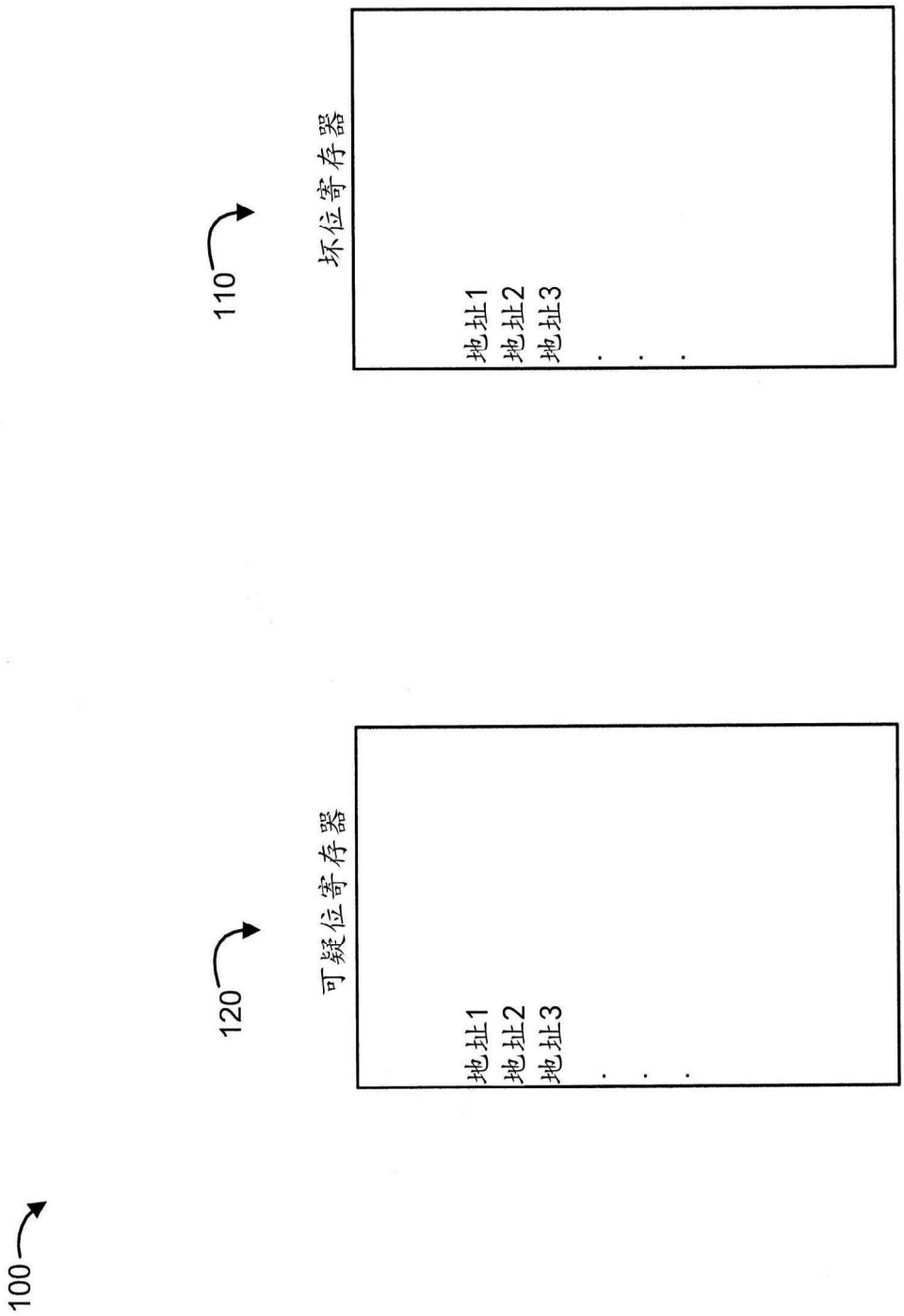


图1

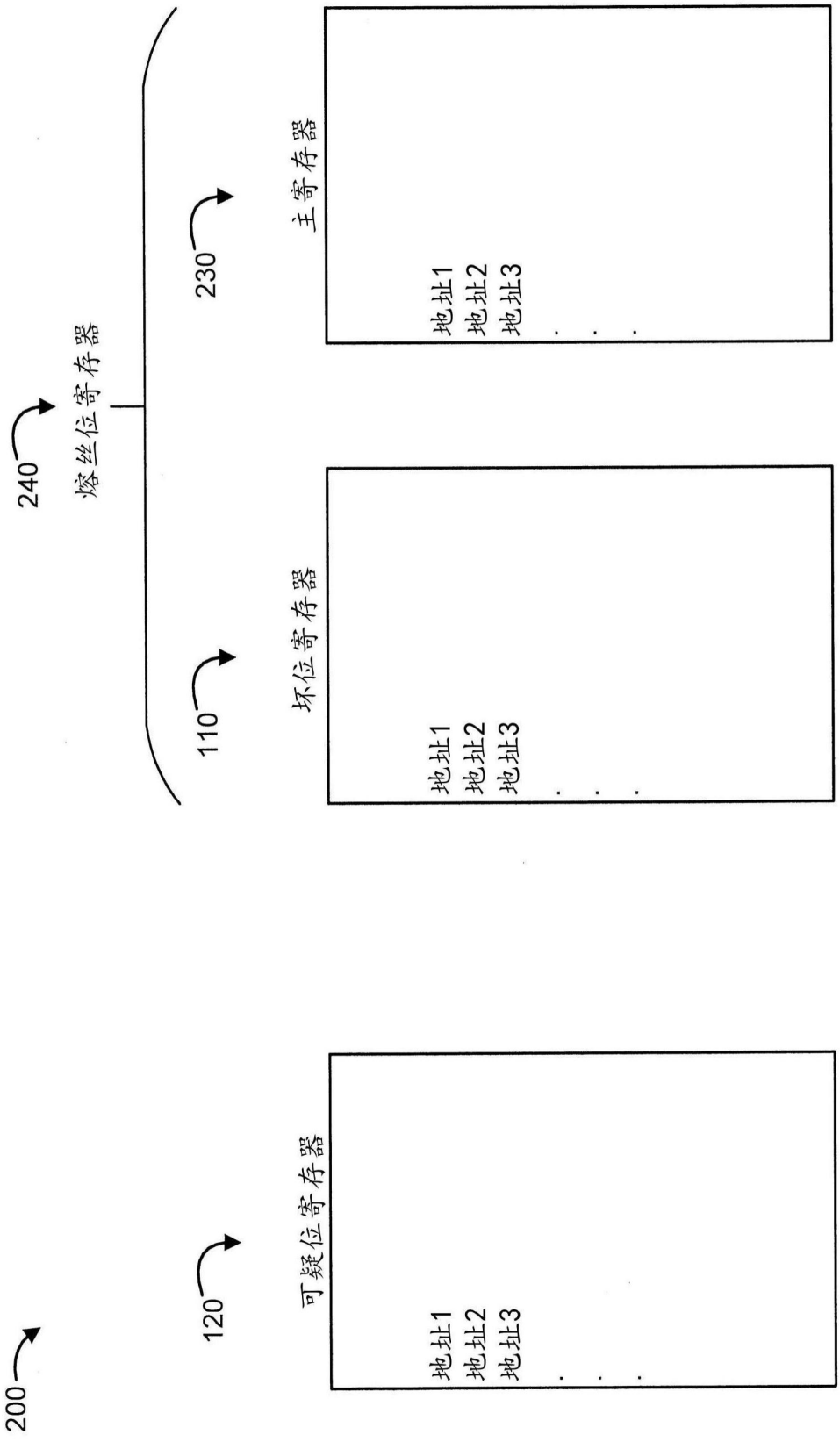

200
120
可疑位寄存器
地址1
地址2
地址3
110
坏位寄存器
地址1
地址2
地址3
240
熔丝位寄存器
230
主寄存器
地址1
地址2
地址3

图2

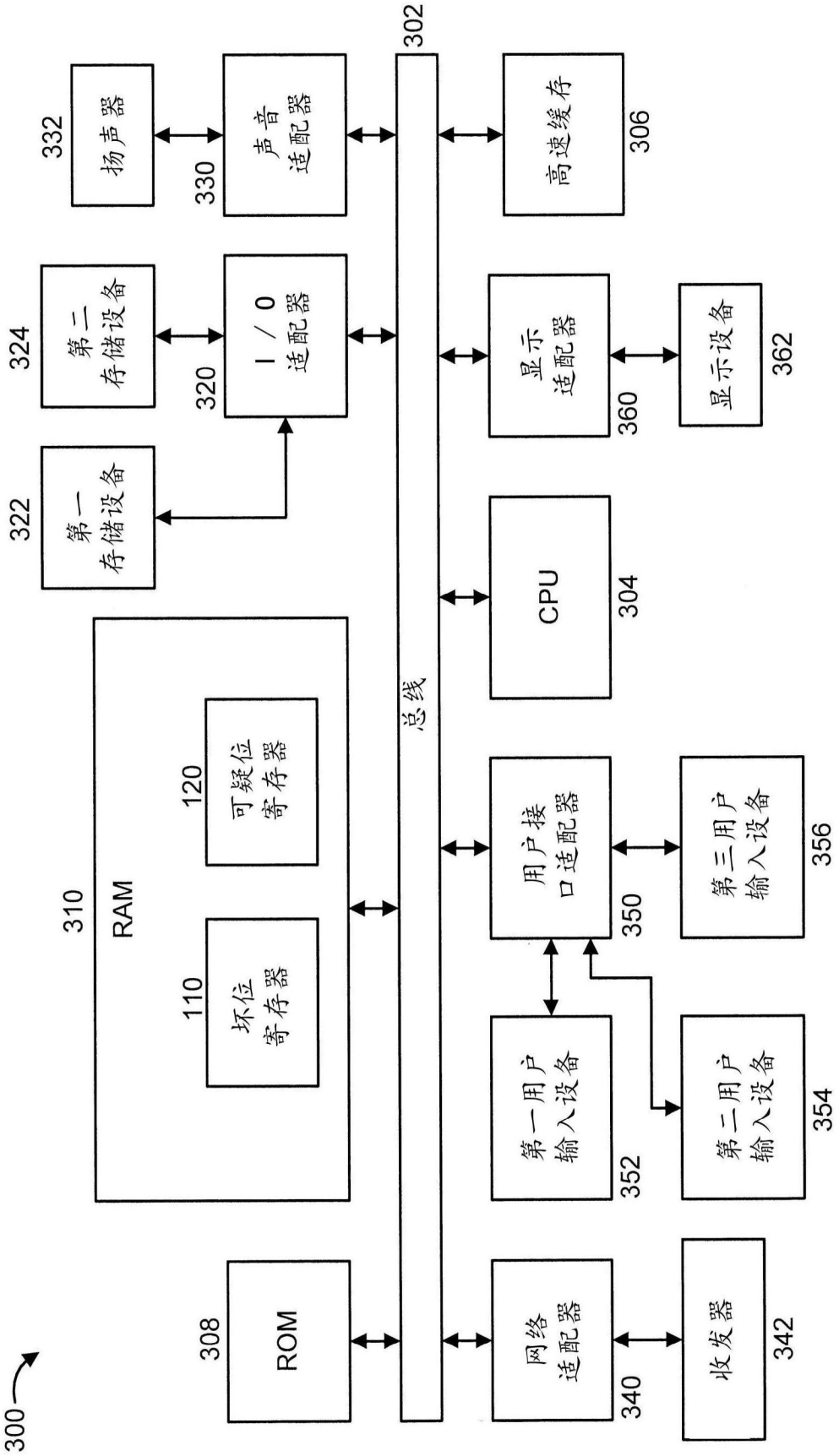

300
302
总线
308
ROM
310
RAM
110
坏位寄存器
120
可疑位寄存器
304
CPU
306
高速缓存
320
I/O适配器
322
第一存储设备
324
第二存储设备
330
声音适配器
332
扬声器
340
网络适配器
342
收发器
350
用户接口适配器
352
第一用户输入设备
354
第二用户输入设备
356
第三用户输入设备
360
显示适配器
362
显示设备

图3

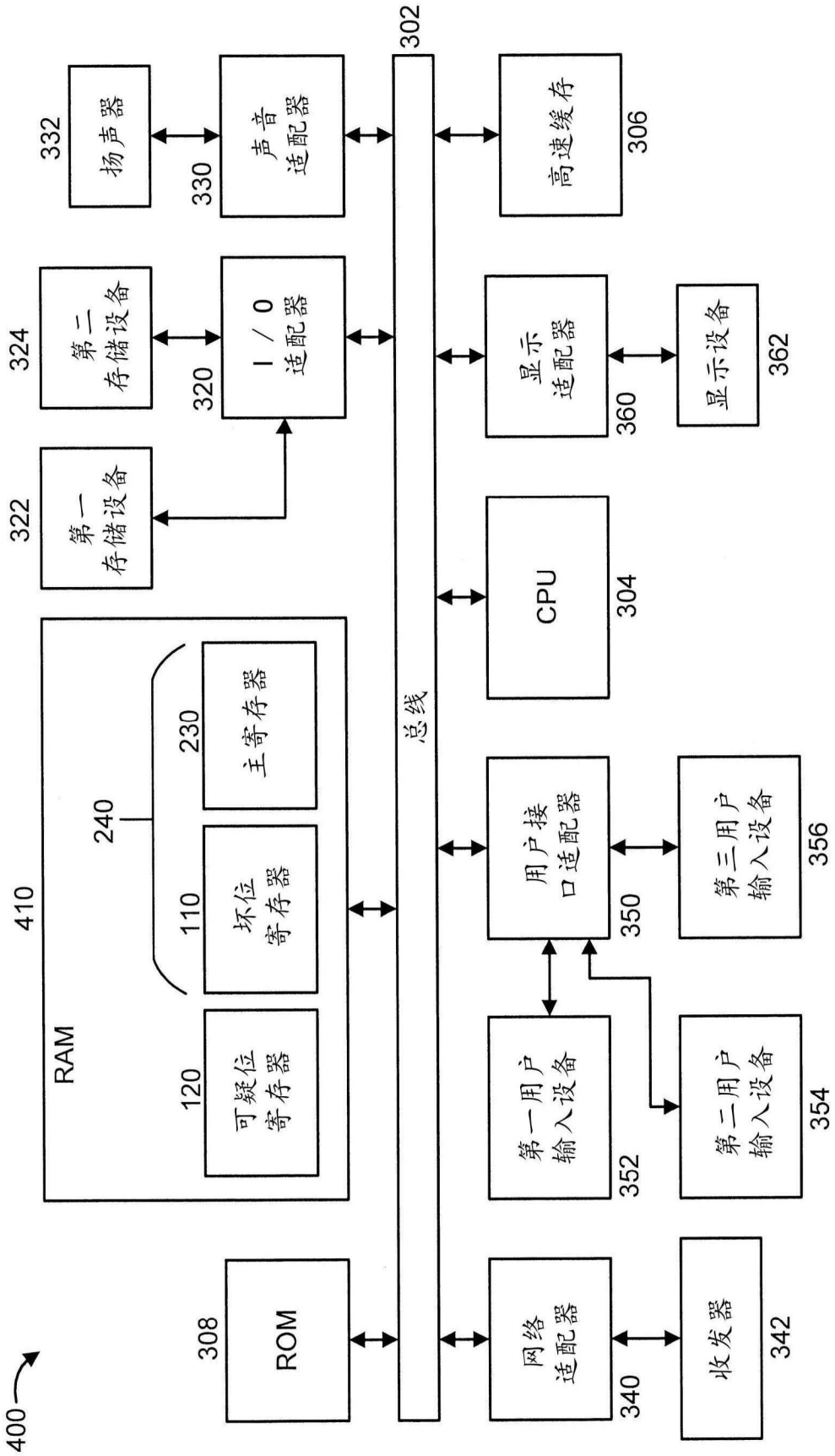

400
RAM
410
240
230
主寄存器
110
坏位
寄存器
120
可疑位
寄存器
总线
302
ROM
308
CPU
304
网络
适配器
340
收发器
342
第一
存储设备
322
第二
存储设备
324
I/O
适配器
320
扬声器
332
声音
适配器
330
高速缓存
306
显示
适配器
360
显示设备
362
用户接
口适配器
350
第一用户
输入设备
352
第二用户
输入设备
354
第三用户
输入设备
356

图4

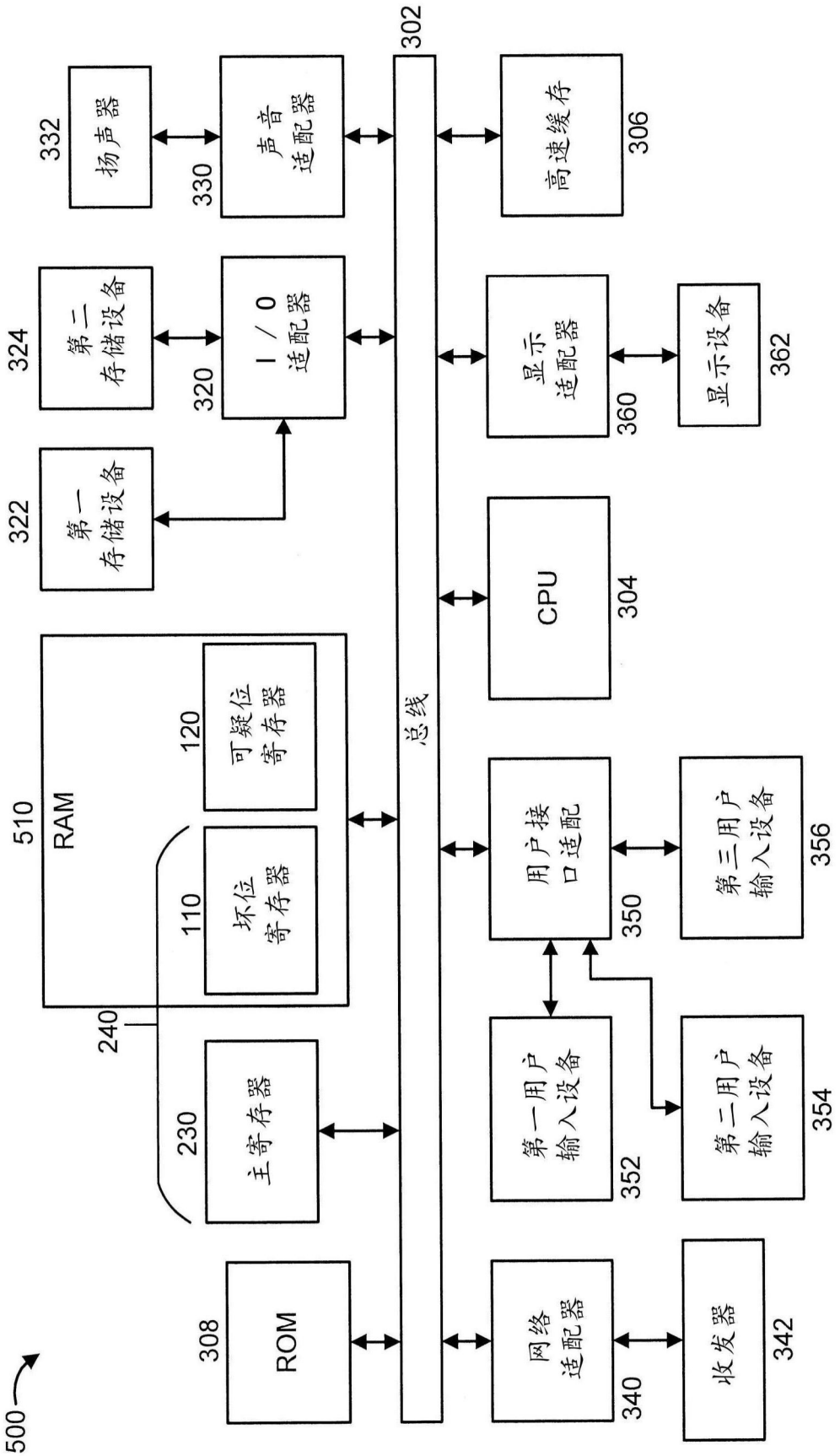

500
302
332
扬声器
330
声音适配器
高速缓存
306
324
第二存储设备
320
I/O适配器
显示适配器
360
显示设备
362
322
第一存储设备
CPU
304
510
RAM
120
可疑位寄存器
总线
110
坏位寄存器
用户接口适配
350
第三用户输入设备
356
240
230
主寄存器
第一用户输入设备
352
第二用户输入设备
354
308
ROM
网络适配器
340
收发器
342

图5

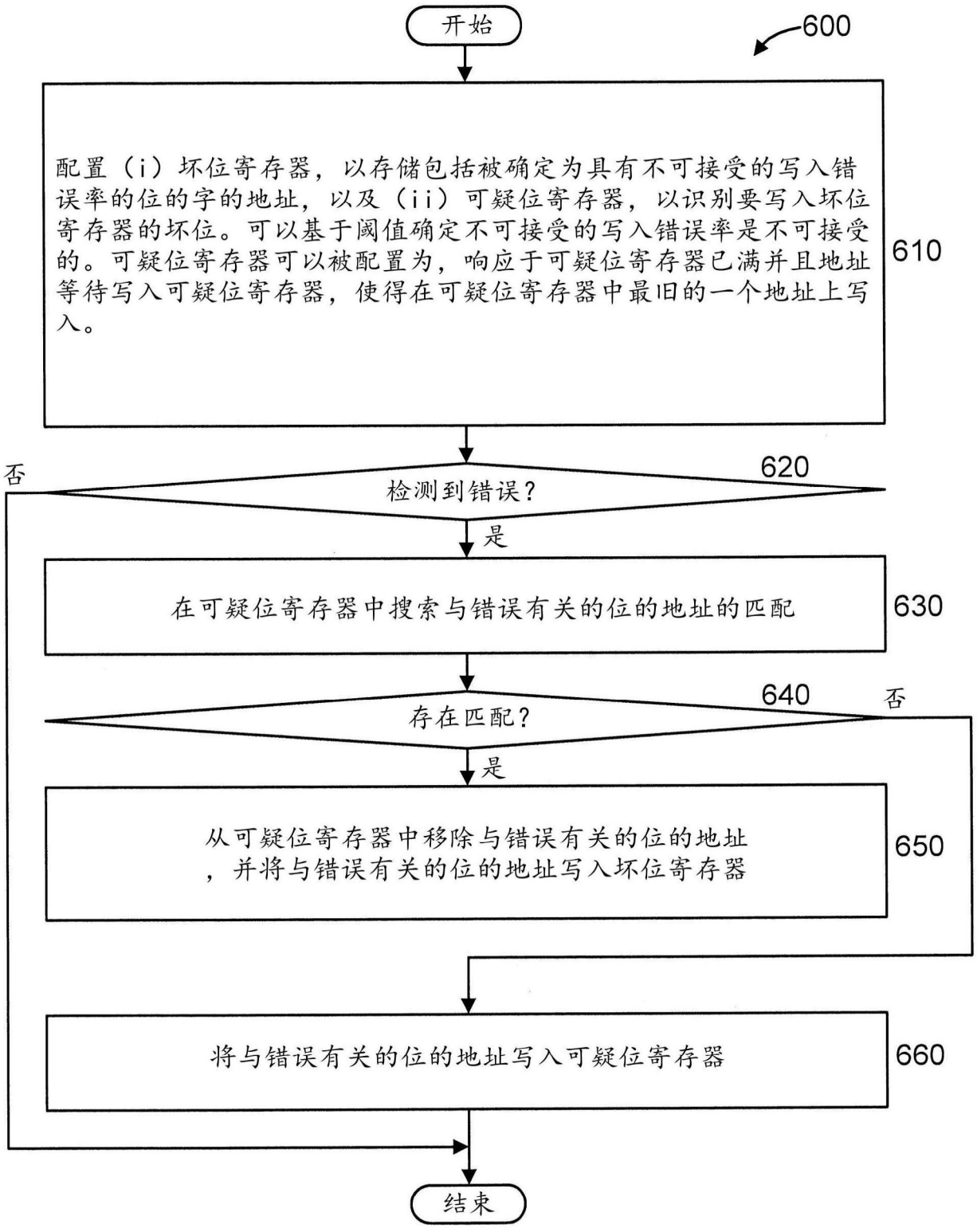

开始
600
配置（i）坏位寄存器，以存储包括被确定为具有不可接受的写入错误率的位的字的地址，以及（ii）可疑位寄存器，以识别要写入坏位寄存器的坏位。可以基于阈值确定不可接受的写入错误率是不可接受的。可疑位寄存器可以被配置为，响应于可疑位寄存器已满并且地址等待写入可疑位寄存器，使得在可疑位寄存器中最旧的一个地址上写入。
610
检测到错误？
620
否
是
在可疑位寄存器中搜索与错误有关的位的地址的匹配
630
存在匹配？
640
否
是
从可疑位寄存器中移除与错误有关的位的地址，并将与错误有关的位的地址写入坏位寄存器
650
将与错误有关的位的地址写入可疑位寄存器
660
结束

图6

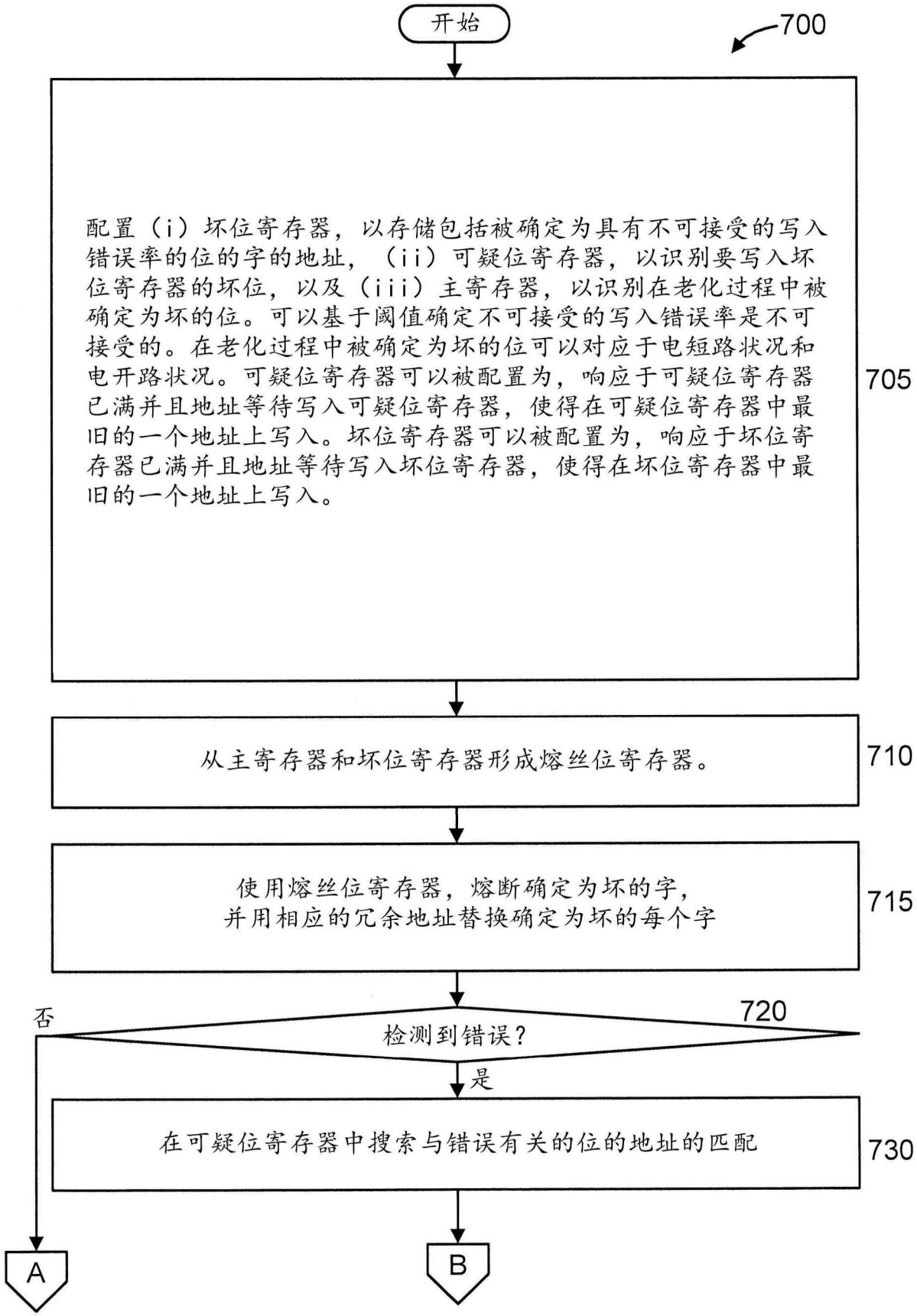

开始
700
配置（i）坏位寄存器，以存储包括被确定为具有不可接受的写入错误率的位的字的地址，（ii）可疑位寄存器，以识别要写入坏位寄存器的坏位，以及（iii）主寄存器，以识别在老化过程中被确定为坏的位。可以基于阈值确定不可接受的写入错误率是不可接受的。在老化过程中被确定为坏的位可以对应于电短路状况和电开路状况。可疑位寄存器可以被配置为，响应于可疑位寄存器已满并且地址等待写入可疑位寄存器，使得在可疑位寄存器中最旧的一个地址上写入。坏位寄存器可以被配置为，响应于坏位寄存器已满并且地址等待写入坏位寄存器，使得在坏位寄存器中最旧的一个地址上写入。
705
从主寄存器和坏位寄存器形成熔丝位寄存器。
710
使用熔丝位寄存器，熔断确定为坏的字，
并用相应的冗余地址替换确定为坏的每个字
715
检测到错误？
720
否
是
在可疑位寄存器中搜索与错误有关的位的地址的匹配
730
A
B

图7

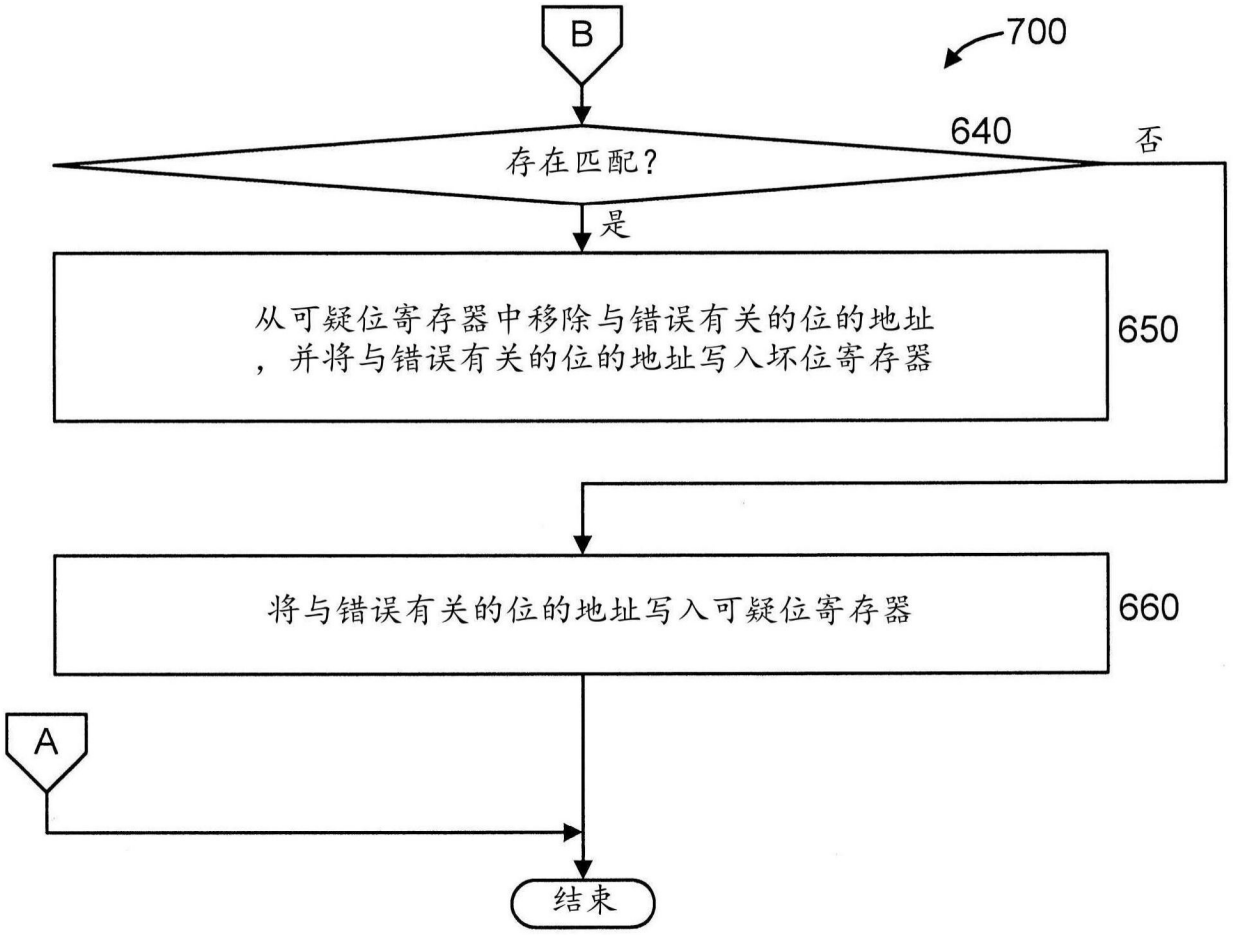

B
700
640
存在匹配?
否
是
从可疑位寄存器中移除与错误有关的位的地址，并将与错误有关的位的地址写入坏位寄存器
650
将与错误有关的位的地址写入可疑位寄存器
660
A
结束

图8