

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年10月1日(01.10.2020)



(10) 国際公開番号

WO 2020/195885 A1

- (51) 国際特許分類:
H01L 21/60 (2006.01) *H01L 23/522* (2006.01)
H01L 21/3205 (2006.01) *H01L 27/146* (2006.01)
H01L 21/768 (2006.01)
- (21) 国際出願番号: PCT/JP2020/010764
- (22) 国際出願日: 2020年3月12日(12.03.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2019-054092 2019年3月22日(22.03.2019) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

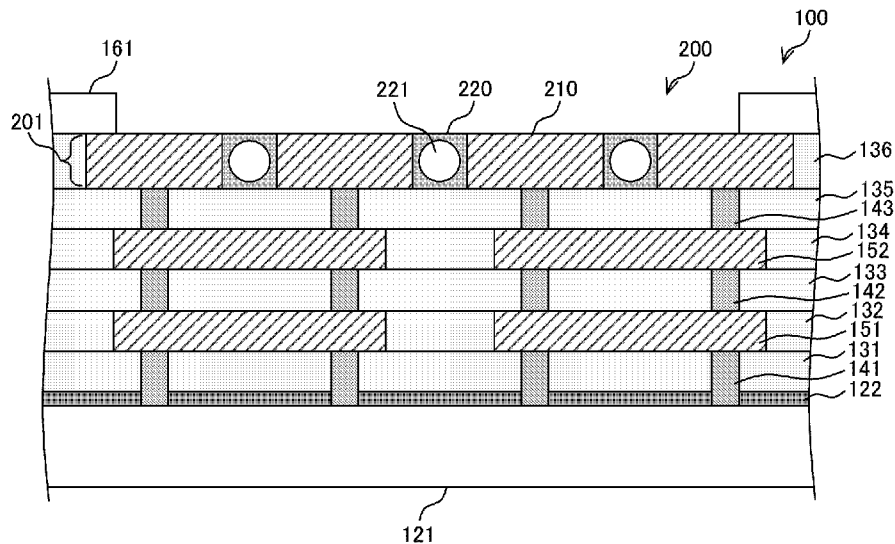
(72) 発明者: 原田 翼(HARADA Tsubasa); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP). 廣岡 昭一(HIROOKA Shoichi); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP).

(74) 代理人: 松尾 憲一郎(MATSUO Kenichiro); 〒8100042 福岡県福岡市中央区赤坂1丁目10番17号 しんくみ赤坂ビル7階 Fukuoka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置および半導体装置の製造方法



(57) Abstract: The purpose of the present invention is to simplify the construction of a pad in a semiconductor device provided with a pad. The semiconductor device is provided with a pad. The pad of the semiconductor device is constructed of a hybrid pad layer disposed adjacent to an interlayer dielectric film formed on a semiconductor substrate. The hybrid pad layer of which the pad is constructed is a pad layer in which a metal region and a bulging region are disposed in the same layer. The bulging region disposed in the hybrid pad layer is a region in which a deformed portion created by deformation of the metal region bulges.



CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: パッドを具備する半導体装置におけるパッドの構成を簡略化する。半導体装置は、パッドを具備する。その半導体装置が具備するパッドは、混成パッド層が半導体基板に形成された層間絶縁膜に隣接して配置されて構成される。そのパッドを構成するその混成パッド層は、金属領域と膨出領域とが同層に配置されるパッド層である。その混成パッド層に配置されるその膨出領域は、その金属領域が変形した際の変形部分が膨出する領域である。

明 細 書

発明の名称：半導体装置および半導体装置の製造方法

技術分野

[0001] 本開示は、半導体装置および半導体装置の製造方法に関する。詳しくは、半導体チップの表面にパッドが配置される半導体装置および当該半導体装置の製造方法に関する。

背景技術

[0002] 従来、半導体チップの表面にパッドが配置されて構成された半導体装置が使用されている。このパッドは、信号を半導体チップの外部に取り出すための電極である。ワイヤボンディングによりパッドにボンディングワイヤが接続され、このボンディングワイヤを介して信号の伝達が行われる。ワイヤボンディングでは、金（Au）線等をボンディングワイヤとして使用し、パッドに溶着させることにより電氣的な接続を得ることができる。このボンディングワイヤの溶着は、先端が球形状に加工されたボンディングワイヤをパッドに加熱圧接することにより行うことができる。しかし、このワイヤボンディングの際に半導体チップが破損する場合がある。例えば、ワイヤボンディングの衝撃により、パッドの直下の層間絶縁膜等が損傷を受け、き裂を生じる場合がある。

[0003] このような、ワイヤボンディングの際の半導体チップの損傷を防ぐため、パッドの直下の絶縁層に高硬度の構造物であるタングステン構造物を配置する半導体装置が提案されている（例えば、特許文献1参照。）。このタングステン構造物は、一定長、一定幅の板が複数枚一定間隔で並置された構造を有する。

先行技術文献

特許文献

[0004] 特許文献1：特開平10-199925号公報

発明の概要

発明が解決しようとする課題

[0005] 上述の従来技術では、パッドの直下の絶縁層にタングステン構造物を配置する必要があり、構成が複雑になるという問題がある。

[0006] 本開示は、上述した問題点に鑑みてなされたものであり、半導体装置のパッドの構成を簡略化することを目的としている。

課題を解決するための手段

[0007] 本開示は、上述の問題点を解消するためになされたものであり、その第1の態様は、金属領域と当該金属領域が変形した際の変形部分が膨出する膨出領域とが同層に配置されるパッド層である混成パッド層が半導体基板に形成された層間絶縁膜に隣接して配置されて構成されるパッドを具備する半導体装置である。

[0008] また、この第1の態様において、上記膨出領域は、内部に空洞を有する部材により構成されてもよい。

[0009] また、この第1の態様において、上記膨出領域は、金属膜に形成された開口部の頂部を閉塞することにより内部に上記空洞を形成した上記部材により構成されてもよい。

[0010] また、この第1の態様において、上記金属膜の開口部は、断面が逆テーパ形状に構成されてもよい。

[0011] また、この第1の態様において、上記金属膜の開口部は、断面の幅の1.5倍以上の高さに構成されてもよい。

[0012] また、この第1の態様において、上記膨出領域は、空隙により構成されてもよい。

[0013] また、この第1の態様において、上記パッドは、少なくとも1つの上記混成パッド層を含む複数のパッド層が積層されて構成されてもよい。

[0014] また、この第1の態様において、上記パッドは、異なるヤング率の金属領域により構成されるパッド層を備えてもよい。

[0015] また、この第1の態様において、上記混成パッド層において上記金属領域は0.5以上の割合に配置されてもよい。

- [0016] また、この第1の態様において、上記混成パッド層の金属領域は、ビアプラグにより配線層と接続されてもよい。
- [0017] また、この第1の態様において、上記パッドは、ワイヤボンディングのためのパッドであってもよい。
- [0018] また、この第1の態様において、上記パッドは、検査プローブが当接されるパッドであってもよい。
- [0019] また、本開示の第2の態様は、金属領域と当該金属領域が変形した際の変形部分が膨出する膨出領域とが同層に配置されるパッド層である混成パッド層の上記金属領域を半導体基板に形成された層間絶縁膜に隣接して配置する金属領域配置工程と、
上記膨出領域を上記形成された金属領域と同層に配置する膨出領域配置工程と
を具備する半導体装置の製造方法である。
- [0020] このような態様を採ることにより、パッドを構成するパッド層の金属領域が隣接する膨出領域に膨出することとなり、金属領域がパッド層に平行な方向に変形するという作用をもたらず。パッド層に垂直な方向への金属領域の変形の抑制が想定される。

図面の簡単な説明

- [0021] [図1]本開示の実施の形態に係る半導体装置の構成例を示す図である。
- [図2]本開示の第1の実施の形態に係るパッドの構成例を示す図である。
- [図3]本開示の第1の実施の形態に係るパッドの構成例を示す断面図である。
- [図4]従来の半導体装置の例を表す断面図である。
- [図5]本開示の第1の実施の形態に係るワイヤボンディングの一例を示す図である。
- [図6]本開示の第1の実施の形態に係る半導体装置の製造方法の一例を示す図である。
- [図7]本開示の第1の実施の形態に係る半導体装置の製造方法の一例を示す図である。

[図8]本開示の第1の実施の形態に係る半導体装置の製造方法の一例を示す図である。

[図9]本開示の第1の実施の形態に係る半導体装置の製造方法の他の例を示す図である。

[図10]本開示の第1の実施の形態に係るパッドの構成の他の例を示す図である。

[図11]本開示の第1の実施の形態に係るパッドの構成の他の例を示す図である。

[図12]本開示の第2の実施の形態に係るパッドの構成例を示す断面図である。

[図13]本開示の第2の実施の形態に係るパッドの構成例を示す図である。

[図14]本開示の第3の実施の形態に係るパッドの構成例を示す図である。

[図15]本開示の第3の実施の形態に係るパッドの他の構成例を示す断面図である。

[図16]本開示の第4の実施の形態に係るパッドの構成例を示す断面図である。

[図17]本開示に係る技術が適用され得る撮像素子の構成例を示す断面図である。

[図18]本技術が適用され得る撮像素子の製造方法の一例を示す図である。

[図19]本技術が適用され得る撮像素子の製造方法の一例を示す図である。

発明を実施するための形態

[0022] 次に、図面を参照して、本開示を実施するための形態（以下、実施の形態と称する）を説明する。以下の図面において、同一または類似の部分には同一または類似の符号を付している。また、以下の順序で実施の形態の説明を行う。

1. 第1の実施の形態
2. 第2の実施の形態
3. 第3の実施の形態

4. 第4の実施の形態

5. 撮像素子への応用例

[0023] <1. 第1の実施の形態>

[半導体装置の構成]

図1は、本開示の実施の形態に係る半導体装置の構成例を示す図である。同図は、半導体チップ形状の半導体装置100が基板10に実装される様子を表した図である。同図の半導体装置100は、端部の表面に複数のパッド200が配置される。このパッド200は、半導体装置100の外部の装置との間において信号のやり取りを行う際に、信号の伝達を行う電極である。一方、基板10にもパッド11が配置される。半導体装置100が基板10にダイボンディングされた後、ボンディングワイヤ20により、半導体装置100のパッド200と基板10のパッド11とが1対1に接続される。

[0024] [パッドの平面構成]

図2は、本開示の第1の実施の形態に係るパッドの構成例を示す図である。同図は、パッド200の構成例を表す平面図である。同図のパッド200は、金属領域210および膨出領域220がストライプ状に配置されて構成される。金属領域210は、信号を伝達する導体である。この金属領域210は、銅(Cu)等の金属により構成され、後述する配線に接続される。この金属領域210にボンディングワイヤが接続されて電気信号が伝達される。

[0025] 膨出領域220は、金属領域210に隣接して配置され、金属領域210が変形した際の変形部分が膨出する領域である。同図の膨出領域220は、例えば、内部に空洞を有する絶縁物により構成することができる。金属領域210は、ワイヤボンディングの際、圧縮されて変形する。これにより、金属領域210を構成する金属の一部が膨出する。すなわち、変形前の金属領域210の領域から一部の金属がはみ出す。膨出領域220は、このはみ出す部分である変形した金属領域210を膨出させる領域である。この膨出領域220を配置することにより、金属領域210の下層への膨出を防ぐこと

ができる。金属領域 210 の膨出の詳細については、後述する。

[0026] [パッドの断面構成]

図 3 は、本開示の第 1 の実施の形態に係るパッドの構成例を示す断面図である。同図は、半導体装置 100 のうちのパッド 200 の部分の構成例を表す断面図である。半導体装置 100 は、半導体基板 121 と、絶縁膜 122 と、層間絶縁膜 131 乃至 136 と、配線層 151 および 152 と、コンタクトプラグ 141 と、ビアプラグ 142 および 143 と、保護膜 161 と、パッド 200 とを備える。

[0027] 半導体基板 121 は、半導体装置 100 に配置される素子の半導体部分（拡散領域）が形成される半導体の基板である。この半導体基板 121 には、例えば、シリコン（Si）により構成された基板を使用することができる。半導体基板 121 に p 型および n 型の半導体領域を形成することにより、素子の拡散領域が形成される。

[0028] 絶縁膜 122 は、半導体基板 121 の表面を絶縁するものである。この絶縁膜 122 は、酸化シリコン（SiO₂）や窒化シリコン（SiN）により構成され、半導体基板 121 の表面を絶縁するとともに保護する。

[0029] 配線層 151 および 152 は、半導体基板 121 の拡散層やパッド 200 に信号を伝達する配線である。この配線層 151 および 152 は、例えば、Cu 等の金属により構成することができる。また、配線層 151 および 152 は、それぞれ異なる層に配置される。層間絶縁膜 131 乃至 136 は、配線層 151 および 152 等を絶縁するものである。これら配線層 151 および 152 ならびに層間絶縁膜 131 乃至 136 は、配線領域を構成する。同図は、2 層構成の配線領域の例を表したものである。

[0030] コンタクトプラグ 141 は、半導体基板 121 の拡散層および配線層 151 を接続するものである。また、ビアプラグ 142 は、配線層 151 および 152 を接続するものである。ビアプラグ 143 は、配線層 152 およびパッド 200 の金属領域 210 を接続するものである。これら、コンタクトプラグ 141 ならびにビアプラグ 142 および 143 は、柱状の金属により構

成され、異なる層に配置された配線層等を接続することができる。コンタクトプラグ141ならびにビアプラグ142および143は、例えば、タングステン(W)やCuにより構成することができる。

[0031] パッド200は、上述のように、金属領域210および膨出領域220により構成される。同図の金属領域210および膨出領域220は、同層に配置され、パッド層201を構成する。同図のパッド200は、1つのパッド層201により構成される例を表したものである。図12において後述するように、積層された複数のパッド層により、パッド200を構成することもできる。なお、膨出領域220が配置されたパッド層を混成パッド層と称する。また、パッド層201は、層間絶縁膜135に隣接して配置される。

[0032] 金属領域210は、上述のコンタクトプラグ141、ビアプラグ142および143ならびに配線層151および152を介して半導体基板121に接続される。なお、パッド200において、金属領域210は、0.5以上の割合に配置すると好適である。すなわち、複数の金属領域210の合計面積を複数の膨出領域220の合計面積以上に構成すると、金属の領域が増加し、パッド200の強度を向上させることができるためである。

[0033] 膨出領域220は、金属領域210と同層に隣接して配置される。膨出領域220は、例えば、SiO₂等の絶縁物により構成することができる。また、同図の膨出領域220は、内部に空洞221が配置される。この空洞221により、膨出領域220は、層間絶縁膜135より低い強度に構成される。これにより、上述の金属領域210が変形する際、金属領域210は膨出領域220に膨出し、金属領域210の層間絶縁膜135への膨出を抑制することができる。このように、膨出領域220は、空洞221を有する部材により構成することができる。

[0034] 保護膜161は、半導体装置100の表面を保護するものである。この保護膜161は、例えば、SiNにより構成することができる。

[0035] [ワイヤボンディング]

図4は、従来の半導体装置の例を表す断面図である。同図は、従来の半導

体装置 300 においてワイヤボンディング等を行った場合を比較例として表した図である。同図の半導体装置 300 は、パッド 200 の代わりにパッド 310 を備える点で、図 3 において説明した半導体装置 100 と異なる。パッド 310 は、単一の金属により構成されるパッドである。

[0036] 同図における A は、パッド 310 にワイヤボンディングを行った場合の例を表した図である。このワイヤボンディングは、例えば、次の手順により行うことができる。キャピラリーと称される器具にボンディングワイヤ 20 を通し、放電加熱によりボンディングワイヤ 20 の先端部を球状にする。次に、キャピラリーを使用してボンディングワイヤ 20 の先端部をパッド 310 に加熱圧接する。これにより、ボンディングワイヤ 20 およびパッド 310 の金属が接合される。この際の圧接により、パッド 310 が加圧されて変形する。変形したパッド 310 が半導体装置 100 の厚み方向に膨出するため、下層の層間絶縁膜や配線層が損傷を受ける。例えば、き裂 301 を生じる。

[0037] 同図における B は、半導体装置 100 を検査する工程において、検査プローブ 90 がパッド 310 に当接される場合の例を表した図である。半導体装置 100 の検査は、検査プローブ 90 をパッド 310 に当接し、電気信号の印加および測定を行うことにより実行される。検査プローブ 90 およびパッド 310 の接触抵抗を低減するため、検査プローブ 90 は比較的高い圧力においてパッド 310 に当接される。このため、パッド 310 が変形して層間絶縁膜等が損傷し、き裂 302 を生じる。このようなき裂 301 および 302 の発生により半導体装置 100 が破損する。

[0038] [膨出領域の効果]

図 5 は、本開示の第 1 の実施の形態に係るワイヤボンディングの一例を示す図である。同図は、図 4 における A と同様に、半導体装置 100 にワイヤボンディングを行った場合の例を表した図である。同図の破線は、ワイヤボンディング前の膨出領域 220 を表す。パッド 200 では、ワイヤボンディングにより金属領域 210 が変形する際、変形した金属領域 210 は、膨出

領域 220 の側に膨出する。同層に隣接する膨出領域 220 が内部に空洞 221 を有する脆弱な形状に構成されるためである。同図の膨出部 211 は、この膨出した金属領域 210 を表す。この膨出部 211 により膨出領域 220 は潰れた形状となる。一方、下層の層間絶縁膜 135 は、殆ど変形せず、き裂等の発生を防止することができる。膨出領域 220 と比較して層間絶縁膜 135 は緻密な膜質に構成されるためである。

[0039] このように、金属領域 210 に隣接して膨出領域 220 を配置することにより、金属領域 210 がパッド 200 の表面に平行な方向に膨れて変形し、ワイヤボンディングの衝撃が吸収される。パッド 200 の下層への応力が緩和され、層間絶縁膜 135 や配線層 151 および 152 の損傷を軽減することができる。半導体装置 100 の表面にパッド層 201 を配置することにより、内層の損傷を防止可能なパッド 200 を構成することができる。パッド 200 を検査プローブが当接されるパッドとして使用する場合にも同様の効果を得ることができる。パッド 200 の下層には、層間絶縁膜 135 等や配線層 152 等による通常の配線領域を配置することができ、半導体装置 100 の構成を簡略化することができる。

[0040] なお、膨出領域 220 の構成は、この例に限定されない。例えば、空洞を有する導電性の材料により構成することもできる。例えば、空洞を有する金属により構成された膨出領域 220 を使用することもできる。この場合には、金属領域 210 より低い硬度の金属により膨出領域 220 を形成すると好適である。

[0041] [製造方法]

図 6 乃至 8 は、本開示の第 1 の実施の形態に係る半導体装置の製造方法の一例を示す図である。まず、半導体基板 121 に絶縁膜 122 を形成する。これは、例えば、半導体基板 121 を熱酸化することにより行うことができる。次に、層間絶縁膜 131 を積層する。これは、例えば、CVD (Chemical Vapor Deposition) により行うことができる (図 6 における A)。次に、コンタクトプラグ 141 を配置する位置の層間絶縁膜 131 および絶縁膜 1

22に開口部を形成する。これは、例えば、ドライエッチングにより行うことができる。次に、W等の金属層を成膜して開口部に金属を埋め込む。これは、例えば、CVDにより行うことができる。次に、化学的機械的研磨（CMP：Chemical Mechanical Polishing）等により表面の金属を研削して除去する。これにより、コンタクトプラグ141を形成する（図6におけるB）。

[0042] 次に、層間絶縁膜132を配置し、配線層151を形成する領域をエッチングすることにより開口部を形成する。なお、層間絶縁膜131および132の間には、SiN等によるハードマスク層（不図示）が配置される。次に、この層間絶縁膜132の開口部にCu等の金属を埋め込んで配線層151を形成する。これは、ダマシン法により形成することができる。具体的には、次の手順により形成することができる。まず、開口部を含む半導体基板121の表面にバリア層およびめっきのシード層を積層する。バリア層は、配線層151等の金属の拡散を防ぐものであり、窒化チタン（TiN）等により構成することができる。シード層は、Cuにより構成することができる。次に、Cuの膜をめっきにより成膜し、開口部にCuを埋め込む。次に、CMPにより開口部以外のCu等を研削して除去する。これにより、配線層151を配置することができる（図6におけるC）。

[0043] 次に、層間絶縁膜133および134を成膜する。層間絶縁膜134に配線層152を配置するための開口部を形成し、層間絶縁膜133にビアプラグ142を配置するための開口部を形成する。その後、ダマシン法によりビアプラグ142および配線層152を同時に形成する（図6におけるD）。なお、配線層を3層以上に多層化する場合には、この層間絶縁膜133および134、ビアプラグ142ならびに配線層152の形成と同様の工程を繰り返すことにより行うことができる。次に、層間絶縁膜135を成膜し、ダマシン法によりビアプラグ143を配置する（図6におけるE）。

[0044] 次に、層間絶縁膜136を成膜し、パッド200を配置する位置に開口部を形成して金属層401を埋め込む（図7におけるF）。次に、膨出領域2

20を配置する位置に開口部を有するレジストを金属層401の表面に配置する。次に、このレジストをマスクとして金属層401をエッチングする。これは、例えば、ドライエッチングにより行うことができる。これにより、金属領域210を配置するとともに開口部402を形成することができる（図7におけるG）。当該工程は、請求の範囲に記載の金属領域配置工程の一例である。

[0045] 次に膨出領域220の材料となる絶縁物膜403を成膜する。これは、例えば、PVD（Physical Vapor Deposition）により行うことができる。開口部402の底部よりも側面の方に多くの絶縁物膜403が析出する成膜法を採用することにより、開口部402に絶縁物を埋め込むと同時に空洞221を形成することができる（図7におけるH）。次に、金属領域210の表面の絶縁物膜403をCMPにより研削して除去する。これにより、膨出領域220を金属領域210と同層に隣接して配置することができる（図8におけるI）。当該工程は、請求の範囲に記載の膨出領域配置工程の一例である。

[0046] 次に、保護膜161の材料となる絶縁物膜405を成膜する（図8におけるJ）。次に、絶縁物膜405におけるパッド200を配置する位置に開口部406を形成する（図8におけるK）。これにより、保護膜161およびパッド200を形成することができる。

[0047] [他の製造方法]

図9は、本開示の第1の実施の形態に係る半導体装置の製造方法の他の例を示す図である。同図は、図7におけるGにおいて説明した金属領域210の材料となる金属層401のエッチングの他の例を表した図である。

[0048] 同図におけるAは、断面が逆テーパ形状の開口部402を形成する場合の例である。開口部402の表面の幅を底部の幅より狭くすることにより、絶縁物膜403を積層する際の開口部402の閉塞を容易に行うことができる。比較的大きな空洞221を配置することが可能となる。

[0049] 同図におけるBは、開口部402のアスペクト比を調整する場合の例であ

る。同図におけるBの開口部402の幅Wに対して高さ（深さ）Hが大きい場合、スパッタリング等のPVDにより形成された絶縁物の粒子の開口部402の底部への到達が軽減される。これにより、開口部402の表面近傍の側面に多くの絶縁物粒子が堆積し、大きな空洞221を有する膨出領域220を形成することができる。開口部402の高さHを幅Wの1.5倍以上の大きさにすることにより、開口部402の閉塞を容易に行うことができる。

[0050] [パッドの他の構成]

図10および11は、本開示の第1の実施の形態に係るパッドの構成の他の例を示す図である。図10におけるAは、正方形の金属領域210が膨出領域220の中に島状に配置されて構成されたパッド200の例を表した図である。金属領域210より膨出領域220の割合を向上させた例である。金属領域210の膨出領域220への膨出量を増加させることができ、層間絶縁膜の損傷をより低減することができる。

[0051] 図10におけるBは、図10におけるAの構成において金属領域210および膨出領域220を入れ替えて配置した場合の例であり、正方形の膨出領域220が金属領域210の中に島状に配置されて構成されたパッド200の例を表した図である。膨出領域220より金属領域210の割合が比較的高く、ボンディングワイヤとの接続抵抗を低減させることができる。

[0052] 図10におけるCは、長方形の金属領域210を膨出領域220の中に配置する場合の例を表した図である。また、図10におけるDは、長方形の膨出領域220を金属領域210の中に配置する場合の例を表した図である。

[0053] 図11におけるAは、口の字形状の金属領域210を膨出領域220の中に配置した場合の例を表した図である。また、図11におけるBは、口の字形状の膨出領域220を金属領域210の中に配置する場合の例を表した図である。

[0054] 図11におけるCは、中央部に金属領域210を配置し、この中央部の金属領域210を囲繞する形状の膨出領域220および金属領域210を交互に配置する場合の例を表した図である。なお、図11におけるCの金属領域

210および膨出領域220は、同心円形状に構成することもできる。

[0055] 図11におけるDは、中央部に十字形状の金属領域210を配置し、この中央部の金属領域210に隣接する膨出領域220および金属領域210を交互に配置する場合の例を表した図である。以上説明したように、金属領域210および膨出領域220は、任意の形状に構成することができる。

[0056] 以上説明したように、本開示の第1の実施の形態の半導体装置100には、金属領域210および膨出領域220を備えるパッド層201により構成されたパッド200が配置される。ワイヤボンディング等によりパッド200に衝撃が加えられた場合であっても、変形した金属領域210が膨出領域220に膨出することにより、下層の層間絶縁膜135等への応力が緩和され、層間絶縁膜135等の損傷を軽減することができる。このようなパッド200の下層には通常の配線領域を配置することができ、半導体装置100の構成を簡略化することができる。

[0057] <2. 第2の実施の形態>

上述の第1の実施の形態の半導体装置100のパッド200は、単一のパッド層201により構成されていた。これに対し、本開示の第2の実施の形態の半導体装置100は、2層以上のパッド層により構成されるパッド200を使用する点で、上述の第1の実施の形態と異なる。

[0058] [パッドの断面構成]

図12は、本開示の第2の実施の形態に係るパッドの構成例を示す断面図である。同図は、図3と同様に、半導体装置100のうちのパッド200部分の構成例を表す断面図である。パッド200にパッド層202がさらに配置される点で、図3において説明したパッド200と異なる。

[0059] 同図のパッド層202は、パッド層201と同様に、金属領域230および膨出領域240により構成される。また、パッド層202は、パッド層201の下層に配置される。

[0060] 金属領域230は、金属領域210と同様に、Cu等の金属により構成される領域である。膨出領域240は、膨出領域220と同様に、金属領域2

30の同層に隣接して配置され、空洞241が配置される領域である。膨出領域240には、ワイヤボンディング等の際に、変形した金属領域230が膨出する。なお、膨出領域240は、膨出領域220とは重ならない位置に配置することができる。

[0061] 混成パッド層であるパッド層201および202を積層することにより、パッド200の強度を向上させることができる。また、金属領域210および230が膨出する際、厚さ方向に隣接する膨出領域240および230にそれぞれ膨出させることもできる。これにより、下層の層間絶縁膜135等への応力をさらに緩和することができる。

[0062] また、パッド層201および202にそれぞれ配置される金属領域210および230をヤング率が異なる金属により構成することもできる。例えば、金属領域210をCuにより構成し、金属領域230をCuより高いヤング率の金属により構成することもできる。ヤング率が高い金属には、例えば、白金(Pt)、レニウム(Re)、W、タンタル(Ta)、イリジウム(Ir)、ロジウム(Rh)、ルテニウム(Ru)、モリブデン(Mo)、ニッケル(Ni)、コバルト(Co)、鉄(Fe)、マンガン(Mn)、クロム(Cr)、バナジウム(V)、チタン(Ti)およびベリリウム(Be)が該当する。ヤング率が低い金属により構成された金属領域を備えるパッド層に応力を集中させて膨出領域に金属領域を膨出させるとともに、ヤング率が高い金属により構成された金属領域を備えるパッド層によりパッド200の変形を軽減することができる。下層の層間絶縁膜135等への応力を軽減することができる。

[0063] [パッドの平面構成]

図13は、本開示の第2の実施の形態に係るパッドの構成例を示す図である。同図は、図2と同様に、パッド200の構成例を表す平面図である。同図の点線の矩形は、内層に配置された金属領域230および膨出領域240を表す。同図におけるAは、図12において説明したパッド200の構成例を表す図である。同図におけるAに表したように、金属領域230および膨

出領域 240 は、金属領域 210 および膨出領域 220 と同じ方向のストライプ状に配置される。

[0064] 同図における B は、同図における A とは異なり、ストライプ状の金属領域 230 および膨出領域 240 を金属領域 210 および膨出領域 220 とは 90 度異なる方向に配置した場合の例を表した図である。

[0065] なお、パッド 200 の構成は、この例に限定されない。例えば、金属領域 および膨出領域からなる混成パッド層を 3 層以上積層する構成にすることもできる。

[0066] これ以外の半導体装置 100 の構成は本開示の第 1 の実施の形態において説明した半導体装置 100 の構成と同様であるため、説明を省略する。

[0067] 以上説明したように、本開示の第 2 の実施の形態のパッド 200 は、金属領域 および膨出領域が配置されたパッド層 201 および 202 を積層することにより、パッド 200 の強度を向上させることができる。また、金属領域 210 および 230 が膨出する際、厚さ方向に隣接する膨出領域 240 および 230 にそれぞれ膨出させることができ、層間絶縁膜 135 等への応力をさらに緩和することができる。

[0068] <3. 第 3 の実施の形態>

上述の第 2 の実施の形態の半導体装置 100 は、金属領域 および膨出領域からなる混成パッド層が複数積層されて構成されていた。これに対し、本開示の第 3 の実施の形態の半導体装置 100 は、金属領域のみからなるパッド層を備える点で、上述の第 2 の実施の形態と異なる。

[0069] [パッドの構成]

図 14 は、本開示の第 3 の実施の形態に係るパッドの構成例を示す図である。同図は、図 12 と同様に、半導体装置 100 のうちのパッド 200 の部分の構成例を表す断面図である。パッド層 202 の代わりにパッド層 203 が配置される点で、図 12 において説明したパッド 200 と異なる。同図における A はパッド 200 の断面の構成を表し、同図における B はパッド 200 の平面の構成を表す。

[0070] パッド層203は、金属領域250により構成され、膨出領域が配置されないパッド層である。膨出領域が配置されないため、パッド層201より高い強度を有する。このパッド層203を配置することにより、パッド200の強度を向上させることができる。

[0071] [パッドの他の構成]

図15は、本開示の第3の実施の形態に係るパッドの他の構成例を示す断面図である。同図のパッド200は、金属領域260により構成されるパッド層204およびパッド層202により構成される。この場合においても、パッド層204を配置することにより、パッド200の強度を向上させることができる。また、金属領域260のみを有するパッド層204がパッド200の表面に配置されるため、ボンディングワイヤとの接触面積を広くすることができ、接続抵抗を低減することができる。

[0072] なお、パッド200の構成は、この例に限定されない。例えば、3層以上のパッド層によりパッド200を構成することもできる。この場合、少なくとも1つのパッド層は、膨出領域が配置された混成パッド層にすることができる。また、異なるヤング率の金属により構成されたパッド層が積層されたパッド200にすることもできる。

[0073] これ以外の半導体装置100の構成は本開示の第2の実施の形態において説明した半導体装置100の構成と同様であるため、説明を省略する。

[0074] 以上説明したように、本開示の第3の実施の形態の半導体装置100は、パッド200に膨出領域が配置されないパッド層203および204が配置され、パッド200の強度を向上させることができる。

[0075] <4. 第4の実施の形態>

上述の第1の実施の形態の半導体装置100は、空洞221を有する絶縁物により構成された膨出領域220等を使用していた。これに対し、本開示の第4の実施の形態の半導体装置100は、空隙により構成された膨出領域を備える点で、上述の第1の実施の形態と異なる。

[0076] [パッドの断面構成]

図16は、本開示の第4の実施の形態に係るパッドの構成例を示す断面図である。同図は、図3と同様に、半導体装置100のうちのパッド200の部分の構成例を表す断面図である。パッド層201の代わりにパッド層205が配置される点で、図3において説明したパッド200と異なる。

[0077] パッド層205は、金属領域210および膨出領域270により構成されたパッド層である。同図に表したように膨出領域270は、空隙により構成される。ワイヤボンディングにより金属領域210が変形する際には、変形部分が空隙である膨出領域270に膨出する。膨出領域220とは異なり絶縁物が介在しないため、より多くの金属領域210を膨出させることができる。下層の層間絶縁膜135等の損傷をさらに軽減することができる。

[0078] パッド層205は、図7におけるHの工程を省略することにより形成することができる。膨出領域270に絶縁物を配置する工程を省略することができる。パッド200の製造工程を簡略化することができる。

[0079] なお、パッド200の構成は、この例に限定されない。例えば、2層以上のパッド層によりパッド200を構成することもできる。この場合には、パッド層205は、パッド200の表面層に配置する。また、図3のパッド層202をパッド層205の下層に配置することもできる。

[0080] これ以外の半導体装置100の構成は本開示の第1の実施の形態において説明した半導体装置100の構成と同様であるため、説明を省略する。

[0081] 以上説明したように、本開示の第4の実施の形態の半導体装置100は、パッド200に空隙により構成された膨出領域270を配置することにより、より多くの金属領域210を膨出させることができる。下層の層間絶縁膜135等の損傷をさらに軽減することが可能となる。また、パッド200の製造工程を簡略化することもできる。

[0082] <5. 撮像素子への応用例>

本開示に係る技術（本技術）は、様々な製品に応用することができる。例えば、本技術は、撮像素子等のパッドとして実現されてもよい。

[0083] [撮像素子の構成]

図17は、本技術が適用され得る撮像素子の構成例を示す断面図である。同図は、撮像素子1の構成例を表す断面図である。同図の撮像素子1は、図1において説明した半導体装置100の一例であり、ボンディングワイヤ20により外部の回路と接続される半導体装置の例を表したものである。撮像素子1は、撮像素子チップ500およびロジック回路チップ600が貼り合わされて構成される。

[0084] 撮像素子チップ500は、複数の画素501が配置されて構成される半導体チップである。この画素501は、光電変換部を備え、被写体からの光を画像信号に変換するものである。また、ロジック回路チップ600は、撮像素子チップ500の画素501の制御信号の生成および画素501により生成された画像信号の処理を行う半導体チップである。

[0085] 同図の撮像素子チップ500は、半導体基板520と、配線領域530と、保護膜522、524および526と、カラーフィルタ551と、遮光膜552と、平坦化膜553と、オンチップレンズ554とを備える。

[0086] 半導体基板520は、画素501の半導体素子部分が配置される半導体の基板である。この半導体基板520は、例えば、シリコン(Si)により構成することができる。光電変換部等の半導体素子は、半導体基板520に形成されたウェル領域に形成される。便宜上、同図の半導体基板520は、p型のウェル領域を構成するものと想定する。また、同図においては、光電変換部を半導体素子の例として記載した。この光電変換部は、n型半導体領域521により構成される。具体的には、光電変換部は、同図のn型半導体領域521およびn型半導体領域521の周囲のp型のウェル領域の間に形成されるpn接合により構成される。このpn接合は、フォトダイオードを構成し、入射光が照射されると光電変換を行う。n型半導体領域521は、画素501毎に配置される。半導体基板520は、例えば、数 μm 乃至数十 μm の厚さに構成することができる。

[0087] 保護膜522は、半導体基板520の表面に配置されて、半導体基板520を保護する膜である。この保護膜522は、例えば、 SiO_2 により構成す

ることができる。

[0088] 保護膜524は、半導体基板520の裏面に配置されて、半導体基板520を保護する膜である。この保護膜524は、入射光を透過させる SiO_2 や窒化シリコン SiN 等の無機材料により構成することができる。また、画素501の間には、分離領域525が配置される。この分離領域525は、隣接する画素501同士を分離するものである。分離領域525は、半導体基板520の裏面側から形成されたトレンチに配置され、保護膜524と同じ材料により構成することができ、保護膜524と同時に形成することができる。

[0089] 保護膜526は、半導体基板520の裏面において保護膜524に隣接して配置され、半導体基板520を保護する膜である。また、保護膜526は、後述するカラーフィルタ551が形成される半導体基板520の裏面の平坦化をさらに行う。この保護膜526は、例えば、入射光を透過させる有機材料や無機材料により構成される膜を使用することができる。

[0090] 配線領域530は、画素501の信号等を伝達する配線が形成される領域である。この配線領域530は、半導体基板520の表面側に配置される。具体的には、保護膜522に隣接して配置される。配線領域530は、配線531が形成される配線層および配線531を絶縁する絶縁層532が積層されて構成される。同図には、4層に積層された配線領域の例を表した。異なる層に配置された配線531は、ビアプラグ533により接続される。配線531は、例えば、銅(Cu)やタングステン(W)等の金属により構成することができる。絶縁層532は、例えば、 SiO_2 により構成することができる。また、配線領域530の最外層には、保護膜536が配置される。この保護膜536は、例えば、 SiN により構成することができる。

[0091] カラーフィルタ551は、入射光のうち所定の波長の光を透過させる光学的なフィルタである。このカラーフィルタ551は、画素501毎に配置される。カラーフィルタ551として、例えば、赤色光、緑色光および青色光の何れかを透過させるカラーフィルタ551を使用することができる。遮光

膜 5 5 2 は、入射光を遮光する膜である。この遮光膜 5 5 2 は、画素 5 0 1 の境界に配置され、隣接する画素 5 0 1 のカラーフィルタ 5 5 1 を透過した光を遮光する。これにより、混色を防止することができる。

[0092] 平坦化膜 5 5 3 は、後述するオンチップレンズ 5 5 4 が形成される半導体基板 5 2 0 の裏面の平坦化を行う膜である。この平坦化膜 5 5 3 は、オンチップレンズ 5 5 4 と同じ材料により構成することができる。

[0093] オンチップレンズ 5 5 4 は、画素 5 0 1 毎に配置されて入射光を光電変換部に集光するレンズである。

[0094] このように、同図の撮像素子 1 は、半導体基板 5 2 0 の配線領域 5 3 0 が配置される面である表面とは異なる面である裏面から入射光が照射される裏面照射型の撮像素子に該当する。

[0095] ロジック回路チップ 6 0 0 は、半導体基板 6 2 0 と、保護膜 6 5 3 と、配線領域 6 3 0 とを備える。

[0096] 半導体基板 6 2 0 には、撮像素子チップ 5 0 0 の画素 5 0 1 の制御信号を生成する回路や画像信号を処理する回路の素子が配置される。

[0097] 保護膜 6 5 3 は、半導体基板 6 2 0 の裏面に配置され、半導体基板 6 2 0 を保護する膜である。

[0098] 配線領域 6 3 0 は、配線 6 3 1、ビアプラグ 6 3 3 および絶縁層 6 3 2 により構成され、最外層に保護膜 6 3 6 が配置される。この保護膜 6 3 6 と撮像素子チップ 5 0 0 の保護膜 5 3 6 とが貼り合わされる。この保護膜 6 3 6 は、保護膜 5 3 6 と同様に、S i N により構成することができる。

[0099] 配線領域 5 3 0 および配線領域 6 3 0 の間の信号の伝達は、ビアプラグ 5 6 5 および 5 6 6 ならびに配線 5 6 7 により行うことができる。ビアプラグ 5 6 5 は半導体基板 5 2 0 および配線領域 5 3 0 を貫通して形成されるビアプラグであり、ビアプラグ 5 6 6 は半導体基板 5 2 0 を貫通して形成されるビアプラグである。また、配線 5 6 7 は、半導体基板 5 2 0 の裏面側の保護膜 5 2 6 に形成されてビアプラグ 5 6 5 および 5 6 6 を電氣的に接続する配線である。また、ビアプラグ 5 6 5 は、底部がロジック回路チップ 6 0 0 の

パッド635に隣接して形成され、パッド635と電氣的に接続される。このように、ビアプラグ566、配線567およびビアプラグ565の経路によりロジック回路チップ600の配線領域530の信号がロジック回路チップ600の配線領域630に伝達される。なお、パッド635は、ロジック回路チップ600の配線領域630において後述するパッド634に接続される。

[0100] 撮像素子1の周辺部には、ワイヤボンディングのためのパッドが配置される。同図の撮像素子1においては、ロジック回路チップ600にパッド634が配置される。また、撮像素子チップ500には、パッド634に到達する開口部562が形成される。この開口部562を介してパッド634にワイヤボンディングが行われ、ボンディングワイヤ20がパッド634に接続される。この際、ボンディングワイヤ20のパッド634との接続部22が開口部562の内部に形成される。

[0101] [撮像素子の製造方法]

図18および19は、本技術が適用され得る撮像素子の製造方法の一例を示す図である。同図は、撮像素子1の製造方法のうち、ワイヤボンディングのためのパッド634周辺領域の製造方法の一例を表したものである。

[0102] まず、撮像素子チップ500と、配線領域630にパッド634が埋め込まれたロジック回路チップ600との貼り合わせを行い、ビアプラグ565および566ならびに配線567を形成する。次に、撮像素子チップ500にオンチップレンズ554を配置する（図18）。

[0103] 次に、撮像素子チップ500側からロジック回路チップ600のパッド634に達する開口部562を形成する。これは、ドライエッチングにより行うことができる（図19）。これにより、ワイヤボンディングのためのパッド634を形成することができる。次に、ボンディングワイヤ20によりワイヤボンディングを行い、撮像素子1を外部の基板等に接続することができる。

[0104] 以上、本開示が適用され得る撮像素子1について説明した。本技術は以上

において説明した構成のうち、パッド 634 に適用され得る。具体的には、図 1 において説明したパッド 200 は、パッド 634 に適用することができる。パッド 634 に図 1 のパッド 200 を適用することにより、パッド 634 にワイヤボンディングを行った際の配線領域 630 の損傷を軽減することができる。

[0105] なお、パッド 634 の適用例は、図 17 の構成に限定されない。例えば、積層型に構成された撮像素子 1 における撮像素子チップ 500 の配線領域 530 内や入射光が照射される面側の表面にワイヤボンディングのためのパッド 634 が配置されてもよい。また、ロジック回路チップ 600 の撮像素子チップ 500 と積層される面の反対側の面にワイヤボンディングのためのパッド 634 が配置される構成を採ることもできる。

[0106] 最後に、上述した各実施の形態の説明は本開示の一例であり、本開示は上述の実施の形態に限定されることはない。このため、上述した各実施の形態以外であっても、本開示に係る技術的思想を逸脱しない範囲であれば、設計等に応じて種々の変更が可能であることは勿論である。

[0107] また、上述の実施の形態における図面は、模式的なものであり、各部の寸法の比率等は現実のものとは必ずしも一致しない。また、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれることは勿論である。

[0108] なお、本技術は以下のような構成もとることができる。

(1) 金属領域と当該金属領域が変形した際の変形部分が膨出する膨出領域とが同層に配置されるパッド層である混成パッド層が半導体基板に形成された層間絶縁膜に隣接して配置されて構成されるパッドを具備する半導体装置。

(2) 前記膨出領域は、内部に空洞を有する部材により構成される前記(1)に記載の半導体装置。

(3) 前記膨出領域は、金属膜に形成された開口部の頂部を閉塞することにより内部に前記空洞を形成した前記部材により構成される前記(2)に記載の半導体装置。

(4) 前記金属膜の開口部は、断面が逆テーパ形状に構成される前記(3)に記載の半導体装置。

(5) 前記金属膜の開口部は、断面の幅の1.5倍以上の高さに構成される前記(3)に記載の半導体装置。

(6) 前記膨出領域は、空隙により構成される前記(1)に記載の半導体装置。

(7) 前記パッドは、少なくとも1つの前記混成パッド層を含む複数のパッド層が積層されて構成される前記(1)から(6)の何れかに記載の半導体装置。

(8) 前記パッドは、異なるヤング率の金属領域により構成されるパッド層を備える前記(7)に記載の半導体装置。

(9) 前記混成パッド層において前記金属領域は0.5以上の割合に配置される前記(1)から(8)の何れかに記載の半導体装置。

(10) 前記混成パッド層の金属領域は、ビアプラグにより配線層と接続される前記(1)から(9)の何れかに記載の半導体装置。

(11) 前記パッドは、ワイヤボンディングのためのパッドである前記(1)から(10)の何れかに記載の半導体装置。

(12) 前記パッドは、検査プローブが当接されるパッドである前記(1)から(10)の何れかに記載の半導体装置。

(13) 金属領域と当該金属領域が変形した際の変形部分が膨出する膨出領域とが同層に配置されるパッド層である混成パッド層の前記金属領域を半導体基板に形成された層間絶縁膜に隣接して配置する金属領域配置工程と、

前記膨出領域を前記形成された金属領域と同層に配置する膨出領域配置工程と

を具備する半導体装置の製造方法。

符号の説明

[0109] 1 撮像素子

20 ボンディングワイヤ

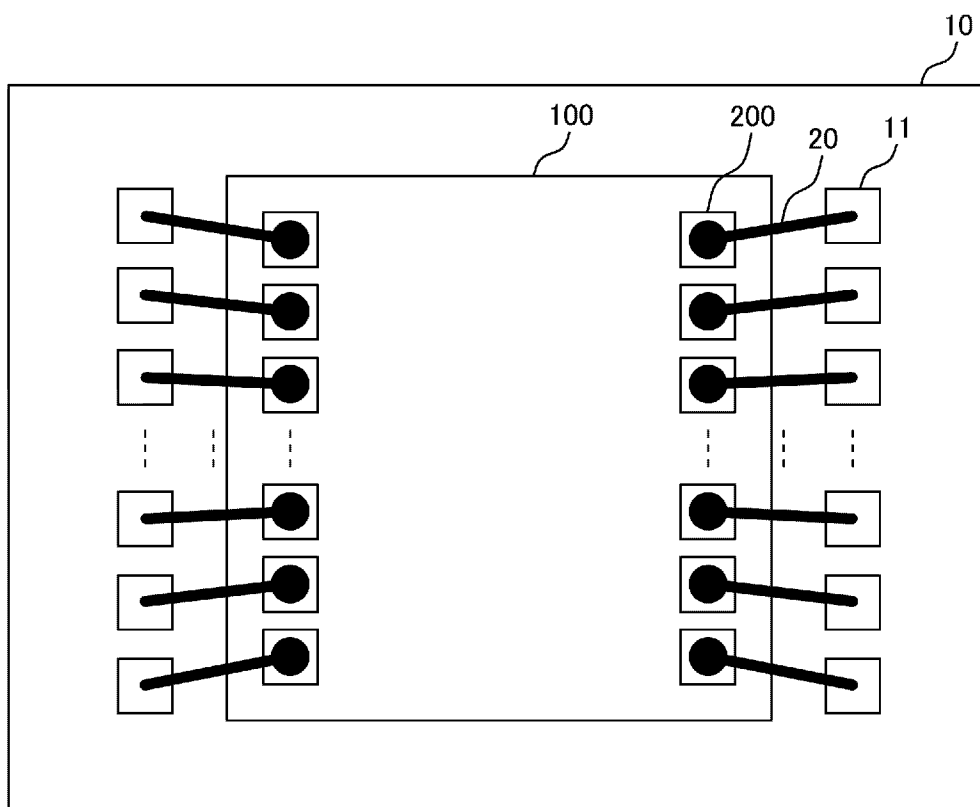
90 検査プローブ
100 半導体装置
131～136 層間絶縁膜
142 ビアプラグ
151、152 配線層
200、634 パッド
201～205 パッド層
210、230、250、260 金属領域
211 膨出部
220、240、270 膨出領域
221、241 空洞
401 金属層
402 開口部

請求の範囲

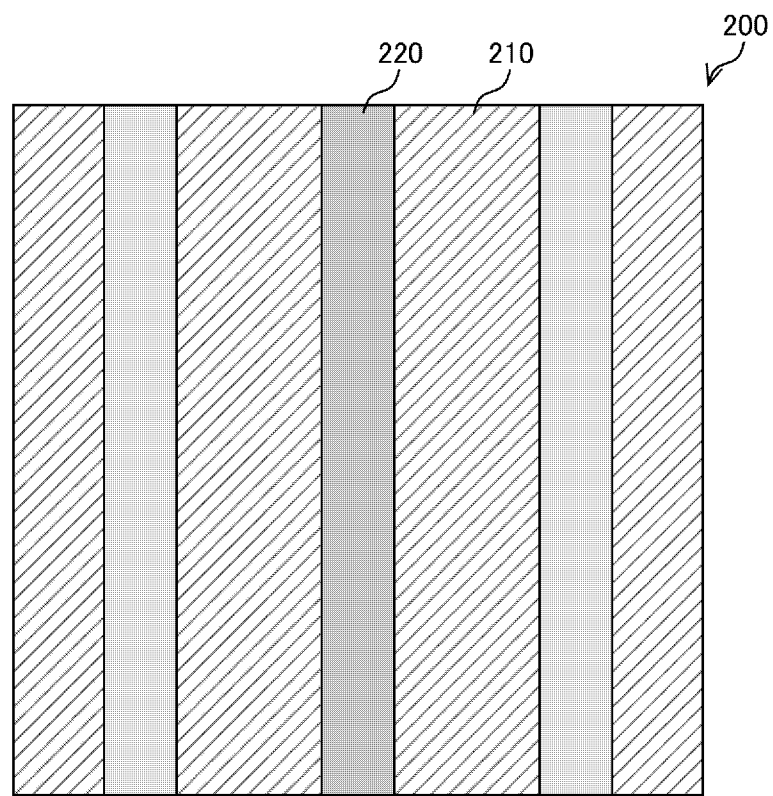
- [請求項1] 金属領域と当該金属領域が変形した際の変形部分が膨出する膨出領域とが同層に配置されるパッド層である混成パッド層が半導体基板に形成された層間絶縁膜に隣接して配置されて構成されるパッドを具備する半導体装置。
- [請求項2] 前記膨出領域は、内部に空洞を有する部材により構成される請求項1記載の半導体装置。
- [請求項3] 前記膨出領域は、金属膜に形成された開口部の頂部を閉塞することにより内部に前記空洞を形成した前記部材により構成される請求項2記載の半導体装置。
- [請求項4] 前記金属膜の開口部は、断面が逆テーパ形状に構成される請求項3記載の半導体装置。
- [請求項5] 前記金属膜の開口部は、断面の幅の1.5倍以上の高さに構成される請求項3記載の半導体装置。
- [請求項6] 前記膨出領域は、空隙により構成される請求項1記載の半導体装置。
- [請求項7] 前記パッドは、少なくとも1つの前記混成パッド層を含む複数のパッド層が積層されて構成される請求項1記載の半導体装置。
- [請求項8] 前記パッドは、異なるヤング率の金属領域により構成されるパッド層を備える請求項7記載の半導体装置。
- [請求項9] 前記混成パッド層において前記金属領域は0.5以上の割合に配置される請求項1記載の半導体装置。
- [請求項10] 前記混成パッド層の金属領域は、ビアプラグにより配線層と接続される請求項1記載の半導体装置。
- [請求項11] 前記パッドは、ワイヤボンディングのためのパッドである請求項1記載の半導体装置。
- [請求項12] 前記パッドは、検査プローブが当接されるパッドである請求項1記載の半導体装置。

- [請求項13] 金属領域と当該金属領域が変形した際の変形部分が膨出する膨出領域とが同層に配置されるパッド層である混成パッド層の前記金属領域を半導体基板に形成された層間絶縁膜に隣接して配置する金属領域配置工程と、
- 前記膨出領域を前記形成された金属領域と同層に配置する膨出領域配置工程と
- を具備する半導体装置の製造方法。

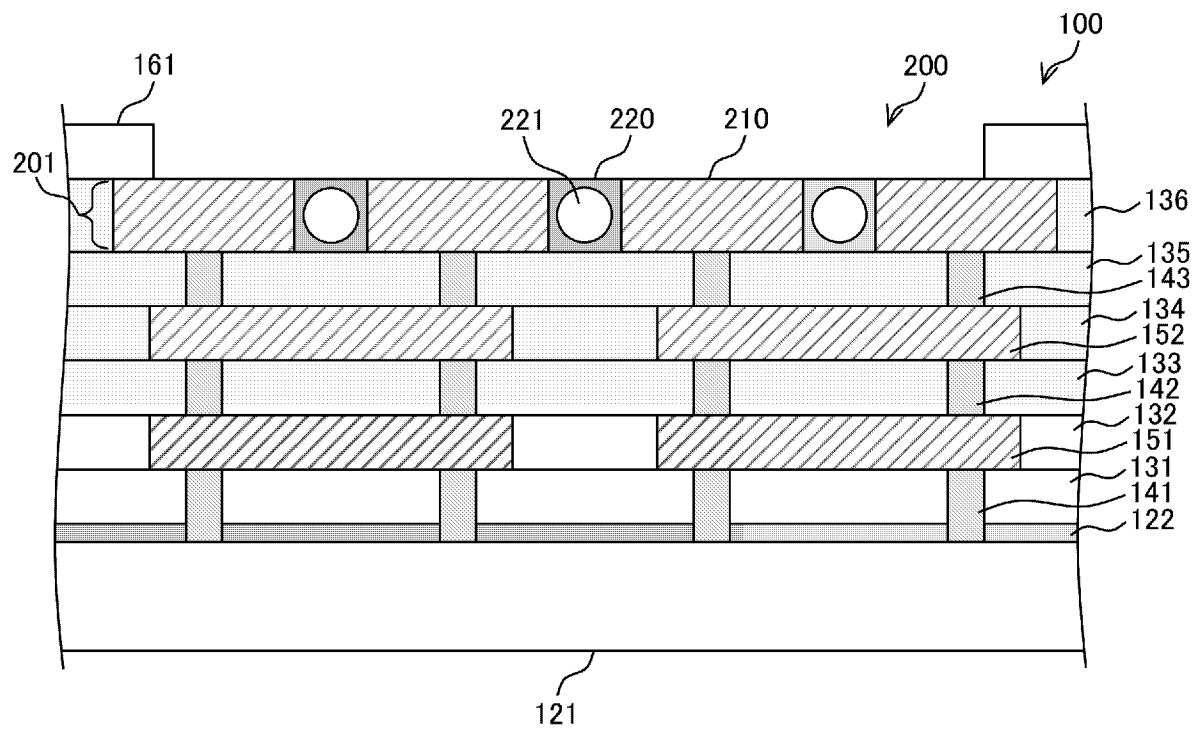
[図1]



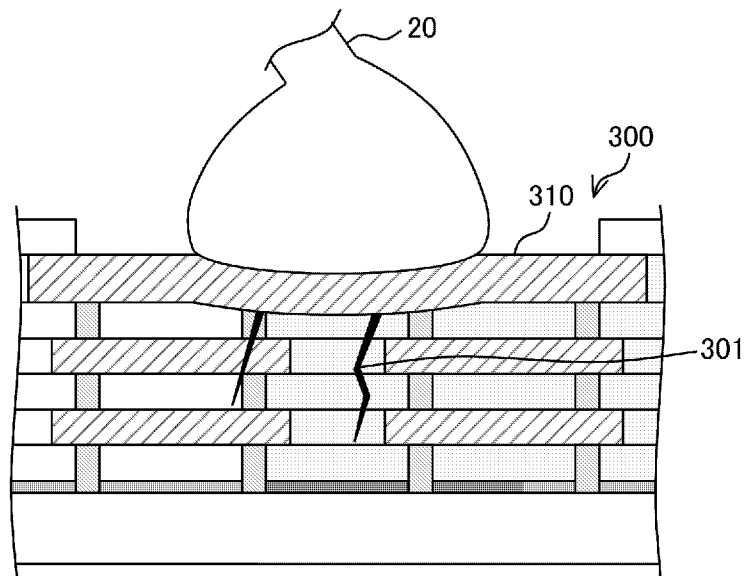
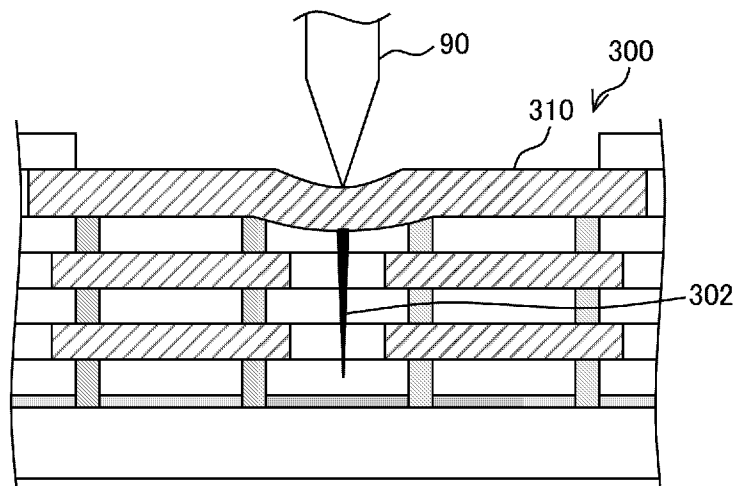
[図2]



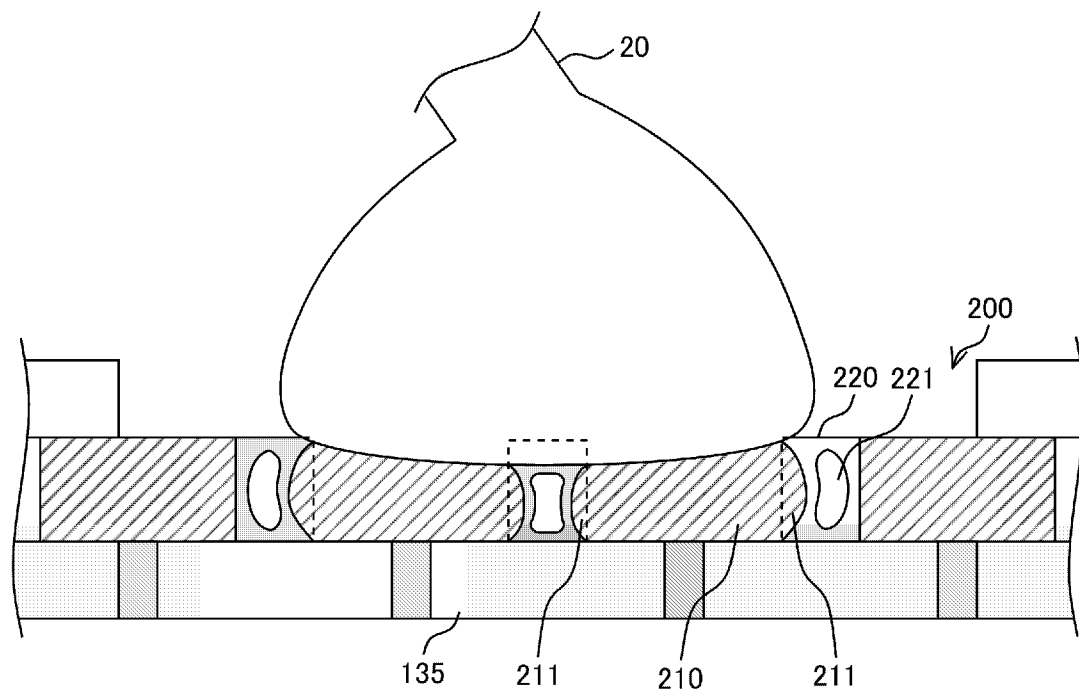
[図3]



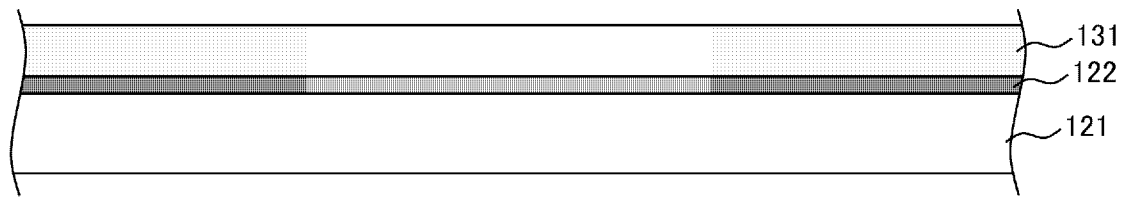
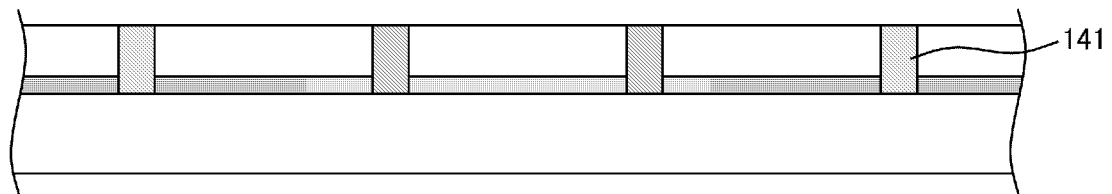
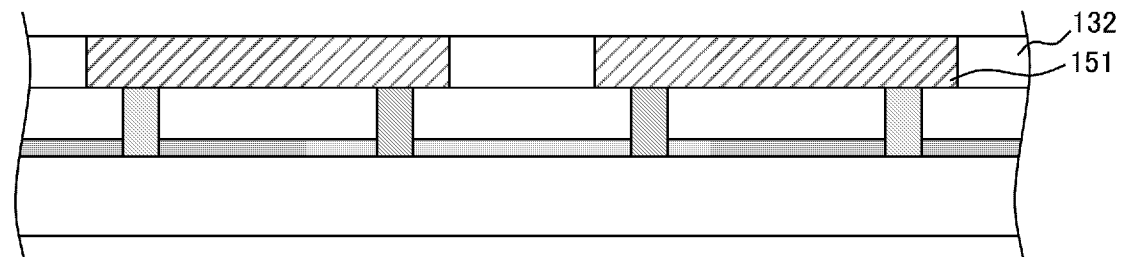
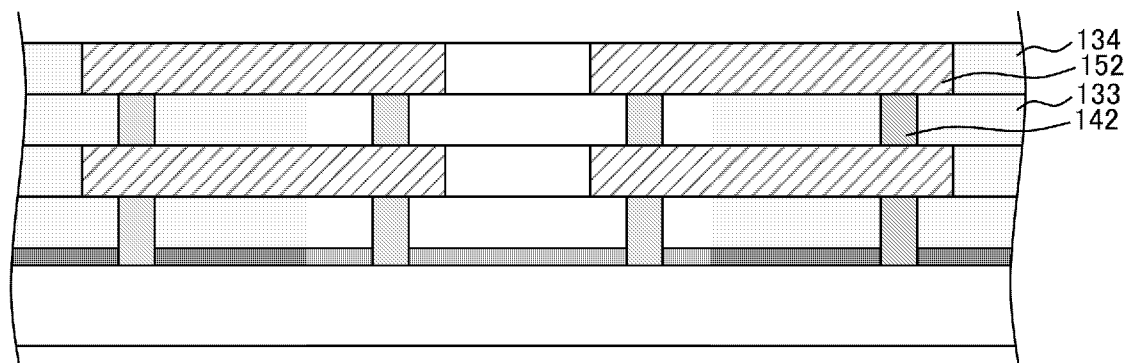
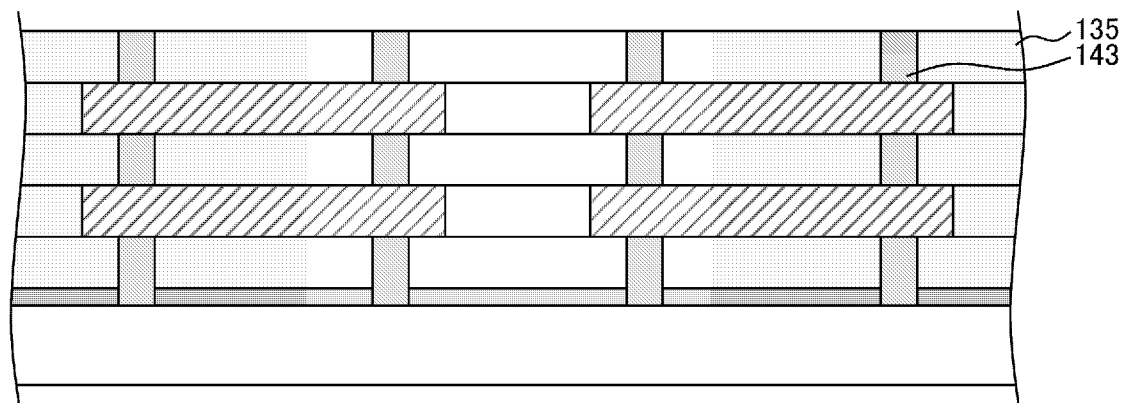
[図4]

AB

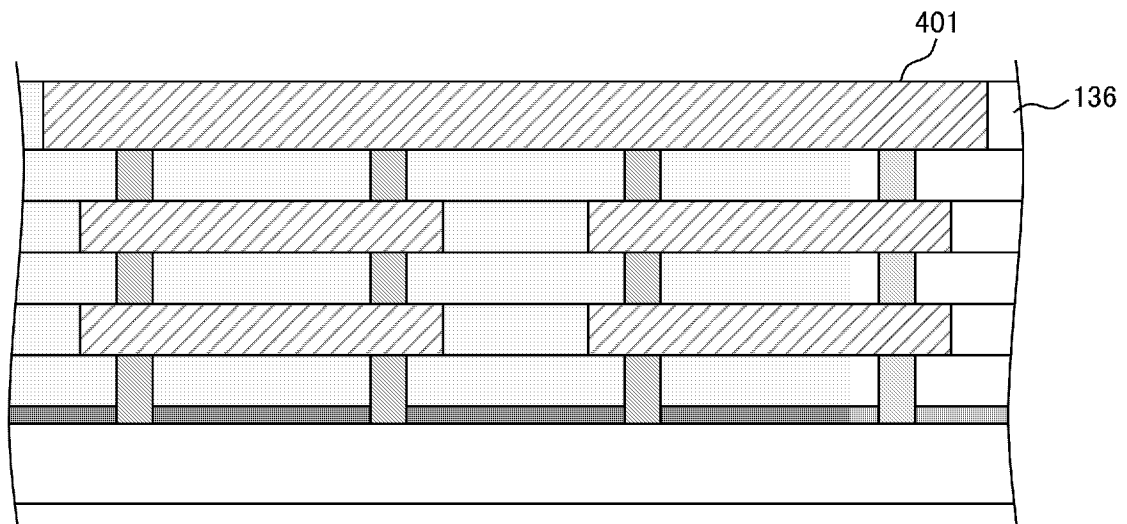
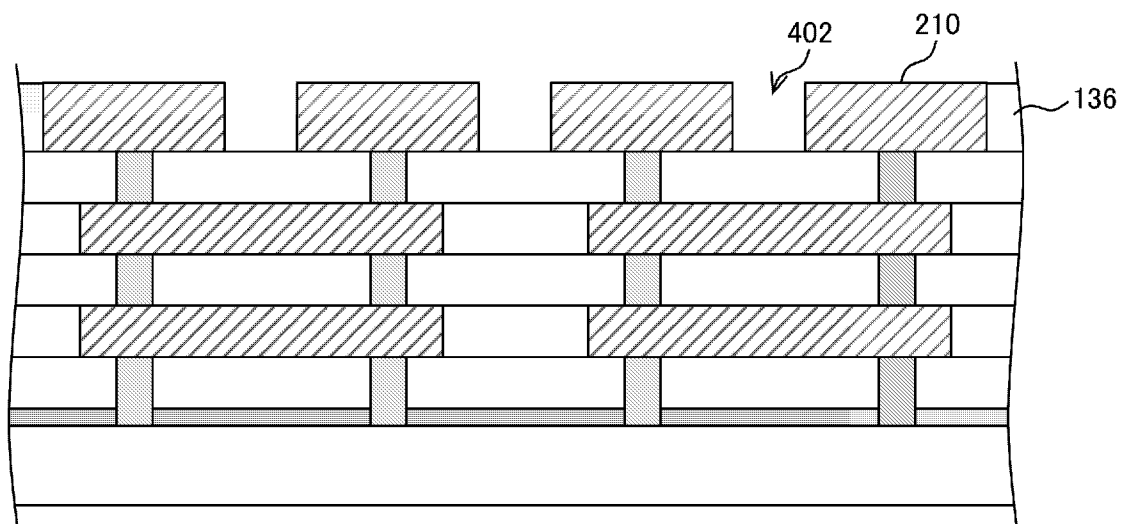
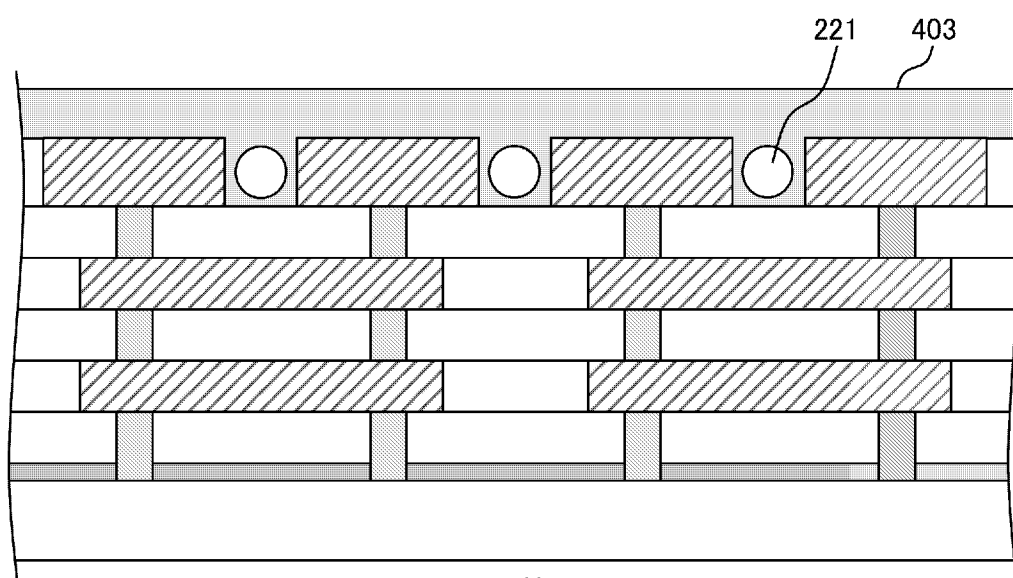
[図5]



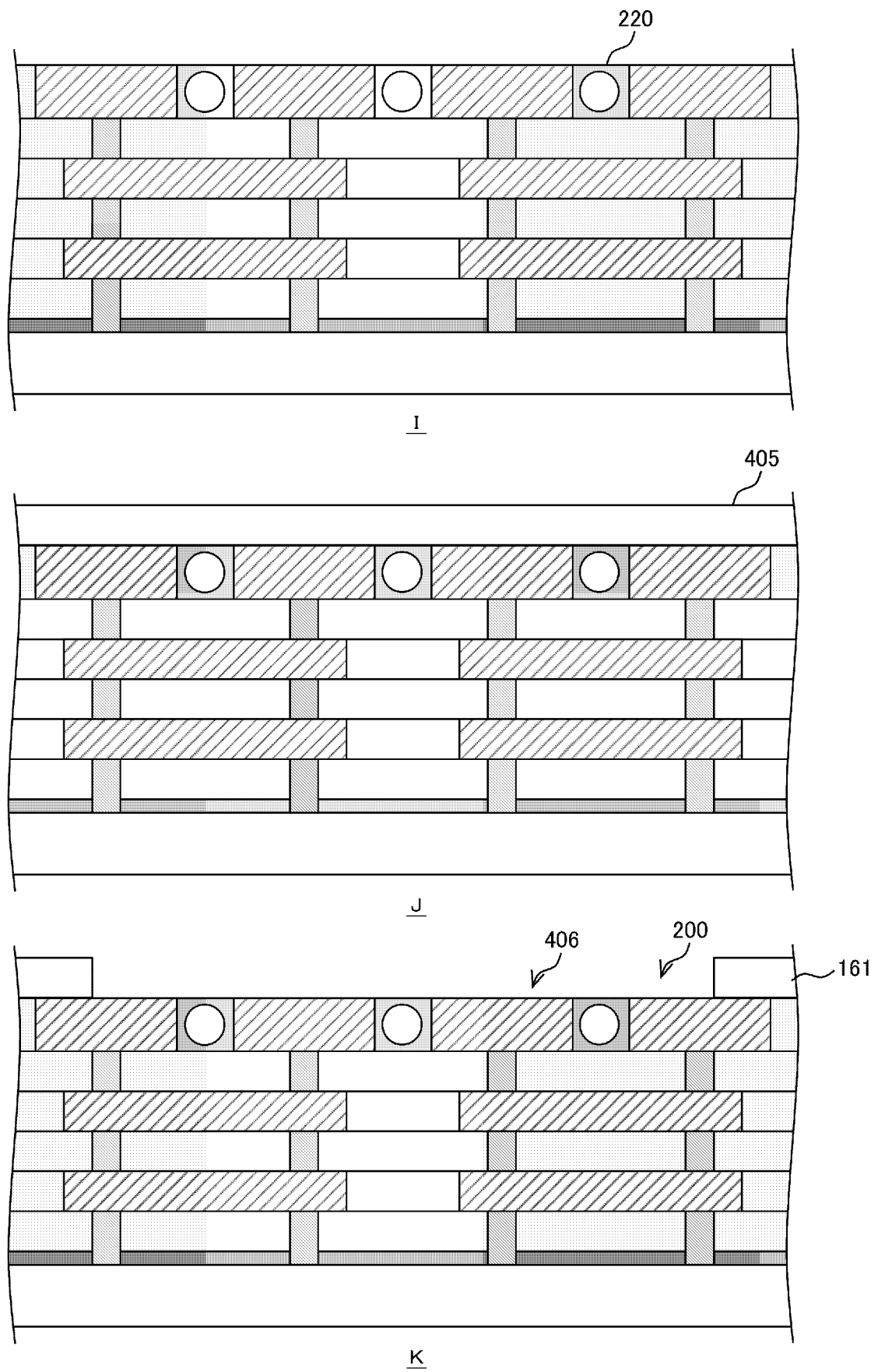
[図6]

ABCDE

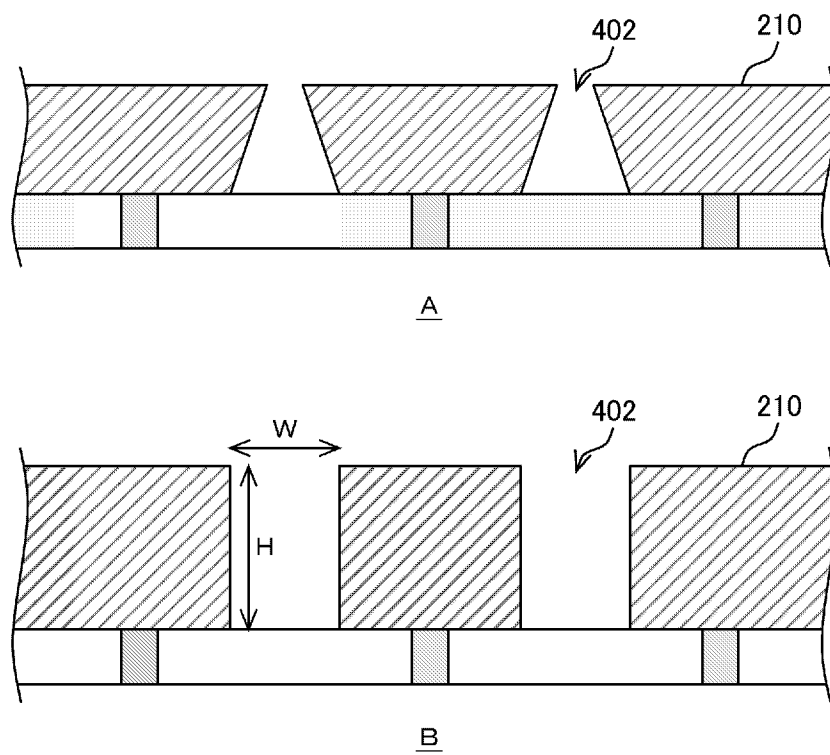
[図7]

FGH

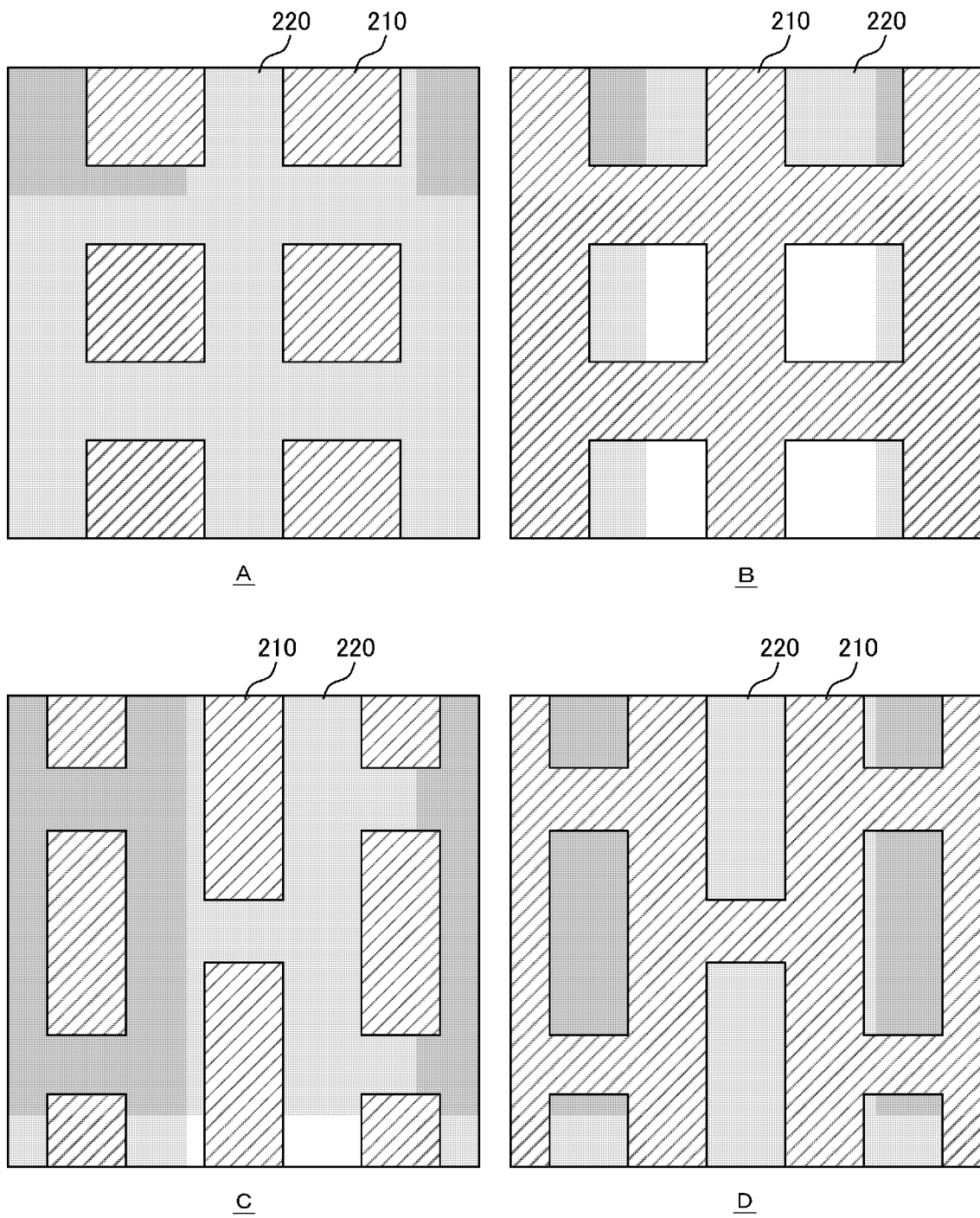
[図8]



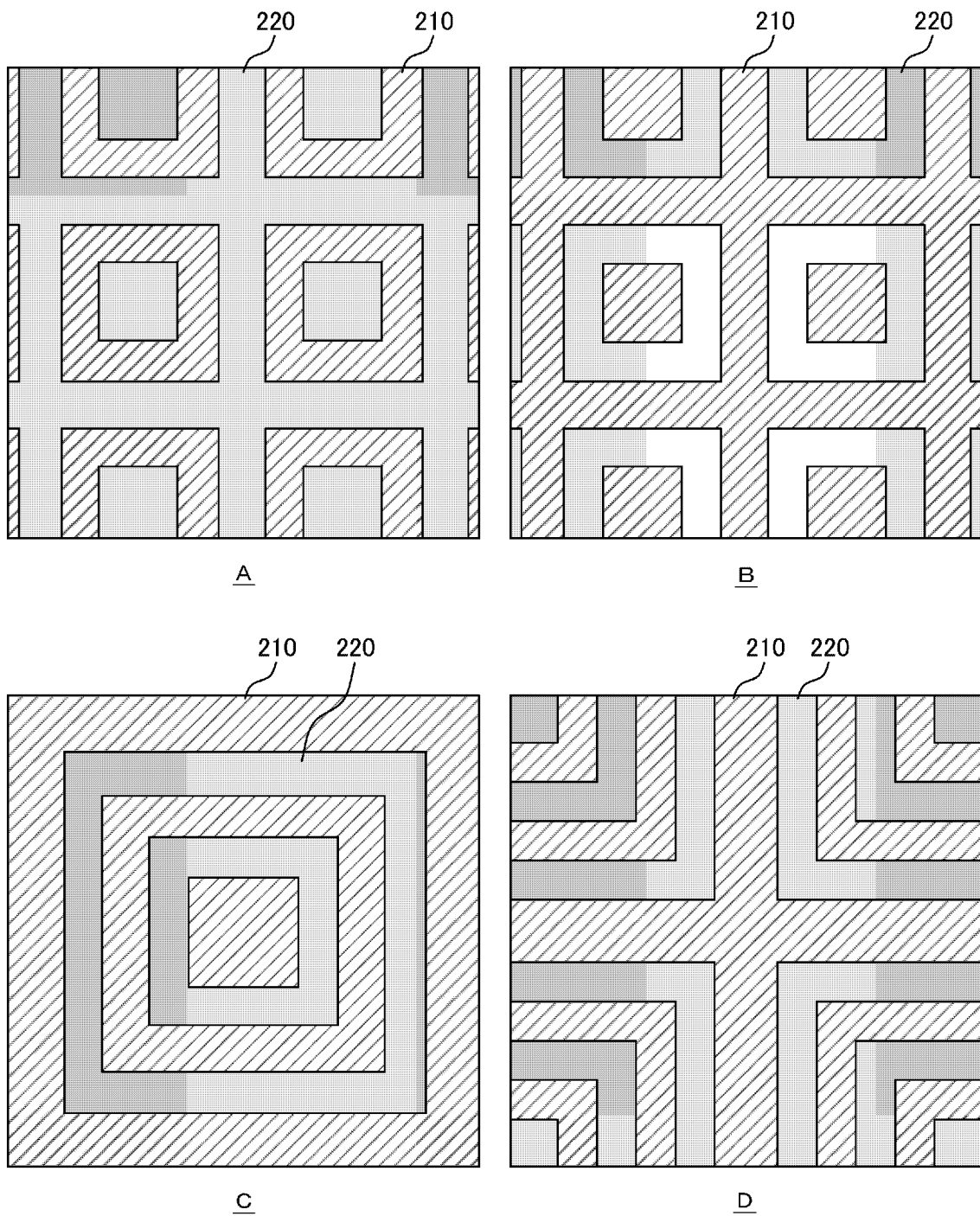
[図9]



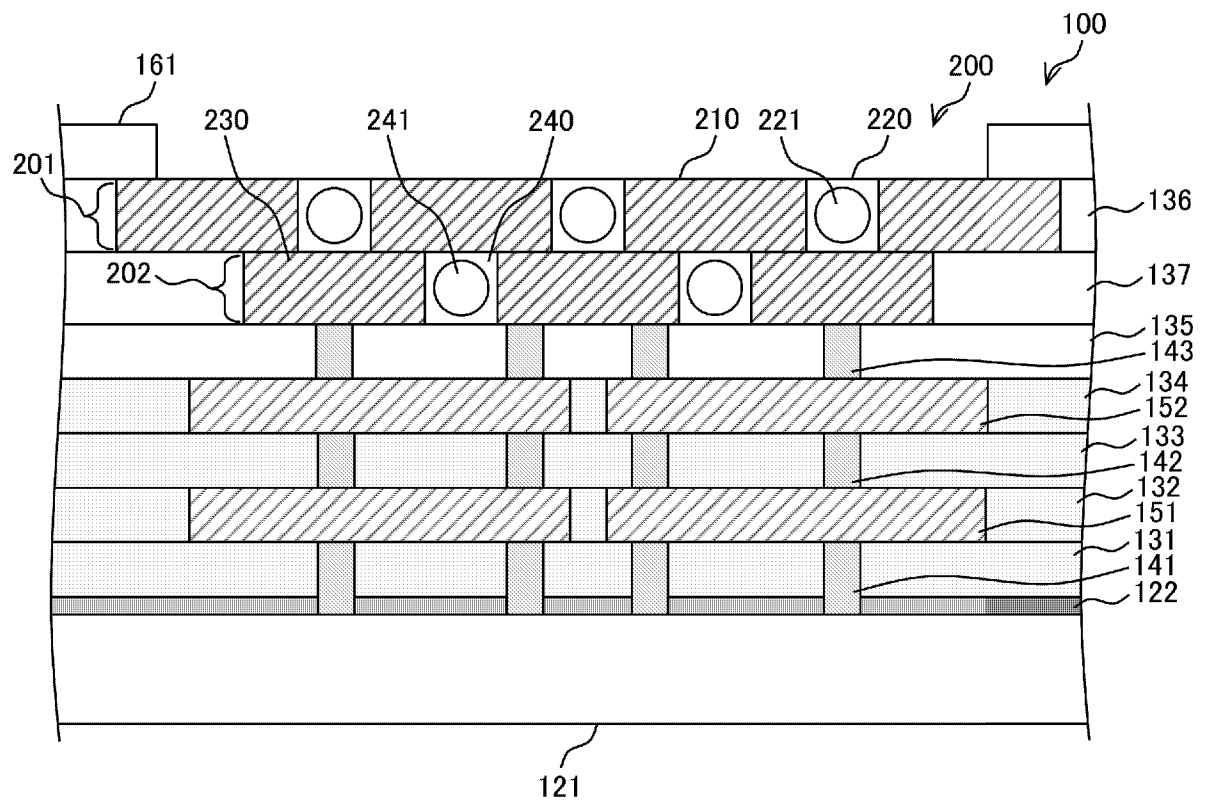
[図10]



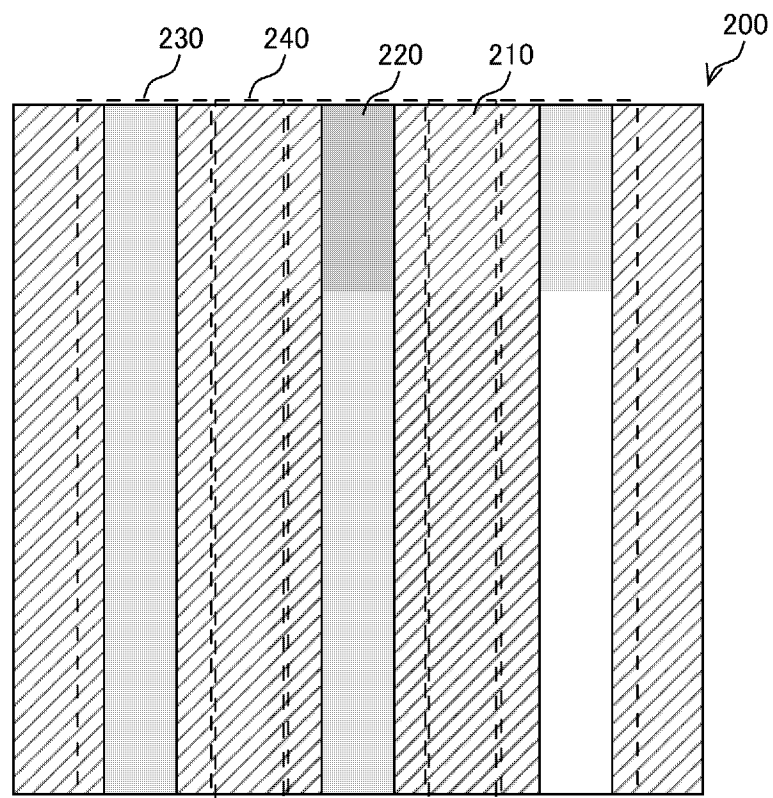
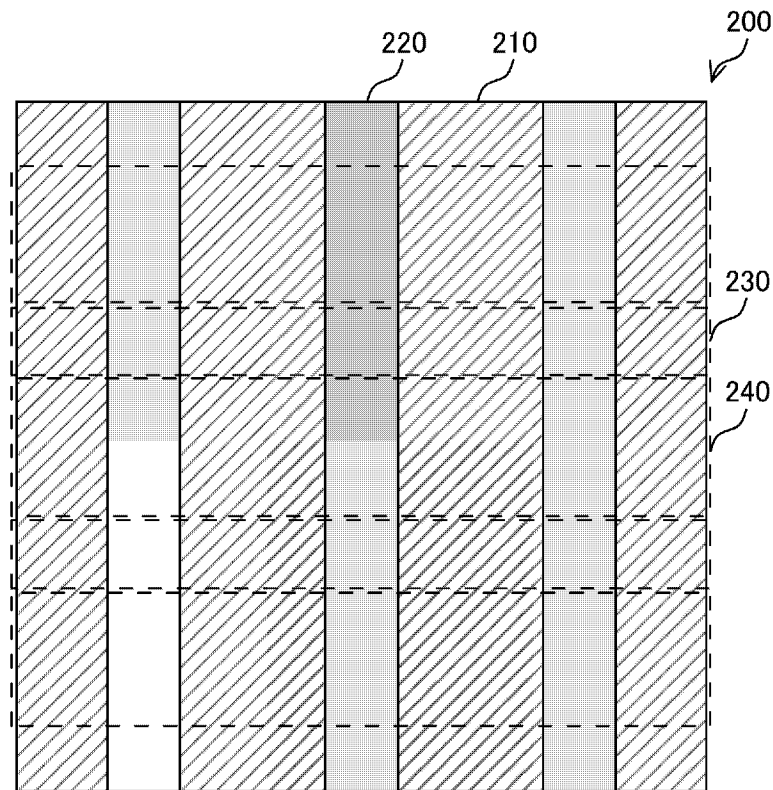
[図11]



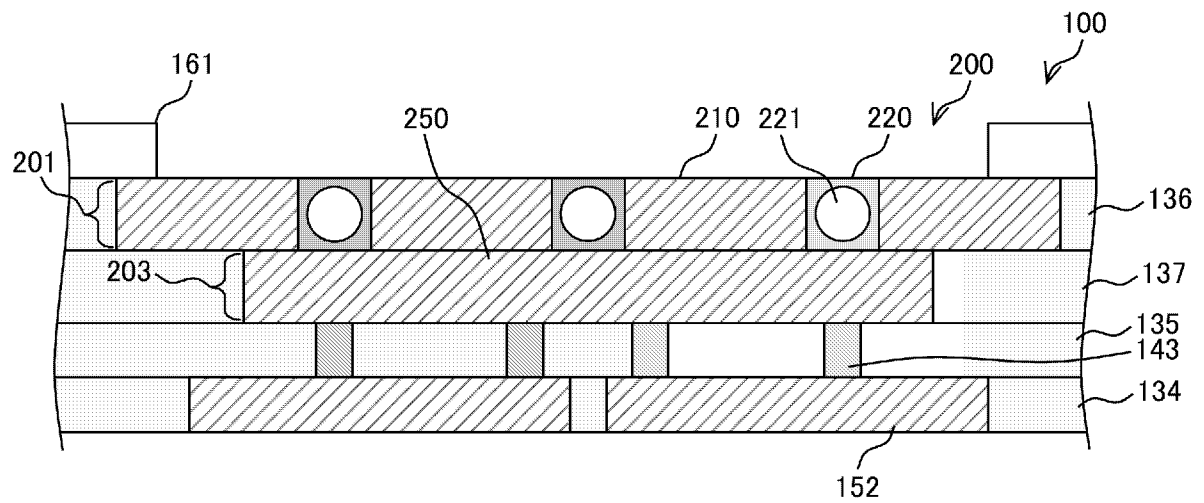
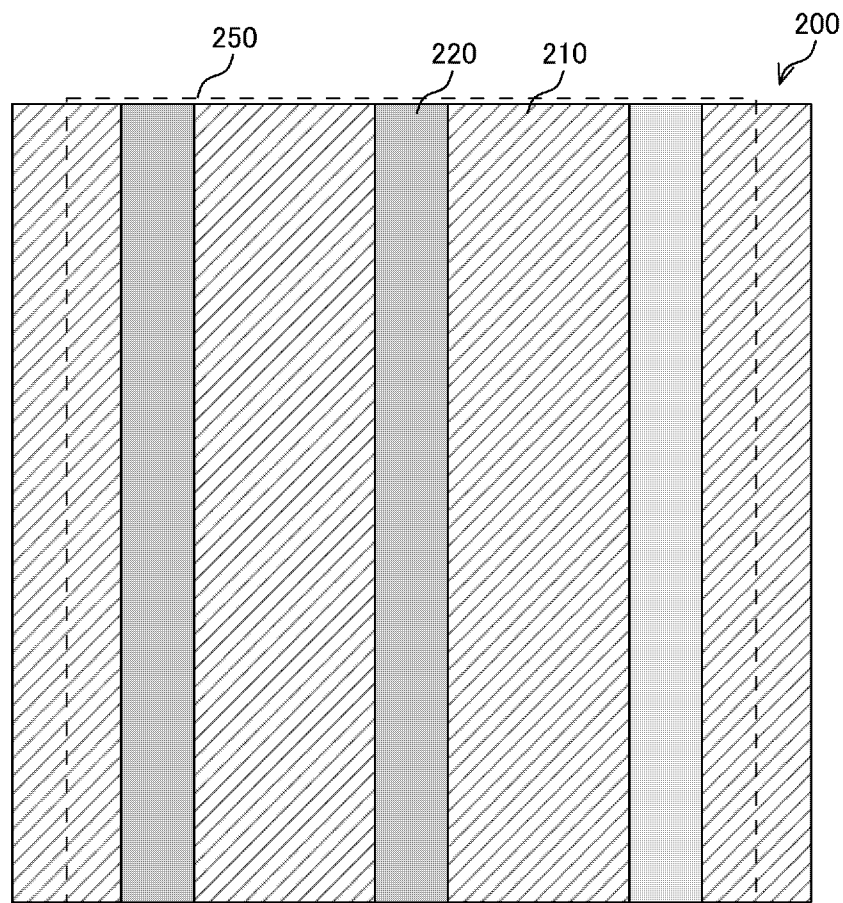
[図12]



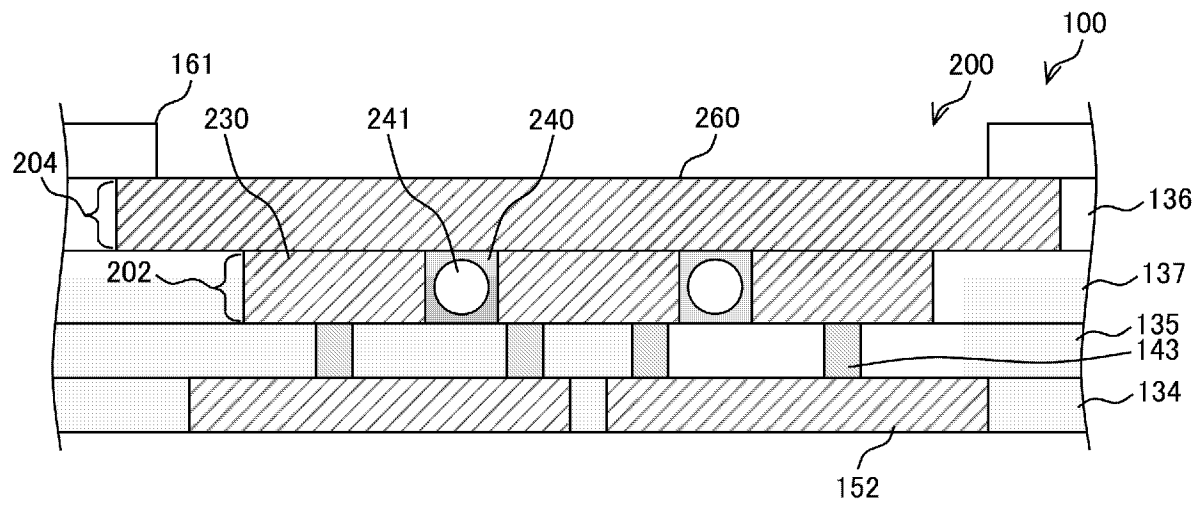
[図13]

AB

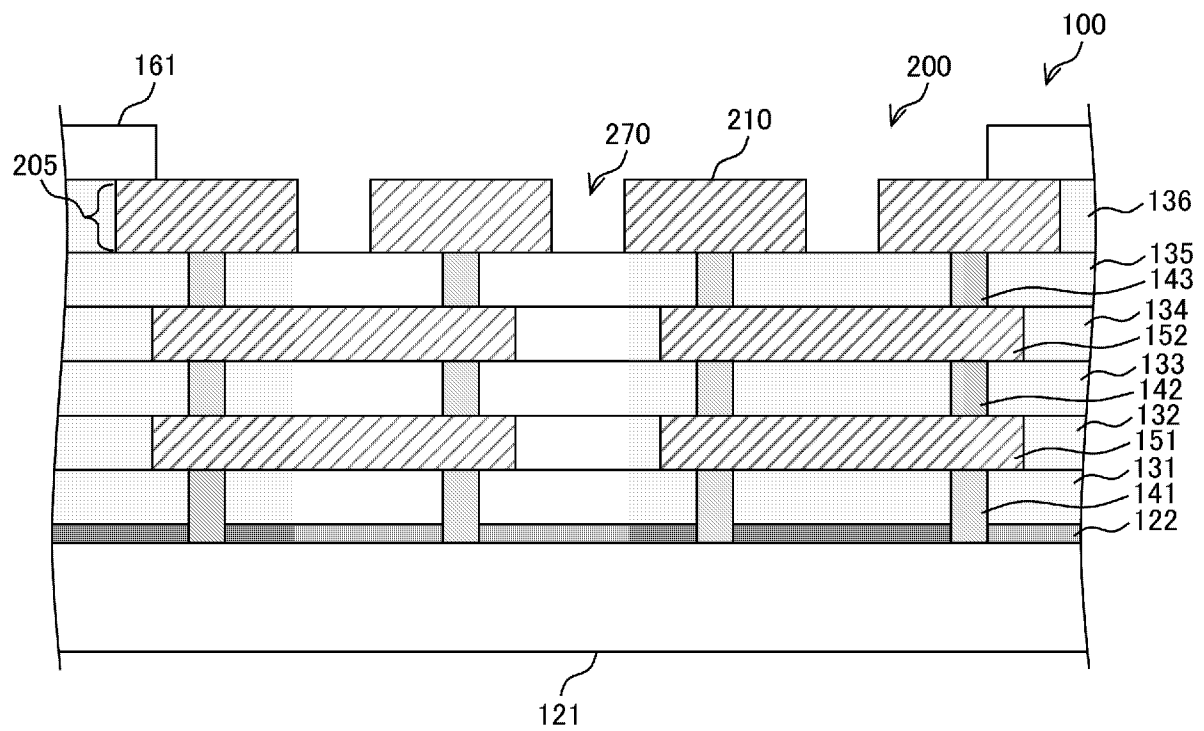
[図14]

AB

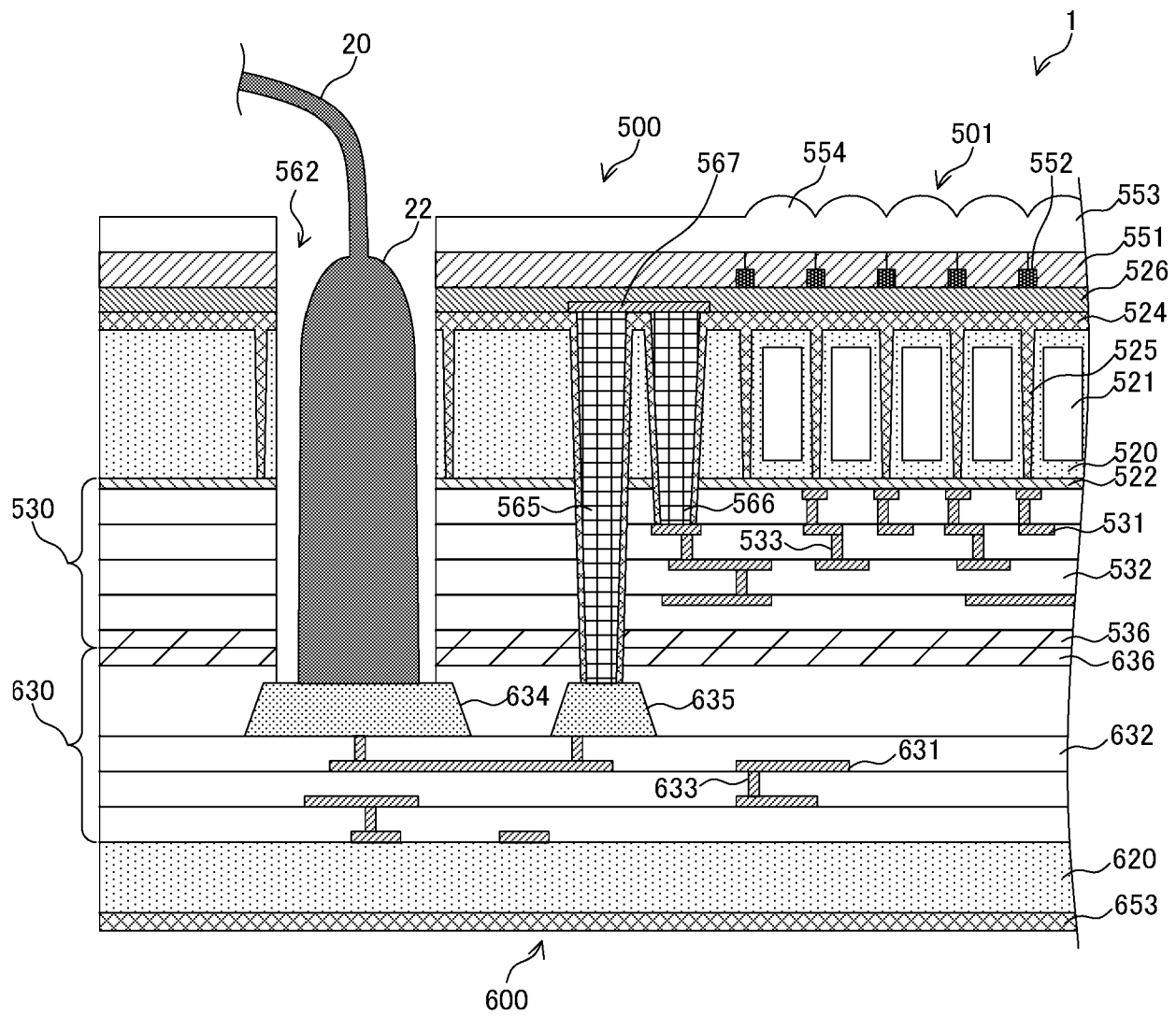
[図15]



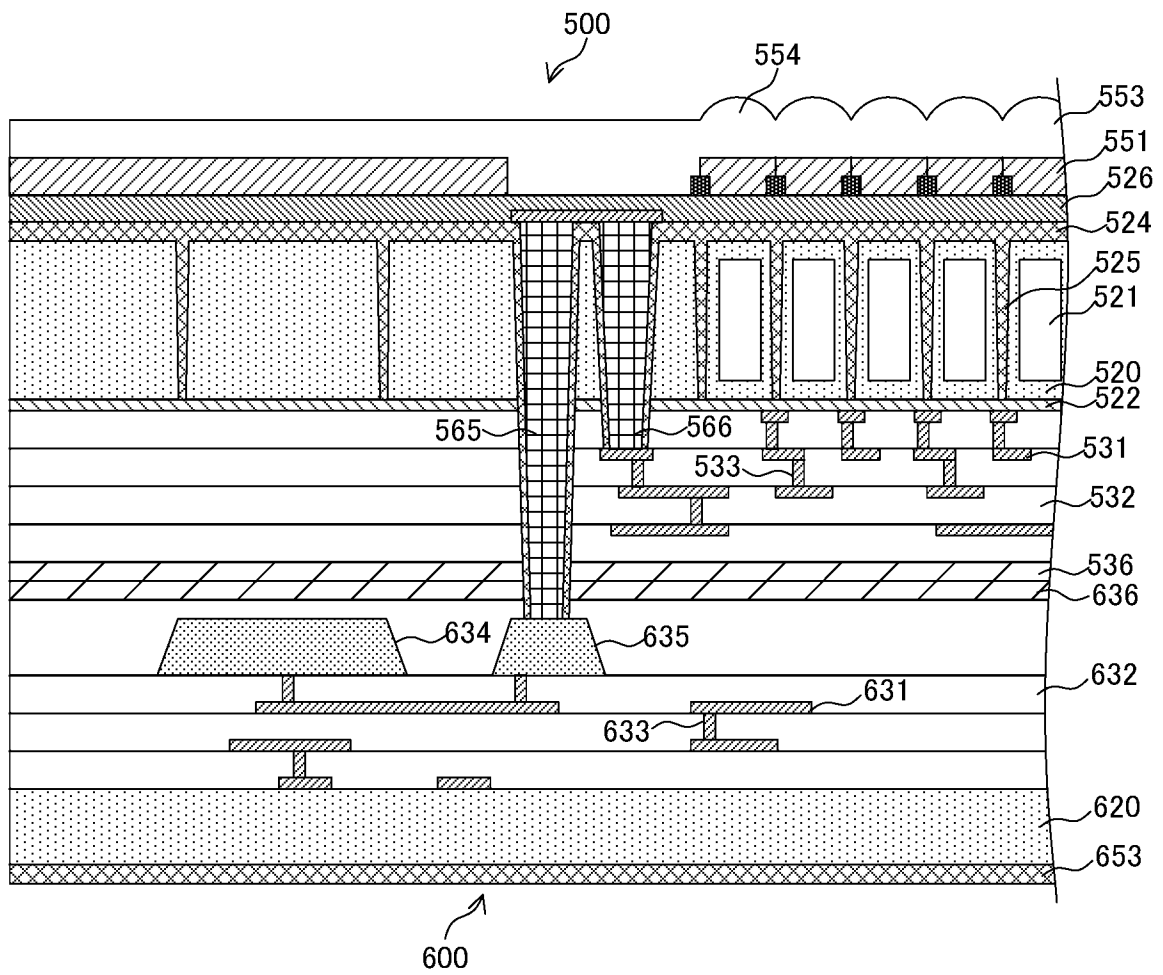
[図16]



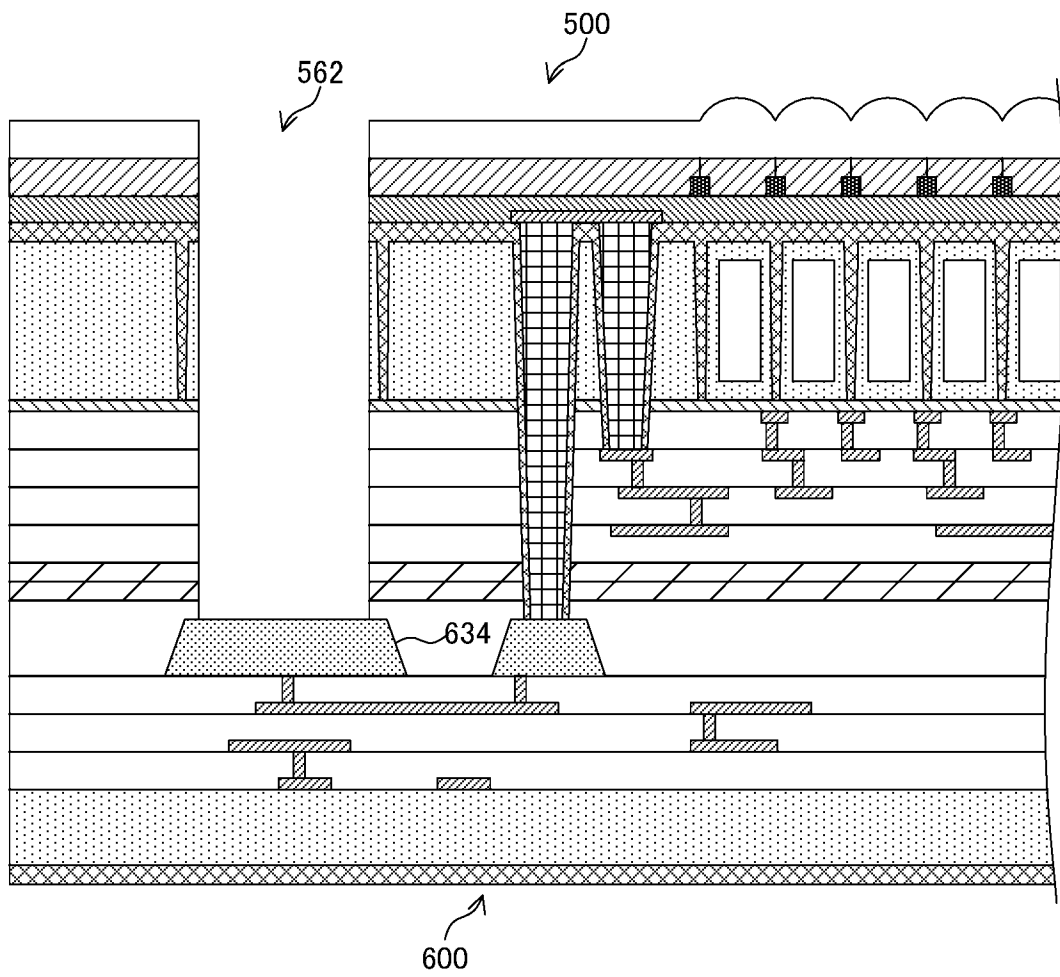
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/010764

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/60(2006.01)i; H01L 21/3205(2006.01)i; H01L 21/768(2006.01)i; H01L 23/522(2006.01)i; H01L 27/146(2006.01)i

FI: H01L21/60 301P; H01L21/88 T; H01L27/146 D

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/60; H01L21/3205; H01L21/768; H01L23/522; H01L27/146

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 10-233507 A (SEIKO INSTRUMENTS INC.) 02.09.1998 (1998-09-02) paragraphs [0119]-[0121], fig. 46-47	1-5, 9-13
Y	paragraphs [0119]-[0121], fig. 46-47	7-8
X	WO 2006/046302 A1 (SPANSION LLC.) 04.05.2006 (2006-05-04) paragraphs [0020]-[0040], fig. 2, 4-5	1, 6, 9-13
Y	paragraphs [0020]-[0040], fig. 2, 4-5	7-8
Y	JP 11-135536 A (NEC CORP.) 21.05.1999 (1999-05-21) paragraphs [0008]-[0010], fig. 1	7-8
A	JP 2008-258445 A (TOYOTA MOTOR CORP.) 23.10.2008 (2008-10-23) paragraphs [0014]-[0026]	1-13

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
08 June 2020 (08.06.2020)

Date of mailing of the international search report
23 June 2020 (23.06.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2020/010764

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 10-233507 A	02 Sep. 1998	US 6022792 A column 36, line 25 to column 37, line 6, fig. 46-47	
WO 2006/046302 A1	04 May 2006	US 2006/0091537 A1 paragraphs [0024]- [0042], fig. 2, 4-5	
JP 11-135536 A	21 May 1999	CN 101091240 A (Family: none)	
JP 2008-258445 A	23 Oct. 2008	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 21/60(2006.01)i; H01L 21/3205(2006.01)i; H01L 21/768(2006.01)i; H01L 23/522(2006.01)i; H01L 27/146(2006.01)i FI: H01L21/60 301P; H01L21/88 T; H01L27/146 D		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L21/60; H01L21/3205; H01L21/768; H01L23/522; H01L27/146 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 10-233507 A（セイコーインスツルメンツ株式会社）02.09.1998（1998-09-02） 段落0119-0121, 図46-47	1-5, 9-13
Y	段落0119-0121, 図46-47	7-8
X	WO 2006/046302 A1（スパンション エルエルシー）04.05.2006（2006-05-04） 段落0020-0040, 図2, 4-5	1, 6, 9-13
Y	段落0020-0040, 図2, 4-5	7-8
Y	JP 11-135536 A（日本電気株式会社）21.05.1999（1999-05-21） 段落[0008]-[0010], 図1	7-8
A	JP 2008-258445 A（トヨタ自動車株式会社）23.10.2008（2008-10-23） 段落[0014]-[0026]	1-13
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 08.06.2020		国際調査報告の発送日 23.06.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 平野 崇 5F 3657 電話番号 03-3581-1101 内線 3516

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/010764

引用文献			公表日	パテントファミリー文献	公表日
JP	10-233507	A	02.09.1998	US 6022792 A 第36欄第25行-第37欄第6行, 図46-47	
WO	2006/046302	A1	04.05.2006	US 2006/0091537 A1 段落0024-0042, 図2, 4-5 CN 101091240 A	
JP	11-135536	A	21.05.1999	(ファミリーなし)	
JP	2008-258445	A	23.10.2008	(ファミリーなし)	