

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成21年8月6日(2009.8.6)

【公表番号】特表2009-517972(P2009-517972A)

【公表日】平成21年4月30日(2009.4.30)

【年通号数】公開・登録公報2009-017

【出願番号】特願2008-543264(P2008-543264)

【国際特許分類】

H 04 N 7/167 (2006.01)

H 04 N 7/173 (2006.01)

H 04 L 9/32 (2006.01)

【F I】

H 04 N 7/167 Z

H 04 N 7/173 6 3 0

H 04 L 9/00 6 7 5 B

【手続補正書】

【提出日】平成21年6月16日(2009.6.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

パワーアップ回路、

符号化ビデオ信号を受信する入力部、

前記符号化ビデオ信号を処理し出力信号を発生するための処理指示がストアされたメモリ、

前記入力部に結合され、受信した前記符号化ビデオ信号を処理するデコーダ、

前記メモリ及び前記デコーダに結合された第1のコントローラであって、前記処理指示に従い、前記符号化ビデオ信号を処理するように前記デコーダの動作を制御する第1のコントローラ、並びに、

前記第1のコントローラと前記メモリと前記パワーアップ回路とに結合された第2のコントローラであって、スタートアップ状態の表れに応答して、前記第1のコントローラの動作を抑制し及び前記処理指示を確認し、該指示を確認した時点で前記第1のコントローラを起動させることで、前記第1のコントローラに前記メモリから前記処理指示を読ませる第2のコントローラ

を備えたことを特徴とするビデオ処理装置。

【請求項2】

前記第1及び第2のコントローラは、共通の集積回路に組み込まれていることを特徴とする請求項1に記載の装置。

【請求項3】

前記第2のコントローラとメモリと第1のコントローラとに結合されたデータバスをさらに備えたことを特徴とする請求項1に記載の装置。

【請求項4】

前記第1のコントローラはリセット入力端子を有し、前記第2のコントローラは前記第1のコントローラの前記リセット入力端子に結合された出力端子を有することを特徴とする請求項1に記載の装置。

【請求項 5】

前記第2のコントローラは前記受信したビデオ信号を、ストアされた鍵を用いて復号化することを特徴とする請求項1に記載の装置。

【請求項 6】

符号化ビデオ信号を受信するステップ、

前記符号化ビデオ信号を処理して、コントローラの実行処理指示に応じて出力信号を発生するステップ、

スタートアップ状態の表れを検知するステップ、

前記検知に応じて前記処理指示を確認するステップ、及び、

前記処理指示が確認されるまで、該指示の実行を禁止するステップ
を有することを特徴とするビデオ処理方法。

【請求項 7】

前記確認するステップは、チェックサムを計算するステップを含むことを特徴とする請求項6に記載の方法。

【請求項 8】

前記確認するステップは、前記メモリのブートセクタにアクセスするステップを有することを特徴とする請求項6に記載の方法。

【請求項 9】

前記維持するステップは、プロセッサのリセット入力端子をアクチベートすることを含むことを特徴とする請求項6に記載の方法。

【請求項 10】

前記確認するステップは、公開鍵暗号作成法を用いることと前記処理指示に透かしがあるかどうかをチェックすることのうち、いずれか一つを含むことを特徴とする請求項9に記載の方法。