

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5169018号

(P5169018)

(45) 発行日 平成25年3月27日 (2013. 3. 27)

(24) 登録日 平成25年1月11日 (2013. 1. 11)

(51) Int. Cl.

F I

H O 2 M 7/797 (2006. 01)

H O 2 M 7/797

H O 2 M 7/12 (2006. 01)

H O 2 M 7/12

Q

H O 2 M 1/15 (2006. 01)

H O 2 M 1/15

請求項の数 4 (全 11 頁)

(21) 出願番号 特願2007-129125 (P2007-129125)
 (22) 出願日 平成19年5月15日 (2007. 5. 15)
 (65) 公開番号 特開2008-289217 (P2008-289217A)
 (43) 公開日 平成20年11月27日 (2008. 11. 27)
 審査請求日 平成22年2月22日 (2010. 2. 22)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100113077
 弁理士 高橋 省吾
 (74) 代理人 100112210
 弁理士 稲葉 忠彦
 (74) 代理人 100108431
 弁理士 村上 加奈子
 (74) 代理人 100128060
 弁理士 中鶴 一隆
 (72) 発明者 岸田 行盛
 東京都千代田区丸の内二丁目7番3号 三
 菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項 1】

交流電源に接続され、自己消弧形の半導体スイッチで構成されるコンバータ、D C リンクコンデンサ、及び前記コンバータと前記D C リンクコンデンサとの間に配置されるD C リンク電圧発生回路を備え、前記コンバータが交流から直流へ電力を変換することによって前記交流電源側から前記コンバータを通して前記D C リンクコンデンサ側へ電力を供給する機能、及び前記コンバータが直流から交流へ電力を変換することによって前記D C リンクコンデンサ側から前記コンバータを通して前記交流電源側へ電力を供給する機能をもつ電力変換装置であって、

前記D C リンクコンデンサ側から前記コンバータを通して前記交流電源側へ電力を供給する場合、前記D C リンク電圧発生回路は、前記コンバータに流れる電流を前記コンバータが遮断する前に、前記コンバータと前記D C リンクコンデンサとの間に流れる電流をゼロにする制御を行うことを特徴とする電力変換装置。

【請求項 2】

前記D C リンク電圧発生回路は、直列接続された複数の電圧発生回路を備えることを特徴とする請求項 1 に記載の電力変換装置。

【請求項 3】

前記複数の電圧発生回路は、それぞれ直流電圧を出力するインバータと、前記インバータに接続された直流電力貯蔵器とで構成され、複数の前記直流電力貯蔵器の直流電圧値は、それぞれ異なることを特徴とする請求項 2 に記載の電力変換装置。

10

20

【請求項 4】

前記 DC リンク電圧発生回路は、インバータと、前記インバータに接続された直流電力貯蔵器とで構成される電圧発生回路を有し、前記直流電力貯蔵器に電力を供給する直流電圧源を有しないことを特徴とする請求項 1 に記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、交流から直流に電力を変換する電力変換装置に関する。

【背景技術】

【0002】

従来の電力変換装置においては、ダイオード整流器の DC リンクに非対称ブリッジの電圧発生回路が配置されている。この電圧発生回路は、 $1/R$ の制御器によって電流を制御することで、系統のインピーダンスが低くても、リップル電流、過電流を抑制している。そして、DC リンク電圧発生回路のコンデンサ（直流電力貯蔵器）の直流電圧も一定になるように制御されている（例えば、非特許文献 1 参照）。

【0003】

【非特許文献 1】 Applied Power Electronics Conference and Exposition, 2005. APEC 2005. Twentieth Annual IEEE Volume 1, 6-10 March 2005 Page(s):522 - 528 Vol. 1, "Ultra compact three-phase rectifier with electronic smoothing inductor"

【発明の開示】

【発明が解決しようとする課題】

【0004】

従来の電力変換装置では、回生運転を行った場合、1 パルスコンバータ（主整流器）によって電流を遮断した後に還流電流が交流系統電源に流れている間、線間短絡が発生し、転流ノッチによる電圧高調波が発生する。

【0005】

この発明は、上述のような課題を解決するためになされたもので、回生運転を行う場合において、還流電流による線間短絡による転流ノッチの発生を防ぐことができる電力変換装置を得るものである。

【課題を解決するための手段】

【0006】

この発明に係る電力変換装置は、交流電源に接続され、自己消弧形の半導体スイッチで構成されるコンバータ、DC リンクコンデンサ、及びコンバータと DC リンクコンデンサとの間に配置される DC リンク電圧発生回路を備え、コンバータが交流から直流へ電力を変換することによって交流電源側からコンバータを通して DC リンクコンデンサ側へ電力を供給する機能、及びコンバータが直流から交流へ電力を変換することによって DC リンクコンデンサ側からコンバータを通して交流電源側へ電力を供給する機能をもつ電力変換装置であって、DC リンクコンデンサ側からコンバータを通して交流電源側へ電力を供給する場合、DC リンク電圧発生回路は、コンバータに流れる電流をコンバータが遮断する前に、コンバータと DC リンクコンデンサとの間に流れる電流をゼロにする制御を行うこと

【発明の効果】

【0007】

この発明によれば、DC リンクコンデンサ側から自己消弧形の半導体スイッチで構成されるコンバータを通して交流電源側へ電力を供給する場合、DC リンク電圧発生回路は、コンバータに流れる電流をコンバータが遮断する前に、コンバータと DC リンクコンデンサとの間に流れる電流をゼロにする制御を行うので、回生運転時に還流電流が流れず、還流電流による線間短絡による転流ノッチを低減することができる。また、交流系統につながる他の電気機器への転流ノッチによる影響を低減することができる。さらに、転流ノッチによる電圧高調波を低減できる。

【発明を実施するための最良の形態】

【0008】

実施の形態1.

図1は、この発明の実施の形態1における、三相交流から直流に電力を変換する電力変換装置の構成図である。電力変換装置14は、主整流器である1パルスコンバータ（コンバータ）1、DCリンク主コンデンサ（DCリンクコンデンサ）2、及び1パルスコンバータ1とDCリンク主コンデンサ2との間に配置されたDCリンク電圧発生回路3で構成されている。電力変換装置14は、三相交流の系統電源（交流電源）9からトランスのインダクタンス7を通して供給された交流電力を直流電力に変換し、DCリンク主コンデンサ2を介してこの直流電力を直流負荷8に供給する。直流負荷8としては、直流モータ、電灯などの直流負荷、又は交流系統、交流モータなどに交流電力を供給する電力変換装置が考えられる。つまり、電力変換装置14は、力行運転の場合には、1パルスコンバータ1が交流から直流へ電力を変換することによって系統電源9側から1パルスコンバータ1を通してDCリンク主コンデンサ2側へ電力を供給することができる。

10

【0009】

また、回生運転の場合には、1パルスコンバータ1が直流から交流へ電力を変換することによってDCリンク主コンデンサ2側から1パルスコンバータ1を通して系統電源9側へ電力を供給することができる。なお、1パルスコンバータ1は系統電源9の交流電圧の半周期に1パルスの電圧を出力する。このことによって、スイッチング損失を減らし、スイッチング制御の簡易化ができる。交流から直流へ電力を供給する力行運転、及び直流から交流へ電力を返す回生運転に対応するために、1パルスコンバータ1は、IGBT（Insulated Gate Bipolar Transistor）等の自己消弧形の半導体スイッチと逆並列ダイオードの三相ブリッジとで構成される。なお、力行運転のみに対応する場合には、1パルスコンバータ1は、三相のダイオードブリッジで構成する。

20

【0010】

DCリンク電圧発生回路3は、ダイオードを逆並列に接続した複数個のIGBT等の自己消弧型半導体スイッチ素子をフルブリッジ構成に配置したインバータ15とフィルタ機能を有するコンデンサ（直流電力貯蔵器）10とによって構成される。1パルスコンバータ1でも同様であるが、自己消弧形の半導体スイッチ素子としては、IGBT以外にも、GCT（Gate Commutated Turn-off Thyristor）、GTO（Gate Turn-Off Thyristor）、トランジスタ、MOSFET（Metal Oxide Semiconductor Field Effect Transistor）等を用いてもよいし、自己消弧機能がないサイリスタ等でも強制転流動作が可能であれば用いてもよい。なお、本実施の形態においては、DCリンク電圧発生回路3の直流電力貯蔵器として、コンデンサを用いた場合について説明しているが、電荷を蓄えて、電気エネルギーを蓄えるものであれば、電池でも良い。

30

【0011】

次に、この発明の実施の形態1の動作について説明する。1パルスコンバータ1は、1パルスコンバータの制御系12によって制御される。図1に示すように、1パルスコンバータの制御系12において、フィルタ121によって系統電圧 V_r 、 V_s 、 V_t をフィルタリングした後、PLL（phase-locked loop）122によって系統電圧の位相を検出する。この検出された位相から基本波生成部123によって、系統電圧と位相同期し、完全に正弦波化した系統電圧の基本波 V_{ro} 、 V_{so} 、 V_{to} を生成する。力行・回生判定部124によって、この系統電圧の基本波 V_{ro} 、 V_{so} 、 V_{to} から線間電圧を求めて、この線間電圧とDCリンク主コンデンサ2の電圧 V_c と比較して力行、回生運転を判断する。

40

【0012】

系統の線間電圧が大きい場合は、力行運転となり、図1における1パルスコンバータ1のIGBTをオフ状態とし、逆並列のダイオードのみ導通する。系統の線間電圧が小さい

50

場合は、回生運転となる。回生運転時には、ゲート生成部 125 によって 1 パルスコンバータ 1 の半導体スイッチ素子のゲートをオンするためのゲート信号 S_{g1} が生成される。ゲート信号 S_{g1} はゲートドライバ 126 を介して 1 パルスコンバータ 1 へ送られる。図 2 に、回生運転時の 1 パルスコンバータ 1 の半導体スイッチ素子のゲート信号 S_{g1} の生成方法の説明図を示す。図 2 (a) は、系統の相電圧の基本波 V_{io} ($i = r, s, t$) の電圧値によって半導体スイッチ素子のゲートオンを決定するものである。基本波の電圧が正になり、基本波が判定電圧 V_{HANTEI} を越えた時、1 パルスコンバータ 1 の上アームのゲートはオンとなる。基本波の電圧が負になり、基本波が判定電圧 $-V_{HANTEI}$ を下回った時、1 パルスコンバータ 1 の下アームのゲートはオンとなる。線間短絡防止のため、各相の上アーム同士、又は下アーム同士のゲートオンのタイミングが重ならないように、各相は位相 120° 以下の通電時間となるように設定されている。また、図 2 (b) は、系統の相電圧の位相によって半導体スイッチ素子のゲートオンを決定するものである。基本波の電圧が正になり、位相が ϕ_1 から ϕ_2 までの間、1 パルスコンバータ 1 の上アームのゲートはオンとなり、基本波の電圧が負になり、位相が ϕ_3 から ϕ_4 までの間、1 パルスコンバータ 1 の下アームのゲートはオンとなる。

10

【0013】

次に、図 1 に示した DC リンク電圧発生回路 3 を制御する DC リンク電圧発生回路の制御系 13 について説明する。DC リンク電圧発生回路の制御系 13 では、1 パルスコンバータの制御系 12 の力行・回生判定部 124 から力行・回生判別信号 K_{rk} を DC リンク電圧発生回路の制御系 13 の電流制御モード切り替えブロック 137 に取込むことによって、力行、回生運転の判断を行う。 $K_{rk} = 1$ の場合は、回生運転であり、 $K_{rk} = 0$ の場合は、力行運転である。通常、回生運転時の電流ゼロ制御の期間を除いて、DC リンク電圧発生回路 3 によって DC リンクに流れる電流である DC リンク電流が高周波にならないように高周波成分を打ち消すように制御される（電流制御モード）。そして、回生運転時の特定の期間では、DC リンク電流がゼロとなるように制御される（電流ゼロ制御モード）。

20

【0014】

DC リンク電圧発生回路の制御系 13 を構成する各部分について説明する。図 3 は、DC リンク電圧発生回路の制御系 13 における高周波成分打ち消すための電流制御ブロック 131 を中心にした制御ブロック図を示したものである。電流制御モード切り替えブロック 137 から、電流ゼロ制御モード信号 $K_{zero} = 0$ が出力されると、電流制御ブロック 131 では DC リンク電流の高周波成分を打ち消す制御を行う。ここで、図 4 に電流制御の伝達関数のゲイン特性の一例を示す。低周波領域では、ゲインが小さくなっており、高周波領域では、ゲインが高くなっている。電流制御ブロック 131 において、このような伝達関数を用いて、DC リンク電流の高周波領域を打ち消すように電圧 V_{ii} を出力する。すなわち、DC リンク電圧発生回路 3 は、高周波領域では、DC リンクの電流の波高値に比例したマイナス量を出力し、 $-L \cdot di/dt$ (L は回路のインダクタンス値、 i は電流値) を出力するリアクトルと同じような働きをする。

30

【0015】

そして、DC リンク電圧発生回路の制御系 13 において DC リンク電流の制御量が決められ、ゲート生成部 135 からゲートドライバ 136 を介して DC リンク電圧発生回路 3 へのゲート信号 S_{g2} が出力され、このゲート信号 S_{g2} に基づくスイッチ動作によって、DC リンク電圧発生回路 3 は電圧を出力する。なお、DC リンク電流は、繰り返しの矩形波となっているので、DC リンク電圧発生回路 3 のコンデンサ 10 を通過する高周波領域の電流は、ほぼ正負対称の交流波形となる。このため、DC リンク電圧発生回路 3 のコンデンサ 10 を通過する平均電力はゼロになることから、DC リンク電圧発生回路 3 が直流電圧源を所持しなくても運転を行うことができる。つまり、DC リンク電圧発生回路 3 専用の直流電圧源は不要となる。DC リンク電圧発生回路 3 に直流電圧源を配置しないことによって、小形、低コスト化を図ることができる。

40

【0016】

50

次に、電流ゼロ制御について説明する。図5は、DCリンク電圧発生回路の制御系13における電流ゼロ制御ブロック138を中心にした制御ブロック図を示したものである。回生運転時に1パルスコンバータ1の半導体スイッチ素子が電流遮断する前の時点で、DCリンク電圧発生回路3が1パルスコンバータ1とDCリンク主コンデンサ2との間に流れる電流であるDCリンク電流をゼロにするために、電流制御モード切り替えブロック137によって電流制御モードを電流ゼロ制御モードに切り換える。つまり、DCリンク電流がゼロになるか、ゼロに近くなった時に、1パルスコンバータ1の半導体スイッチ素子をオフにして、電流を遮断する。具体的には次のような制御を行う。電流制御モード切り替えブロック137から、電流ゼロ制御モード信号 $Kzero=1$ が出力されると、電流ゼロ制御ブロック138ではPI制御等を行い、DCリンク電流がゼロになるような操作量 V_{zero} を出力する。電流制御ブロック131から出力された電圧 V_{ii} と操作量 V_{zero} とを加算した電圧指令 V_i をゲート生成部135へ入力する。そして、DCリンク電流を制御するために、ゲート生成部135によってDCリンク電圧発生回路3の各アームの半導体スイッチ素子へ入力するゲート信号 $Sg2$ を生成する。ゲート信号 $Sg2$ はゲートドライバ136を介してDCリンク電圧発生回路3へ送られる。このゲート信号 $Sg2$ によるスイッチ動作によって、DCリンク電圧発生回路3は所定の電圧を1パルスコンバータ1側へ出力する。

【0017】

ここで、電流制御モード切り替えブロック137が行う電流制御モードの切り替えについて説明する。図6は、系統の相電圧の基本波の波高値により電流制御モード切り替えを判定する方法について説明した図であり、図7は電流制御モード切り替えのフローチャートである。回生運転時において、前述のように1パルスコンバータ1のアームの半導体スイッチ素子は商用周波数（例えば60Hz）の半周期に1パルスの電圧出力をする。系統の相電圧の基本波 V_{io} （ $i=r, s, t$ ）の電圧が正の場合（正極）、基本波 V_{io} が小さくなって、電流ゼロ制御判定値 V_{H0} より小さくなった時点から判定電圧 $V_{HANT E I}$ より小さくなった時点までの一定期間、電流制御モード切り替えブロック137は電流ゼロ制御モード信号 $kzero=1$ を出力する。また、基本波 V_{io} の電圧が負の場合（負極）、基本波 V_{io} が大きくなって、電流ゼロ制御判定値 $-V_{H0}$ より大きくなった時点から更に判定電圧 $-V_{HANT E I}$ より大きくなった時点までの一定期間（ ΔT ）、電流制御モード切り替えブロック137は電流ゼロ制御モード信号 $kzero=1$ を出力する。それ以外の期間では、電流制御モード切り替えブロック137は電流ゼロ制御モード信号 $kzero=0$ を出力する。

【0018】

電流制御モード切り替えについては、系統の相電圧の基本波の波高値により判定する方法の他に、基本波の位相により判定する方法でも良い。図8は、系統の相電圧の基本波の位相により電流制御モード切り替えを判定する方法について説明した図であり、図9は電流制御モード切り替えのフローチャートである。回生運転時において、1パルスコンバータ1が電流ゼロ遮断をできるように、系統の相電圧の基本波 V_{io} （ $i=r, s, t$ ）の位相 ϕ_i （ $i=r, s, t$ ）が $\phi_{hp1} \leq \phi_i \leq \phi_{hp2}$ 、 $\phi_{hn1} \leq \phi_i \leq \phi_{hn2}$ の条件を満たす一定期間、電流制御モード切り替えブロック137は電流ゼロ制御モード信号 $kzero=1$ を出力する。それ以外では、電流制御モード切り替えブロック137は電流ゼロ制御モード信号 $kzero=0$ を出力する。

【0019】

図10および図11は電流制御モードがない場合の電流電圧波形の計算結果を比較のために示したものである。図10は5周期分の電流電圧波形であり、図11は転流ノッチの発生がわかりやすくなるように時間軸（横軸）を拡大した電流電圧波形である。図10および図11において、図（a）には系統電源9の電流波形、図（b）には系統電源9の系統電圧 V_r 、1パルスコンバータ1の出力電圧 V_o 、1パルスコンバータ1のDC電圧 V_{dc} の各波形、図（c）にはDCリンク電流 $I_{DC C}$ の波形をそれぞれ示す。また、図（e）には、R相、S相へのゲート信号を示す。

【0020】

図11(a)に示すように、1パルスコンバータ1の電流遮断時点から系統電源9の系統電流は、二相の系統電源を還流しながら、T1の間、ゼロに近づく。そして、図11(b)に示すように、このT1の間、系統の線間は短絡状態となり、1パルスコンバータ1の出力電圧 V_o は大きく窪んでしまう。この大きく窪んだ電圧を転流ノッチという。この転流ノッチにより、系統につながる他の機器への悪影響が考えられる。

【0021】

図12および図13は電流制御モードがある場合の電流電圧波形の計算結果を示したものである。図12は5周期分の電流電圧波形であり、図13は転流ノッチの発生がわかりやすくなるように時間軸(横軸)を拡大した電流電圧波形である。図12および図13において、図(a)には系統電源9の電流波形、図(b)には系統電源9の系統電圧 V_r 、1パルスコンバータ1の出力電圧 V_o 、1パルスコンバータ1のDC電圧 V_{dc} の各波形、DCリンク部の電圧源の出力電圧 V_{dcl} 、図(c)には系統電源9の系統電流の閾値レベル $THDI$ 、1パルスコンバータ1の出力電圧の閾値レベル $THDV$ の各波形、図(d)にはDCリンク電圧発生回路3のコンデンサ10の電圧 V_{ch} 、コンデンサ10の電圧指令 V_{ch*} の各波形、図(e)にはDCリンク電流 I_{dcl} の波形をそれぞれ示す。また、図(f)には、R相、S相へのゲート信号を示す。

【0022】

図13(a)に示すように、電流ゼロ制御モードが開始したときからDCリンク電圧発生回路3の出力電圧によって系統電流をゼロに近づける。図13(b)に示すように、その後、系統電流がゼロに近づく1パルスコンバータ1の電流遮断時点に、転流ノッチは発生するが、転流ノッチの発生時間 T_2 は、図11(b)の電流制御モードがない場合に比べて大幅に短くなっているのがわかる。転流ノッチの発生時間が短くなったことにより、系統電源9につながる他の電気機器への転流ノッチによる影響を低減できる。さらに、転流ノッチによる電圧高調波を低減できる。

【0023】

以上のことから、回生運転時にDCリンク電圧発生回路3に流れる電流がゼロの状態では1パルスコンバータ1が電流遮断するので、還流電流が流れず、還流電流による線間短絡による転流ノッチを低減することができる。また、交流系統につながる他の電気機器への転流ノッチによる影響を低減することができる。さらに、転流ノッチによる電圧高調波を低減できる。

【0024】

実施の形態2.

本実施の形態では、DCリンク電圧発生回路23が、直列接続された複数の電圧発生回路を備えた場合の出力電圧の多レベル化について説明する。図14に、DCリンク電圧発生回路23に、複数の電圧発生回路として第1サブ階調コンバータ4および第2サブ階調コンバータ5を備えた電力変換装置16の構成図を示す。このような構成によって、出力電圧を多レベル化できるので、電圧高調波を低減できる。これによって、系統の高調波低減用フィルタを小型化できる。

【0025】

また、図15に、DCリンク電圧発生回路23の第1サブ階調コンバータ4の直流電圧と第2サブ階調コンバータ5の直流電圧との電圧比率を変化させた場合の、第1サブ階調コンバータ4の直流電圧と第2サブ階調コンバータ5の直流電圧とDCリンク電圧発生回路23の出力電圧との関係を示す。図15(a)は電圧比率を第1サブ階調コンバータ4の直流電圧：第2サブ階調コンバータ5の直流電圧＝1：1とした場合、図15(b)は電圧比率を第1サブ階調コンバータ4の直流電圧：第2サブ階調コンバータ5の直流電圧＝2：1とした場合、図15(c)は電圧比率を第1サブ階調コンバータ4の直流電圧：第2サブ階調コンバータ5の直流電圧＝3：1とした場合の、第1、第2サブ階調コンバータ4、5の直流電圧とDCリンク電圧発生回路23の出力電圧との関係である。

【0026】

第1サブ階調コンバータ4、第2サブ階調コンバータ5は、それぞれ直流電力貯蔵器であるコンデンサ20、21とインバータ15とによって構成される。第1サブ階調コンバータ4、第2サブ階調コンバータ5のコンデンサ20、21の直流電圧をそれぞれ V_{cH} 、 V_{cL} とする。 V_{cH} と V_{cL} との電圧比率は、同じ比率(1:1)でも、異なっている場合でも良い。電圧比率が異なっている場合には、同じ比率の場合より、DCリンク電圧発生回路23の出力電圧は、図15に示すように、多レベル化でき、電圧高調波の抑制効果が期待できる。なお、本実施の形態では、2つのサブ階調コンバータを組合せた場合について説明したが、3つ以上のサブ階調コンバータを組合せてもよい。これによって、DCリンク電圧発生回路の出力電圧を更に多レベル化することができるので、電圧高調波を低減でき、系統の高調波低減用フィルタを小型化できる。

10

【図面の簡単な説明】

【0027】

【図1】本発明の実施の形態1における、電力変換装置の構成図である。

【図2】本発明の実施の形態1における、回生運転時の1パルスコンバータの半導体スイッチ素子のゲート信号の生成方法の説明図である。

【図3】本発明の実施の形態1における、電流制御ブロックの制御ブロック図である。

【図4】本発明の実施の形態1における、電流制御の伝達関数のゲイン特性である。

【図5】本発明の実施の形態1における、電流ゼロ制御ブロックの制御ブロック図である。

。

【図6】本発明の実施の形態1における、基本波の波高値により電流制御モード切り替えを判定する方法について説明図である。

20

【図7】本発明の実施の形態1における、基本波の波高値により電流制御モード切り替えを判定するフローチャートである。

【図8】本発明の実施の形態1における、基本波の位相により電流制御モード切り替えを判定する方法について説明図である。

【図9】本発明の実施の形態1における、基本波の位相により電流制御モード切り替えを判定するフローチャートである。

【図10】従来の電力変換装置における、電流制御モードがない場合の電流電圧波形である。

【図11】従来の電力変換装置における、電流制御モードがない場合の時間軸を拡大した電流電圧波形である。

30

【図12】本発明の実施の形態1における、電流制御モードがある場合の電流電圧波形である。

【図13】本発明の実施の形態1における、電流制御モードがある場合の時間軸を拡大した電流電圧波形である。

【図14】本発明の実施の形態2における、2つの電圧発生回路を備えた電力変換装置の構成図を示す。

【図15】本発明の実施の形態2における、第1サブ階調コンバータの直流電圧と第2サブ階調コンバータの直流電圧とDCリンク電圧発生回路の出力電圧との関係を示す図である。

40

【符号の説明】

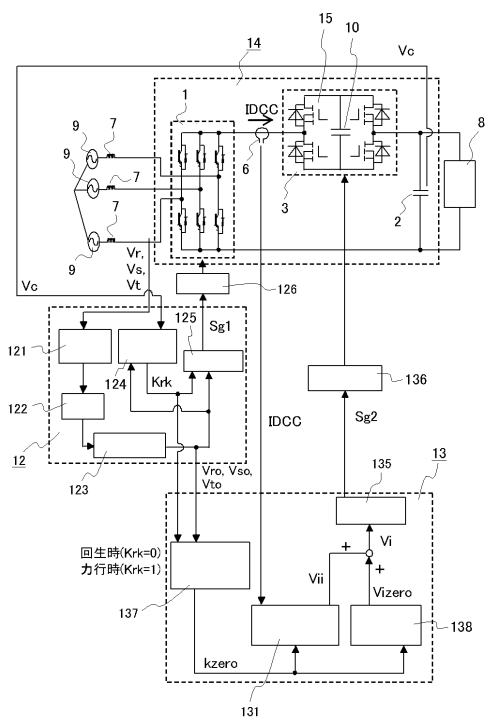
【0028】

1 1パルスコンバータ、2 DCリンク主コンデンサ、3、23 DCリンク電圧発生回路、4 第1サブ階調コンバータ、5 第2サブ階調コンバータ、7 トランスのインダクタンス、8 直流負荷、9 系統電源、10 コンデンサ、12 1パルスコンバータの制御系、13 DCリンク電圧発生回路の制御系、14、16 電力変換装置、15 インバータ、20 第1サブ階調コンバータのコンデンサ、21 第2サブ階調コンバータのコンデンサ、121 フィルタ、122 PLL、123 基本波生成部、124 力行・回生判定部、125、135 ゲート生成部、126、136 ゲートドライバ、131 電流制御ブロック、137 電流制御モード切り替えブロック、138 電

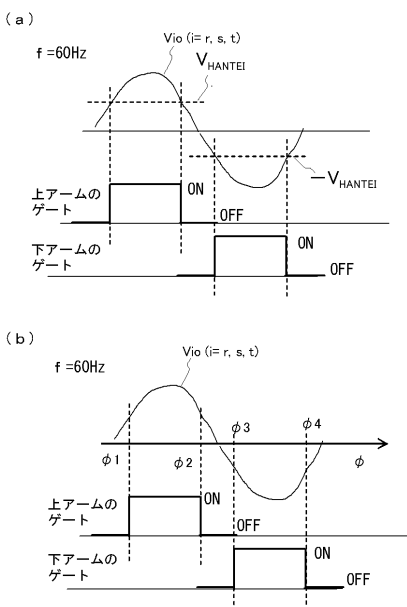
50

流ゼロ制御ブロック。

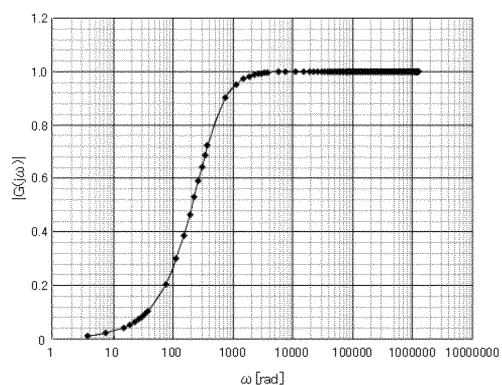
【図 1】



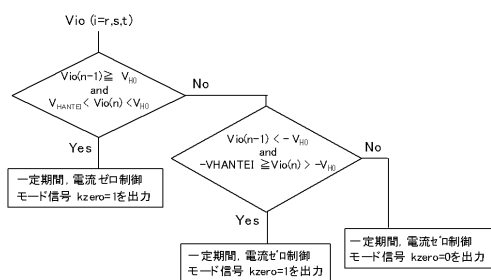
【図 2】



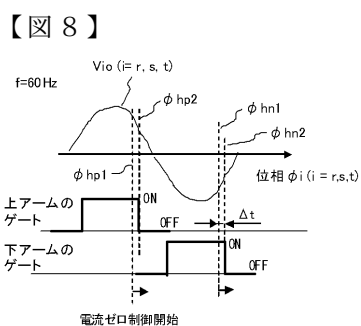
【図 4】



【图 7】



【図 6】

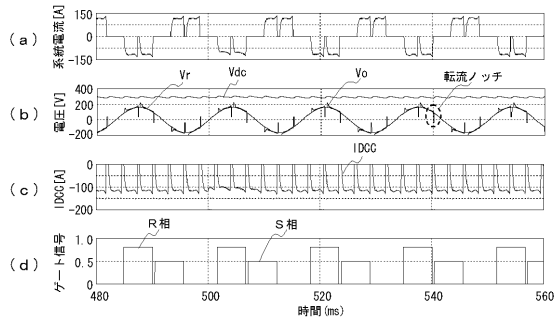


```

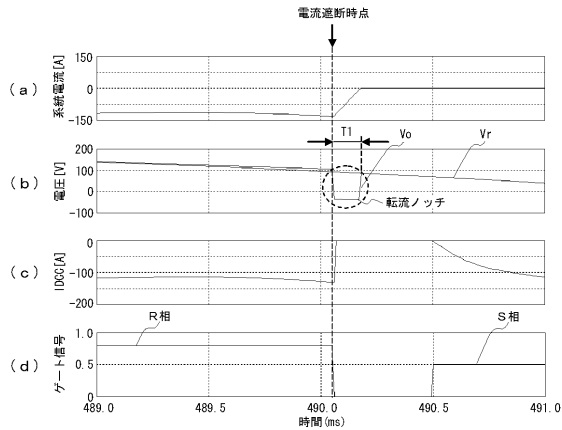
graph TD
    Start([スタート]) --> SetPhi[位相φi (i = r,s,t)]
    SetPhi --> Phi12{φhp1 ≤ φi ≤ φhp2}
    Phi12 -- Yes --> Out1[一定期間、電流iを制御  
モード番号 kzero=1を出力]
    Phi12 -- No --> Phi13{φhn1 ≤ φi ≤ φhn2}
    Phi13 -- Yes --> Out2[一定期間、電流iを制御  
モード番号 kzero=1を出力]
    Phi13 -- No --> Out3[一定期間、電流iを制御  
モード番号 kzero=0を出力]

```

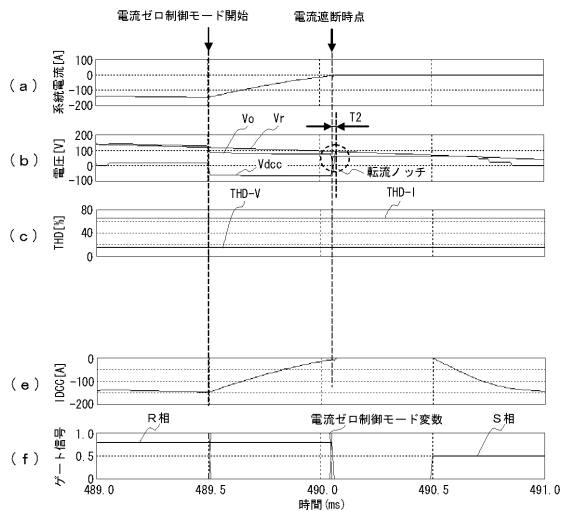
【図 10】



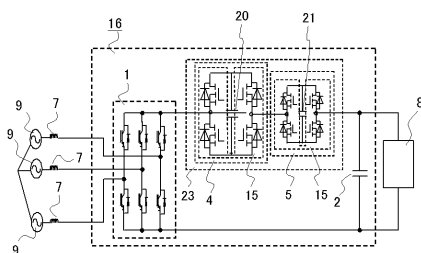
【図 11】



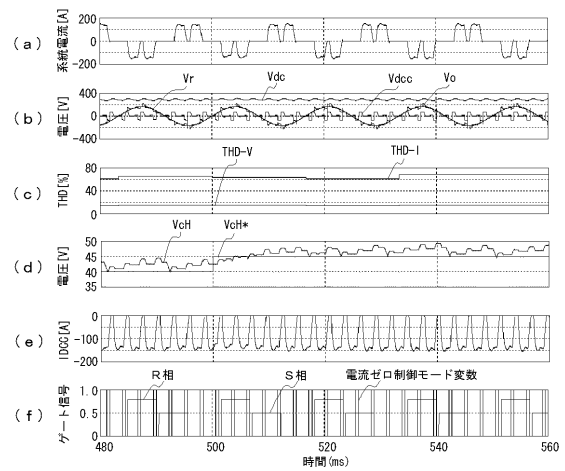
【図 13】



【図 14】



【図 12】



【図 15】

(a) 第1サブ階調コンバータの直流電圧：第2サブ階調コンバータの直流電圧
= 1 : 1

DCリンク電圧源の出力電圧 [A.U.]	第1サブ階調コンバータの1 A.U.の出力 [A.U.]	第2サブ階調コンバータの1 A.U.の出力 [A.U.]
2	1	1
1	1	0
0	0	1
-1	0	0
-2	-1	-1

(b) 第1サブ階調コンバータの直流電圧：第2サブ階調コンバータの直流電圧
= 2 : 1

DCリンク電圧源の出力電圧 [A.U.]	第1サブ階調コンバータの2 A.U.の出力 [A.U.]	第2サブ階調コンバータの1 A.U.の出力 [A.U.]
3	2	1
2	2	0
1	0	1
0	2	-1
-1	0	0
-2	0	-1
-3	-2	1
-2	-2	0
-1	-2	-1

(c) 第1サブ階調コンバータの直流電圧：第2サブ階調コンバータの直流電圧
= 3 : 1

DCリンク電圧源の出力電圧 [A.U.]	第1サブ階調コンバータの3 A.U.の出力 [A.U.]	第2サブ階調コンバータの1 A.U.の出力 [A.U.]
4	3	1
3	3	0
2	3	-1
1	0	1
0	0	0
-1	0	-1
-2	-3	1
-3	-3	0

フロントページの続き

- (72)発明者 藤井 俊行
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 小草 慎一
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 岩田 明彦
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 松本 泰典

- (56)参考文献 特開2003-199354 (JP, A)
特開2006-054947 (JP, A)
特開2005-204429 (JP, A)
特開平01-274666 (JP, A)
特開2006-246676 (JP, A)
特開2008-289216 (JP, A)
特開平08-140352 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|-------|
| H02M | 7/797 |
| H02M | 1/15 |
| H02M | 7/12 |