



[12] 发 明 专 利 说 明 书

专利号 ZL 99808793.9

[45] 授权公告日 2005 年 8 月 10 日

[11] 授权公告号 CN 1214626C

[22] 申请日 1999.7.7 [21] 申请号 99808793.9

[30] 优先权

[32] 1998. 7. 31 [33] US [31] 09/126,973

[86] 国际申请 PCT/US1999/015307 1999.7.7

[87] 国际公布 WO2000/007366 英 2000.2.10

[85] 进入国家阶段日期 2001.1.18

[71] 专利权人 汤姆森特许公司

地址 法国布洛涅

[72] 发明人 巴思·A·坎菲尔德

审查员 金 源

[74] 专利代理机构 北京市柳沈律师事务所

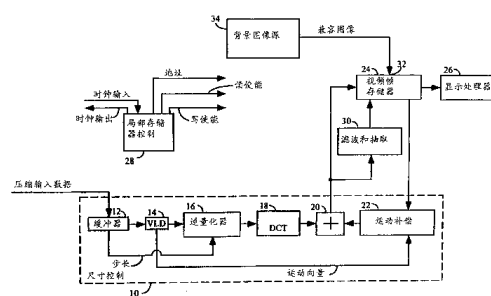
代理人 马 莹

权利要求书 2 页 说明书 9 页 附图 7 页

[54] 发明名称 用于高分辨率视频信号的抽取的装置和方法

[57] 摘要

一种视频处理器(10)接收解码(12-20)成 MPEG 兼容像素块的编码数字图像数据。水平和垂直抽取(30)像素块,以产生适合于画中画、画上画、或图中画显示(26)的减少尺寸的图像。到抽取网络的解码输入数据被混叠滤波(36)并且以 8 到 3 的因子抽取。抽取的输出像素数据(24)从相应相关解码输入像素块唯一得到。



1、一种基于块的视频处理器，包括：

5 视频解码器(10)，用于解码压缩的视频信号，所述视频解码器包括分块电路(18)，用于形成代表所述视频信号的 $N \times M$ 空间域中的像素值块，其中， N 和 M 是小于17的整数；以及

抽取电路(30)，响应于所述像素值块，为各个块提供更少数目的像素值，其中，所述更少数目的像素值的每一个从其相关输入块中唯一得到，以及所述抽取电路包括：

10 垂直滤波器/抽取器(100)，用于沿垂直方向从各个块中过滤和抽取像素；以及

水平滤波器/抽取器(200)，用于沿水平方向从各个块中过滤和抽取像素。

2、如权利要求1所述的处理器，进一步包括：

15 所述分块电路和所述抽取电路(100, 200)之间的存储器(90)，用于存储将被抽取的像素块。

3、如权利要求1所述的处理器，进一步包括：

帧存储器(24)，耦合到所述分块电路；其中，

所述解码器是MPEG兼容的，并且所述像素值块是宏块。

4、如权利要求1所述的处理器，其中，

20 所述抽取电路包括：宏块存储器(90)、混叠减少滤波器(100, 200)和像素抽取器(100, 200)。

5、如权利要求4所述的处理器，其中，所述混叠减少滤波器是多相滤波器(110, 112, 114)和有限响应滤波器(210, 212)之一。

25 6、如权利要求1所述的处理器，其中，所述抽取电路具有8至3的抽取因子。

7、一种处理编码图像表示数据的数据流的方法，包括步骤：

解码(10)所述数据流，以产生代表空间域中的像素值的一解码数据流，其中，所述解码数据流由 $N \times M$ 像素值的像素块构成， N 和 M 是小于17的整数；和

30 抽取(30)代表空间域中的像素值的所述数据流，以产生一减少的数据流，

其中，所述抽取步骤产生每块数目更少的像素值，以及每个所述抽取的像素值从其相关输入像素块中唯一得到，

其中，所述抽取步骤包括：

沿垂直方向从各个块中过滤和抽取像素（100）；以及

5 沿水平方向从各个块中过滤和抽取像素（200）。

8、如权利要求7所述的方法，其中：

所述数据流是 MPEG 兼容的，并且所述像素值块是宏块。

9、如权利要求7所述的方法，其中：

所述抽取步骤包括混叠减少滤波（100，200）和像素抽取（100，200）

10 步骤。

10、如权利要求7所述的方法，其中：

所述抽取步骤具有8到3的抽取因子。

用于高分辨率视频信号的抽取的装置和方法

5 技术领域

本发明涉及数字视频信号的二次抽样或抽取。

背景技术

10 高分辨率电视(HDTV 信号通常与当前广播标准诸如 NTSC 不兼容。适合用于 HDTV 兼容信号的优选信号编码标准是在美国使用的由 Grand Alliance 采用的 MPEG - 2(Motion Picture Experts Group(运动图像专家组),

“Information Technology-Coding of Moving Picture and Associated Audio Information: Video, (信息技术 - 运动图像编码和相关音频信息: 视频)” ISO/IEC 13818 - 2, 1996 年 5 月 15 日)。该公知的标准为编码和压缩视频、
15 音频和辅助数据提供了格式化指导。

采用 MPEG - 2 格式化的电视信号要求电视广播发送和接收系统均要重新设计。设计者引入了减少广播数据量的压缩系统。HDTV 接收机解码和解压缩接收的编码 HDTV 数据, 并且重构用于显示的全分辨率信号。由于采用了编码/解码和重构技术的先进组合, 信号的损耗最小, 并且在人眼感观受限
20 的地方, 例如对角线运动的精细细节方面, 通常发生预期的损耗。

尽管已经在 HDTV 的发送和接收各方面进行了更多的研究和开发, 然而, 由于以最低成本生产具有最好特性的消费品的竞争, 设计者精力集中在 HDTV 接收机。第一批消费者使用的 HDTV 接收机所包含的性能可能比当前标准分辨率电视接收机包括的性能要少, 但是提供了诸如 16:9 显示之类的性能。
25 现在生产者正设计这样的消费者电视机, 不仅包括当前在标准分辨率接收机中有的特性, 诸如 PIP, 而且包括支持其它应用的性能, 诸如交互式电视机和互联网访问。生产者挑战设计包括 HDTV 接收机新服务和当前 TV 接收机中具有、或仅通过机顶盒或某些其它接口才具有的特性的系统体系。

HDTV 接收机将能够显示图形, 例如电子数据表节目(spread sheet
30 program), 以及传统的节目。例如如果观看者正在使用 HDTV 接收机访问互联网上的信息, 也可能发生显示图形。在正显示图形的时候, 观看者可能希

望监视传统高分辨率(HD)节目或另一 HD 视频信号。这是公知的图中画或 PIG。或观看者可能希望使用画中画(PIP)或画上画(POP)性能观看两个节目,至少一个是 HD。按照 MPEG2 标准发送的 HDTV 信号由于视频信号被格式化成本块和宏块而不是行,出现了要解决的不同类的设计问题。

- 5 通过 PIP、POP 或 PIG 在大的图像中出现一个辅助的、小的图像,小图像需要被滤波和二次采样,以达到用于显示的需要的尺寸。这在水平方向上容易做到。然而,视频信号的垂直抽取对设计者处理隔行扫描视频信号时一直是一个挑战,因为新行的相位必须计算,所以隔行扫描信号的垂直抽取产生了很明显的人工痕迹。为了得到正确的相位,必须使用前场或后场,需要在存储器中存储需要的场。这增加了存储和带宽需求。为了减少混叠,信号
- 10 必须被带限滤波,但是并不是所有行都可滤波,因此产生的频谱不正确。

 这些传统的问题由 MPEG2 格式的像素块和宏块的复杂性组合一起。传统的行存储器不足以容纳不是逐行顺序的输入数据流。所知的 HDTV 接收机在将高分辨率信号转换成要显示的 PIP、POP 或 PIG 之前,将数据重新格式

15 化成光栅扫描格式。

发明内容

 按照本发明的原理,通过抽取像素块数据,提供用于显示的减少分辨率的图像,以便被抽取的像素数据从其各个未抽取像素块单独得到。

- 20 本发明提供一种基于块的视频处理器,包括:视频解码器,用于解码压缩的视频信号,所述视频解码器包括分块电路,用于形成代表所述视频信号的 $N \times M$ 空间域中的像素值块,其中, N 和 M 是小于 17 的整数;抽取电路,响应于所述像素值块,为各个块提供更少数目的像素值;其中,所述更少数目的像素值的每一个从其相关输入块中唯一得到,以及所述抽取电路包括:垂
- 25 直滤波器/抽取器,用于沿垂直方向从各个块中过滤和抽取像素;以及水平滤波器/抽取器,用于沿水平方向从各个块中过滤和抽取像素。

 本发明还提供一种处理编码图像表示数据的数据流的方法,包括步骤:解码所述数据流,以产生代表空间域中的像素值的一解码数据流,其中,所述解码数据流由 $N \times M$ 像素值的像素块构成, N 和 M 是小于 17 的整数;和抽取代表空间域中的像素值的所述数据流,以产生一减少的数据流,其中,所

30 述抽取步骤产生每块数目更少的像素值,以及每个所述抽取的像素值从其相

关输入像素块中唯一得到，其中，所述抽取步骤包括：沿垂直方向从各个块中过滤和抽取像素；以及沿水平方向从各个块中过滤和抽取像素。

附图说明

- 5 图 1 是包括本发明的 HDTV 接收机的方框图；
图 2 是图 1 的单元 30 的方框图；
图 3 到 6 是基于场和帧的图像的垂直抽取的示例；
图 7 是图 1 的单元 30 的另一方框图示例；
图 8 是本发明的数据处理方法的流程图示例。

10

具体实施方式

图 1 示出了按照本发明的包括 MPEG2 兼容解码器 10 和单元 30 的 HDTV 接收机的一部分。所接收的 HDTV 信号在广播之前以与解码器 10 执行的解压缩和解码实质上相反的方式被压缩。示出的解码器 10 的结构是公知的。

- 15 从调谐器和解调器(未示出)接收压缩数据，并且输入到缓冲器 12。缓冲器 12 监视被压缩输入数据流的数据率，并且提供给可变长度解码器(VLD)14。VLD 14 解码可变长度编码数据流。VLD 14 将解码数据流传递到逆量化器 16，在此将解码数据流返回到代表视频数据的解量化系数。逆量化器 16 将解量化系数输入到逆离散余弦变换(IDCT)18，在此将解量化系数逆转换成像素数据。

- 20 像素数据被格式化成与 MPEG2 标准兼容的块和宏块。同样按照 MPEG2 标

准, 像素块定义 I、P 或 B 帧或场。I 和 P 帧或场以及可选的 B 帧或场通过组合器 20 存储在帧存储器 24 中, 用于在整个帧或场的重构期间使用。在局部存储器控制器 28 的控制下, 将数据写入存储器 24 和从存储器 24 读出数据。

当 IDCT 18 存在像素数据时, 从存储器 24 中提取图像重构需要的相关像素数据, 并且发送到运动补偿器 22。运动补偿器 22 计算重构一场或帧的当前像素需要的信息, 并且将数据发送到组合器 20。组合器 20 将来自 IDCT 18 和运动补偿器 22 的像素数据组合, 并且将重构结果存储在存储器 24 中。存储该新的重构数据, 直到需要从包括 P 或 B 场和帧的新解码像素数据重构后面的场和帧。重构数据还发送到显示处理器 26, 用于在显示之前进行处理, 或输出到存储器设备等(未示出)。

当观看者通过 PIP、POP 或 PIG 选择观看一节目时, 在按照本发明原理的微控制器控制下, 重构的图像场或帧从组合器 20 发送到滤波器和抽取器 30。

为了减少混叠的目的, 单元 30 对水平和垂直方向上的数据均滤波, 并且将像素数据抽取到希望数目的像素, 以产生减少分辨率的图像用于显示。抽取的图像存储在存储器 24 中, 直到显示处理器 26 需要。在本文中, 抽取包括通过任何方式, 如二次采样、像素的加权组合等来减少像素。

在滤波器和抽取器 30 将抽取的第一图像提供给存储器 24 的同时, 背景辅助图像也通过输入端 32 提供给存储器 24 用于显示。背景图像包括在选择 PIP、POP 或 PIG 选项之前显示的图形或节目。由单元 30 提供的抽取图像是前景图像, 该图像由已知的方法切换或映射成背景图像。例如, 已知的集成电路包括从存储器访问两个图像并且在背景图像内的一个窗口中显示抽取的图像。

如果辅助图像是由计算机提供的图形图像, 例如该图像被存储在存储器 24 之前被按照显示处理器 26 的要求格式化。在电视接收机中可以进行或不进行格式化。如果辅助图像是广播的电视节目, 辅助调谐器提供解码的图像到显示处理器 26。如同所知的, 在电视接收机和录像机中能发现提供 PIP、POP 和 PIG 显示的这种系统。辅助调谐器将按照显示处理器 26 的要求格式化的辅助图像提供给存储器 24。将辅助图像存储在存储器 24 中的一种选择是用于这样的设备, 该设备将辅助图像提供到其自己拥有的、连接到显示处理器 26 并且由显示处理器 26 访问的存储器, 或实时处理图像并且将图像直接提供给显示处理器 26。

图 2 示出了按照本发明原理包括单元 30 的滤波器和抽取器的一种可能结构。宏块缓冲器 90 从解码器 10 接收像素的解压缩和解码宏块，并且保持数据直到垂直滤波器抽取器 100 需要。垂直滤波器/抽取器 100 执行垂直方向上的混叠滤波和抽取。水平滤波器/抽取器 200 执行水平方向上的混叠滤波和抽取。

单元 100 包括由滤波器单元 110、112 和 114 构成的混叠多相低通滤波器。这里也可以采用其它滤波器类型，诸如有限脉冲响应 (FIR) 滤波器。因为位流代表表示各宏块的连续图像的连续光栅扫描行，所以 MPEG2 兼容系统类似于光栅扫描系统。在光栅扫描系统中，垂直 FIR 滤波器实现起来是昂贵的，因为对于每个抽头需要大量的存储器。MPEG2 兼容系统的每个抽头需要的存储器将是每行中的数据量乘以一个宏块中行的数目。

单元 110 到 114 的输出分别将数据提供给乘法器 120、122 和 124，这些乘法器将一个希望的加权系数应用到它们各自的输入信号。乘法器 122 和 124 的加权输出在加法器 130 中相加，并且加法器 130 和乘法器 120 的输出在加法器 132 中相加。或者，可以构建三个输入加法器以接收乘法器 120 到 124 的输出。加法器 132 的输出将数据提供给水平滤波器/抽取器 200。

单元 200 包括由各个 FIR 滤波器 210、212 到 $210 + 2n$ 构成的混叠滤波器，其中 $n+1$ 等于用来实现希望的垂直抽取的滤波器数目。每个 FIR 滤波器的输出分别提供给乘法器 220、222 到 $220 + 2n$ ，每个乘法器对输入信号应用一个希望的加权系数。乘法器的加权输出在加法器 230 中相加，并且发送到存储器 24 存储直到显示处理器 26 需要。水平滤波器/抽取器 200 的结构是采用 FIR 滤波器的采样率转换器的结构，并且在视频处理领域中是公知的。

图 2 在任何给定时间对单个块例如一个宏块或子块的数据操作。即使在边界情况下，从像素数据的输入块中单独得到每个抽取像素值。不会发生与先前或相邻块的像素值的混合。

例如，图 1 的滤波器抽取器 30 可以包括图 2 的结构。对于该结构，三个或更少的像素从缓冲器 90 进入单元 100 内部的多相滤波器，并且被适当地加权。当少于三个像素进入滤波器时，用到乘法器的加权系数没有有效数据被设定为零，从而不导致产生差错。或者，图 2 的结构可以并行重复，以同时从一个宏块接收全部垂直行的像素。重复图 2 的结构增加了处理速度，但也增加了成本和芯片体积。

垂直滤波器/抽取器 100 的结构有利地展示了 PIP、POP 或 PIG 的性能。单元 100 的每个输出行是最多三个输入行的函数，并且是单个宏块或那个宏块的子块的行的函数。如果少于三行输入到单元 100 的结构，零加权系数输入到接收无效数据的乘法器。该结构提供了几个优点，简化了其设计。首先，通过限制将要从同一各宏块或子块输入到单元 30 (图 1) 的数据，消除了垂直滤波器 (单元 110-114) 需要多行存储器或访问一整行必须的其它存储器结构。由此存储器要求减少到能够存储一个块或宏块的缓冲器。该存储器可以驻留或放置在垂直滤波器/抽取器 100 (未示出) 之前，或它可以包含在帧存储器 24 中。先前滤波器/抽取器结构需要一整行存储器用于垂直滤波器/抽取器。对于包括每个图像 1920×1080 像素的高分辨率信号 (每个图像被表示为宏块)，单行包括来自 120 个宏块的部分。所知的在宏块环境下的行抽取器将要求在垂直滤波和抽取一视频信号之前，120 个宏块全部被解码并且存储。

其次， $8:3 (=2.67:1)$ 的垂直抽取率实际获得与现在用于 PIP、POP 或 PIG 图像 $3:1$ 减少等效的结果。选择所知的垂直抽取率 $3:1$ ，这是因为 $2:1$ 对于 PIP、POP 或 PIG 应用提供太少的抽取，而 $4:1$ 对于 PIP、POP 或 PIG 应用提供太多的抽取。对于光栅行格式化视频信号， $3:1$ 抽取提供期望的垂直图像尺寸和需要的三行存储器。对于观看者 $8:3$ 和 $3:1$ 之间的视觉差别可以忽略。

再者，在此例中，单元 100 从每个亮度宏块产生六个亮度行段。因为数据以宏块的形式得到处理，单元 100 将接收场和帧格式的二者视频信号。

对于色度数据，可以使用滤波器/抽取器 30 的相同或类似结构。色度数据已经在垂直分辨率方面减少百分之五十。因此，在单元 30 中，色度像素块按 $4:3$ 比率被进一步垂直抽取。为了完成垂直抽取，在一个块中四个像素中二个像素绕过单元 100 到单元 200 或不改变地通过单元 100 到单元 200 用于水平滤波和抽取。其它二个像素在传递到单元 200 之前，通过单元 100 的结构滤波、加权并且加起来。这两个像素实际上与上述亮度像素相同的方式进行处理。

图 3 示出了在场中像素的垂直抽取。亮度像素在垂直抽取之前表示为圆圈，并且色度像素在抽取之前由正方形表示。抽取的亮度和色度像素由星号表示。图 3 仅示出了包含在每个亮度宏块场中每个八像素行段中的三个像素，和包含在每个色度宏块场中每个四像素行段中的三个像素。

在图 3 中，例如，源是包含每秒 30 帧的 1H 隔行扫描视频信号。抽取的

输出信号是以相同速率发生的 1H 隔行扫描视频信号。第一场的前两个垂直像素处理成一个像素。后面三个像素也被处理成一个像素，并且第一场的像素块的最后三个垂直像素被处理成一个像素。对于交替场，被垂直滤波和抽取的垂直像素的分组是不同的。两组三垂直像素都被处理成一个像素，并且各

5 交替场块的最后两个垂直像素被处理成一个像素。

对于被抽取成一个像素的垂直像素分组，用到乘法器的加权系数和等于一(1)。例如，所示实施例将三像素组的第一和第三像素乘以 0.25，以及该组的中间像素乘以 0.50。对于两像素组，每个像素乘以 0.50。其它加权函数可用于当加起来的和等于 1 时的每一组。也可希望加权函数和不等 1，但

10 是块或宏块的所有系数和等于某个预定值。

对于色度像素块，交替场以基本相同的方式垂直抽取。如图 3 所示，保持第一和最后垂直像素的值，而中间两个像素被处理成一个像素。对于所示的实施例，通过乘法单元应用到两个中间像素的加权系数等于 0.50。对于色度像素按照期望或按照需要可以应用交替加权系数，以调节亮度和色度垂直

15 滤波和抽取之间的正确平衡。

对于基于场数据的滤波器系数仔细选择，以给新行合适的相位，这是因为滤波器系数确定了被滤波行相对于输入行的有效位置。对于给定的输出行将输入行限制到位于同一宏块内并没有增加确定所述系数的困难，但是它确实将滤波器质量限制到滤波器阶数。滤波器阶数是用来构建一个输出行的输入行

20 数目的函数。然而，因为减少率是 8:3，所以将图 2 的结构限制到单个 16 行宏块不会明显地影响 PIP、POP 或 PIG 图像。

图 4 示出了一帧中像素的垂直抽取。在该例中，视频信号源是以每秒 24 或 30 或 60 帧的速率发生的逐行扫描信号。抽取的输出信号是以相同速率发送的 1H 隔行扫描信号。如同图 3 所示，圆圈代表亮度像素，正方形代表色度

25 像素，和星号代表被抽取的像素。数据以 60Hz 的速率从存储器中读出。对于每个垂直行以每秒 24 或 30 帧发生的数据被读取两次，而对于每个垂直行以每秒 60 帧发生的数据被读取一次。以每秒 24 帧发生的数据在显示处理器中被转换成显示速率。图 4 示出了以 60Hz 读取的帧、并且在每个读取期间从 16 个输入垂直像素产生 3 个像素。结果是对于每 16 个输入像素宏块产生 6 个像素，这等于在每秒 30 帧的 8:3 的抽取率。在每秒 24 和 30 帧的帧速率中，

30 没有发生数据遗漏，这是因为相同数据被读取两次。在每秒 60 帧的帧速率中，

某些数据被遗漏，但是对于观看者并没有明显地影响，结果产生以每秒 30 帧的显示率发生的图像。这消除了显示处理器中进一步的抽取。如同图 3 中所示，对输出像素有影响的用到每个输入像素的加权系数作为分数示于输入像素的旁边。下面将讨论加权系数。

5 图 5 和 6 示出了 2H 逐行扫描格式中的抽取输出。图 5 和 6 分别与图 3 和 4 有相同的源视频信号输入。对于此种情况，因为要求逐行扫描格式输出，所以亮度数据抽取率是 8 到 6。对于色度数据，对于 4 个垂直输入像素的每一个， 4×4 像素块必须实际上采样成 6 个像素。图 2 和 7 的电路结构可包括附加的乘法器和加法器，以支持这些例子增加的分辨率。

10 对于基于场和帧两者的图像块数据，可以利用相同的基本电路结构。对于此例，直到 4 个像素被处理成一个输出像素。滤波器/抽取器的结构示于图 7 中。在图 3 到 6 中给出了用于像素组的示例加权系数。加权系数是输入像素旁边的数字。如果输入像素值用来确定多于一个输出像素，在顶部的加权系数对应于向上的箭头所指的输出像素，并且在底部的加权系数对应于向下的箭头所指的输出像素。

15 基于色度帧的宏块滤波/抽取结构也以 60Hz 的速率读取数据。滤波器/抽取器 30 的输入输出示例示于图 4 和 6 中。如上所述表示用于像素组的示例加权系数。基于帧的亮度和色度系数均作为示例，并且可以变化以达到希望的相位或其它的效果。

20 对于上述实施例，滤波器/抽取器 30 位于帧存储器 24 之前，如图 1 所示。通常，因为需要的存储容量和存储带宽减少，所以滤波和抽取在存储之前进行。然而，能够将单元 30 放在存储器 24 之后。对于 MPEG 兼容系统，将单元 30 放在存储器之前减少了存储带宽，但是，因为用于重构 I 和 P 帧必须被存储，所以存储器容量只能最小化减少。因为在临界显示间隔期间，只从存储器中读取抽取的 PIP、POP 或 PIG，所以存储带宽被减少。将单元 30 放在存储器 24 之后，需要在显示间隔期间读取高分辨率图像。

25 垂直和水平滤波/抽取是相互独立的过程，并且可以被分开，例如一个在存储器 24 之前一个在存储器 24 之后，或任意。所知的系统在垂直滤波/抽取之前通常具有水平滤波/抽取。由于上述原因，垂直滤波/抽取将通常位于存储器 30 之前。水平滤波/抽取功能可以以采样率转换器的形式设在显示处理器 26 内。而垂直滤波/抽取在帧存储器存储之前最有效的进行，以及能够扩

展和有限抽取的垂直采样率转换器可能在显示处理器中很有效。

图 2 和 7 的电路可以由微处理器或可编程逻辑代替，在程序控制下，执行滤波和抽取。微处理器可以花费更多时间处理数据流，但是通常更便宜地实现。利用硬件处理数据流更快，但通常更昂贵。然而作为现有的处理状态，
5 上述电路实现通过微处理器可能更快。所有这些实现是在本发明的范围内。

图 8 是包括抽取网络 30 的数据处理方法的流程图。在步骤 80 中，编码图像表示数据的数据流输入到解码器处理。例如，数据流可以通过地面广播由调谐器接收的 MPEG-2 兼容数据。在步骤 82 中，对数据流解码，并且解码数据流是像素块的形式。在步骤 84 中，数据流被垂直抽取。一次执行对单
10 个像素块的抽取处理。例如，像素块还可以是 MPEG-2 兼容像素块。通过对将被抽取成单个像素值的垂直输入像素值进行第一混叠滤波而抽取像素块。然后对滤波像素值加权，并且最后加权的像素值被求和成单个像素值。每个抽取的输出像素值是单独从各输入像素块选择的输入像素值的组合。因为对于亮度数据一个宏块通常是 16×16 像素，所以当像素块是 MPEG 兼容宏块时，
15 有效抽取因子是 8 输入像素到 3 输出像素。然而，其它抽取率可以如上所述使用，或由输入数据建议使用。步骤 86 通过水平抽取块完成像素块的抽取，以提供一减少分辨率像素块，该减少分辨率像素块可以与另外减少的分辨率像素块组合，按所知方法格式化并且作为 PIP、POP 或 PIG 显示中的前景图像被显示。

20

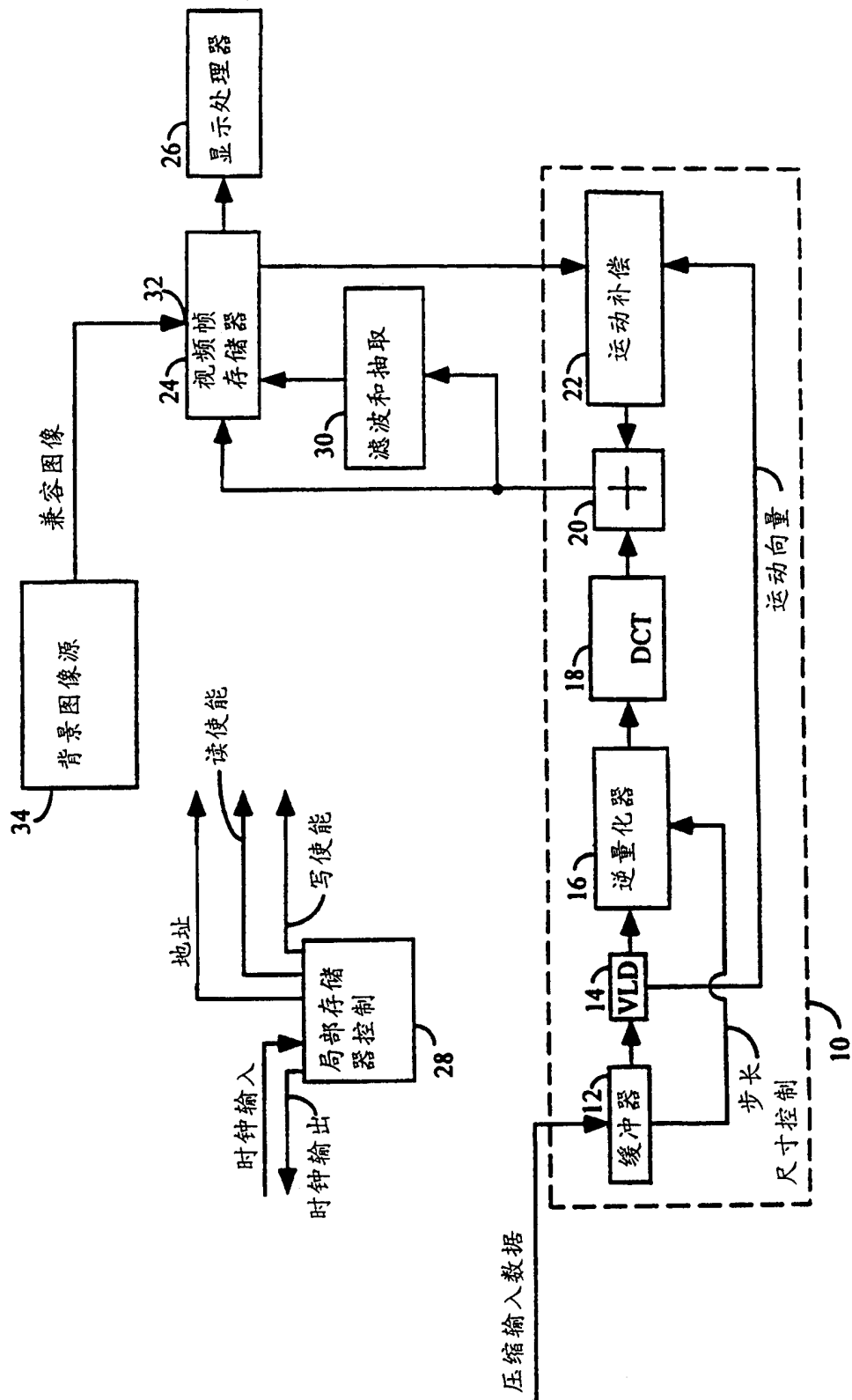


图 1

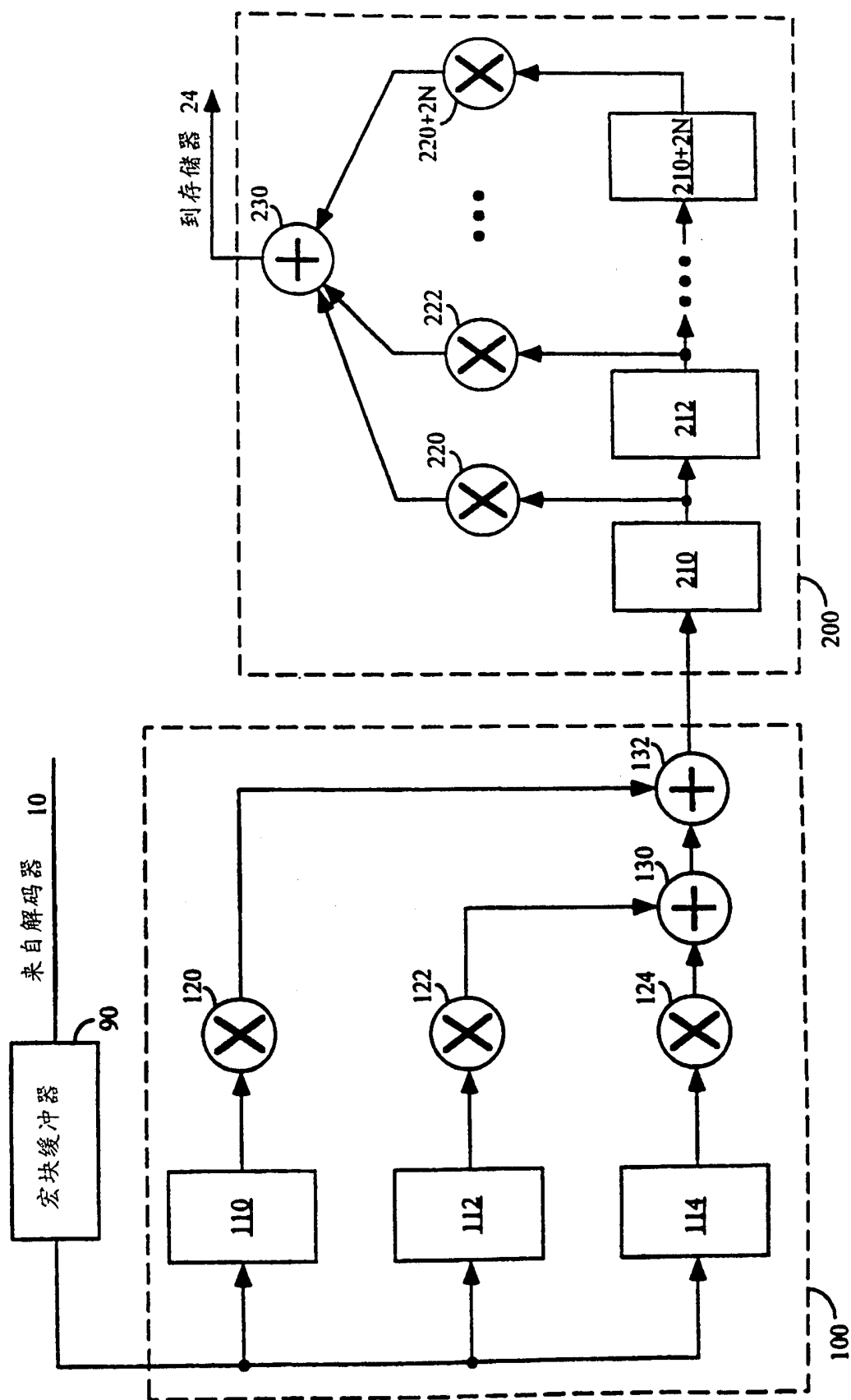


图 2

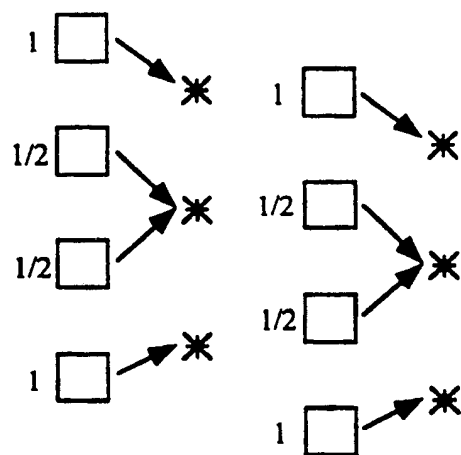
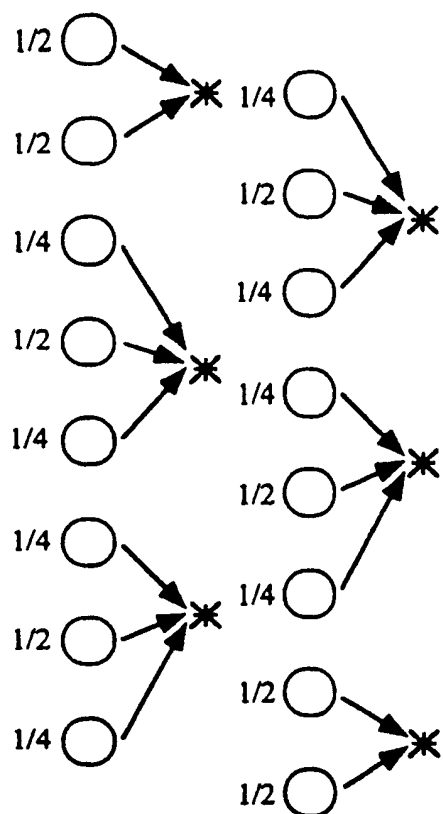


图 3

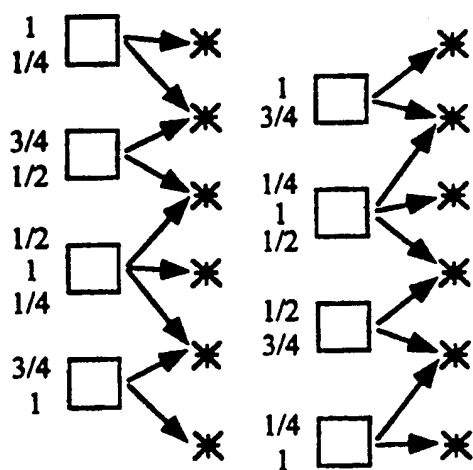
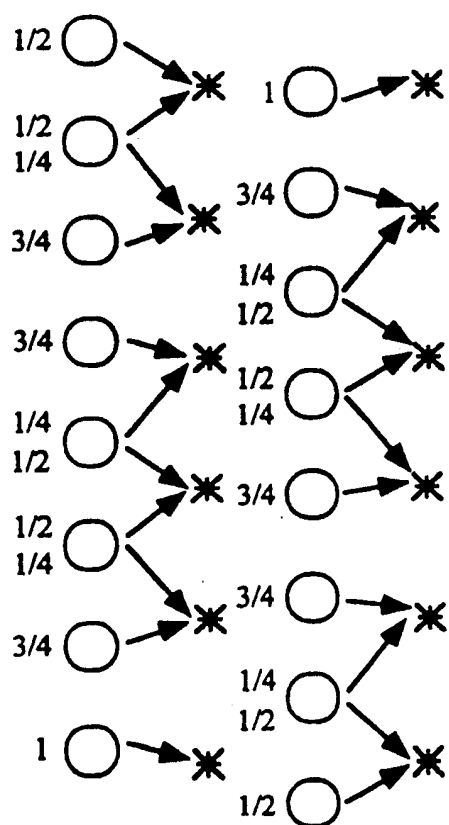


图 5

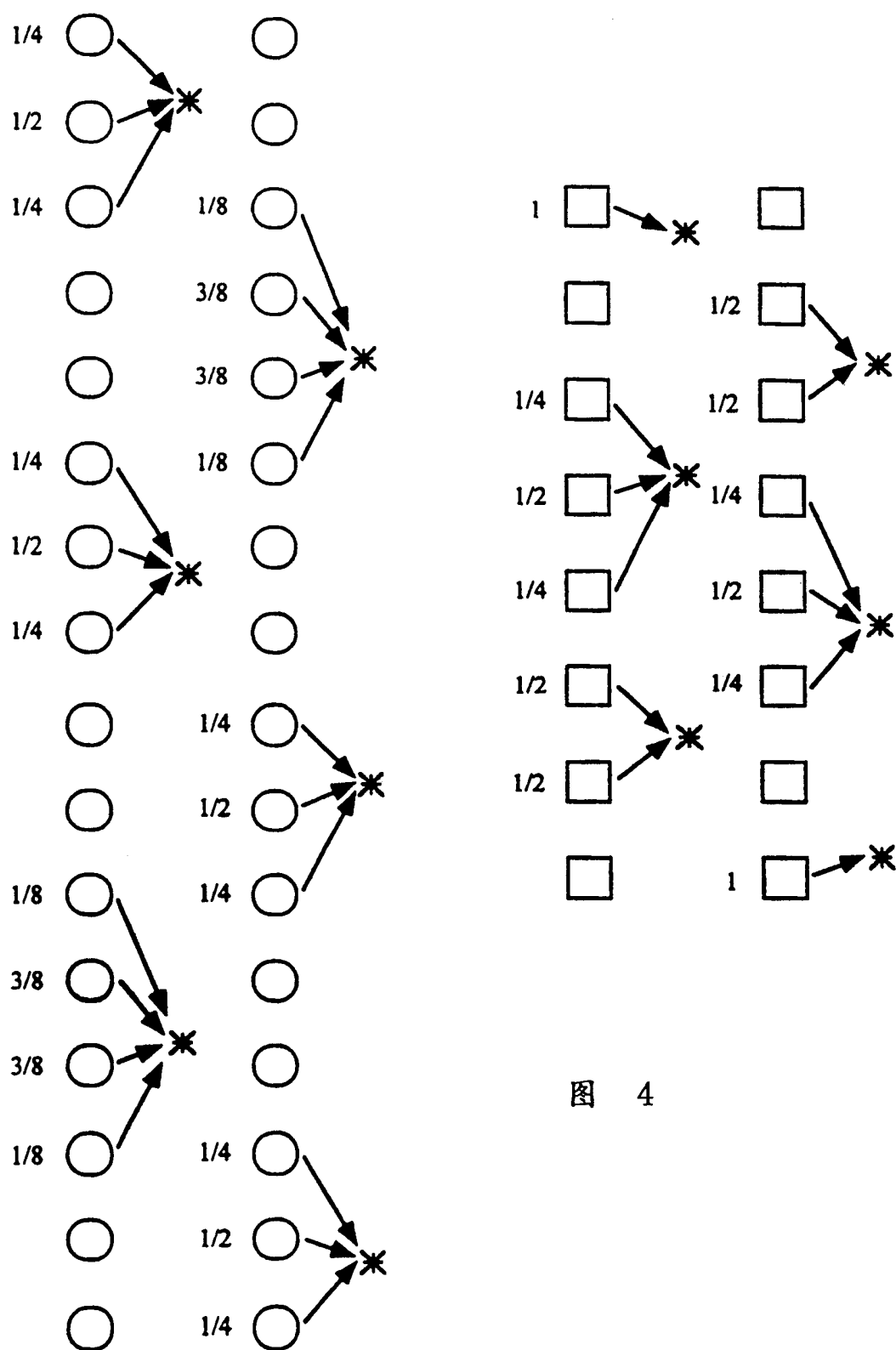


图 4

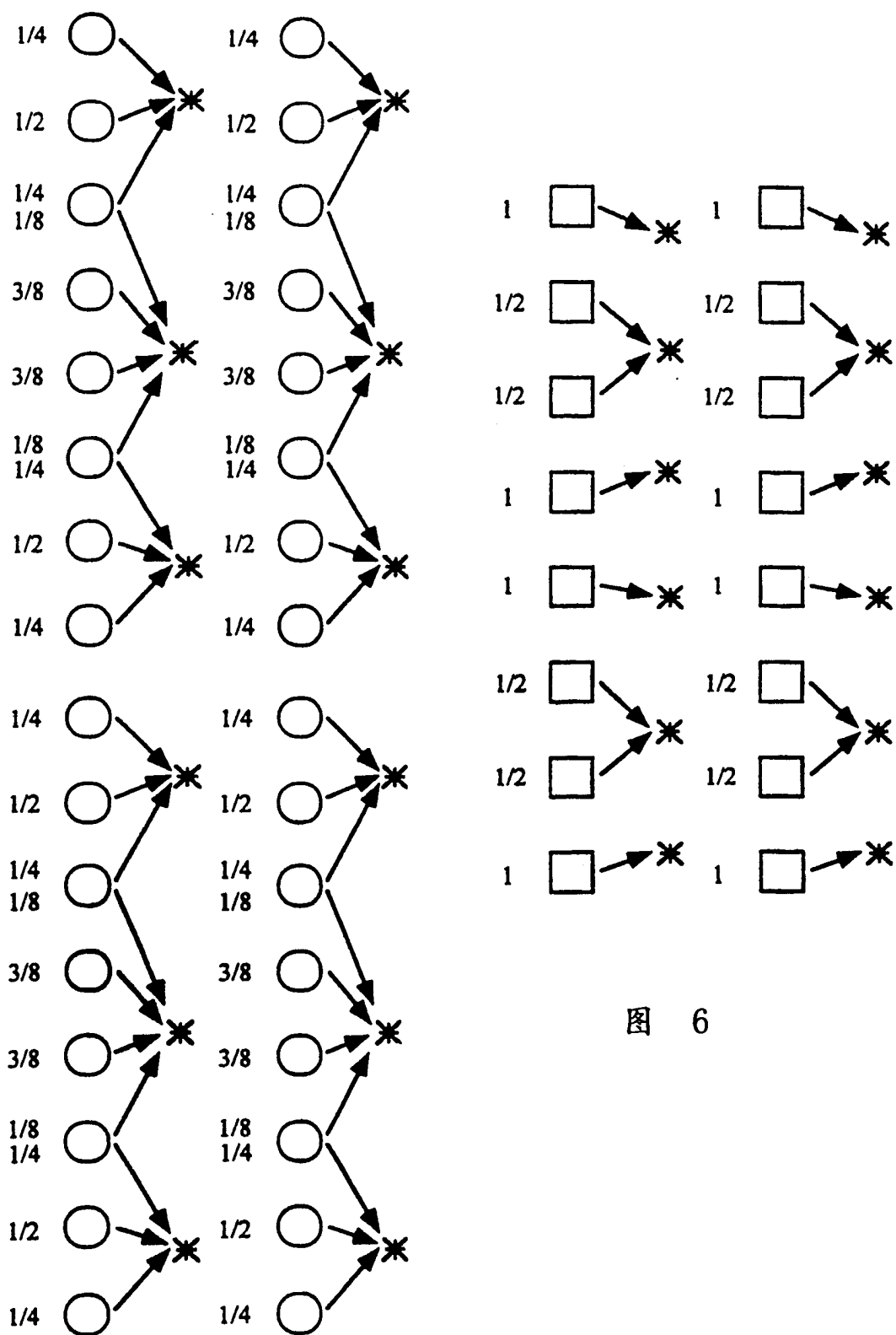


图 6

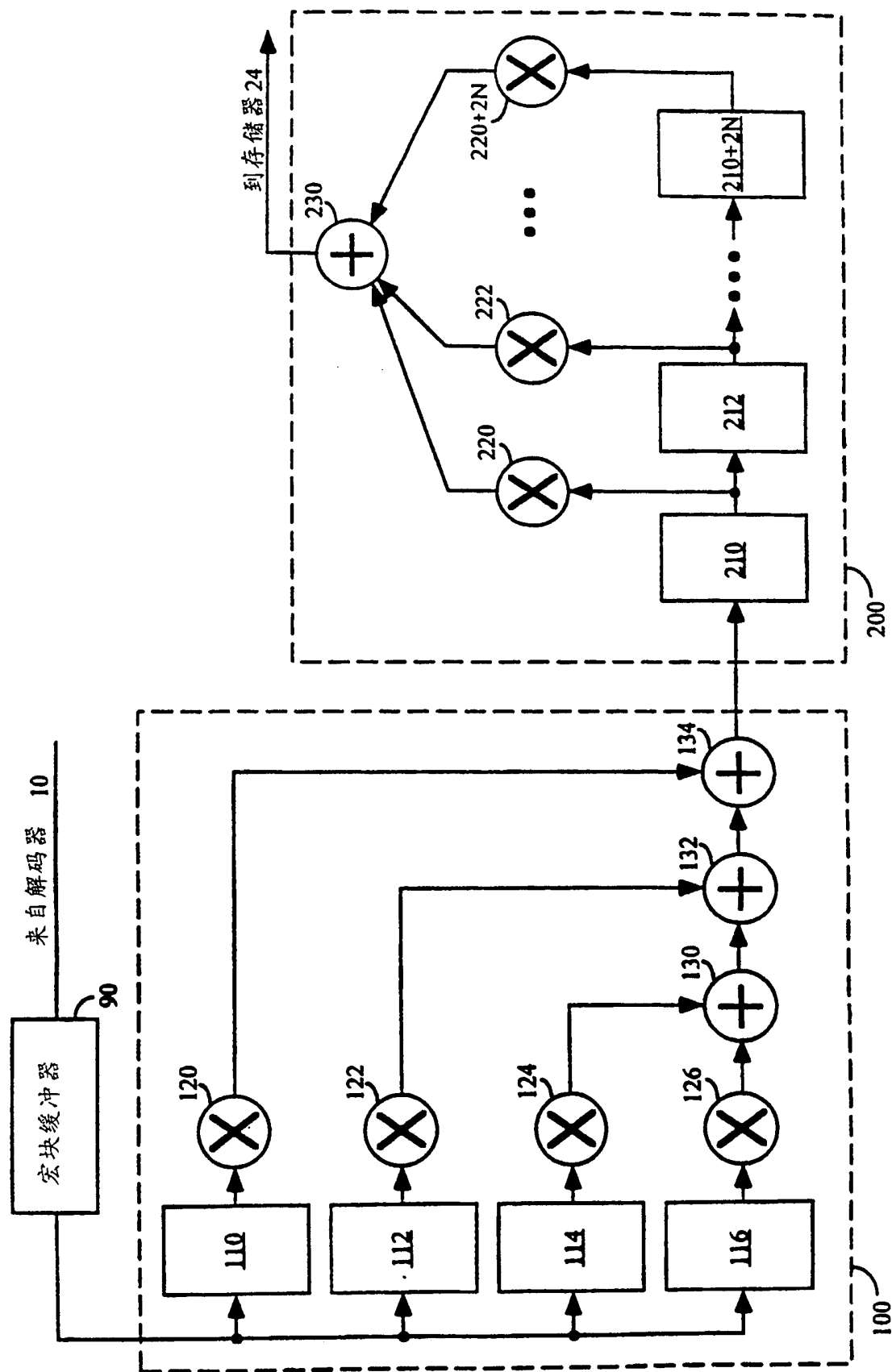


图 7

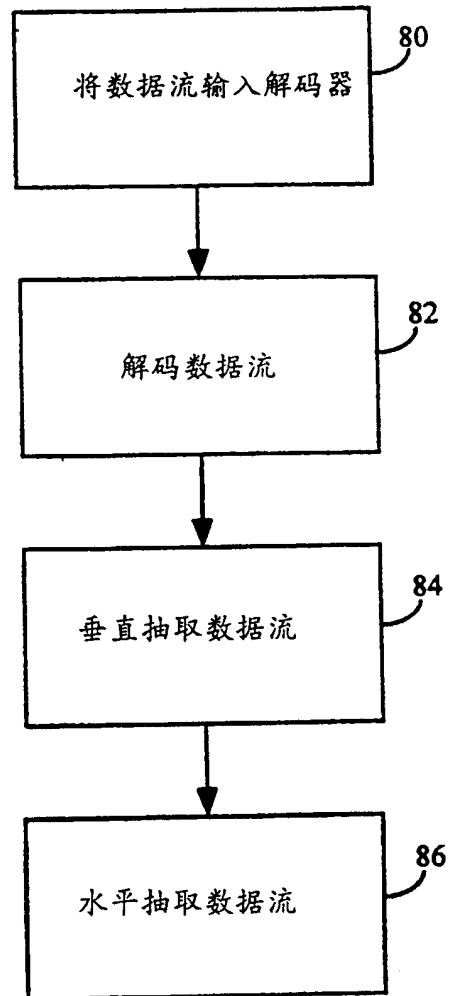


图 8