(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H04N 7/00

(45) 공고일자 2002년04월22일
(11) 등록번호 10-0318786
(24) 등록일자 2001년12월13일

(21) 출원번호	10-1995-0705381	(65) 공개번호	특1996-0702712
(22) 출원일자	1995년11월30일	(43) 공개일자	1996년04월27일
번역문제출일자	1995년11월30일		
(86) 국제출원번호	PCT/EP1994/01750	(87) 국제공개번호	WO 1994/28677
(86) 국제출원일자	1994년05월28일	(87) 국제공개일자	1994년12월08일
(81) 지정국	국내특허 : 일본 대한민국 미국 중국 EP 유럽특허 : 오스트리아 벨기에 스위스 리히텐슈타인 사이프러스 독일 덴마크 스페인 핀랜드 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모나코 네덜란드 포르투칼 스웨덴		

(30) 우선권주장 93401393.9 1993년06월01일 EP(EP)

(73) 특허권자 똥송 멀티메디아 에스. 에이.
프랑스, 92400 꾸르베봐, 라 데팡스, 5, 플라스 데 보스게스 9
(72) 발명자 콜레트,에릭
프랑스공화국에프-67400일리키치플라세라마티네7
케단반트,미켈
프랑스공화국에프-67870비스쇼프세임루데라폰테이네30
(74) 대리인 남상선

심사관 : 최훈

(54) 움직임보상된보간방법및장치

명세서

<1> 본 발명은 운동 보상된 보간용 방법 및 장치에 관한 것이다.

배경기술

<2> 부화소 정확성(sub-pixel accuracy)을 가진 운동 보상된 보간(motion compensated interpolalion;MCI)을 위해 분실된 화소가 운동 보상에 우선하여 보간 되거나 생성될 필요성이 있다. 바르셀로나 올림픽 게임을 위하여 톰슨 HDMAC 수신국이 건설되었다. 그러한 수신국은 필립스사의 올림픽 수신 프로젝트/버전 2.1을 위한 대역 폭 저장 복호기(bandwidth restoration decoder;BRD)칩 세트의 예비 HDMAC 사양을 충족한다. 요구되는 화소 값은 라인(line) 및 화소 지연(pixel delay)을 사용하여 저장된다. 스위치 메트릭스(switch matrix)는 상기 처리에 현재 필요한 저장된 화소를 선택한다. 부 - 화소 MCI를 피하기 위해, 보간이 운동 보상에 우선하여 수행된다. 그래서, 운동 보상 회로의 입력 데이터율이 보간 회로의 입력 데이터율 보다 2배이다. 그 결과 하드웨어 복잡성이 높다. 부 화소 보간은 이용가능한 표본 사이에 위치한 화소의 보간을 의미한다.

발명의 상세한 설명

<3> 본 발명의 목적은 단지 스위치 메트릭스에 의해 액세스된 수의 화소만을 사용하여 부 -화소의 정확성을 가지고 있는 결합된 운동 보상 및 보간의 방법을 제공하는 것이 목적이다. 이 목적을 청구 범위 제 1항에 나타난 방법에 의해 달성된다.

<4> 본 발명의 추가 목적은 본 방법을 이용하는 장치를 기술하는 것이다. 본 목적은 청구 범위 제 8항에 나타난 장치에 의해 달성된다.

<5> 본 발명은 단순 스위치 메트릭스를 사용해 부 화소 MCI을 수행하기 위해 저장된 데이터의 양을 줄인다. 상기 처리에 필요한 화소값을 저장하는 지연들의 특별한 배열이 존재하는 지연 배열(delay array)을 확장하는데 이용된다. 포함된 화소의 증가된 수가 사용되었기 때문에, 향상된 부-화소 MCI가 이루어졌다. 이것은 그러한 지연 확장은 인접한 운동 벡터가 현재 운동벡터(current motion vector)에 정확히 정합(match) 되지 않는다 할지라도 복호화된 화질(picture quality)에 심각하게 영향을 끼치지 않는다는 사실에 의해 가능하다. 본 발명은 MCI를 사용하는 모든 시스템에 이용될 수 있으며, 특히, 공간-시간적인 부표본(spatio-temporal subsampling) 및 운동 보상(motion compensation)에 근거한 코딩 시스템의 복호기(decoder)에 이용될 수 있다. 운동 보상 및 보간은 입력 데이터 스트림(stream)의 클럭 주파수에서 동시에 이루어진다. 그러므로, 처리할 데이터량 및 결과적인 하드웨어 복잡성은 선행 기술에 언급된 것보다 낮아진다. 스위치 메트릭스는 운동 벡터에 좌우되는 랜덤 액세스에 의해 시간(t +/-T)에 프레임(혹은 필드)를 만들기 위해 MCI가 완성되는 시간 t에 프레임(혹은 필드)의 윈도우를 저장하는 화소 지연 및 라인에 연결된다. T는 다수의 프레임(필드)주기이다. 각각 클럭 주기에 스위치 메트릭스에 의해 추출된 화

소의 수는 하드웨어 복잡성에 의해 제한된다.

<6> 본 발명은 스위치 메트릭스 출력의 2개의 연속적인 세트가 서로 병치(juxtaposed)되었거나 교차(intersected)되었다는 전제에 근거한다. 그래서 스위치 메트릭스 출력의 몇몇 연속 세트는 모든 이용 가능한 화소을 사용하는 보간을 수행하기 위해 저장될 수 있다. 상기 전제는 아주 중요한 근본 물질의 반응을 조사함으로서 확인되었다. 본 발명은 운동 보상을 사용하는 모든 시스템에 사용될 수 있다. 특히, 공간-시간적 부표본과 HDMAC와 같은 운동 보상에 근거한 부호화/복호화(coding/decoding)시스템에 적합하다.

<7> HDMAC에 있어 상기 기술은 부 - 표본된 필드에 직접적으로 수행될 수 있다. 보간되야될 화소(80-1 및 80-2에 표시된)의 각 현재 쌍에 대해 6 표본이 스위치 메트릭스에서 나온다. 사실은 단지 4개의 표본만이 이 화소들의 1개의 보간에 이용되지만, 그러나 2 x 4표본의 2개 표본은 공통이다. 그러므로 단지 6개의 스위치 메트릭스 출력이 요구된다. 스위치 메트릭스의 출력에서의 지연 확장(delay extension) 때문에 보간 필터는 출력 값(80_1 또는 80_2)을 계산하기 위해 10개 화소의 입력 윈도우를 사용할 수 있다. 보간 필터의 수직 차원(vertical dimension)은 스위치 메트릭스에 의해 액세스된 다른 라인의 수, 예를 들면 3개에 의해 주어진다. 수평 차원은 저장되는 스위치 메트릭스 출력 세트의 수에만 좌우되고 스위치 메트릭스에 의해 제한되지 않는다. 종래 기술에서 보간 필터는 스위치 메트릭스의 출력에 의해주어진 화소의 분포(spread)보다 더 큰 화소의 분포를 갖고 있다. 그래서 보간은 요구되는 정확성에 도달하기 위해 스위치 메트릭스에 우선하여 수행될 필요가 있다. 그러나 하드웨어 구현의 상기 방법은 스위치 메트릭스의 입력에서 표본율(sample rate)을 2배로 증가시키며 보간기(interpolator)의 입력 주파수를 유지하기 위해 데이터 디멀티플렉싱(demultiplexing)을 요구한다. 보간 및 운동 보상의 결합은 처리를 위한 낮은 입력 주파수를 유지하고 하드웨어가 많이 소비되는 라인 지연의 필요한 수를 최적화 한다. 상기 수는 수직 방향으로 운동 보상의 범위에 의해서만 결정된다.

<8> 바람직하게, 본 발명은 표시율 상향 변환(display rate upconversion)를 위해 운동 보상된 보간을 사용하는 모든 시스템에 적용될 수 있다.

<9> MPEG(동화 전문가 그룹) 변복조(cedec) 시스템은 반(half) 화소 정확도에서 운동 벡터와 함께 운동 보상을 사용한다. 결과적으로, 부 화소 운동 보상된 보간은 직교 그리드(orthogonal grid)(HDMAC에서는 퀸컨스(quincunx)그리드)를 요구한다. 운동 보상된 보간을 달성하는 방법이 MPEG 표준의 일부이므로 블럭 경계선에서 근사(approximation)가 허락되지 않는다. 블럭의 부호화된 예인 에러(prediction error)가 운동 보상에 부가되기 때문이다.

<10> 원칙적으로, 운동 보상된 보간의 방법에서 출력 화소 값은 현재 출력 화소의 공간적인 및/또는 시간적인 위치에 관련되어 있는 윈도우 내에 위치한 입력 화소값으로부터 보간된다. 상기 윈도우에 요구된 화소값은 스위치 메트릭스 수단 및 지연 수단을 사용하여 이용 가능하게 만들어지며, 상기 스위치 매트릭스의 출력은 운동 벡터에 따라 상기 입력 화소 값을 전달하는 상기와 같은 지연 수단에 연결된다. 상기 스위치 메트릭스 수단의 각 상기 출력은 적어도 하나의 추가적인 지연 유닛을 통과하고 상기 스위치 메트릭스 수단의 출력 및 상기 지연 유닛의 출력은 상기 출력 화소값을 보간하기 위하여 증가된 윈도우를 형성하기 위해 사용된다.

<11> 본 발명의 바람직한 실시예는 각각 종속 청구 범위에 따른 것이다.

<12> 원칙적으로 본 장치는 운동 보상된 보간에 적합하며, 출력 화소 값은 현재 출력 화소의 공간적인 및 시간적 위치에 관련된 윈도우내에 위치한 입력 화소 값으로부터 보간 되며,

<13> -상기 윈도우에 요구되는 이용 가능한 화소값를 만드는 지연 수단;

<14> - 운동 벡터에 따라 상기 입력 화소 값을 현재 전달하는 상기 지연 수단과 같은 것에 현재 연결되는 출력을 가진 스위치 메트릭스 수단;

<15> - 스위치 메트릭스 수단의 각 출력이 통과하는 각 스위치 메트릭스 수단 출력에 최소한 하나의 지연 유닛: 상기 스위치 매트릭스 수단 및 상기 지연 유닛들의 상기 출력은 증가된 윈도우를 형성하는데 사용된다;

<16> - 상기 출력 화소 값을 보간하기 위해 상기 지연 유니트에 후속 하는 보간 수단을 포함한다. 본 바람직한 부가 실시예는 각각의 종속 청구 범위로부터 발생한다.

도면의 간단한 설명

<17> 본 발명의 바람직한 실시 예가 아래의 도면을 참조로 기재되어 있다.

<18> 제 1도는 본 MCI의 블럭도;

<19> 제 2도는 MCI에 사용된 화소;

<20> 제 3도는 퀸컨스 표본 그리드내에 운동 벡터 변위된(displaced) 화소의 가능한 위치;

<21> 제 4도는 더 상세한 수평적 및 수직적 지연;

<22> 제 5도는 보간 윈도우;

<23> 제 6도는 지연 배열을 이용한 보간 설계

<24> 제 7도는 보간 회로;

<25> 제 8도는 표본 그리드 내에 보간 윈도우의 위치;

<26> 제 9도는 스위치 메트릭스의 입력에서의 윈도우;

<27> 제 10도는 필드40-A용 수직 위치 제한 표(vertical position limitation table)

<28> 제 11도 필드 40-C용 수직 위치 제한 표

<29> 제 12도는 직교 표본 그리드 내의 운동 벡터 변위된 화소의 가능한 위치.

실시예

<30> HDMAC HDTV 시스템에서 휘도(luminance)및 색채(chrominance) 화소는 블럭 단위로 처리된다. 여러 가지 처리 모드가 블럭의 화상 내용내의 운동량에 따라 상기 블럭 형태들에 할당된다.

<31> 모드 운동스피드

<32> 80ms 정지(static)혹은 정지 근처

<33> 40ms 중간

<34> 20ms 빠름

<35> 데이터 감소는 공간적 및 시간적인 부 표본 및 운동 보상에 의해 이루어진다. 각각 모드에 특별한 부 표본 패턴이 할당된다. 40ms모드에서 각각 제2필드에 대해 운동 보상이 사용되었다. 40ms모드는 HDMAC코딩 알고리즘에 통계적으로 가장 많이 사용되므로 BRD에서 적절한 40ms 처리를 이룩하는 것이 매우 중요하다. 호환성 향상 회로를 고려하지 않고, 40ms 처리는, 모든 전송된 화상 정보(예를 들면 부- 표본된 화소값)를 40ms 부 샘플 패턴으로 변환시키는 부 표본 패턴 변환 회로(sub sampling pattern conversion;SSPC 회로)에서 시작한다. 사용된 필드 메모리 수가 5개에서 3개로 상대적으로 축소해, 40ms와 80ms모드 사이의 어떤 일시적인 전환(commutation)이 적절히 처리되지 않는다. 이것은 운동 보상이 대칭적(symmetrical)이고 40ms 모드에 전송되지 않는 블럭을 조사할 수 있기 때문에 운동 보상 필드에 큰 영향을 끼친다. 그러면 40ms 처리 그 자체는 기수 필드에서는 보간을 기수 필드에서는 운동 보상을 사용하여 수행된다.

<36> 바람직한 단순화는 40ms분기(branch)의 출력 형태와 관계 있다. 공지의 BRD에서 하드웨어 비용은 모드 분기들 사이의 보상 지연만을 처리하는 회로에 의해 상당히 증가했다. 특히, 이것은 80ms 처리가 이루어진 동안 40ms 분기에 후속해 도입된 보상 지연에 대해서 그러하다. 상기 보상 지연들을 억압하기 위하며 40ms분기 출력은 상기 80ms형태에 상응하고, 40ms블럭이 80ms 보간기에 의해 처리되게 한다.

<37> 본 발명은 운동 보상 처리를 더욱 단순화시킨다. 공지의 BRD에서, 운동 보상은 주변의(surrounding) 2개의 기수 필드를 보간한 후 이루어졌다. 상기 출력은 완전한 정의 필드(full definition field)였다. 현재, 운동 보상은 40ms 퀀컨스 그리드에서 수행되며 출력은 2개의 80ms 모드 형태 80_1 및 80_2 이다. 종래의 40ms 분기는 6개의 회로로 구성되었다: 즉 2개의 보간기 및 4개의 운동 보상 지연부. 지금은 단지 2개의 운동 보상된 보간기만 있다. 상기 회로의 하드웨어 복잡성은 필요한 스위치 메트릭스로부터 발생된다. 상기 스위치 메트릭스는 운동 벡터 변위된 화소에 랜덤 액세스 가능한 라인 지연 및 화소 지연으로 구성된다. 공지의 스위치 메트릭스에서, 9개의 라인 지연은 4개의 화소에 액세스하기 위해 사용되었었고, 지금은 7개의 라인 지연이 6개의 화소에 액세스하기 위해 필요하다. 제 1도에서 2개의 운동 보상된 보간기(11, 12)는 각 2개의 연속적인 프레임의 제 1 및 제 3 필드의 40ms 블럭 40_A 및 40_C를 수신한다. 수평적 및 수직적 지연 DHV의 세트는 스위치 메트릭스 SM에 의해 후속된다. 각 스위치 메트릭스 SM의 6개 출력 화소값 P, Q, R, S, T및 U는 수평 지연 DH의 추가 배열을 통과한다. 80ms출력 그리드에 대한 모든 화소 값을 얻기 위해 상기 지연은 보간기 INT에 의해 후속된다. 보간을 위하여 단일 운동 벡터 변위된 출력 화소의 4개의 가장 근접한 화소 P,Q, R 및 S가 요구된다. 4개 화소의 2개의 상응하는 세트는, 80_1 및 80_2의 출력의 공간적인 배치 때문에 적어도 2개의 공통 화소을 갖는다. 이것은 동일 윈도우를 사용함으로써 6개의 화소 P,Q, R, S, T 및 U에 대한 상기 액세스는 운동 보상 80_1 및 80_2 출력에 대해서 충분하다는 것을 의미한다.

<38> 40ms 분기의 계산된 출력값 80_1 및 80_2는, 각 27MHz 클럭 사이클에서 80ms 모드 형태의 기수 필드의 최종 출력값 80_1 및 80ms모드 형태의 우수 필드의 80_2를 전달하는 멀티 플럭스 MUX에서 결합된다.

<39> 제 3도에서 80ms그리드내의 운동 벡터 변위된 화소의 4개의 가능한 라인 30 및 칼럼 31 위치, IP1, IP2, IP3, 및 IP4는 6개의 요구된 보간 입력 P, Q, R, S, T 및 U를 나타내기 위해 표시된다. 원 ○는 80_1출력 값의 공간적 위치를 나타내고 삼각형△은 80_2출력 값의 공간적 위치를 나타낸다.

<40> 앞서 설명했듯이, 퀀컨스 그리드의 운동 보상은 운동 벡터 변위된 화소가 퀀컨스 그리드에 있지 않을 때 보간을 필요로 한다. 이 경우에는 4개의 가장 근접한 화소 P, Q, R, 및 S만 사용하여 정확히 보간된 화소을 가진다는 것은 어렵다. 상기 문제는 3개의 연속적인 스위치 메트릭스 출력을 수평 지연 DH에 기억시킴으로서 극복된다. 제 2도에 기술되어 있듯이 10개의 서로 다른 공간적 배치 Q_{-1}, Q_0, Q_1 , P_{-1}, R_{-1}/ P_0, R_0/P_1, R_1, S_{-1}, S_0, 및 S_1을 갖고 있는 12개의 화소는, 만약 똑같은 벡터가 그들에게 액세스하기 위해 사용된다면 보간기 INT내의 출력 화소값 80_1 및 80_2의 보간에 이용할 수 있다. 그림 2b에 나타나 있듯이 블럭의 경계선(20)에서, 인접한 블럭의 운동 벡터가 서로 다를 때 문제가 발생할 수 있다. 이 경우에는 보간 INT에서 사용된 10개중 7개 화소 Q_0, Q_1, P_0, R_0, R_1, S_0, 및 S_1 은 정확한 입력 값을 준다. 블럭의 경계선에서 복잡한 제어를 피하기 위해, 2개의 가정이 만들어진다. 이 가정들은 아주 바쁜 운동 영역을 제공하는 영상 시퀀스에 대하여 조심스럽게 조사되었다. 이 조사들은 그러한 가정들이 가능할 수 있다고 증명되었다. 제 1가정은 제5도에 도시된 보간 윈도우에 포함된 10개중 7개의 정확한 화소 출력, 특히 4개의 가장 근접한 화소를 사용하는 보간은 주목할만한 에러가 나오지 않고 어떤 특별한 영상 내용에서 흐릿한 화소를 제공할수 있다.

<41> 제 2가정은 현재 블록 바깥쪽에 3개의 화소 사용을 유효하게 하는 블록 근거의 운동 평가자(block based motion estimator)에 의해 얻어진 모든 운동 벡터 필드에 존재하는 연속성(continuity)과

관련되어 있다. 운동 벡터 필드에서 불연속성이 나타날 때 HDMAC 부호기는 대개 20ms 모드를 선택한다. 만약 운동 보상이 좋은 결과가 나타나지 않는다면, 그러면 제로 벡터가 20ms블럭에 인가되기 때문에 제 1 가정이 적용되어야 한다.

<42> 제 4b도에서 수평 및 수직 지연 DHV세트가 더 상세히 나타나 있다. 각각 입력값 40_A 및 40_B는 Pv1에서 Pv8까지의 출력에서 현재 필드의 8 라인의 화소들을 병렬로 이용 가능하게 하는 7개 라인 지연 LD의 체인(chain)을 통과한다. 이 출력들은 수직 벡터 위치 Vy=7, Vy=5, Vy=3....Vy = -7에 상응한다. Pv1에서 Pv8까지의 출력은 출력 40(PH1에서 PH9까지)을 갖고 있는 수평 지연 부분 HDS의 입력 (41)에 공급되고 제 4a도 상세히 나타나 있다. 각각 블록 T는 화소 지연이다. 후속 하는 스위치 메트릭스 SM이 각 현재 화소 위치에 대해 출력 40을, 화소 P, Q, R, S, T, 및 U를 나타내는 각각 6개 스위치 메트릭스 출력에 연결하는 것이 나타나 있는 도 4b에 4개의 수평 지연 부분(HDS1, HDS2, HDS3, HDS4)이 표시된다.

<43> 제 5도는 현재 화소 I1에 대한 80_1의 보간 윈도우(51)를 나타내고 현재 화소 12에 대한 80_2 보간 윈도우(52)를 나타낸다.

<44> 제 6도에서 6개의 입력 화소 값 P, Q, R, S, T 및 U의 각각은, 보간 윈도우(51, 52)의 화소가 사용된 보간기 INT에 상기 방법으로 입력 및 출력이 각각 연결된 2개의 화소 지연 PD의 체인을 통하여 각각 흐른다.

<45> 제 7도는 보간기 INT의 하드웨어 가능한 구현을 나타낸다. 보간기 윈도우 (51)에서 발생된 입력 화소값 Q_{-1}, Q_1, S_{-1}, T_0 Q_0, S_0, P_0, R_0 P_{-1} 및 R_1은 누산기(adder) "+", 멀티플라이어 "-2", "4", "7", 지연 T 및 분할기(divider) 또는 이동기(shifter) " ÷16"을 사용하여 결합되어 있다.

<46> 현재 40ms분기(branch) 출력의 6개 스위치 메트릭스 출력은, 블럭의 오른쪽 경계에서 정확하게 우수이기 때문에 80_1 윈도우(51)에 늘 사용된다.

<47> 현재 세트 = (P_0, Q_0, R_0, S_0, T_0, U_0)

<48> 하드웨어 단순화의 이유로 T_0가 I1 보간에서 사용되지 않고 P_0는 12의 보간에 사용되지 않는다. 제 8도는 현재 라인이 기수(그림8a) 또는 우수(그림8b)인 경우에 정확한 윈도우 위치를 나타낸다. PB는 화상 경계선이며, 81 및 83은 80_1원도우이고 82및 84는 80_2 윈도우이다.

<49> 아래의 기호는 다음과 같은 의미를 가진다.

<50> x : 처리된 화소 (40ms)

<51> □ : 윈도우 중심

<52> o : 표본 80_1

<53> △ : 표본 80_2

<54> I1 및 I2는 아래의 공식에 따라서 계산될 수 있다.

$$I_1 = \frac{[-2(Q_{-1}+Q_1+S_{-1}+S_1)+4(Q_0+S_0)+7(P_0+R_0)+(P_{-1}+R_1)]}{16}$$

$$I2 = \frac{[-2(R_{-1}+R_1+U_{-1}+U_1)+4(R_0+U_0)+7(S_0+T_0)+(S_{-1}+T_1)]}{16}$$

<56> 기수 필드 처리 :

<57> 운동 보상은 기수 필드에 적용되지 않았지만, 스위치 메트릭스 SM은, 제로 벡터를 사용해 HDMAC BRD에 있는 운동 보상된 보간기(MCI)를 통하여 처리가 되도록 한다. 40_A 입력을 가진 MCI만이 활성이다. 8a 및 8b도내의 윈도우의 공간적 위치는 필드 내의 출력 라인 패리티(parity)에 좌우된다.

<58> 기수 라인

<59> 80 _ 1 = P0

$$80_2 = \frac{I_1 + S_0}{2}$$

<61> 우수 라인 :

<62> 80 _ 1 = I1

$$80_2 = \frac{I_2 + R_0}{2}$$

<64> 우수 필드 처리 :

<65> 임팩트 포인트 IP는 스위치 메트릭스 SM의 출력인 6개 화소(제 3도 참조)세트 내의 운동 벡터 변

위된 화소이다. 사실 임팩트 포인트는 한 쌍의 포인트 80_1 및 80_2의 위치를 특징지운다. 운동 벡터(Vx, Vy) 및 현재 라인 패리티는 임팩트 포인트 위치를 결정한다. 현재 라인 패리티는 인터레이스(interlace)가 80ms출력 형태에 대해서는 더 이상 존재하지 않기 때문에 기수 필드에 관한 것이다.

<66> 기수 라인 :

<67> 임팩트 포인트 IP는 아래의 공식으로부터 알 수 있다.

$$S = |Vx| + \frac{|Vy|}{2}$$

<69> |Vx|는 Vx의 절대값을 나타낸다. Vx 및 Vy는 정수이므로, S는 정수이거나 아닐 수 있다.

$$S \text{ 정수} \begin{cases} \text{만약 } S\text{가 짝수 } IP = IP1 \text{ 이면} \\ \text{만약 } S\text{가 홀수 } IP = IP3 \text{ 이면} \end{cases}$$

$$S\text{가 정수가 아니고 } Vy\text{가 음} \begin{cases} I(s)\text{가 짝수 } IP = IP2 \text{ 이면} \\ I(s)\text{가 홀수 } IP = IP4 \text{ 이면} \end{cases}$$

$$S\text{가 정수가 아니고 } Vy\text{가 양} \begin{cases} I(s)\text{가 짝수 } IP = IP4 \text{ 이면} \\ I(s)\text{가 홀수 } IP = IP2 \text{ 이면} \end{cases}$$

<71> I(s)는 S의 정수 부분을 나타낸다.

<72> 우수 라인 :

<73> 임팩트 포인트 IP는 아래의 공식으로부터 알 수 있다.

$$S = |Vx| + \frac{|Vy|}{2}$$

<75> S 계산은 기수 라인과 동일하지만, IP할당은 다르다.

$$S \text{ 정수} \begin{cases} \text{만약 } S\text{가 짝수 } IP = IP3 \text{ 이면} \\ \text{만약 } S\text{가 홀수 } IP = IP1 \text{ 이면} \end{cases}$$

$$S\text{가 정수가 아니고 } Vy\text{가 음} \begin{cases} I(s)\text{가 짝수 } IP = IP4 \text{ 이면} \\ I(s)\text{가 홀수 } IP = IP2 \text{ 이면} \end{cases}$$

$$S\text{가 정수가 아니고 } Vy\text{가 양} \begin{cases} I(s)\text{가 짝수 } IP = IP2 \text{ 이면} \\ I(s)\text{가 홀수 } IP = IP4 \text{ 이면} \end{cases}$$

<77> 완성되어야 될 보간은 임팩트 포인트에 따라서 좌우된다.

$$IP1 \begin{cases} 80_1 = P_0 \\ 80_2 = \dfrac{I_1 + S_0}{2} \end{cases}$$

$$IP2 \begin{cases} 80_1 = \dfrac{I_1 + Q_0}{2} \\ 80_2 = R_0 \end{cases}$$

$$IP3 \begin{cases} 80_1 = I_1 \\ 80_2 = \dfrac{I_2 + R_0}{2} \end{cases}$$

$$IP4 \begin{cases} 80_1 = \dfrac{I_1 + S_0}{2} \\ 80_2 = I_2 \end{cases}$$

<79> 양 수직 벡터 성분 Vy = +6 및 Vy= +5V 뿐만 아니라 음 수직 벡터 성분 Vy = -6 및 Vy = -5에 대해 화소 U가 늘 이용가능한 것은 아니다. 제 10도 및 제 11도는 이 경우들을 정의한다. 그래서 보간이 단순화될 필요가 있다.

U가 없을 때, 그러면 $I_2 = \dfrac{(3S_0 + 3T_0 + 2R_0)}{8}$

Q가 없을 때, 그러면 $I_1 = \dfrac{(3P_0 + 3R_0 + 2S_0)}{8}$

<81> 스위치 메트릭스 SM의 출력은 운동 벡터(우수 필드에 대해 제로 벡터) 및 라인 패리티(늘 기수 필드로 언급됨)에 좌우된다. 제 9도는 기수 라인 (9a 도에서, Pv =5) 및 우수 라인 (9b도에서, Pv =5)에 대하여 액세스 가능한 화소을 나타낸다. ⓐ표시는 80_1 위치를 나타내고 ○표시는 80_2 위치를 나타낸다. 필요한 라인 지연수를 줄이기 위하여, 보간을 위해 필요한 모든 화소들이 아주 큰 수직 벡터 요소에 대해 어떤 경우라도 유용한 것은 아니다.

<82> 제 10도 및 제 11도는 필드 40 _A(t - 20ms) 및 도 9의 숫자에 따른 스위치 메트릭스 출력의 좌표(coordinates)를 나타낸다. 수평 벡터 성분은 영상의 왼쪽에서 오른쪽으로의 수평 변위에 대해서 양이다. 수직 벡터 성분은 화상의 밑에서 위로 수직 변위에 대해 양이다. 필드 40 _C(t + 20ms)에 관련된 표를 가지기 위해서는 수직 성분의 부호가 반전될 필요가 있다.

<83> 10a도는 Vy 및 Vx 패리티 VXP에 관하여 기수 라인에 대해 수직 위치 Pv를 정의한다.

<84> 10b도는 Vx 및 S 패리티 SP에 관하여 기수 라인에 대해 수평 위치 PH를 정의한다.

기수 라인에 대한 S 패리티 : $S = |Vx| + \dfrac{|Vy|}{2}$

<86> 만약에 S가 우수이면, S 패리티는 우수이다. 만약에 S가 우수가 아니면, 그러면 S패리티는 기수이다.

<87> 제 11a도는 Vy 및 Vy 패리티 VXP에 관하여 우수 라인 수직 위치 Pv에 대해 한정한다. 제 11b도는 Vx 및 S 패리티 SP에 관하여 우수 라인에 대해 수직 위치 PH를 정의한다.

<88> 우수 라인에 대한 S 패리티 :

$$S = |Vx| + \frac{|Vy| + 2}{2}$$

<90> 만약 S가 우수이면, S 패리티는 우수.

<91> 만약 S가 우수가 아니면, 그러면 S 패리티는 기수.

<92> 직교 표본 그리드 시스템, 즉 MPEG에서 운동 보상된 보간은, 가능한 운동 벡터 임팩트 포인트 주위의 4개의 가장 근접한 화소 P_0, Q_0, P_1, Q_1을 사용함으로써 바이-리니얼(bi-linear)(즉 2개의 공간적 방향에서 선형)이다. 상기 임팩트 포인트는 제 12도 기술된 표본 그리드 내에서 4개의 다른 위치 ○를 가질 수 있다. 그러므로, 스위치 매트릭스 SM은 반드시 4개의 화소 P_0, Q_0, P_1, Q_1을 액세스한다.

<93> 본 발명에 따르면 운동 보상 블럭의 각각 출력 화소 위치에 대해 액세스될 수 있는 화소의 량은 (P 및 Q)2개로 들어들 수 있다. 지연 PD(제 6 도에 표시된 것과 유사한)에 의해 4개 요구된 입력 화소값 모두가 정확한 보간을 위해 이용할 수 있다.

<94> 블럭 경계 문제는 블럭 라인당 하나의 화소에 의해 운동 보상의 처리를 확장함으로서 해결될 수 있다. 예를 들면, 만약 한 벡터가 16 x 16블럭에 적용되어야 한다면, 상기 스위치 메트릭스 SM은 오직 17 x 16블럭의 각각의 화소 위치에서 2개의 화소(P 및 Q)에 접근할 필요가 있다. 그래서 16x16 블럭내의 모든 곳에서 운동 보상에 사용된 4개 화소가 동일한 벡터로 액세스되며 운동 보상 블럭이 블럭 경계에서 완벽하게 재구성할 수 있다. 본 발명은 TV세트 및 디지털 VCR세트에 사용될 수 있다.

(57) 청구의 범위

청구항 1

출력 화소값들(80_1, 80_2)은 상기 디지탈 비디오 신호의 입력 화소들(51,52,81-84)의 공간적 윈도우에 속하는 화소값들(P,Q, R, S)로부터 보간되고, 상기 윈도우의 위치는 보간되는 현재 출력 화소(80_1, 80_2, I1, I2)의 공간적 위치에 관련되어 있으며,

상기 윈도우에 필요한 화소값들은 각각 상기 입력 화소들의 지연(DHV, LD, T)에 의해 이용가능하게 되며, 그리고

상기 윈도우의 출력 화소값들은 상기 보간에 필요한 (SM)에 제공되는 운동 보상된 보간 방법에 있어서,

- 상기 보간은 공간적인 부 화소 해상도를 제공하며,

- 상기 제공된 화소값은 부가적으로 지연(PD)되어, 상기 제공된 화소 값과 추가 지연된 화소값은 상기 출력 화소값들(80_1, 80_2)을 보간하기 위해 한 쪽 측면에서 수평적으로 확장되는 윈도우를 형성하는 것을 특징으로하는 운동 보상된 보간 방법.

청구항 2

제 1항에 있어서,

상기 출력 화소들(80_1, 80_2)은 상기 입력 화소들이 부-표본된 화소인 표본 그리드를 형성하는 것을 특징으로 하는 방법.

청구항 3

제 1항 또는 제 2항에 있어서,

둘 이상의 상기 출력 화소값들(80_1, 80_2)이 병렬로 보간되는데,

상기 출력 화소들(80_1; 80_2)의 각각에 대해 입력 화소값들의 다른 세트(P,Q, R, S; S, R, T, U)가 요구되고, 상기 입력 화소값들의 일부(R, S)는 다른 세트들과 공통되는 것을 특징으로 하는 운동 보상된 보간 방법.

청구항 4

제 1항 또는 제 2항에 있어서,

상기 보간(INT)은 필드(40_A, 40_C)의 하나의 형태의 출력 화소들에 대해 수행되는 것을 특징으로하는 운동 보상된 보간 방법.

청구항 5

제 1항 또는 제 2항에 있어서,

상기 운동 보상된 보간은 표시율 상향변환(display rate upconversion)에 사용되는 것을 특징으로 하는 운동 보상된 보간 방법.

청구항 6

제 1항 또는 제 2항에 있어서,

상기 운동 보상된 보간은 HDMAC복호기에 수행되는데, 상기 스위치 메트릭스(SM)는 기수 필드에서 제로 벡터(Vx =0, Vy=0)를 사용하여 작동되는 것을 특징으로 하는 운동 보상된 보간 방법.

청구항 7

제 1항 또는 제 2항에 있어서,

상기 운동 보상된 보간은 높은 수직 벡터 성분(Vy)의 경우에서 변형되는 것을 특징으로 하는 운동 보상된 보간 방법.

청구항 8

출력 화소값들(80_1, 80_2)은 상기 디지탈 비디오 신호의 입력 화소들(51, 52, 81-84)의 공간적 윈도우에 속하는 화소값들(P, Q, R, S)로부터 보간되고, 상기 윈도우의 위치는 보간되는 현재 출력 화소(80_1, 80_2, I1, I2)의 공간적 위치에 관련되어 있으며,

상기 윈도우에 필요한 화소값들은 지연 장치들(DHV, LD, T)에 의해 이용가능하게 되며, 그리고

스위치 메트릭스 장치(SM)는 출력부에서 상기 보간에 필요한 상기 윈도우의 화소값 출력을 제공하는, 제 1항에 따른 방법을 수행하기 위한 디지털 비디오 신호의 운동 보상된 보간을 위한 장치에 있어서,

- 상기 보간은 공간적인 부 화소 해상도를 제공하며;

- 상기 스위치 메트릭스 장치(SM)의 각 출력은 적어도 하나의 추가지연 유닛(PD)를 통과하여, 상기 스위치 메트릭스 장치의 출력들 및 상기 추가 화소 지연 유닛(PD)의 출력들은 상기 출력 화소 값들(80_1, 80_2)을 보간하기 위해 한 측면에서 수평적으로 확장되는 윈도우를 형성하는 것을 특징으로 하는 운동 보간된 보간 장치.

청구항 9

제 8항에 있어서,

상기 장치는 TV수신기(특히 HDMAC 또는 MPEG 수신기), HDMAC 또는 MPEG 복호기, 또는 디지털 VCR의 수신기 일부분인 것을 특징으로 하는 운동 보상된 보간 장치.

요약

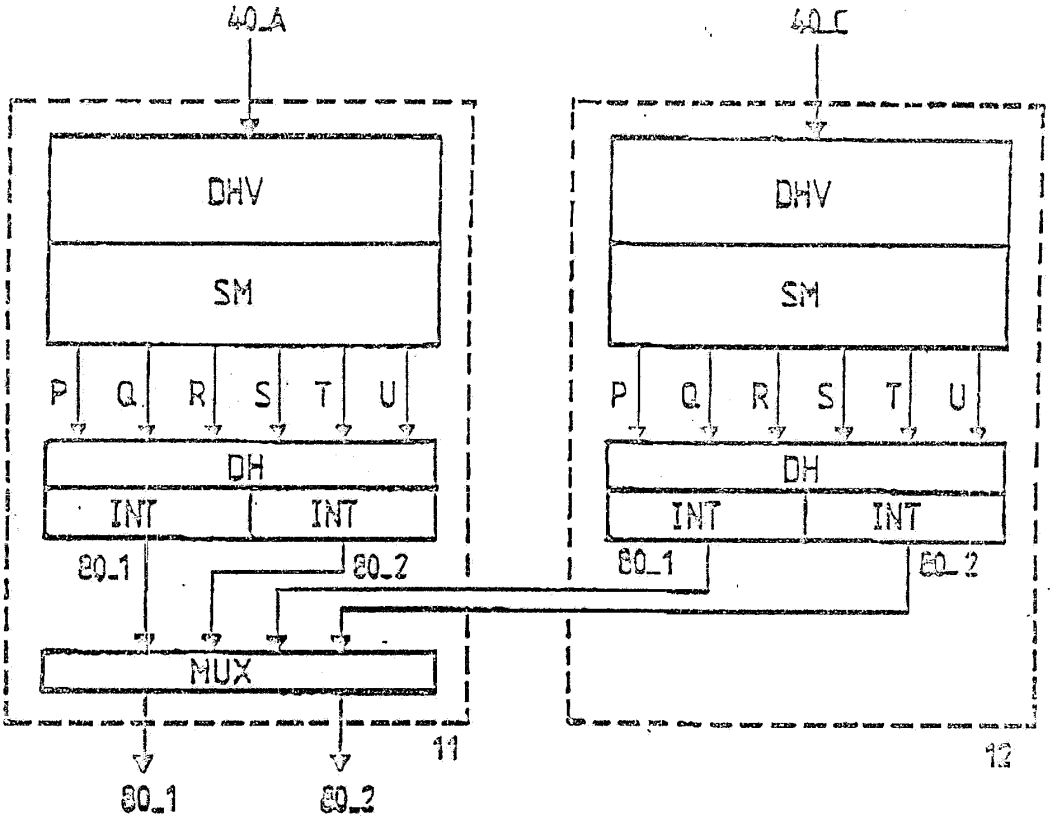
정확한 부 화소 미싱 화소의 운동 보상 보간에 대해서 운동 보상에 우선하여 보간 되거나 생성될 필요성이 있다. 요구된 화소값(P, Q, R, S)은 라인과 화소 지연(DHV)을 사용하여 저장되어 있다. 스위치 메트릭스는 처리에 필요한 저장된 화소에 운동 벡터에 응하여 선택한다. 부 화소 MCI를 피하기 위하여, 보간(INT)이 운동 보상에 우선하여 수행된다. 그래서, 운동 보상 회로의 입력 데이터 율이 보간 회로의 입력 데이터 율보다 2배이다. 그 결과 하드웨어 복잡성이 높다. 본 발명은 단순 스위치 메트릭스(SM)를 사용하여 부 화소 MCI을 수행하기 위한 저장된 데이터의 줄어든 양에 이른다. 처리에 필요한 지연(DH) 저장 화소값의 공간적 배열은 존재하는 지연 배열(DHV)을 확장하기 위해 사용된다. 포함된 화소의 증가된 수가 사용되었기 때문에, 증가된 부 화소 MCI가 이룩되었다. 이것은 그러한 지연 확장이 인접한 운동 벡터는 현재 운동 벡터에 정확히 매치 되지 않는다 할지라도 복호화된 영상 질에 심각하게 영향을 끼치지 않는다는 사실에 의해 가능하다. 본 발명은 MCI을 사용하는 모든 시스템에 사용될 수 있으며, 특히 공간-시간적인 부표본 및 운동 보상에 기초하여 코딩 시스템의 복호기에서 사용될 수 있다. 운동 보상 및 보간은 입력 데이터 흐름의 클럭 주파수에서 동시적으로 이룩될 수 있다.

대표도

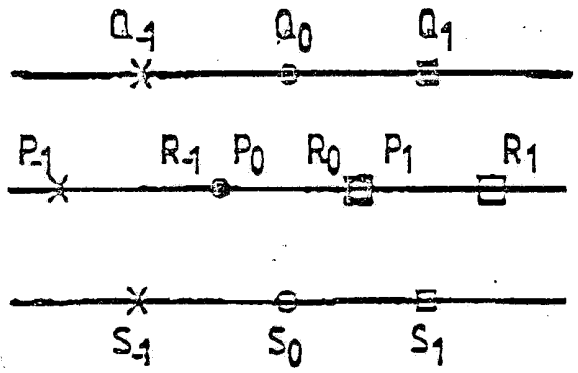
도1

도면

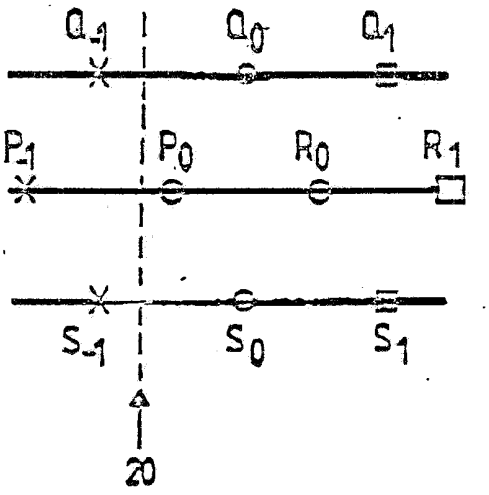
도면1


40_A
40_C
DHV
SM
P
Q
R
S
T
U
DH
INT
INT
80_1
80_2
MUX
11
12

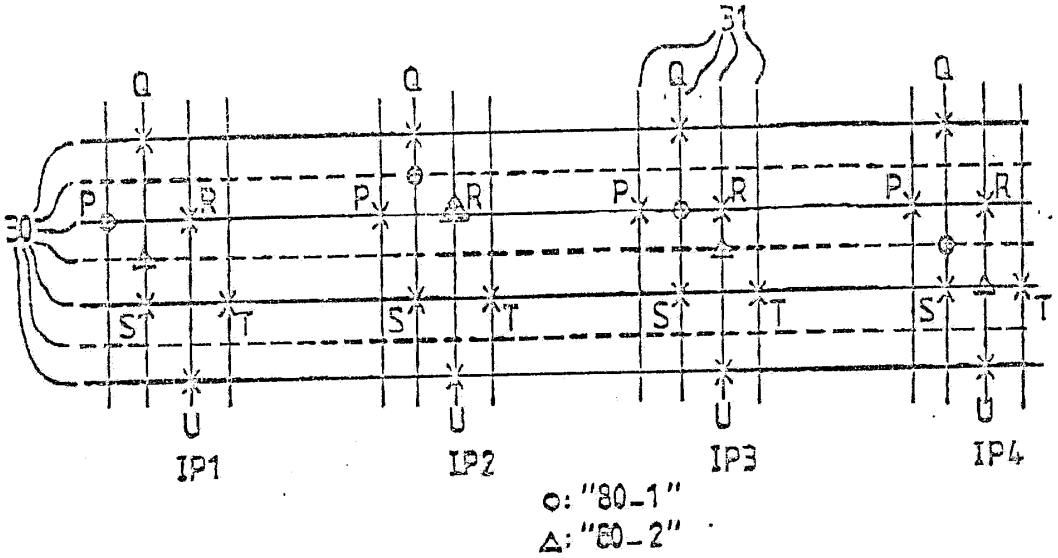
도면2a


Q-1
Q0
Q1
P-1
R-1
P0
R0
P1
R1
S-1
S0
S1

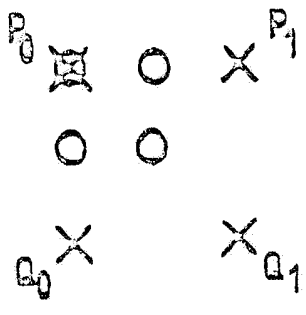
도면2b



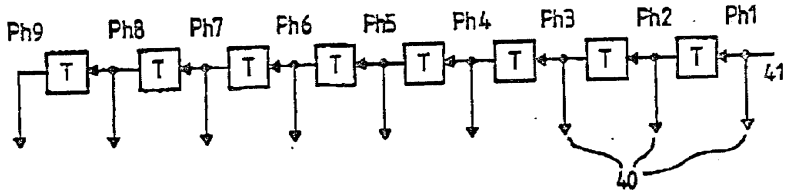
도면3



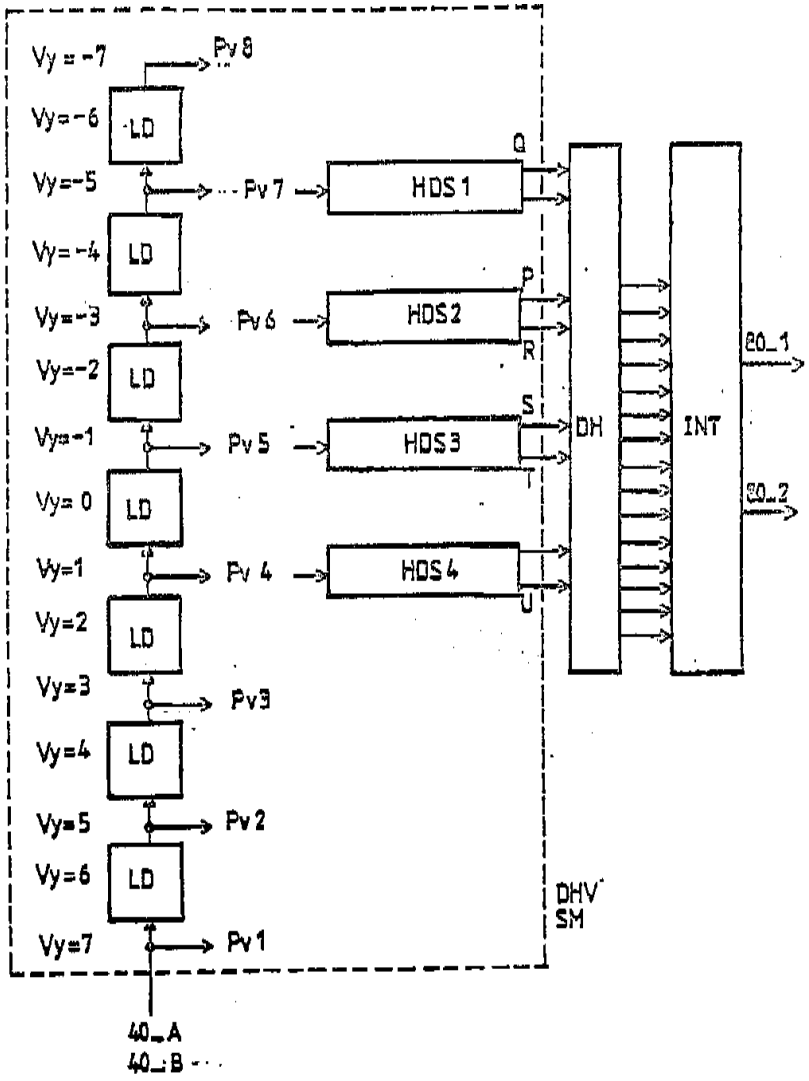
도면12



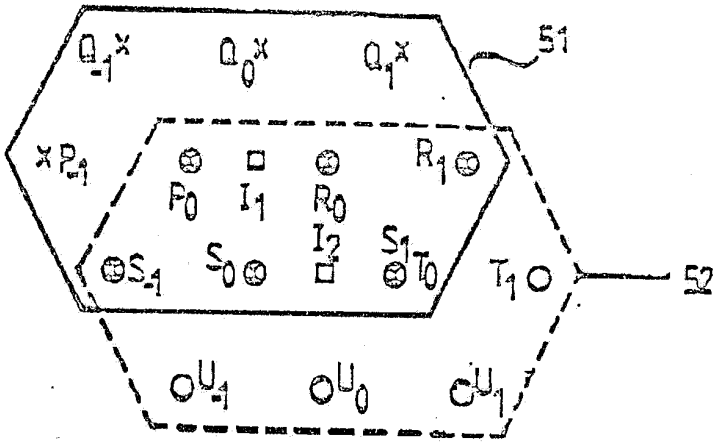
도면4a


Ph9
Ph8
Ph7
Ph6
Ph5
Ph4
Ph3
Ph2
Ph1
T
41
40

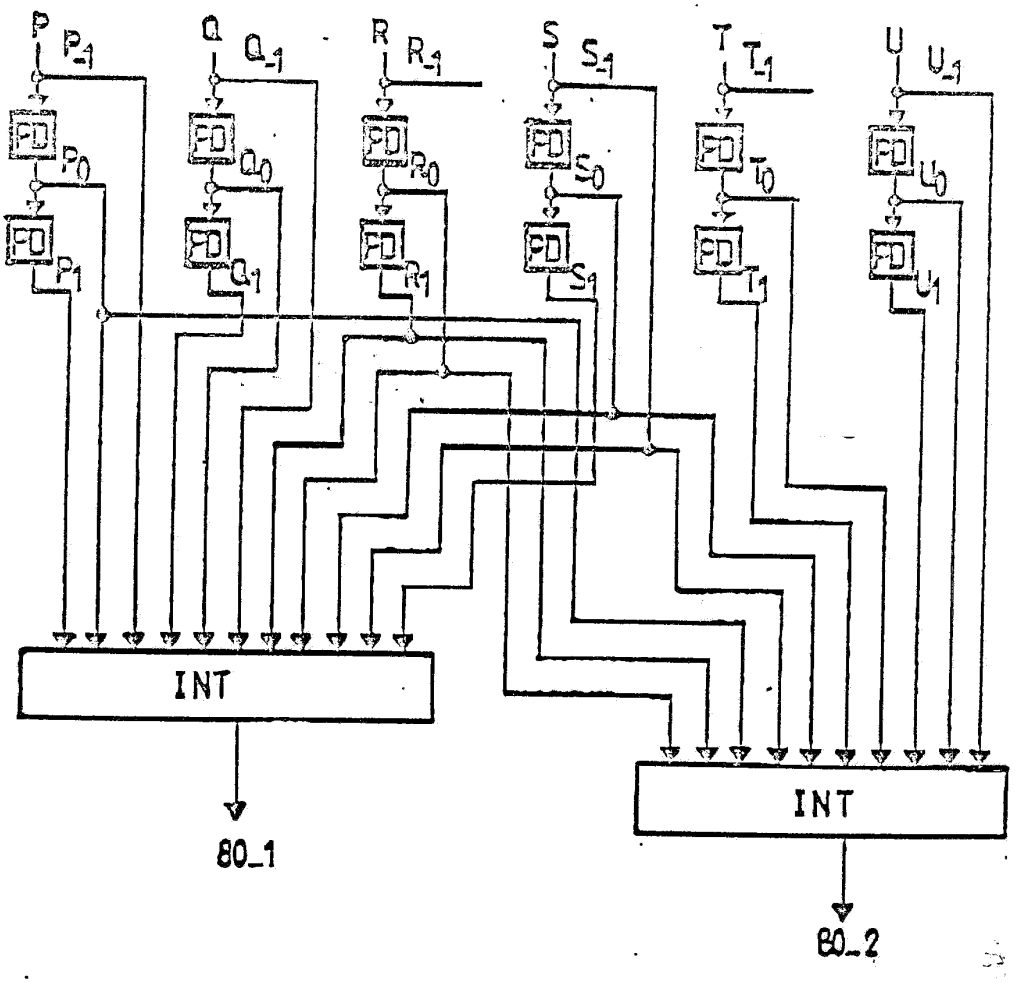
도면4b


Vy = -7
Pv 8
Vy=-6
LD
Vy=-5
Pv 7
HDS 1
Q
Vy=-4
LD
P
Vy=-3
Pv 6
HDS 2
R
Vy=-2
LD
S
Vy=-1
Pv 5
HDS 3
DH
INT
80_1
Vy= 0
LD
80_2
Vy=1
Pv 4
HDS 4
U
Vy=2
LD
Vy=3
Pv3
Vy=4
LD
Vy=5
Pv 2
Vy=6
LD
DHV
SM
Vy=7
Pv 1
40_A
40_B

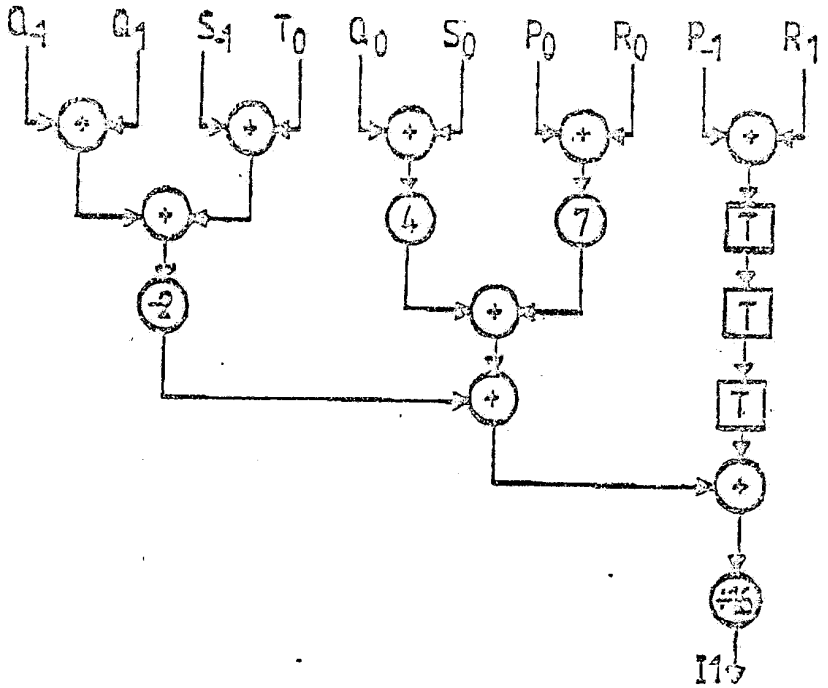
도면5



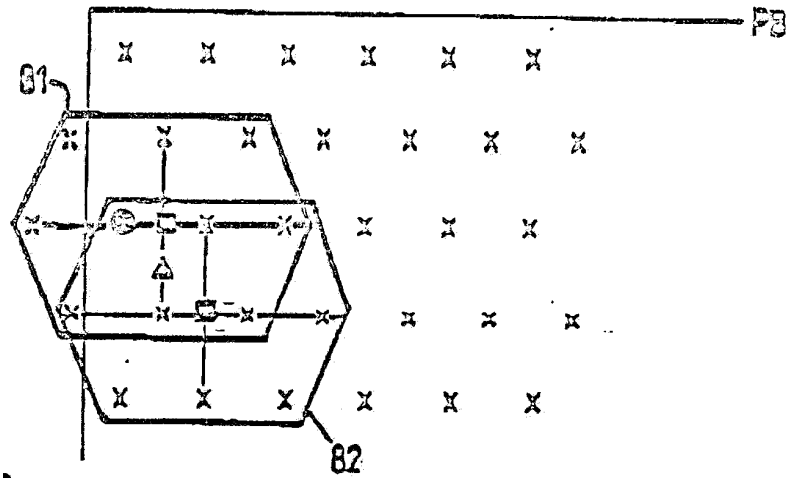
도면6



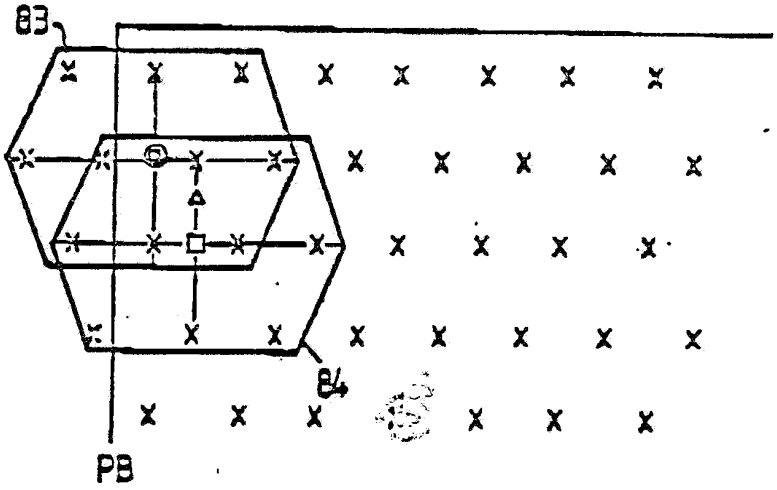
도면7



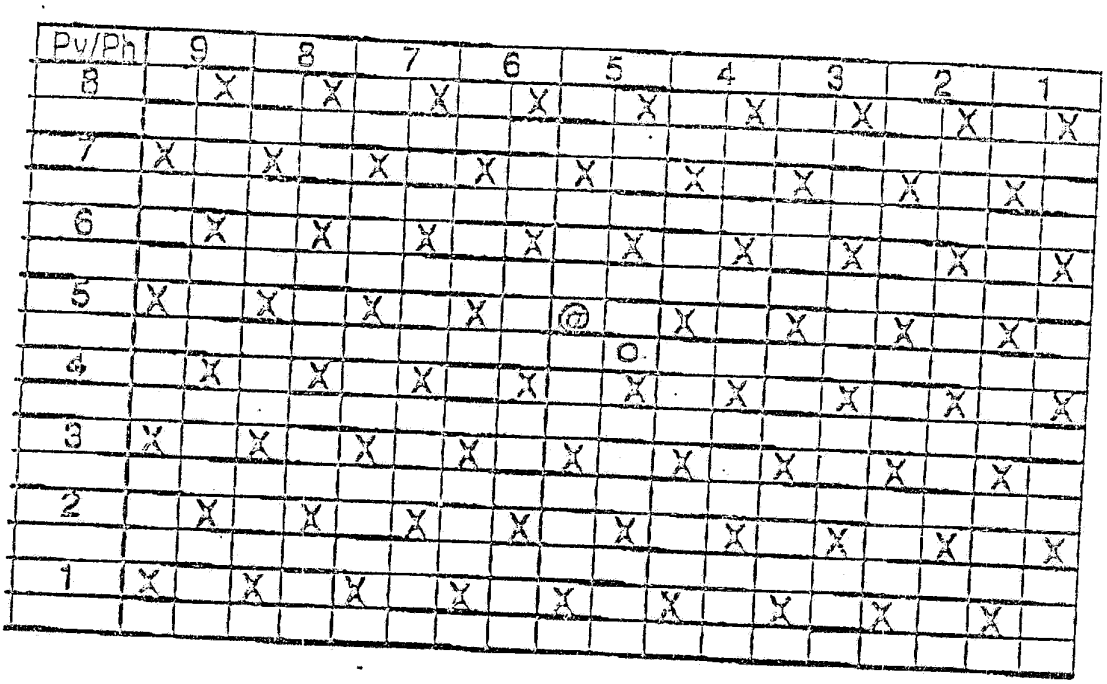
도면8a



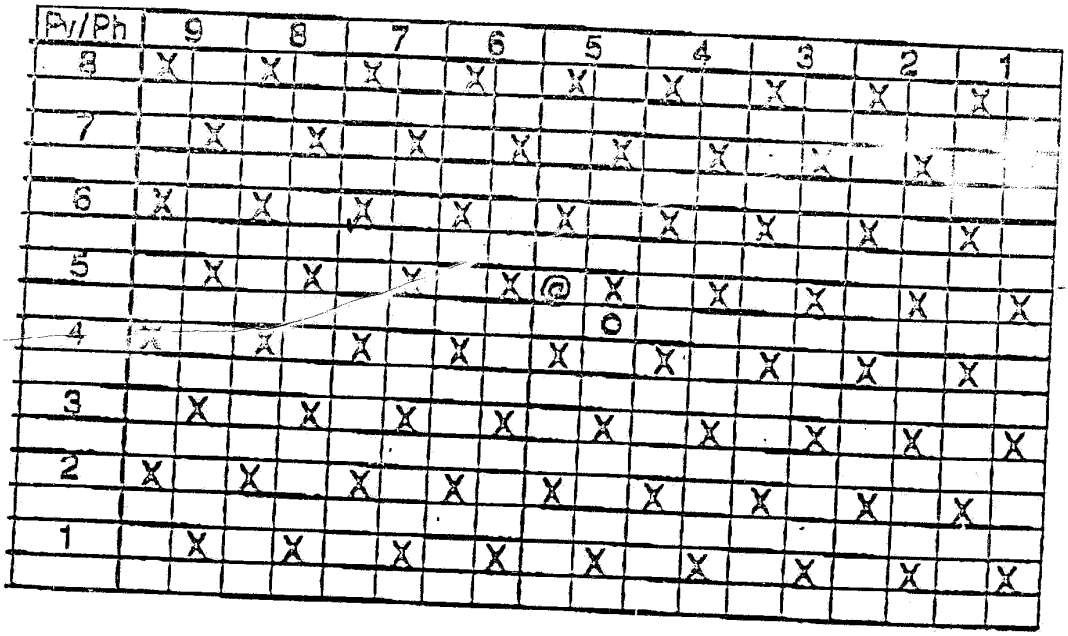
도면8b



도면9a



도면9b



도면10a

		PH					
Vx	SP	P	Q	R	S	T	U
8	기수	9	8	8	8	7	8
6	우수	8	8	7	8	7	7
5	기수	8	8	7	8	7	7
5	우수	8	7	7	7	6	7
4	기수	8	7	7	7	6	7
4	우수	7	7	6	7	6	6
3	기수	7	7	6	7	6	6
3	우수	7	6	6	6	5	6
2	기수	7	6	6	6	5	6
2	우수	6	6	5	6	5	5
1	기수	6	6	5	6	5	5
1	우수	6	5	5	5	4	5
0	기수	6	5	5	5	4	5
0	우수	5	5	4	5	4	4
-1	기수	5	5	4	5	4	4
-1	우수	5	4	4	4	3	4
-2	기수	5	4	4	4	3	4
-2	우수	4	4	3	4	3	3
-3	기수	4	4	3	4	3	3
-3	우수	4	3	3	3	2	3
-4	기수	4	3	3	3	2	3
-4	우수	3	3	2	3	2	2
-5	기수	3	3	2	3	2	2
-5	우수	3	2	2	2	1	2
-6	기수	3	2	2	2	1	2
-6	우수	2	2	1	2	1	1

도면10b

		PV					
Vy	VXP	P	Q	R	S	T	U
6	기수	2	3	2	1	1	X
6	우수	2	3	2	1	1	X
5	기수	3	4	3	2	2	1
5	우수	2	3	2	1	1	X
4	기수	3	4	3	2	2	1
4	우수	3	4	3	2	2	1
3	기수	3	4	3	2	2	1
3	우수	4	5	4	3	3	2
2	기수	4	5	4	3	3	2
2	우수	4	5	4	3	3	2
1	기수	5	6	5	4	4	3
1	우수	4	5	4	3	3	2
0	기수	5	6	5	4	4	3
0	우수	5	6	5	4	4	3
-1	기수	5	6	5	4	4	3
-1	우수	6	7	6	5	5	4
-2	기수	6	7	6	5	5	4
-2	우수	6	7	6	5	5	4
-3	기수	7	8	7	6	6	5
-3	우수	6	7	6	5	5	4
-4	기수	7	8	7	6	6	5
-4	우수	7	8	7	6	6	5
-5	기수	7	8	7	6	6	5
-5	우수	8	X	8	7	7	6
-6	기수	8	X	8	7	7	6
-6	우수	8	X	8	7	7	6

도면11a

		PV					
Vy	VXP	P	Q	R	S	T	U
6	기수	2	3	2	1	1	X
6	우수	2	3	2	1	1	X
5	기수	2	3	2	1	1	X
5	우수	3	4	3	2	2	1
4	기수	3	4	3	2	2	1
4	우수	3	4	3	2	2	1
3	기수	4	5	4	3	3	2
3	우수	3	4	3	2	2	1
2	기수	4	5	4	3	3	2
2	우수	4	5	4	3	3	2
1	기수	4	5	4	3	3	2
1	우수	5	6	5	4	4	3
0	기수	5	6	5	4	4	3
0	우수	5	6	5	4	4	3
-1	기수	6	7	6	5	5	4
-1	우수	5	6	5	4	4	3
-2	기수	6	7	6	5	5	4
-2	우수	6	7	6	5	5	4
-3	기수	6	7	6	5	5	4
-3	우수	7	8	7	6	6	5
-4	기수	7	8	7	6	6	5
-4	우수	7	8	7	6	6	5
-5	기수	8	X	8	7	7	6
-5	우수	7	8	7	6	6	5
-6	기수	8	X	8	7	7	6
-6	우수	8	X	8	7	7	6

도면11b

		PH					
Vx	SP	P	Q	R	S	T	U
6	기수	9	8	8	8	7	8
6	우수	8	8	7	8	7	7
5	기수	8	8	7	8	7	7
5	우수	8	7	7	7	6	7
4	기수	8	7	7	7	6	7
4	우수	7	7	6	7	6	6
3	기수	7	7	6	7	6	6
3	우수	7	6	6	6	5	6
2	기수	7	6	6	6	5	6
2	우수	6	6	5	6	5	5
1	기수	6	6	5	6	5	5
1	우수	6	5	5	5	4	5
0	기수	6	5	5	5	4	5
0	우수	5	5	4	5	4	4
-1	기수	5	5	4	5	4	4
-1	우수	5	4	4	4	3	4
-2	기수	5	4	4	4	3	4
-2	우수	4	4	3	4	3	3
-3	기수	4	4	3	4	3	3
-3	우수	4	3	3	3	2	3
-4	기수	4	3	3	3	2	3
-4	우수	3	3	2	3	2	2
-5	기수	3	3	2	3	2	2
-5	우수	3	2	2	2	1	2
-6	기수	3	2	2	2	1	2
-6	우수	2	2	1	2	1	1