

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-139901

(P2017-139901A)

(43) 公開日 平成29年8月10日 (2017.8.10)

(51) Int.Cl. F I テーマコード (参考)
HO2M 7/48 (2007.01) HO2M 7/48 M 5H770
 HO2M 7/48 F

審査請求 未請求 請求項の数 1 O L (全 9 頁)

(21) 出願番号 特願2016-19911 (P2016-19911)
 (22) 出願日 平成28年2月4日 (2016.2.4)

(71) 出願人 000003207
 トヨタ自動車株式会社
 愛知県豊田市トヨタ町1番地
 (74) 代理人 110000110
 特許業務法人快友国際特許事務所
 (72) 発明者 磯村 拓哉
 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
 Fターム(参考) 5H770 AA05 AA17 BA02 CA06 DA03
 DA41 EA01 GA02 GA04 GA20
 HA02X HA12X JA02X JA14Z JA17W
 JA17Z JA18Z JA19Z LA01X LA02X
 LA05X LB02 LB05 LB07 LB09

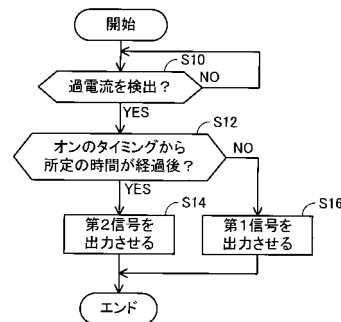
(54) 【発明の名称】 インバータ

(57) 【要約】

【課題】本明細書は、スイッチング素子を過電流から保護するためにスイッチング素子をオフするインバータにおいて、適切な状況でオフに切り換える速度を異ならせることにより、スイッチング素子のダメージを低減する技術を提供する。

【解決手段】本明細書が開示するインバータは、スイッチング素子をオフさせる第1信号と、スイッチング素子をオンからオフに切り換える速度が第1信号よりも速い第2信号を生成可能な駆動回路を備えている。駆動回路は、インバータを制御するコントローラにより、スイッチング素子をオンしている間で、かつ、スイッチング素子をオンしたタイミングから所定の時間が経過するまでの間に、過電流を検出する場合に(S12でNO)、第1信号をスイッチング素子に出力し(S16)、スイッチング素子をオンしている間で、かつ、所定の時間が経過した後に、過電流を検出する場合に(S12でYES)、第2信号を出力する(S14)。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

直列に接続されている第 1 スイッチング素子及び第 2 スイッチング素子と、
前記第 1 スイッチング素子のオンとオフを切り換える信号を出力する駆動回路と、
前記第 1 スイッチング素子に流れる過電流を検出する検出回路と、
を備えており、

前記駆動回路は、

前記第 1 スイッチング素子をオフさせる第 1 信号と、前記第 1 スイッチング素子をオフさせる第 2 信号であって、前記第 1 スイッチング素子をオンからオフに切り換える速度が前記第 1 信号よりも速い第 2 信号を生成可能であり、

前記第 1 スイッチング素子をオンしている間で、かつ、前記第 1 スイッチング素子をオンしたタイミングから所定の時間が経過するまでの間に、前記検出回路が過電流を検出した場合に、前記第 1 信号を前記第 1 スイッチング素子に出力し、

前記第 1 スイッチング素子をオンしている間で、かつ、前記所定の時間が経過した後、前記検出回路が過電流を検出した場合に、前記第 2 信号を前記第 1 スイッチング素子に出力する、

インバータ。

【発明の詳細な説明】**【技術分野】****【0001】**

本明細書が開示する技術は、直列に接続されている 2 つのスイッチング素子を備えているインバータに関する。

【背景技術】**【0002】**

インバータは、直流電力を交流電力に変換する機器である。インバータは、一般に、直列に接続されている 2 つのスイッチング素子を備えており、2 つのスイッチング素子を適切なタイミングでスイッチングさせることにより、直流電力を交流電力に変換する。例えば、特許文献 1 に、ハイブリッド車に搭載されるインバータであって、直列に接続されている 2 つのスイッチング素子を備えるインバータが開示されている。

【0003】

特許文献 1 に開示されるインバータは、2 つのスイッチング素子の直列回路を 3 組有しており、その 3 組の直列回路を並列に接続している。当該インバータは、直流電力を三相交流電力に変換する。一般に、インバータの動作では、直列に接続されている 2 つのスイッチング素子が同時にオンすることはない。特許文献 1 には、直列に接続されている 2 つのスイッチング素子の一方が短絡故障してしまい、他方をオンしたときに流れる過電流から、他方のスイッチング素子を保護するための技術が開示されている。具体的には、インバータは、他方のスイッチング素子をオンした後、過電流検出回路が過電流を検出した場合に、他方のスイッチング素子をオフする。これにより、他方のスイッチング素子が、過電流から保護される。

【先行技術文献】**【特許文献】****【0004】**

【特許文献 1】特開 2015 - 012755 号公報

【発明の概要】**【発明が解決しようとする課題】****【0005】**

上述したように、特許文献 1 では、一方のスイッチング素子の短絡故障した場合に他方のスイッチング素子を過電流から保護するために、他方のスイッチング素子をオンからオフに切り換えるが、その切り換える速度（以下、切換速度）について考慮されていない。切換速度が速い場合、スイッチング素子には大きなサージ電圧が発生する。一方、切換速

10

20

30

40

50

度が遅い場合、長時間に亘ってスイッチング素子に過電流が流れるため、スイッチング素子に負荷がかかる。これらサージ電圧と過電流による負荷は、スイッチング素子にダメージを与える。本明細書では、過電流が発生した場合に、スイッチング素子の保護のためにスイッチング素子をオフするインバータにおいて、適切な状況で切換速度を異ならせることにより、スイッチング素子のダメージを低減するための技術を提供する。

【課題を解決するための手段】

【0006】

本明細書が開示するインバータは、直列に接続されている第1スイッチング素子及び第2スイッチング素子と、第1スイッチング素子のオンとオフを切り換える信号を出力する駆動回路と、第1スイッチング素子に流れる過電流を検出する検出回路を備えている。駆動回路は、第1スイッチング素子をオフさせる第1信号と、第1スイッチング素子をオフさせる第2信号であって、第1スイッチング素子をオンからオフに切り換える速度が第1信号よりも速い第2信号を生成可能である。この駆動回路は、第1スイッチング素子をオンしている間で、かつ、第1スイッチング素子をオンしたタイミングから所定の時間が経過するまでの間に、検出回路が過電流を検出した場合に、第1信号を前記第1スイッチング素子に出力する。また、駆動回路は、第1スイッチング素子をオンしている間で、かつ、所定の時間が経過した後に、検出回路が過電流を検出した場合に、第2信号を第1スイッチング素子に出力する。

10

【0007】

第2スイッチング素子が短絡故障しており、第1スイッチング素子に過電流が発生する状況は、第2スイッチング素子が短絡故障するタイミングにより2つの状況に分けられる。第1の状況は、第1スイッチング素子がオフしている間に第2スイッチング素子が短絡故障し、その後、第1スイッチング素子がオンする状況である。この場合、第1スイッチング素子がオンした直後に過電流が発生する。第2の状況は、第1スイッチング素子がオンしている間に第2スイッチング素子が短絡故障する状況である。この場合、第1スイッチング素子がオンしてある程度の時間が経過した後に過電流が発生する。第2の状況では、第1スイッチング素子に既に電流が流れ、第1スイッチング素子に既に負荷が加わっている状況で、第1スイッチング素子に過電流が流れる。そのため、切換速度が遅いと過電流が流れ続け、第1スイッチング素子にさらに負荷がかかる。即ち、第2の状況は、第1スイッチング素子がオンした直後である第1の状況と比べて、サージ電圧の抑制よりも過電流の抑制を優先すべき状況であり得る。

20

30

【0008】

上記の構成によれば、駆動回路は、第1スイッチング素子をオンしている間で、かつ、第1スイッチング素子をオンしたタイミングから所定の時間が経過するまでの間に、検出回路が過電流を検出した場合、即ち、第1の状況であると推測される場合、過電流の抑制よりもサージ電圧の抑制を優先して、切換速度が遅い第1信号を第1スイッチング素子に出力する。一方、駆動回路は、第1スイッチング素子をオンしている間で、かつ、所定の時間が経過した後に、検出回路が過電流を検出した場合に、即ち、第2の状況であると推測される場合、サージ電圧の抑制よりも過電流の抑制を優先し、切換速度が速い第2信号を第1スイッチング素子に出力する。即ち、サージ電圧の抑制よりも過電流の抑制を優先すべき第2の状況で、切換速度を速めることにより、第1スイッチング素子のダメージを低減することができる。

40

【図面の簡単な説明】

【0009】

【図1】実施例のインバータを備える電動車両のブロック図である。

【図2】駆動回路の回路図である。

【図3】過電流からスイッチング素子を保護するための処理を示すフローチャート図である。

【発明を実施するための形態】

【0010】

50

図面を参照して実施例のインバータを説明する。図1は、実施例のインバータ4を備える電動車両2のブロック図である。インバータ4は、車載のバッテリー3の直流電力を走行用の三相交流モータ5（以下、モータ5）の駆動に適した三相交流電力に変換するための機器である。また、電動車両2は、インバータ4を制御するためのコントローラ6と、バッテリー3とインバータ4との間の導通と遮断を切り換えるシステムメインリレー7を備えている。

【0011】

インバータ4は、2個のトランジスタの直列回路を3組備えている。3組の直列回路は、並列に接続されている。即ち、インバータ4は、6個のトランジスタを含む。図1では、6個のトランジスタの夫々に、符号41a - 41fを付している。6個のトランジスタ41a - 41fは、夫々、IGBT（Insulated Gate Bipolar Transistorの略）である。なお、IGBTの代わりに、例えば、MOSFET（Metal Oxide Semiconductor Field Effect Transistorの略）を採用してもよい。3組の直列回路は、バッテリー3と並列に接続されている。また、1組の直列回路内のトランジスタ41a、41bの接続点は、モータ5のU相に接続されている。残りの2組の直列回路において、トランジスタ41c、41dの接続点、及び、トランジスタ41e、41fの接続点の夫々は、モータ5のV相、W相に接続されている。また、6個のトランジスタ41a - 41fの夫々には、ダイオード42a - 42fが逆並列に接続されている。

10

【0012】

トランジスタ41aのゲート端子には、駆動回路43aが接続されている。駆動回路43aは、トランジスタ41aのオンとオフを切り換える信号を出力する。具体的には、駆動回路43aは、PWM（Pulse Width Modulationの略）信号を生成して、トランジスタ41aのゲートに当該PWM信号を出力する。また、駆動回路43aは、トランジスタ41aをオンからオフに切り換える2種類のオフ信号を生成して、トランジスタ41aのゲートに各オフ信号を出力する。即ち、駆動回路43aは、PWM信号だけでなく、オフ信号も生成可能である。なお、駆動回路43aは、グランドにも接続されているが、図1では図示が省略されている。他のトランジスタ41b - 41fにも同様に、駆動回路43b - 43fが接続されている。

20

【0013】

コントローラ6は、モータ5が要求トルクで駆動するように、インバータ4を制御する。具体的には、コントローラ6は、トランジスタ41a - 41fの駆動回路43a - 43fの夫々に、要求トルクに応じたPWM信号を出力させるための信号を出力する。各駆動回路は、当該信号に従って、各トランジスタのゲートにPWM信号を出力する。PWM信号に従って各トランジスタのオンとオフが交互に切り換えられることにより、インバータ4は、バッテリー3からの直流電力を要求トルクに応じた三相交流電力に変換する。インバータ4の動作は、よく知られた技術であるので説明は省略する。

30

【0014】

トランジスタ41aは、センスエミッタ端子を備えている。センスエミッタ端子は、トランジスタ41aのエミッタ端子に流れる電流の一部を流す端子である。センスエミッタ端子には、過電流検出回路44aが接続されている。なお、過電流検出回路44aはグランド60にも接続されているが、図1では図示が省略されている。過電流検出回路44aは、センスエミッタ端子から流れる電流の電流値が所定の閾値より大きくなる場合、トランジスタ41aに過電流が流れていると判断し、過電流が流れていることを示す異常信号をコントローラ6に出力する。コントローラ6は、過電流検出回路44aから異常信号を受信した場合、トランジスタ41aを保護するための処理を実行する（図3参照）。なお、他のトランジスタ41b - 41fのセンスエミッタ端子の夫々にも、同様に、過電流検出回路44b - 44fが接続されている。

40

【0015】

インバータ4では、バッテリー3の直流電力を交流電力に変換する際、直列に接続されているトランジスタ41a、41bを交互にオンする。インバータ4が正常に動作する場合

50

、2個のトランジスタ41a、41bが同時にオンする（即ち、同時に導通する）ことはない。しかし、トランジスタ41a、41bのどちらか一方が短絡故障した場合、トランジスタ41a、41bが同時に導通することがあり得る。直列に接続されたトランジスタ41a、41bが同時に導通すると、バッテリー3の正極と負極が、非常に小さな抵抗（コレクタ端子とエミッタ端子との間の抵抗）を介して直結される。そのため、トランジスタ41a、41bには大電流が流れる。上記の過電流検出回路44aは、この大電流を過電流として検出する。

【0016】

図2を参照して、駆動回路の構成を説明する。図2は、駆動回路43bの回路図である。図2では、トランジスタ41a、41b及びそれらに接続されている駆動回路43a、43b等を図示し、他のトランジスタ41c - 41f及びそれらに接続されている部品の図示を省略している。駆動回路43a、43c - 43fは、駆動回路43bと同様の構成を有しているので、以下では、代表して駆動回路43bについて説明する。

10

【0017】

駆動回路43bは、PWM信号を生成するPWM信号生成回路51と、第1オフ信号を生成する第1生成回路52と、第2オフ信号を生成する第2生成回路を含む。PWM信号生成回路51は、よく知られた技術なので、詳細な図示は省略する。PWM信号生成回路51の一端は、トランジスタ41bのゲート端子に接続されており、他端はグラウンド60に接続されている。PWM信号生成回路51は、グラウンド60の電位を基準に所定のゲート電圧を有するPWM信号を生成する。

20

【0018】

第1生成回路52は、抵抗器52aと、抵抗器52aと直列に接続されているトランジスタ52bを含む。抵抗器52aの一端は、トランジスタ41bのゲート端子に接続されており、他端はトランジスタ52bのコレクタ端子に接続されている。トランジスタ52bのエミッタ端子は、グラウンド60に接続されている。トランジスタ52bは、インバータ4が正常に動作している間は、オフされている。詳細は後述するが、トランジスタ52bは、過電流検出回路44bが過電流を検出し、所定の条件を満たす場合に、オンされる。トランジスタ52bがオンされると、トランジスタ41bのゲート電位は、グラウンド60の電位となり、トランジスタ41bが強制的にオフとなる。即ち、第1生成回路52は、トランジスタ52bをオンすることにより、トランジスタ41bをオフさせるオフ信号を出力する。以下、第1生成回路52が出力するオフ信号を第1オフ信号と称する。

30

【0019】

第2生成回路53は、第1生成回路52と同様に、抵抗器53aと、抵抗器53aと直列に接続されているトランジスタ53bを含む。第2生成回路53の構成は、第1生成回路52と同様である。トランジスタ53bも、インバータ4が正常に動作している間は、オフされている。詳細は後述するが、トランジスタ53bは、過電流検出回路44bが過電流を検出し、上記の第1生成回路52における条件とは異なる所定の条件を満たす場合に、オンされる。第2生成回路53は、第1生成回路52と同様に、トランジスタ53bをオンすることにより、トランジスタ41bをオフさせるオフ信号を出力する。以下、第2生成回路53が出力するオフ信号を第2オフ信号と称する。

40

【0020】

生成回路52、53において、トランジスタ41bをオンからオフに切り換える速度（以下、切換速度）は、抵抗器52a、53aの抵抗を調整することにより調整される。具体的には、抵抗器の抵抗を小さくするほど、切換速度は速くなる。ここで、第2生成回路53の抵抗器53aの抵抗は、第1生成回路52の抵抗器52aの抵抗より小さい。即ち、第2オフ信号の切換速度は、第1オフ信号の切換速度より速い。

【0021】

切換速度が速い場合、トランジスタ41bには大きなサージ電圧が発生する。一方、切換速度が遅い場合、長時間に亘ってトランジスタ41bに過電流が流れる。これらサージ電圧による負荷と過電流による負荷は、トランジスタ41bにダメージを与える。上記し

50

たように、生成回路 5 2、5 3 のトランジスタ 5 2 b、5 3 b の夫々は、トランジスタ 4 1 b に過電流が発生した場合に、夫々の所定の条件に応じてオンされる。コントローラ 6 は、トランジスタ 4 1 b をサージ電圧及び過電流によるダメージを低減するために、第 1 オフ信号と第 2 オフ信号のどちらを駆動回路 4 3 b に出力させるかを判断する。

【0022】

図 3 を参照して、過電流検出回路が過電流を検出した場合に、トランジスタが受けるダメージを低減するためにコントローラ 6 が実行する処理について説明する。以下では、トランジスタ 4 1 b の過電流検出回路 4 4 b が過電流を検出するケースを代表して説明する。コントローラ 6 は、過電流検出回路 4 4 a、4 4 c - 4 4 f が過電流を検出する場合も、同様の処理を実行する。コントローラ 6 は、システムメインリレー 7 がオンされ、バッテリ 3 とインバータ 4 との間が導通する場合に、図 3 の処理を開始する。

10

【0023】

S 1 0 では、コントローラ 6 は、過電流検出回路 4 4 b が過電流を検出するか否かを監視する。具体的には、コントローラ 6 は、トランジスタ 4 1 b に過電流が流れていることを示す異常信号を過電流検出回路 4 4 b から受信するか否かを監視する。コントローラ 6 は、異常信号を受信した場合 (S 1 0 で Y E S)、S 1 2 に進む。

【0024】

S 1 2 では、コントローラ 6 は、S 1 0 で異常信号を受信したタイミングが、P W M 信号によりトランジスタ 4 1 b がオフからオンに切り換わったタイミング (以下、オンのタイミング) から所定の時間が経過した後であるか否かを判断する。具体的には、コントローラ 6 は、オンのタイミングから次に P W M 信号によりトランジスタ 4 1 b がオフするまでの間、即ち、オンのタイミングから P W M 信号のパルス幅が示す時間が経過するまでの間、オンのタイミングから経過した時間をカウントしている。そして、S 1 2 では、S 1 0 で異常信号を受信した際の時間が、所定の時間より大きいか否かを判断する。上記したように、コントローラ 6 は、駆動回路 4 3 a、即ち、P W M 信号生成回路 5 1 に、要求トルクに応じた P W M 信号を出力させるための信号を出力する。そのため、コントローラ 6 は、オンのタイミングを知ることができ、オンのタイミングから経過した時間をカウントすることができる。所定時間は、P W M 信号のパルス幅より小さい値に設定される。一般に、P W M 信号のパルス幅は、数百マイクロ秒である。例えば、所定時間は、数百マイクロ秒より小さい数マイクロ秒に設定される。

20

30

【0025】

オンのタイミングから所定の時間が経過した後である場合 (S 1 2 で Y E S)、コントローラ 6 は、第 1 信号より切換速度が速い第 2 信号を駆動回路 4 3 b に出力させる (S 1 4)。具体的には、コントローラ 6 は、第 2 生成回路 5 3 のトランジスタ 5 3 b をオンするための信号をトランジスタ 5 3 b のゲート端子に送信する。これにより、トランジスタ 4 1 b は、第 2 オフ信号に従って、速やかにオフされる。トランジスタ 4 1 b がオフされることにより、トランジスタ 4 1 b が過電流から保護される。

【0026】

一方、オンのタイミングから所定の時間が経過する前である場合 (S 1 2 で N O)、コントローラ 6 は、第 2 信号より切換速度が遅い第 1 信号を駆動回路 4 3 b に出力させる (S 1 6)。具体的には、コントローラ 6 は、第 1 生成回路 5 2 のトランジスタ 5 2 b をオンするための信号をトランジスタ 5 2 b のゲート端子に送信する。これにより、トランジスタ 4 1 b は、第 1 オフ信号に従って、ゆっくりとオフされる。トランジスタ 4 1 b がオフされることにより、トランジスタ 4 1 b が過電流から保護される。

40

【0027】

本実施例の効果について説明する。上記したように、トランジスタ 4 1 a が短絡故障すると、トランジスタ 4 1 b に過電流が発生し得る。トランジスタ 4 1 a が短絡故障した場合、トランジスタ 4 1 b に過電流が発生する状況は、トランジスタ 4 1 a が短絡故障するタイミングにより 2 つの状況に分けられる。第 1 の状況は、トランジスタ 4 1 b がオフしている間にトランジスタ 4 1 a が短絡故障し、その後、トランジスタ 4 1 b が P W M 信号

50

によりオンする状況である。即ち、トランジスタ41bがオンした直後にトランジスタ41bに過電流が発生する状況である。

【0028】

第2の状況は、トランジスタ41bがオンしている間にトランジスタ41aが短絡故障する状況である。即ち、トランジスタ41bがオンしてある程度の時間が経過した後にトランジスタ41bに過電流が発生する状況である。第2の状況では、トランジスタ41bに既に電流が流れ、トランジスタ41bに既に負荷がかかっている状況で、トランジスタ41bに過電流が流れる。そのため、トランジスタ41bをオフする切換速度が遅いとトランジスタ41bに過電流が流れ続け、トランジスタ41bにさらに負荷が加わる。この場合、できるだけ早く過電流を抑制すべきである。即ち、第2の状況は、トランジスタ41bをオンした直後である第1の状況と比べて、サージ電圧の抑制よりも過電流の抑制を優先すべき状況であり得る。

10

【0029】

図3に示すように、コントローラ6は、オンのタイミングから所定の時間が経過した後である場合(S12でYES)、第2信号を駆動回路43bに出力させる(S14)。オンのタイミングから所定の時間が経過した後である状況は、上記の第2の状況であると推測される。即ち、サージ電圧の抑制よりも過電流の抑制を優先すべき状況である。この場合に、第1信号より切換速度が速い第2信号を駆動回路43bに出力させることにより、速やかにトランジスタ41bをオフし、トランジスタ41bが過電流によって受けるダメージを低減することができる。

20

【0030】

一方、コントローラ6は、オンのタイミングから所定の時間が経過する前である場合(S12でNO)、第1信号を駆動回路43bに出力させる(S16)。オンのタイミングから所定の時間が経過する前である状況は、上記の第1の状況であると推測される。即ち、第2の状況と比べて、過電流が発生したときまでにトランジスタ41bが受けている負荷が大きい状況である。別言すれば、この状況では、第2の状況と比較して、トランジスタ41bは、過電流による負荷増大に対して許容値が大きい。そのような状況では、多少過電流が流れる時間が長くなっても、サージ電圧を抑制する方がトランジスタ41bにとってダメージが小さい。従って、この場合、第2信号より切換速度が遅い第1信号を駆動回路43bに出力させることにより、トランジスタ41bがサージ電圧によって受けるダメージを低減することができる。

30

【0031】

過電流検出回路44a、44c-44fの夫々が過電流を検出する場合でも、コントローラ6が、駆動回路43a、43c-43fの夫々に対して、図3と同様の処理を実行することにより、同様の効果が得られる。

【0032】

特許請求の範囲との対応関係を説明する。上記の図3の説明では、トランジスタ41bが、請求項の「第1スイッチング素子」の一例であり、トランジスタ41aが、請求項の「第2スイッチング素子」の一例である。例えば、トランジスタ41aを過電流から保護する場合、トランジスタ41a、41bの夫々が、「第1スイッチング素子」、「第2スイッチング素子」の一例となる。トランジスタ41c、41dの組、及び、トランジスタ41e、41fの組でも同様である。

40

【0033】

以下、実施例で示した技術に関する留意点を述べる。実施例における生成回路52、53の構成は、一例である。例えば、第2生成回路53の抵抗器53aの代わりに、ダイオードを採用してもよい。この場合、ダイオードの順方向における抵抗は、第1生成回路52の抵抗器52aの抵抗より小さい。また、PWM信号生成回路51が出力するPWM信号の立下りエッジを前述の第1オフ信号(あるいは第2オフ信号)として利用してもよい。この場合、生成回路52、53の一方が不要となる。例えば、生成回路52を除外し、生成回路53のみを残す。生成回路53が生成する第2オフ信号の切換速度は、PWM信

50

号生成回路51が出力するPWM信号の立下りエッジの切換速度よりも早い。この場合、コントローラ6は、図3のステップS12の判断がNOの場合、PWM信号生成回路51に対して、直ちにPWM信号をLOWレベルに切り換えるように、即ち、立下りエッジを出力するように指令する。このときの立下りエッジの信号が前述の第1オフ信号に相当する。コントローラ6は、ステップS12の判断がYESの場合には、実施例の場合と同様に、生成回路53に対して第2オフ信号の出力を指令する。

【0034】

トランジスタ41bに流れる過電流を検出する回路は、トランジスタ41bのセンスエミッタ端子に接続される過電流検出回路44bに限らない。例えば、トランジスタ41bのエミッタ端子に接続されている配線を通る電流を計測する電流センサからの信号により過電流を検出する回路であってもよい。

10

【0035】

以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

20

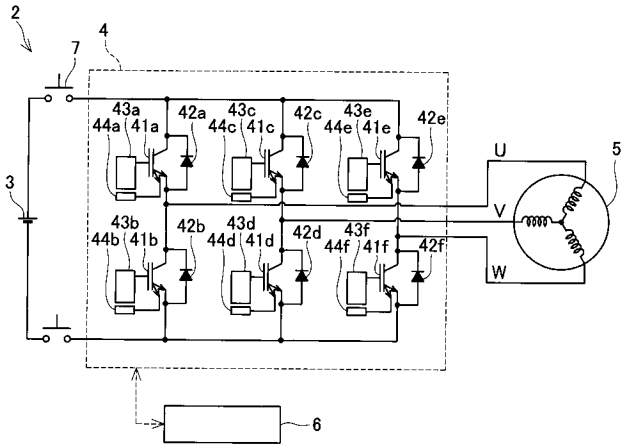
【符号の説明】

【0036】

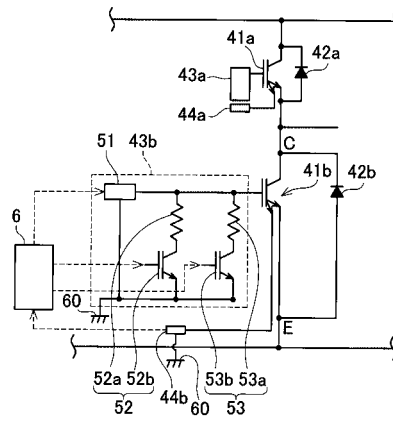
- 2：電動車両
- 3：バッテリー
- 4：インバータ
- 5：三相交流モータ
- 6：コントローラ
- 41a - 41f：トランジスタ
- 42a - 42f：ダイオード
- 43a - 43f：駆動回路
- 44a - 44f：過電流検出回路
- 51：PWM信号生成回路
- 52：第1生成回路
- 53：第2生成回路
- 60：グランド

30

【 図 1 】



【 図 2 】



【 図 3 】

