



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

217830

(11)

(B1)

(51) Int. Cl.³
G 05 D 5/06

(22) Přihlášeno 06 03 81
(21) (PV 1636-81)

(40) Zveřejněno 28 05 82

(45) Vydáno 15 07 84

(75)

Autor vynálezu

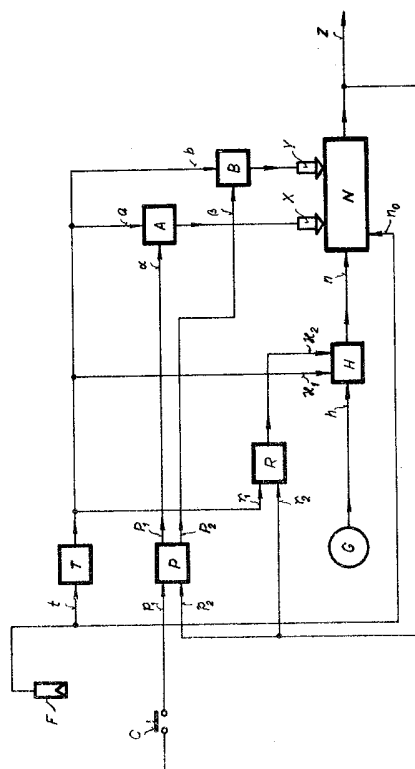
BOCEK KAREL ing. CSc., BYSTRICE

(54) Zapojení k číslicovému odměřování jednorozměrných veličin

Vynález se týká zapojení k číslicovému odměřování jednorozměrných veličin, v soustavách automatického řízení.

Podstata tohoto zapojení spočívá ve spojení generátoru impulsů, vstupního hradla a čítače s přídatnou logickou sítí sestávající z časového obvodu, jehož výstup je propojen s předvolbami čítače přes hradla, řízená výstupními signály rozdělovacího pamětového obvodu, přičemž jednotlivé měření uvolňuje řídicí pamětový obvod, napojený na tento časový obvod a vstupní hradlo. Propojením výstupu čítače se vstup pamětových obvodů se obnovuje výchozí stav zapojení pro další měření.

Zapojení má širší uplatnění v oblasti řešení jednodúčelových číslicových automatů.



Vynález se týká zapojení k číslicovému odměřování jednorozměrných veličin, v soustavách automatického řízení. Jedná se o ty veličiny, které je účelné a které lze převést na pravidelný sled měrných impulsů úměrně odměřované jednorozměrné veličině. Nejčastějšími případy jsou měření času měrnými impulsy konstantní frekvence, měření délky měrnými impulsy s frekvencí úměrnou předmětem proběhnuté dráze a podobně.

Standardním článkem k těmto měřením jsou zapojení obsahující generátor impulsů, čítač impulsů, popřípadě hradlo k účelnému propouštění měrných impulsů do čítače.

Nevýhodou známých zapojení k odměřování je konstantní zadání ve smyslu konstantní hodnoty předvolby čítače impulsů a konstantní logické podmínky tohoto odměřování.

Tyto nevýhody odstraňuje zapojení k číslicovému odměřování jednorozměrných veličin podle vynálezu, složené z generátoru impulsů, vstupního hradla, čítače a přídavné logické sítě, jehož podstata spočívá v tom, že výstup časového obvodu je spojen jednak se vstupem prvního vedlejšího hradla a se vstupem druhého vedlejšího hradla, a jednak s prvním řídicím vstupem řídicího paměťového obvodu, jehož výstup je spojen s druhým řídicím vstupem vstupního hradla, přičemž první výstup rozdělovacího paměťového obvodu je spojen s řídicím vstupem prvního vedlejšího hradla, jehož výstup je spojen s první předvolbou čítače, druhý výstup rozdělovacího paměťového obvodu je spojen s řídicím vstupem druhého vedlejšího hradla, jehož výstup je spojen s druhou předvolbou čítače.

Vstup časového obvodu je spojen s výstupem snímače polohy.

Výstup snímače polohy je spojen s mazacím vstupem čítače.

Záznamový vstup rozdělovacího paměťového obvodu je spojen s kontaktem.

Výstup čítače je spojen jednak s výstupem zapojení, a jednak s mazacím vstupem řídicího paměťového obvodu a s mazacím vstupem rozdělovacího paměťového obvodu.

Předností zapojení k číslicovému odměřování jednorozměrných veličin podle vynálezu je výběr jedné z předem provedené první, popřípadě druhé předvolby v časovém okamžiku zahájení odměřování, uskutečňovaný v časovém předstihu nastavením stavu rozdělovací paměti. Předností je dále blokování měrných impulsů po dobu trvání impulsu pro výběr předvolby, a uvolnění jejich průchodu pouze po dobu měření, uvolnění mazacího vstupu čítače pouze po dobu měření, jakož i automatické vymazání řídicího paměťového obvodu a automatické zpětné překlopení rozdělovacího paměťového obvodu do základního, tj. vymazaného stavu na konci odměřování. Přitom časový předstih pro nastavení rozdělovací paměti je libovolný v rozmezí skončení předchozího odměření a zahájení daného odměření.

Po obvodové stránce je přednost v minimálním počtu obvodů, v jednotném výstupu pro oba signály, a nízkém počtu vstupů zatěžujících jednotlivý výstup.

Z výše uvedeného plyne značná stabilita funkce a odolnost proti poruchám.

Zapojení k číslicovému odměřování jednorozměrných veličin podle vynálezu je v příkladném provedení znázorněno na přiloženém výkrese.

Na obrázku je generátor impulsů G spojen se vstupem h vstupního hradla H , jehož výstup je spojen se vstupem n čítače N .

Výstup snímače polohy F je spojen se vstupem t časového obvodu T a s mazacím vstupem n_0 čítače N . Výstup časového obvodu T je spojen jednak se vstupem a prvního vedlejšího hradla A a se vstupem b druhého vedlejšího hradla B , a jednak s prvním řídicím vstupem k_1 vstupního hradla H a se záznamovým vstupem r_1 řídicího paměťového obvodu R , jehož výstup je

spojen s druhým řídicím vstupem κ_2 vstupního hradla H . Kontakt C je spojen se záznamovým vstupem P_1 rozdělovacího paměťového obvodu P . První výstup P_1 rozdělovacího paměťového obvodu P je spojen s řídicím vstupem a prvního vedlejšího hradla A , jehož výstup je spojen s první předvolbou X čítače N . Druhý výstup P_2 rozdělovacího paměťového obvodu P je spojen s řídicím vstupem β druhého vedlejšího hradla B , jehož výstup je spojen s druhou předvolbou Y čítače N .

Výstup čítače N je spojen jednak s výstupem Z zapojení, a jednak s mazacím vstupem E_2 řídicího paměťového obvodu R a s mazacím vstupem E_2 rozdělovacího paměťového obvodu P .

Funkce zapojení k číslcovému odměřování jednorozměrných veličin podle vynálezu v příkladném provedení podle obrázku je taková, že měrné impulsy přecházejí z generátoru impulsů G na vstup h hradla H , a po dobu otevřeného stavu tohoto hradla H přecházejí dále na vstup n čítače N .

Hradlo H přechází do otevřeného stavu kombinovaným působením signálů na obou řídicích vstupech κ_1 , κ_2 , například ve smyslu logické funkce $NENI - JE$, vztaženo na první řídicí vstup κ_1 a na druhý řídicí vstup κ_2 .

Čítač N pracuje s předvolbou výchozího stavu a při zaplnění vysílá signál na výstup Z zapojení, přičemž tato předvolba představuje binární komplement žádaného čísla.

Měrné impulsy představují posloupnost impulsů s časově konstantní frekvencí, popřípadě posloupnost impulsů odvozenou od snímače, například délkového přemístění předmětu.

Při zahájení odměřování se vybudí časový obvod T , který vysílá impuls na vstupy připojených logických obvodů. Tak například v časovém okamžiku příchodu čela předmětu do místa snímače polohy F přechází signál z výstupu tohoto snímače na vstup t a způsobuje uvedené vybudění tohoto časového obvodu T .

Zároveň přechází signál z výstupu snímače polohy F na mazací vstup n_0 čítače N . Bez újmy na obecnosti řešení se předpokládá, že mazací vstup n_0 je inverzní, a signál z výstupu snímače polohy F představuje zrušení signálu udržujícího jinak čítač N ve vymazaném stavu.

Impuls z výstupu časového obvodu T přechází na záznamový vstup κ_1 řídicího paměťového obvodu R a způsobuje jeho přechod do vybuděného stavu. Signál z výstupu řídicího paměťového obvodu R přechází na druhý řídicí vstup κ_2 vstupního hradla H . Po dobu působení impulsu z výstupu časového obvodu T na první řídicí vstup κ_1 vstupního hradla H setrvává toto hradlo v uzavřeném stavu, a až při zániku tohoto impulsu se hradlo H otevírá.

Impuls z výstupu časového obvodu T přechází do čítače N přes první předvolbu X nebo přes druhou předvolbu Y v závislosti na stavu rozdělovacího paměťového obvodu P . Při nevybuděném stavu tohoto paměťového obvodu P je například první vedlejší hradlo A v otevřeném stavu a do čítače N přechází impuls přes první předvolbu X . Přitom se předpokládá, že například v nevybuděném stavu je na prvním výstupu P_1 signál jedničkové logické úrovně, který působí na řídicí vstup a a otevírá první vedlejší hradlo A , a na druhém výstupu P_2 je signál nulové logické úrovně, který působí na řídicí vstup β a uzavírá druhé vedlejší hradlo B .

Sepnutím kontaktu C , napojeného například na zdroj napětí, přechází signál na záznamový vstup P_1 a způsobuje překlopení rozdělovacího paměťového obvodu P do vybuděného stavu. Na prvním výstupu P_1 je signál nulové logické úrovně a první vedlejší hradlo A je tedy uzavřeno, na druhém výstupu P_2 je signál jedničkové logické úrovně a druhé vedlejší hradlo B je otevřeno, do čítače N přechází impuls přes druhou předvolbu Y .

Při dosažení stavu zaplnění čítače N vzniká na výstupu tohoto čítače N signál vyhodnocení, který přechází jednak na výstup Z k dalšímu využití v řídicí soustavě, a jednak na

mazací vstup r_2 řídicího paměťového obvodu R , čímž způsobí přechod do vymazaného stavu a uzavření vstupního hradla H , a na mazací vstup p_2 rozdělovacího paměťového obvodu P , čímž způsobí přechod do vymazaného stavu a přechod do základního stavu vedlejších hradel, tj. do otevřeného stavu prvního vedlejšího hradla A a do uzavřeného stavu druhého vedlejšího hradla B .

V praktické aplikaci zapojení k číslicovému odměřování jednorozměrných veličin podle vynálezu na odměřování délky pro stříh, například ve válcovnách pro odstřihování předních konců, představuje první předvolba X standardní délku stříhu, který se uskutečňuje při přechodu předního konce vývalky místem snímače polohy F například fotonky. U těch vývalků, kde z důvodů zhoršené kvality nutno zvýšit odstřih, zasáhne řidič stlačením tlačítka obsahujícího kontakt C , čímž se automaticky nastaví odstřih podle hodnoty druhé předvolby Y , přičemž velikost tohoto zvýšeného odstřihu je nastavitelná zmíněnou druhou předvolbou.

Všeobecně se jedná o odměřování jednorozměrné veličiny, přičemž jednotlivé konkrétní odměření standardní velikosti podle první předvolby se uskutečňuje přivedením signálu na vstup t časového obvodu T , a přechod na odměření náhradní velikosti podle druhé předvolby se uskutečňuje přivedením signálu na záznamový vstup p_1 rozdělovacího paměťového obvodu P v časovém předstihu před zahájením tohoto jednotlivého odměření.

Zapojení k číslicovému odměřování jednorozměrných veličin podle vynálezu má tedy širší uplatnění v oblasti řešení jednoúčelových číslicových automatů.

PŘEDMĚT VYNÁLEZU

1. Zapojení k číslicovému odměřování jednorozměrných veličin složené z generátoru impulsů, vstupního hradla, čítače a přídavné logické sítě vyznačené tím, že výstup časového obvodu (T) je spojen jednak se vstupem (a) prvního vedlejšího hradla (A) a se vstupem (b) druhého vedlejšího hradla (B), a jednak s prvním řídicím vstupem (κ_1) vstupního hradla (H) a se záznamovým vstupem (r_1) řídicího paměťového obvodu (R), jehož výstup je spojen s druhým řídicím vstupem (κ_2) vstupního hradla (H), přičemž první výstup (P_1) rozdělovacího paměťového obvodu (P) je spojen s řídicím vstupem (a) prvního vedlejšího hradla (A), jehož výstup je spojen s první předvolbou (X) čítače (N), druhý výstup (P_2) rozdělovacího paměťového obvodu (P) je spojen s řídicím vstupem (β) druhého vedlejšího hradla (B), jehož výstup je spojen s druhou předvolbou (Y) čítače (N).

2. Zapojení podle bodu 1, vyznačené tím, že vstup (t) časového obvodu (T) je spojen s výstupem snímače polohy (F).

3. Zapojení podle bodů 1 a 2, vyznačené tím, že výstup snímače polohy (F) je spojen s mazacím vstupem (n_0) čítače (N).

4. Zapojení podle bodu 1, vyznačené tím, že záznamový vstup (p_1) rozdělovacího paměťového obvodu (P) je spojen s kontaktem (C).

5. Zapojení podle bodu 1, vyznačené tím, že výstup čítače (N) je spojen jednak s výstupem (Z) zapojení a jednak s mazacím vstupem (r_2) řídicího paměťového obvodu (R) a s mazacím vstupem (p_2) rozdělovacího paměťového obvodu (P).

1 list výkresů

