

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6385192号
(P6385192)

(45) 発行日 平成30年9月5日(2018.9.5)

(24) 登録日 平成30年8月17日(2018.8.17)

(51) Int.Cl.

F 1

HO4N 5/355	(2011.01)	HO 4 N	5/355
HO4N 5/347	(2011.01)	HO 4 N	5/347
HO4N 5/374	(2011.01)	HO 4 N	5/374
HO4N 5/378	(2011.01)	HO 4 N	5/378

請求項の数 20 (全 20 頁)

(21) 出願番号

特願2014-165216 (P2014-165216)

(22) 出願日

平成26年8月14日 (2014.8.14)

(65) 公開番号

特開2016-42633 (P2016-42633A)

(43) 公開日

平成28年3月31日 (2016.3.31)

審査請求日

平成29年8月7日 (2017.8.7)

(73) 特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74) 代理人 100094112

弁理士 岡部 譲

(74) 代理人 100101498

弁理士 越智 隆夫

(74) 代理人 100106183

弁理士 吉澤 弘司

(74) 代理人 100128668

弁理士 斎藤 正巳

(72) 発明者 大西 智也

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

最終頁に続く

(54) 【発明の名称】撮像装置、撮像システム及び撮像システムの駆動方法

(57) 【特許請求の範囲】

【請求項 1】

各々が、入射光に基づく電荷を蓄積する光電変換部と、浮遊拡散部と、前記光電変換部に蓄積された電荷を前記浮遊拡散部に転送するトランジスタとを備え、リセット信号と、画像信号とを出力する、行列状に配列された複数の画素と、

前記複数の画素の各々を順次選択することによって、前記複数の画素の各々から順次前記リセット信号と前記画像信号とを出力させる走査回路と、

前記画素から出力された、前記トランジスタがオン状態になり、その後オフ状態になった後の前記浮遊拡散部の電位に基づく1つの画像信号を、第1の利得及び前記第1の利得とは値が異なる第2の利得を含む複数の値の利得のそれぞれで増幅することによって得られた複数の画像信号を出力する、増幅部と、

保持回路部とを備え、

前記走査回路が、前記複数の画素のうちの第1の画素の選択を開始してから、その次に前記複数の画素のうちの第2の画素の選択を開始するまでの期間である読み出し期間において、前記保持回路部が前記増幅部から出力される前記リセット信号を保持する回数が、前記保持回路部が前記増幅部から出力された複数の増幅された画像信号を保持する回数よりも少ない

ことを特徴とする撮像装置。

【請求項 2】

前記增幅部は、さらに前記リセット信号を、前記第1の利得及び前記第2の利得のいずれか一方のみにより増幅することを特徴とする請求項1に記載の撮像装置。

【請求項3】

前記リセット信号を増幅する際の利得は前記第1の利得であり、前記第1の利得は、前記第2の利得よりも大きいことを特徴とする請求項2に記載の撮像装置。

【請求項4】

前記增幅部と前記画素とがそれぞれリセットされた後、前記增幅部は、前記リセット信号を前記第1の利得のみで増幅し、その後、前記画像信号を前記第1の利得で増幅し、その後、前記画像信号を前記第2の利得で増幅することを特徴とする請求項3に記載の撮像装置。

10

【請求項5】

前記增幅部のリセットが、前記增幅部の利得が前記第1の利得に設定された状態で行われ、前記增幅部がリセットされた後、前記增幅部の利得が前記第1の利得に設定されたまま前記リセット信号が増幅されることを特徴とする請求項4に記載の撮像装置。

【請求項6】

前記読み出し期間において、前記增幅部のリセットが行われる回数は1回であることを特徴とする請求項1乃至5のいずれか1項に記載の撮像装置。

【請求項7】

前記読み出し期間は、前記第1の画素がリセットされてから、前記第2の画素がリセットされるまでの期間に対応することを特徴とする請求項1に記載の撮像装置。

20

【請求項8】

リセットされた画素の出力信号であるリセット信号と、入射光に基づく出力信号である画像信号とを出力する、行列状に配列された複数の画素と、

前記複数の画素の各々を順次選択することによって、前記複数の画素の各々から順次前記リセット信号と前記画像信号とを出力させる走査回路と、

前記画素から出力された1つの画像信号を、第1の利得及び前記第1の利得とは値が異なる第2の利得を含む複数の値の利得のそれぞれで増幅することによって得られた複数の画像信号を出力する、増幅部と、

前記リセット信号と、複数の値の利得で増幅して得られた複数の画像信号との各々を保持する複数の保持回路を有する水平転送部と、

30

を備え、

前記走査回路が、前記複数の画素のうちの第1の画素の選択を開始してから、その次に前記複数の画素のうちの第2の画素の選択を開始するまでの期間である読み出し期間において、前記增幅部から出力される前記リセット信号の個数は、前記增幅部から出力された複数の増幅された画像信号の個数よりも少なく、

前記リセット信号を保持する保持回路の個数は、前記増幅された複数の画像信号を保持する保持回路の個数よりも少ない

ことを特徴とする撮像装置。

【請求項9】

前記水平転送部は、前記増幅された複数の画像信号と前記増幅されたリセット信号との差に基づく信号を、前記水平転送部の出力信号として出力することを特徴とする請求項8に記載の撮像装置。

40

【請求項10】

前記撮像装置は、リセット信号を出力するリファレンス画素をさらに含み、前記增幅部は差動入力端子と差動出力端子を有する完全差動増幅器を含み、

前記完全差動増幅器の差動入力端子のうちの第1の端子には前記リファレンス画素から出力されたリセット信号が入力され、前記完全差動増幅器の差動入力端子のうちの第2の端子には前記画素から出力された画像信号が入力される

ことを特徴とする請求項1乃至7のいずれか1項に記載の撮像装置。

【請求項11】

50

前記撮像装置は、前記完全差動増幅器の差動出力端子から出力される差動信号をシングルエンド信号に変換して出力することを特徴とする請求項1_0に記載の撮像装置。

【請求項 1_2】

前記撮像装置は、前記完全差動増幅器の差動出力端子から出力される、複数の値の利得で増幅して得られた複数の画像信号を保持する複数の保持回路を有する水平転送部をさらに備え、

前記保持回路に保持された複数の画像信号は、前記水平転送部から並行して出力されることを特徴とする請求項1_0に記載の撮像装置。

【請求項 1_3】

請求項 1 乃至 1_2 のいずれか 1 項に記載の撮像装置と、前記撮像装置から出力される信号を処理する出力信号処理部とを備えることを特徴とする撮像システム。 10

【請求項 1_4】

前記出力信号処理部は、前記第 1 の利得により増幅された画像信号に対し、前記第 2 の利得を前記第 1 の利得で除算して得た利得比を乗算することを特徴とする請求項1_3に記載の撮像システム。

【請求項 1_5】

前記出力信号処理部は、前記第 2 の利得により増幅された画像信号に対し、前記第 1 の利得のときのオフセット成分と、前記第 2 の利得のときのオフセット成分との差分を用いてオフセット成分の補正を行うことを特徴とする請求項1_3に記載の撮像システム。

【請求項 1_6】

前記出力信号処理部は、

前記第 1 の利得により増幅された画像信号に対し、前記第 2 の利得を前記第 1 の利得で除算して得た利得比を乗算し、

前記第 2 の利得により増幅された画像信号に対し、前記第 1 の利得のときのオフセット成分と、前記第 2 の利得のときのオフセット成分との差分を用いてオフセット成分の補正を行い、

さらに、

前記出力信号処理部は、

前記画像信号に前記利得比を乗算することにより生成された信号、

前記オフセット成分の補正により生成された信号、及び

前記乗算により生成された信号と前記オフセット成分の補正により生成された信号とを重み付け平均して得た信号

のいずれか 1 つを前記画素の入射光量に応じて出力する

ことを特徴とする請求項1_3に記載の撮像システム。 30

【請求項 1_7】

各々が、入射光に基づく電荷を蓄積する光電変換部と、浮遊拡散部とを備え、リセット信号と、画像信号とを出力する、行列状に配列された複数の画素と、

前記複数の画素の各々を順次選択することによって、前記複数の画素の各々から順次前記リセット信号と前記画像信号とを出力させる走査回路と、

前記画素から出力された、前記浮遊拡散部の電位に基づく 1 つの画像信号を、第 1 の利得及び第 2 の利得を含む複数の値の利得のそれぞれで増幅することによって得られた複数の画像信号を出力する、増幅部と

を備える撮像システムの駆動方法であって、

前記走査回路が、前記複数の画素のうちの第 1 の画素の選択を開始してから、その次に前記複数の画素のうちの第 2 の画素の選択を開始するまでの期間である読み出し期間において、前記増幅部のリセットを少なくとも 1 回行うこと、

前記読み出し期間において、前記光電変換部に蓄積された電荷を前記浮遊拡散部に転送すること、及び

前記読み出し期間において、前記増幅部のリセット信号を保持する回数よりも、前記転送の後の前記浮遊拡散部の電位に基づく 1 つの画像信号を前記第 1 の利得及び前記第 2 の

10

20

30

40

50

利得のそれぞれで前記増幅部が増幅することによって前記増幅部から出力される複数の画像信号を保持する回数を多くすること

を含むことを特徴とする方法。

【請求項 18】

前記第1の利得により増幅された画像信号に対し前記第2の利得を前記第1の利得で除算して得た利得比を乗算することをさらに含むことを特徴とする請求項17に記載の方法。
。

【請求項 19】

前記第2の利得により増幅された画像信号に対し、前記第1の利得のときのオフセット成分と、前記第2の利得のときのオフセット成分との差分を用いてオフセット成分の補正を行うことをさらに含むことを特徴とする請求項17に記載の方法。
10

【請求項 20】

前記第1の利得により増幅された画像信号に対し、前記第2の利得を前記第1の利得で除算して得た利得比を乗算すること、

前記第2の利得により増幅された画像信号に対し、前記第1の利得のときのオフセット成分と、前記第2の利得のときのオフセット成分との差分を用いてオフセット成分の補正を行うこと、及び

前記乗算により生成された信号、前記オフセット成分の補正により生成された信号、及び前記乗算により生成された信号と前記オフセット成分の補正により生成された信号とを重み付け平均して得た信号、のいずれか1つを前記画素の入射光量に応じて出力すること
20
をさらに含むことを特徴とする請求項17に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像装置、撮像システム及び撮像システムの駆動方法に関する。

【背景技術】

【0002】

特許文献1には、行列状に配列された複数の画素と、複数の画素の各列に設けられた列増幅部とを有し、画素信号を列増幅部で増幅して出力する撮像装置及びその信号を処理する信号処理部を備える撮像システムが記載されている。特許文献1の撮像システムは、列増幅部において画素から出力される信号を1よりも大きいq倍の利得で増幅し、その後信号処理部において画像信号に対して1を下回る倍率を乗算することができる。
30

【0003】

特許文献1の撮像システムは、入射光量が小さい場合は、q倍の利得で増幅することで、入力換算ノイズ（列増幅部以降で発生したノイズを利得で割った値）を減少させ、S/N(Signal/Noise)比のうち、N成分を減少させることができる。また、入射光量が大きい場合にはqよりも低い利得pで読み出すことで出力信号が飽和しないようにすることができる。このようにして、S/N比の向上及びダイナミックレンジの拡大が可能な撮像システムが特許文献1に記載されている。

【先行技術文献】
40

【特許文献】

【0004】

【特許文献1】特開2010-016416号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1には、撮像装置の駆動方法として、利得を変えた2つの信号を順次読み出す旨が開示されている。特許文献1に記載の撮像装置の一態様においては、列増幅部からの出力信号は、4つの保持容量に順次保持される（例えば、特許文献1の図4）。よって、保持すべき信号の個数が多いため、読み出し速度が遅くなるという問題がある。特許文献
50

1 には撮像装置の他の一態様として、利得が異なる 2 つの列増幅器を備え、2 対の保持容量に対し並列的に出力信号を保持させるという構成も開示されている。しかしながら、この構成では列増幅部が画素 1 列に対し 2 つ必要となり、列増幅部の占有面積が増大し、その結果としてチップ面積が増大するという別の問題が生じるため、この構成による読み出しの高速化は困難な場合がある。

【0006】

本発明は、上述した課題に鑑みてなされたものであって、信号の読み出し速度が向上した撮像装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明の一態様に係る撮像装置は、各々が、入射光に基づく電荷を蓄積する光電変換部と、浮遊拡散部と、前記光電変換部に蓄積された電荷を前記浮遊拡散部に転送するトランジスタとを備え、リセット信号と、画像信号とを出力する、行列状に配列された複数の画素と、前記複数の画素の各々を順次選択することによって、前記複数の画素の各々から順次前記リセット信号と前記画像信号とを出力させる走査回路と、前記画素から出力された、前記トランジスタがオン状態になり、その後オフ状態になった後の前記浮遊拡散部の電位に基づく 1 つの画像信号を、第 1 の利得及び前記第 1 の利得とは値が異なる第 2 の利得を含む複数の値の利得のそれぞれで増幅することによって得られた複数の画像信号を出力する、増幅部と、保持回路部とを備え、前記走査回路が、前記複数の画素のうちの第 1 の画素の選択を開始してから、その次に前記複数の画素のうちの第 2 の画素の選択を開始するまでの期間である読み出し期間において、前記保持回路部が前記増幅部から出力される前記リセット信号を保持する回数が、前記保持回路部が前記増幅部から出力された複数の増幅された画像信号を保持する回数よりも少ないことを特徴とする。

【発明の効果】

【0008】

本発明によれば、信号の読み出し速度が向上した撮像装置を提供することができる。

【図面の簡単な説明】

【0009】

【図 1】第 1 の実施形態に係る撮像装置の構成の一例を示した図である。

【図 2】第 1 の実施形態に係る撮像装置の構成をより詳細に示した図である。

【図 3】第 1 の実施形態に係る撮像装置の動作の一例を示したタイミング図である。

【図 4】2 つの信号からダイナミックレンジを拡大した信号を得る信号処理方法を示した模式図である。

【図 5】第 2 の実施形態に係る撮像装置の構成の一例を示した図である。

【図 6】第 2 の実施形態に係る撮像装置の動作の一例を示したタイミング図である。

【図 7】第 3 の実施形態に係る撮像装置の構成の一例を示した図である。

【図 8】第 4 の実施形態に係る撮像装置の構成の一例を示した図である。

【図 9】第 4 の実施形態に係る撮像装置の動作の一例を示したタイミング図である。

【図 10】第 5 の実施形態に係る撮像システムの構成の一例を示した図である。

【発明を実施するための形態】

【0010】

以下、図面を参照しながら本発明の実施形態を説明する。各図面を通じて同様の機能を有する部材には同一の符号を付し、その説明を省略することもある。

【0011】

(第 1 の実施形態)

図 1 は、本実施形態に係る撮像装置の一例を示したブロック図である。本実施形態の撮像装置は、複数の画素 100 が行列状に配列された画素アレイを有する撮像領域 1 と、垂直走査回路 2 と、列増幅部 3 と、水平転送部 4 とを有する。垂直走査回路 2 は、画素 100 のトランジスタをオン（導通状態）又はオフ（非導通状態）に制御するための制御信号を供給する。撮像領域 1 は、画素 100 からの信号を列ごとに読み出すための垂直信号線

10

20

30

40

50

6を有する。列増幅部3は、各列の画素100からの信号を増幅する、各列の垂直信号線6に接続された増幅回路31を有する。水平転送部4は、各列の増幅器に接続されたスイッチと、該スイッチをオン又はオフに制御するための制御信号を供給する水平走査回路5と、各列の増幅回路31から出力される信号を増幅する増幅回路41を有する。増幅回路41から出力される信号は、撮像装置の外部の出力信号処理部(不図示)に入力され、アナログ/デジタル変換、入力データの補正などの処理が行われる。

【0012】

なお、本明細書では入出力電圧等の絶対値の比率が1以下の場合においてもこの比率を「利得」と表現する。また、利得が1以下の処理も「増幅」に含まれるものとする。すなわち、一般的には「バッファリング」(利得が約1)又は「減衰」(利得が1未満)と呼ばれるものも「増幅」に含まれる。10

【0013】

図2は、本実施形態の画素100、列増幅部3及び水平転送部4の構成をより詳細に示した図である。図1に示したように、画素領域1、列増幅部3及び水平転送部4は多数の素子により構成されているが、図2においては簡略化のため、画素100は1素子のみ、列増幅部3及び水平転送部4は1列分のみが図示されている。

【0014】

画素100は、光電変換部19及びトランジスタ20、21、22、23を有する。光電変換部19は、入射光に基づく電荷を蓄積するフォトダイオード等の光電変換素子である。各トランジスタはMOSFET(Metal-Oxide-Semiconductor Field Effect Transistor)等により構成される。本実施形態では、各トランジスタはNチャネル型のMOSFETであるものとする。20

【0015】

垂直走査回路2は、トランジスタ20、22、23のゲートに対し、それぞれ信号PTX、PSEL、PRESを供給して、撮像領域1の画素100を行ごとに制御する。トランジスタ20は、光電変換部19とトランジスタ21のゲートとの間に接続されている。信号PTXが、LowレベルからHighレベル(以下、これらをLレベル、Hレベルと表記する。)になると、光電変換部19に蓄積された電荷は、トランジスタ21のゲートである浮遊拡散部FDに転送され、保持される。トランジスタ21のドレインには電源電圧VDDが供給される。トランジスタ21のソースはトランジスタ22のドレインに接続され、トランジスタ22のソースは垂直信号線6に接続される。以上より、トランジスタ21は光電変換部19から転送された電荷に応じた電圧を垂直信号線6に出力させるソースフォロワとして機能する。電流源7は、画素100から出力される信号を読み出すためのバイアス電流を垂直信号線6に供給する。垂直走査回路2から入力される信号PSELがHレベルとなり、トランジスタ22がオンになると、トランジスタ21が出力する信号は垂直信号線6に出力される。このように、光電変換部19から転送された電荷に基づいて出力される信号を画像信号と呼ぶ。30

【0016】

トランジスタ23のソースは、トランジスタ21のゲートに接続され、トランジスタ23のドレインには、電源電圧VDDが供給されている。垂直走査回路2から入力される信号PRESがHレベルになると、トランジスタ21のゲートの浮遊拡散部FDの電位が電源電圧VDDに基づく電圧にリセットされる。浮遊拡散部FDの電位がリセットされると、リセット電位に基づく信号が垂直信号線6に出力される。このように、リセット時に浮遊拡散部FDのリセット電位に基づいて出力される信号をリセット信号(N信号)と呼ぶ。

【0017】

列増幅部3は、垂直信号線6から入力される信号を増幅して、水平転送部4に出力する回路である。列増幅部3は、スイッチ8、9、10、11、列増幅器12及び容量素子C0、C1、C2を有する。不図示のタイミングジェネレータは、スイッチ8に信号PLを、スイッチ9に信号C1を、スイッチ10に信号C2を、スイッチ11に信号Cを4050

供給し、オン又はオフに制御する。なお、以下の説明において、各スイッチは、入力される信号がHレベルのときにオンになり、Lレベルのときにオフになるものとする。また、本明細書において、「スイッチ」は外部から入力される信号に基づいてオン又はオフの切り替えを行う装置を意味するものとし、例えばトランジスタにより構成することができる。以下、各スイッチもNチャネル型のMOSFETであるものとする。

【0018】

列増幅器12は、例えばオペアンプなどの差動増幅器により構成される。以下、列増幅器12は非反転入力端子、反転入力端子及び出力端子を有する差動増幅器であるものとして説明する。垂直信号線6から入力される信号はスイッチ8及び容量素子C0を介して列増幅器12の反転入力端子に入力される。列増幅器12の反転入力端子と出力端子の間に10はスイッチ9、10、11及び容量素子C1、C2を含む帰還回路が接続されている。スイッチ9の一端は列増幅器12の反転入力端子に接続され、他端は容量素子C1の一端に接続されている。容量素子C1の他端は列増幅器12の出力端子に接続されている。同様に、スイッチ10の一端は列増幅器12の反転入力端子に接続され、他端は容量素子C2の一端に接続されている。容量素子C2の他端は列増幅器12の出力端子に接続されている。スイッチ11は列増幅器12の反転入力端子と出力端子の間に接続されている。列増幅器12の非反転入力端子には基準電圧VREFが入力される。

【0019】

列増幅部3の利得は、容量素子C0と容量素子C1の容量比(C0/C1)、又は容量素子C0と容量素子C2の容量比(C0/C2)に基づいて設定される。本実施形態では20、例えば利得G1を4倍、利得G2を1倍とすることができますが、これに限定されない。利得G1と利得G2の選択は、スイッチ9とスイッチ10のいずれかをオンにして、容量素子C1と容量素子C2のいずれかを帰還容量として選択することにより行われる。

【0020】

スイッチ11は、列増幅器12をリセットする際に列増幅器12の反転入力端子と出力端子の間及び容量素子C1、C2の両端を導通状態とするためのものである。容量素子C0、列増幅器12、スイッチ11等は第1のCDS(Correlated Double Sampling；相関二重サンプリング)回路として機能する。

【0021】

水平転送部4は、スイッチ13、14、15、容量素子CTN、CTS1、CTS2、30スイッチ16、17、18、水平走査回路5及び出力増幅器Damp1、Damp2を有する。不図示のタイミングジェネレータは、スイッチ13に信号CTNを、スイッチ14に信号CTS1を、スイッチ15に信号CTS2を供給し、オン又はオフに制御する。スイッチ13、14、15の一端はそれぞれ列増幅器12の出力端子と接続され、他端は容量素子CTN、CTS1、CTS2の他端は電位VSSとする。電位VSSは、例えばウェルに接続することによって与えられる。以上より、各スイッチと各容量素子は入力されたリセット信号、画像信号等の入力信号電圧を一時的に保持する保持回路を構成している。すなわち、スイッチ13、14、15を導通状態にすることで、容量素子CNT、CTS1、CTS2に列増幅器12から出力された信号をサンプルホールドすることができる。容量素子CTNには拡散浮遊部FDのリセット電位に基づくりセット信号が保持される。また、容量素子CTS1及び容量素子CTS2には、入射光の光量に基づく画像信号が保持される。40

【0022】

スイッチ16、17、18の一端は、スイッチ13、14、15の列増幅器12の出力端子と接続されている側の端子にそれぞれ接続される。水平走査回路5は、列増幅器12が設けられた列ごとに、スイッチ16、17、18に信号Hnを供給し、オン又はオフに制御する。水平走査回路5は、列ごとに順次スイッチ16、17、18をオンにすることにより水平走査を行う。

【0023】

水平走査回路5がスイッチ16、17、18を導通状態とすると、容量素子CTN、C50

T S 1、C T S 2 に保持された信号が、出力増幅器 D a m p 1、D a m p 2 に入力される。出力増幅器 D a m p 1、D a m p 2 も、列増幅器 1 2 と同様に、非反転入力端子、反転入力端子及び出力端子を有する差動増幅器であるものとする。スイッチ 1 7 は出力増幅器 D a m p 1 の非反転入力端子と接続され、スイッチ 1 8 は出力増幅器 D a m p 2 の非反転入力端子と接続される。スイッチ 1 6 は出力増幅器 D a m p 1、D a m p 2 の両方の反転入力端子に接続される。出力増幅器 D a m p 1、出力増幅器 D a m p 2 は撮像装置に接続される不図示の出力信号処理部に信号を出力する。出力増幅器 D a m p 1 は、容量素子 C T S 1 に保持された信号と容量素子 C T N に保持された信号との差分を出力し、出力増幅器 D a m p 2 は、容量素子 C T S 2 に保持された信号と容量素子 C T N に保持された信号との差分を出力する。容量素子 C T N、C T S 1、C T S 2 と出力増幅器 D a m p 1、D a m p 2 とを含む回路は第 2 の C D S 回路として機能する。第 2 の C D S 回路によって増幅部 3 の利得の変化に起因するオフセット電圧が低減される。
10

【 0 0 2 4 】

図 3 は、図 1 及び図 2 に示した撮像装置における、1 つの画素から信号の読み出しを行う、一読み出し期間の動作を示すタイミング図である。以下、図 1 及び図 2 を参照しながら、図 3 のタイミング図を用いて本実施形態の撮像装置の動作について説明する。

【 0 0 2 5 】

時刻 t 0において、垂直走査回路 2 から出力される信号 P T X は L レベルである。すなわち、トランジスタ 2 0 はオフであり、光電変換部 1 9 と浮遊拡散部 F D との間は電気的に非接続である。
20

【 0 0 2 6 】

また、垂直走査回路 2 から出力される信号 P R E S は H レベルとなる。これにより、画素 1 0 0 の各々の浮遊拡散部 F D の電位がリセットされる。さらに、垂直走査回路 2 から出力される信号 P S E L は H レベルとなる。これにより、トランジスタ 2 1 は、リセットされている浮遊拡散部 F D の電位に基づく信号を、トランジスタ 2 2 を介して垂直信号線 6 に出力する。

【 0 0 2 7 】

また、時刻 t 0において、不図示のタイミングジェネレータから出力される信号 P L は H レベルとなる。これによりスイッチ 8 が導通状態となり、垂直信号線 6 の電圧が、容量素子 C 0 を介して列増幅器 1 2 に入力される。
30

【 0 0 2 8 】

また、信号 C、信号 C 1、信号 C 2 も H レベルとなる。これにより、列増幅器 1 2 の反転入力端子と出力端子が接続されてボルテージフォロワ状態となる。また、容量素子 C 1、C 2 の両端が同電位となって、容量素子 C 1、C 2 に蓄積された電荷がリセットされる。

【 0 0 2 9 】

さらに、信号 C T N、信号 C T S 1、C T S 2 は H レベルとなる。これにより、水平転送部 4 の容量素子 C T N、C T S 1、C T S 2 は列増幅器 1 2 の出力電位を基準とした電位でリセットされる。

【 0 0 3 0 】

次に、時刻 t 1において、不図示のタイミングジェネレータから出力される信号 C 2 が L レベルになり、容量素子 C 2 は列増幅器 1 2 の反転入力端子と非接続になる。すなわち、帰還容量として容量素子 C 1 が選択され、列増幅器 1 2 の利得は G 1 となる。
40

【 0 0 3 1 】

また、信号 C T N、信号 C T S 1、信号 C T S 2 も L レベルとなる。これにより、容量素子 C T N、容量素子 C T S 1、容量素子 C T S 2 のリセットが解除される。

【 0 0 3 2 】

次に、時刻 t 2において、信号 P R E S は L レベルとなる。これにより浮遊拡散部 F D の電位のリセットが解除される。この際に、浮遊拡散部 F D にはリセットノイズ(k T C ノイズ)が混入した電位が保持される。このリセットノイズに基づく画素 1 0 0 からの出
50

力信号がリセット信号である。上述のように、列増幅器 12 はボルテージフォロワ状態であるため、容量素子 C0 にはリセット信号に対応した電位が、基準電圧 VREF によりクランプされる。

【0033】

次に、時刻 t_3 において、信号 C は L レベルとなる。これにより、リセットが解除される。

【0034】

時刻 t_4 において、信号 CTN は H レベルとなり、列増幅器 12 から出力される、増幅されたリセット信号が、容量素子 CTN に印加される。その後、時刻 t_5 において、信号 CTN は L レベルとなり、増幅されたリセット信号が容量素子 CTN にサンプルホールドされる。なお、リセット信号に含まれるリセットノイズの成分は、容量素子 C0 にクランプされた電圧により差し引かれて列増幅器 12 から出力されている。よって、容量素子 CTN に保持される信号には、利得 G1 の場合における列増幅器 12 のオフセット電圧が主に含まれている。10

【0035】

次に、時刻 t_6 において、信号 PTX が H レベルとなり、その後時刻 t_7 において、信号 PTX は L レベルとなる。これにより、トランジスタ 20 は、光電変換部 19 に蓄積された電荷を浮遊拡散部 FD に転送する。トランジスタ 21 は、浮遊拡散部 FD に転送された電荷に基づく画像信号を、トランジスタ 22 を介して垂直信号線 6 に出力する。このとき、列増幅器 12 から増幅され出力される画像信号は、第 1 の CDS 回路においてリセット信号が差し引かれたものとなる。20

【0036】

次に、時刻 t_8 において、信号 CTS1 が H レベルになった後、時刻 t_9 において、信号 CTS1 は L レベルとなる。これにより、列増幅器 12 から出力される画像信号が、容量素子 CTS1 にサンプルホールドされる。

【0037】

次に、時刻 t_{10} において、信号 C1 が L レベルになった後に、時刻 t_{11} において、信号 C2 が H レベルになる。これにより、列増幅器 12 の帰還容量が容量素子 C1 から容量素子 C2 に切り替わり、列増幅部 3 の利得が G2 に変化する。列増幅器 12 に入力されている信号は変化しないので、出力される信号の違いは列増幅部 3 の利得が G1 から G2 に変化したことによるものである。30

【0038】

次に、時刻 t_{12} において、信号 CTS2 が H レベルになった後、時刻 t_{13} において、信号 CTS2 は L レベルになる。これにより、列増幅器 12 が出力する光信号が利得 G2 で増幅された画像信号が、容量素子 CTS2 にサンプルホールドされる。

【0039】

次に、時刻 t_{14} において、信号 PSEL が L レベルとなり、画素 100 は垂直信号線 6 と非接続となる。また、同時刻 t_{14} において、信号 PL も L レベルになり、列増幅器 12 と垂直信号線 6 も非接続となる。さらに、同時刻 t_{14} において、信号 C2 も L レベルになり、列増幅器 12 の増幅動作が停止する。40

【0040】

次に、時刻 t_{15} から時刻 t_{16} の期間、水平走査回路 5 は、信号 Hn の動作を開始し、各列のスイッチ 16、17、18 を順次オンにする水平走査を行う。これにより、出力増幅器 Damp1 は、容量素子 CTN、CTS1 に保持した信号の差に基づく信号を、順次外部に出力し、出力増幅器 Damp2 は、容量素子 CTN、CTS2 に保持した信号の差に基づく信号を、順次外部に出力する。出力増幅器 Damp1、Damp2 から出力される信号をそれぞれ信号 S1、S2 とする。

【0041】

ここで、出力増幅器 Damp1 の出力信号 S1 は、第 2 の CDS 回路にて、利得 G1 の場合の列増幅部 3 のオフセット成分が差し引かれたものとなる。一方、出力増幅器 Damp2 から出力される信号 S2 は、第 1 の CDS 回路にて、利得 G2 の場合の列増幅部 3 のオフセット成分が差し引かれたものとなる。

p 2 の出力信号 S 2 には、利得 G 2 の場合の列増幅部 3 のオフセット成分と、利得 G 1 の場合の列増幅部 3 のオフセット成分の差分が、オフセット成分として残ることとなる。

【 0 0 4 2 】

上述したように本実施形態の撮像装置の駆動方法では、列増幅部 3 のリセットが 1 回行われ、リセット状態における出力信号が容量素子 C T N に保持される。このとき、列増幅部 3 の利得は利得 G 1 (本実施形態では 4 倍) となっているため、容量素子 C T N に保持される信号は利得 G 1 で増幅されたものである。その後、利得 G 1 で増幅された画像信号と、利得 G 2 (本実施形態では 1 倍) で増幅された画像信号とがそれぞれ容量素子 C T S 1 、 C T S 2 に保持される。そして、出力増幅器 D a m p 1 、 D a m p 2 より、容量素子 C T S 1 、 C T S 2 に保持された信号から容量素子 C T N に保持された信号を差し引いた信号が信号 S 1 、 S 2 として出力される。なお、画像信号を増幅する利得の値の種類をさらに多くし、3 個以上としてもよい。その場合、出力増幅器の個数を利得の値の個数に応じて増加させる。

【 0 0 4 3 】

本実施形態では列増幅部 3 をリセットする回数が、出力される画像信号の個数よりも少ない。これにより、リセットの回数を削減し、読み出しを高速化することができる。なお、上述の例ではリセットの回数は 1 回のみであったが、画像信号の個数よりも少ない範囲であれば 2 回以上とすることもできる。ただし、1 回の場合が最も読み出しの高速化に対する効果が大きく、好ましい。

【 0 0 4 4 】

本実施形態の構成では、入射光量に応じて異なる利得で増幅された複数の画像信号を用いることでダイナミックレンジの拡大が可能である。そのための信号処理方法について図 4 (a) 、図 4 (b) 及び図 4 (c) を用いて説明する。

【 0 0 4 5 】

図 4 (b) は、入射光量に対する信号 S 1 及び信号 S 2 の信号電圧の大きさを示す図である。図示されているように、利得 G 1 が利得 G 2 より大きい場合、同じ入射光量の場合、信号 S 1 の方が大きい出力値となる。信号 S 1 の方が信号 S 2 よりも少ない光量で飽和するため、検出可能な光量の上限値が小さい。しかしながら、信号 S 1 は列増幅部 3 で相対的に高い増幅率で増幅しているため、信号 S 1 に含まれるノイズ成分は画素 1 0 0 で発生したものが主であり、列増幅部 3 以降で発生したノイズの割合が少ない。これに対し、信号 S 2 は、相対的に低い増幅率で増幅しているため、信号 S 2 に含まれるノイズ成分は信号 S 1 に比べ、列増幅部 3 以降で発生したノイズの割合が大きい。しかしながら、信号 S 2 は検出可能な光量の上限値が大きい。以上の理由により、信号 S 1 及び信号 S 2 は良好な精度で検出できる入射光量の範囲が異なっているため、信号 S 1 及び信号 S 2 を組み合わせることでダイナミックレンジを拡張した信号を得ることができる。

【 0 0 4 6 】

信号 S 1 と信号 S 2 から、ダイナミックレンジを拡張した出力信号を得る信号処理方法について、図 4 (a) を用いて説明する。この信号処理方法は、例えば、出力増幅器 D a m p 1 、 D a m p 2 の後段に設けられた出力信号処理部において行うことができる。上述のように、出力増幅器 D a m p 1 、 D a m p 2 から出力される信号 S 1 、 S 2 はアナログ信号である。この信号処理方法は、信号 S 1 、 S 2 に対する加算、減算、乗算等の演算を含む。上記の演算は、アナログ / デジタル変換回路によりデジタルデータに変換してから行ってもよく、アナログ信号のままで、演算回路等を用いて行ってもよい。

【 0 0 4 7 】

まず、出力信号処理部は、出力増幅器 D a m p 1 、 D a m p 2 から入射光量に対応する信号 S 1 、 S 2 を取得する。

【 0 0 4 8 】

上述のように、信号 S 1 及び S 2 の読み出し時における列増幅部 3 の利得はそれぞれ G 1 及び G 2 である。信号 S 1 に利得 G 1 と利得 G 2 の比である G 2 / G 1 を乗算し、信号 S 1' を得る (S 4 1) 。これにより、入力光量に対する出力信号の傾きを信号 S 1' と

10

20

30

40

50

信号 S 2 についてほぼ同一にすることができる。

【 0 0 4 9 】

上述のように、出力増幅器 Damp 2 の出力信号 S 2 には、利得 G 2 の場合の列増幅部 3 のオフセット成分と、利得 G 1 の場合の列増幅部 3 のオフセット成分との差分が、オフセット成分として残留している。そのため、信号 S 2 から S 2 オフセット補正值を減算し、信号 S 2' を得る (S 4 2)。これにより、オフセット成分が低減された信号 S 2' を得ることができる。なお、S 2 オフセット補正值は、利得 G 2 のときの列増幅部 3 のオフセット成分と利得 G 1 のときの列増幅部 3 のオフセット成分とをあらかじめ測定しておき、その差分を記憶媒体に保持しておくことにより、事前に取得されたものを用いることができる。

10

【 0 0 5 0 】

次にこれらの 2 つの信号 S 1' と信号 S 2' を合成する方法について述べる。上述の演算の結果得られた信号 S 1' と信号 S 2' は傾き又はオフセットが完全に一致していない場合がある。このような場合に、入射光量の範囲によって信号 S 1' と信号 S 2' のいずれか一方を選択するような単純な方法により合成を行うと、入射光量の範囲の境目付近で信号 S 1' と信号 S 2' が不連続となり、画質の劣化原因となり得る。したがって、連続的に信号 S 1' と信号 S 2' を連続的に接続し合成する処理が必要である。

【 0 0 5 1 】

そのため、図 4 (C) に示されるように、一点で信号 S 1' と信号 S 2' を合成するのではなく、入射光量 A から入射光量 B の範囲で重み付け平均を行うことにより、信号 S 1' と信号 S 2' を連続的に合成する。すなわち、入射光量が A より小さい範囲では信号 S 1' を選択し (S 4 3)、入射光量が B よりも大きい範囲では信号 S 2' を選択する (S 4 4)。その間の A 入射光量 B の範囲では、S 1' と S 2' を重み付け平均する (S 4 5)。以上のようにして、入射光量の区間に応じて選択又は重み付け平均された信号 S 3 が生成され、出力される (S 4 6)。出力信号を A 入射光量 B の範囲での信号 S 3 は、入力光量を I とすると下式のようになる。

20

$$S_3 = S_1' \times a + S_2' \times b$$

ただし

$$a = (B - I) / (B - A)$$

$$b = 1 - a$$

30

【 0 0 5 2 】

ただし、信号 S 1' と信号 S 2' の合成方法はこれに限られるものではなく、信号 S 1' と信号 S 2' が連続的に接続可能であれば他の方法を用いても良い。例えば、a 及び b の係数を、事前に定められたルックアップテーブルによって設定してもよい。

【 0 0 5 3 】

このような処理をすることで、入力光量が小さい信号に対しては、大きな利得 G 1 で増幅された信号 S 1 を用いることにより、列増幅部 3 以降で発生するノイズが低減される。よって、画像を得るために十分な大きさの S/N 比の信号が取得可能である。一方、入力光量が比較的大きい信号に対しては、比較的小さな利得 G 2 で増幅された信号 S 2 を用いることで、光量が大きい場合も飽和せずに信号の取得が可能となる。この場合、列増幅器 3 以降で発生するノイズは混入し得るが、信号強度が大きいため画像を得るために十分な大きさの S/N 比の信号が得られる。このことから、広い範囲の入力光量において十分な S/N 比で信号が取得可能であるため、ダイナミックレンジが拡大される。

40

【 0 0 5 4 】

本発明の第 1 の実施形態では、列増幅部 3 をリセットする回数は 1 回であり、異なる利得 G 1、G 2 に基づく画像信号 S 1、S 2 の個数は 2 個である。したがって、特許文献 1 の構成よりもリセットを行う回数が減少しているため、信号の読み出しに要する時間が短縮され、読み出しが高速化する。一方、上述したように、リセットを行う回数を減少させた場合であっても複数の利得 G 1、G 2 を用いることによる撮像システムの S/N 比の向上とダイナミックレンジの拡大という効果を享受することができる。

50

【0055】

本実施形態においては、列増幅部3に設けられた容量素子C1及び容量素子C2のいずれか1つのみを用いて利得G1、G2が決定されているが、容量素子C1及び容量素子C2に接続されるスイッチ9、10の両方をオンにして利得を設定してもよい。このようにすることで、選択可能な利得の種類を増加させることができる。

【0056】

(第2の実施形態)

本実施形態の撮像装置について、第1の実施形態とは異なる点を中心に説明する。

【0057】

図5は、本実施形態の撮像装置の構成を示した図である。

10

【0058】

本実施形態では、列増幅器12として差動入力端子及び差動出力端子を備えた完全差動型の差動増幅器（以下、完全差動増幅器）を用いている。完全差動増幅器を用いることで、同相信号除去比（CMRR）及び電源電圧変動除去比（PSRR）が向上する。また、完全差動増幅器ではコモンモード電圧Vcmを入力することにより、出力コモンモード電圧を制御することもできる。

【0059】

第1の実施形態では、列増幅器12の非反転入力端子には基準電圧VREFが入力されていたが、本実施形態では、リファレンス画素101が接続されている。リファレンス画素101は、光電変換部19を除いては画素100と同様の構成となっている。リファレンス画素101の光電変換部19には、光電変換素子に光が入射されないように、フォトダイオード等の光電変換素子の上に金属膜などの遮光膜が設けられている。このような遮光された画素を遮光画素又はオプティカルブラック（OB）画素と呼ぶ。遮光画素からは入射光がない場合に相当する信号が出力されるので、遮光画素を基準電圧源として用いることができる。なお、光電変換部19にフォトダイオードを作成せず、その代わりに電位VSSを有するウェルに接続されるように構成してもよい。

20

【0060】

電源電圧VDDの変動、画素に設けられたスイッチからのスイッチングノイズなどのノイズが信号に混入した場合、画素100とリファレンス画素101の双方に対し同相のノイズとして作用する。完全差動増幅器はノイズの同相成分を低減するので、上記の要因等による同相ノイズは低減される。

30

【0061】

次に列増幅部3の帰還回路の構成の違いについて説明する。第1の実施形態では、列増幅器12の反転入力端子と出力端子との間に帰還回路が構成されていた。これに対し、本実施形態では、列増幅器12の反転入力端子と非反転出力端子との間及び非反転入力端子と反転出力端子との間の双方にそれぞれ同じ帰還回路が構成されている。

【0062】

また、第1の実施形態では、帰還回路において容量素子C1、C2にそれぞれ直列にスイッチ9、10が接続されている。これに対し本実施形態では、スイッチ9は設けられておらず、スイッチ10は、容量素子C2の一端と、列増幅器12の入力端子、容量素子C0、C1の一端及びスイッチ11の一端が接続されるノードとの間に接続されている。これにより、スイッチ10をオフにした場合は帰還容量の容量値がC1になり、スイッチ10をオンにした場合は帰還容量の容量値が(C1+C2)になるように構成されている。すなわち、スイッチ10がオフのときの利得G1は容量比(C0/C1)に応じて設定され、スイッチ10がオンのときの利得G2は容量比(C0/(C1+C2))に応じて設定される。

40

【0063】

本実施形態では、列増幅器12として完全差動増幅器を用いることで、回路の対称性が向上されている。そのため、各スイッチが動作した際のスイッチングノイズ等のノイズが差動回路間で対称に発生する。例えば、列増幅器3の帰還容量を制御するスイッチ10を

50

オフにする際には、スイッチ 10 を構成するトランジスタのゲート下に蓄積された電荷が容量素子 C0 側と容量素子 C2 側に分かれて移動する。このとき、容量素子 C2 側に移った電荷は、容量素子 C2 に蓄積され、容量素子 C2 の端子間電圧を変化させる。第 1 の実施形態のような非対称な回路の場合、容量素子 C2 の端子間電圧の変化がオフセット電圧の変動、ノイズ等の原因になる場合がある。これに対し、本実施形態では完全差動増幅器を用いているため、リファレンス電圧入力側の回路と、信号入力側の回路の対称性により、上記の電荷も対称に発生する。このような同相の電圧変動によるノイズは低減されるため、本実施形態の回路では、スイッチング等によるオフセット電圧の変動、ノイズが発生しにくい。

【0064】

10

なお、本実施形態では、水平転送部 4 の増幅回路としてシングルエンドの出力増幅器 Samp1、Samp2 が用いられている。

【0065】

図 6 は、図 5 に示した撮像装置の動作を示したタイミング図である。以下、図 1 及び図 5 を参照しながら、図 6 のタイミング図を用いて本実施形態の撮像装置の動作について説明する。

【0066】

20

時刻 t0において、垂直走査回路 2 から出力される信号 P TX は L レベルである。すなわち、トランジスタ 20 はオフであり、光電変換部 19 と浮遊拡散部 FDとの間は電気的に非接続である。また、垂直走査回路 2 から出力される信号 PRE S は H レベルとなる。これにより、画素 100 の各々の浮遊拡散部 FD の電位がリセットされる。さらに、垂直走査回路 2 から出力される信号 PSEL を H レベルとなる。これにより、トランジスタ 21 は、リセットされている浮遊拡散部 FD の電位に基づく信号を、トランジスタ 22 を介して垂直信号線 6 に出力する。

【0067】

また、時刻 t0において、不図示のタイミングジェネレータから出力される信号 PL は H レベルとなる。これによりスイッチ 8 が導通状態となり、垂直信号線 6 の電圧が、容量素子 C0 を介して列増幅器 12 に入力される。

【0068】

30

また、信号 C、信号 C2 は H レベルとなる。これにより、列増幅器 12 の反転入力端子と非反転出力端子が接続され、非反転入力端子と反転出力端子が接続される。また、容量素子 C1、C2 の両端が同電位となって、容量素子 C1、C2 に蓄積された電荷がリセットされる。

【0069】

さらに、信号 CT1 が H レベルとなる。これにより、水平転送部 4 の容量素子 CT1 は列増幅器 12 の出力電位を基準とした電位でリセットされる。

【0070】

40

次に、時刻 t1において、不図示のタイミングジェネレータから出力される信号 C2 が L レベルになり、容量素子 C2 の電位のリセットが解除される。また、容量 C1 のみが列増幅器 12 の帰還容量として機能し、列増幅部 3 の利得は G1（本実施形態では 16 倍とする）となる。

【0071】

また、信号 CT1 も L レベルとなる。これにより、容量素子 CT1 のリセットも解除される。

【0072】

次に、時刻 t2において、信号 PRE S が L レベルとなる。これにより浮遊拡散部 FD の電位のリセットが解除される。この際に、浮遊拡散部 FD にはリセットノイズ（kTC ノイズ）が混入した電位が保持される。これにより、この浮遊拡散部 FD に保持された電位に基づきリセット信号が画素 100 及びリファレンス画素 101 から出力される。

【0073】

50

次に、時刻 t_3 において、信号 C が L レベルとなる。これにより、リセットが解除される。このとき、容量素子 C_0 には、リセット信号に対応した電位がクランプされる。

【0074】

時刻 t_4 において、信号 $P_T X$ が H レベルとなり、その後時刻 t_5 において、信号 $P_T X$ は L レベルとなる。これにより、トランジスタ 20 は、光電変換部 19 に蓄積された電荷を、浮遊拡散部 $F D$ に転送する。トランジスタ 21 は、浮遊拡散部 $F D$ に転送された電荷に基づく画像信号を、トランジスタ 22 を介して垂直信号線 6 に出力する。このとき、出力される画像信号は、容量素子 C_0 、列増幅器 12 、スイッチ 11 等による第 1 の CDS 回路において、リセット信号が差し引かれたものとなる。

【0075】

次に、時刻 t_6 において、信号 $C_T 1$ が H レベルとなり、その後時刻 t_7 において、信号 $C_T 1$ は L レベルとなる。これにより、列増幅器 12 から出力される信号が、容量素子 $C_T 1$ にサンプルホールドされる。

【0076】

次に、時刻 t_8 から時刻 t_9 の期間、水平走査回路 5 は信号 H_n の動作を開始し、各列のスイッチ 16 、 17 を順次オンにする水平走査を行う。これにより、出力増幅器 $Samp 1$ 、 $Samp 2$ は、容量素子 $C_T 1$ に保持した信号に基づく信号 S_1 を、順次外部に出力する。

【0077】

次に、時刻 t_{10} において、信号 C_2 が H レベルになる。これにより、容量素子 C_1 、 C_2 の双方が列増幅器 12 の帰還容量として機能し、列増幅部 3 の利得は G_2 に変化する。本実施形態では利得 G_2 を 1 倍に設定する。列増幅器 12 に入力されている画像信号は変化しないので、出力される信号の違いは列増幅部 3 の利得が G_1 から G_2 に変化したことによるものである。

【0078】

次に、時刻 t_{11} において、信号 $C_T 1$ が H レベルになった後、時刻 t_{12} において、信号 $C_T 1$ は L レベルになる。これにより、列増幅器 12 の出力する光信号が利得 G_2 で增幅された信号 S_2 が、容量素子 $C_T 1$ にサンプルホールドされる。

【0079】

次に、時刻 t_{13} において、信号 $PSEL$ が L レベルとなり、画素 100 及びリファレンス画素 101 は、垂直信号線 6 と非接続となる。また、同時刻 t_{13} において、信号 PL も L レベルになり、列増幅器 12 と垂直信号線 6 も非接続となる。さらに、同時刻 t_{13} において、信号 C_2 も L レベルとなり、列増幅器 12 の増幅動作が停止する。

【0080】

次に、時刻 t_{14} から時刻 t_{15} の期間、水平走査回路 5 は、信号 H_n の動作を開始し、各列のスイッチ 16 、 17 を順次オンにする水平走査を行う。これにより、出力増幅器 $Samp 1$ 、 $Samp 2$ は、容量素子 $C_T 1$ に保持した信号に基づく信号 S_2 を、順次外部に出力する。

【0081】

なお、本実施形態では、第 1 の実施形態とは異なり、信号 S_1 、 S_2 が出力増幅器 $Samp 1$ 、 $Samp 2$ から差動信号として出力される。すなわち、出力増幅器 $Samp 1$ 、 $Samp 2$ の出力電圧の差が出力信号となる。

【0082】

以上のようにして出力された信号 S_1 及び S_2 から、第 1 の実施形態と同様の方法により、ダイナミックレンジを拡大し、S/N 比を向上した出力信号を得ることができる。また、第 1 の実施形態と同様にリセット回数が低減されているので、信号の読み出しに要する時間が短縮され、読み出しが高速化する。

【0083】

これに加えて、本実施形態では、列増幅器 12 として完全差動増幅器を用いているため、CMRR 及び PSRR が高い撮像装置を提供することができる。また、列増幅部 3 の対

10

20

30

40

50

称性が高い構成であるため、列増幅部3を構成するスイッチ及び容量素子により発生するオフセット及びノイズを低減することができる。

【0084】

本実施形態では、帰還容量として、容量素子C1と容量素子C2の間に接続されたスイッチ10により利得を変化させているが、第1の実施形態のように各容量素子に対し個別にスイッチを設けてもよい。また、本実施形態では信号S1を出力する時刻t8から時刻t9の間の期間において、信号PSEL、PLがHレベルである。しかしながら、信号PSEL、PLの両方又は一方をLレベルとすることにより、列増幅器12と、垂直信号線6、画素100とを電気的に分離してから信号S1を出力させてもよい。

【0085】

(第3の実施形態)

本実施形態の撮像装置について、第2の実施形態と異なる点を中心に説明する。

【0086】

図7は、本実施形態の撮像装置の構成を示す図である。

【0087】

第2の実施形態では、出力増幅器Samp1、Samp2がシングルエンド入出力であるのに対し、本実施形態の出力増幅器Damp1は、差動入力、シングルエンド出力である。これにより、差動信号をシングルエンド信号に変換してから出力できるので、水平転送部4の出力線が2本から1本に減少する。

【0088】

本実施形態の構成によれば、第2の実施形態と同様の効果が得られることに加えて、出力信号線の本数を少なくすることができるため、撮像装置を小型化することができる。

【0089】

(第4の実施形態)

本実施形態の撮像装置について、第2の実施形態と異なる点を中心に説明する。図8は、本実施形態の撮像装置の構成を示した図である。

【0090】

第2の実施形態では、容量素子CT1による保持回路が1対配置された構成であったが、本実施形態では容量素子CT1による保持回路と容量素子CT2による保持回路とがそれぞれ1対ずつ、合計2対配置されている。また、水平転送部4の増幅器として、差動入出力の出力増幅器Damp1、Damp2が、出力増幅器Samp1、Samp2の代わりに設けられている。保持容量CT1に保持された信号はスイッチ47、48を介して出力増幅器Damp1に入力され、保持容量CT2に保持された信号はスイッチ46、49を介して出力増幅器Damp2に入力される。このことにより、信号S1と信号S2を並行して水平転送部4から出力することができるため、撮像装置の動作を高速化することができる。

【0091】

図9は、図8に示した撮像装置の動作を示したタイミング図である。以下、図1及び図8を参照しながら、図9のタイミング図を用いて本実施形態の撮像装置の動作について説明する。なお、第2の実施形態と同様の動作については説明を省略する。

【0092】

時刻t0において、第2の実施形態と同様の動作に加えて、不図示のタイミングジェネレータは、信号CT2をHレベルとする。その後、時刻t1において、信号CT2はLレベルとなる。この動作により、容量素子CT1と同様に容量素子CT2もリセットされる。その後時刻t7までの動作は第2の実施形態と同様である。

【0093】

次に、時刻t8にて、信号CT2がHレベルになり、列増幅部3の利得はG1からG2に変化する。本実施形態では利得G2を1倍に設定する。

【0094】

次に、時刻t9において、信号CT2がHレベルとなり、その後、時刻t10におい

10

20

30

40

50

て、信号 C T 2 は L レベルとなる。これにより、列増幅器 1 2 が output する画像信号が利得 G 2 で増幅された信号 S 2 が、容量素子 C T 2 にサンプルホールドされる。

【 0 0 9 5 】

次に、時刻 t 1 1 において、信号 P S E L が L レベルとなり、画素 1 0 0 及びリファレンス画素 1 0 1 は、垂直信号線 6 と非接続となる。また、同時刻 t 1 1 において、信号 P L も L レベルになり、列増幅器 1 2 と垂直信号線 6 も非接続となる。さらに、同時刻 t 1 1 において、信号 C 2 も L レベルとなり、列増幅器 1 2 の増幅動作が停止する。

【 0 0 9 6 】

次に、時刻 t 1 2 から時刻 t 1 3 の期間、水平走査回路 5 は、信号 H n の動作を開始し、各列のスイッチ 4 6 、 4 7 、 4 8 、 4 9 を順次オンにする水平走査を行う。これにより、出力増幅器 D a m p 1 、 D a m p 2 は、容量素子 C T 1 、 C T 2 に保持した信号に基づく信号 S 1 、 S 2 を順次外部に出力する。
10

【 0 0 9 7 】

以上のようにして出力された信号 S 1 及び S 2 から、第 1 の実施形態と同様の方法により、ダイナミックレンジを拡大し、S / N 比を向上した出力信号を得ることができる。また、第 1 の実施形態と同様に信号の読み出しに要する時間が短縮され、読み出しが高速化する。

【 0 0 9 8 】

本実施形態の構成を用いることで、第 2 の実施形態の効果が得られることに加えて、信号 S 1 及び信号 S 2 を並行して外部に出力することができるため、撮像装置の動作をさらに高速化させることができる。
20

【 0 0 9 9 】

(第 5 の実施形態)

第 1 ~ 第 4 の実施形態で述べた撮像装置を撮像システムに適用した、第 5 の実施形態について述べる。撮像システムは撮像装置を用いて画像、動画等を取得する装置であり、その一例としては、デジタルスチルカメラ、デジタルカムコーダー、監視カメラなどがある。図 1 0 に、撮像システムの例としてデジタルスチルカメラに第 1 ~ 第 4 の実施形態の撮像装置を適用した場合のブロック図を示す。

【 0 1 0 0 】

図 1 0 において、撮像システムは被写体の光学像を撮像装置 3 0 1 に結像させるレンズ 3 0 2 、レンズ 3 0 2 の保護のためのバリア 3 0 3 及びレンズ 3 0 2 を通った光量を調整するための絞り 3 0 4 を有する。また、撮像システムは撮像装置 3 0 1 より出力される出力信号の処理を行う出力信号処理部 3 0 5 を有する。
30

【 0 1 0 1 】

出力信号処理部 3 0 5 はデジタル信号処理部を有し、撮像装置 3 0 1 から出力される信号を、必要に応じて各種の補正、圧縮を行って信号を出力する動作を行う。撮像装置 3 0 1 から出力される信号がアナログ信号である場合、出力信号処理部 3 0 5 はアナログ / デジタル変換回路をデジタル信号処理部の前段に備えてもよい。デジタル信号処理部で行われる処理は、図 4 (a) 、図 4 (b) 及び図 4 (c) を用いて説明した信号処理方法を含んでもよい。また、デジタル信号処理部で行われる補正是、デジタルデータの値を定数倍して画像の輝度を変化させる補正を含んでもよく、補正等の画像の階調を変化させる補正を含んでもよい。
40

【 0 1 0 2 】

また、撮像システムは、画像データを一時的に記憶する為のバッファメモリ部 3 0 6 、記録媒体への記録又は読み出しを行うための記憶媒体制御インターフェース (I / F) 部 3 0 7 を有する。さらに撮像システムは、撮像データの記録又は読み出しを行うための半導体メモリ等の、着脱可能な、又は撮像システムに内蔵された、記録媒体 3 0 9 を有する。さらに、撮像システムは、外部のコンピュータ等と通信するための外部インターフェース (I / F) 部 3 0 8 、各種演算とデジタルスチルカメラ全体を制御する全体制御・演算部 3 1 0 を有する。さらに撮像システムは、出力信号処理部 3 0 5 に、各種タイミング信
50

号を出力するタイミングジェネレータ311を有する。なお、タイミング信号などの制御信号はタイミングジェネレータ311ではなく外部から入力されてもよい。すなわち、撮像システムは少なくとも撮像装置301と、撮像装置301から出力された出力信号を処理する出力信号処理部305とを有すればよい。

【0103】

以上のように、本実施形態の撮像システムは、第1～第4の実施形態で述べた撮像装置301を適用して撮像動作を行うことが可能である。

【符号の説明】

【0104】

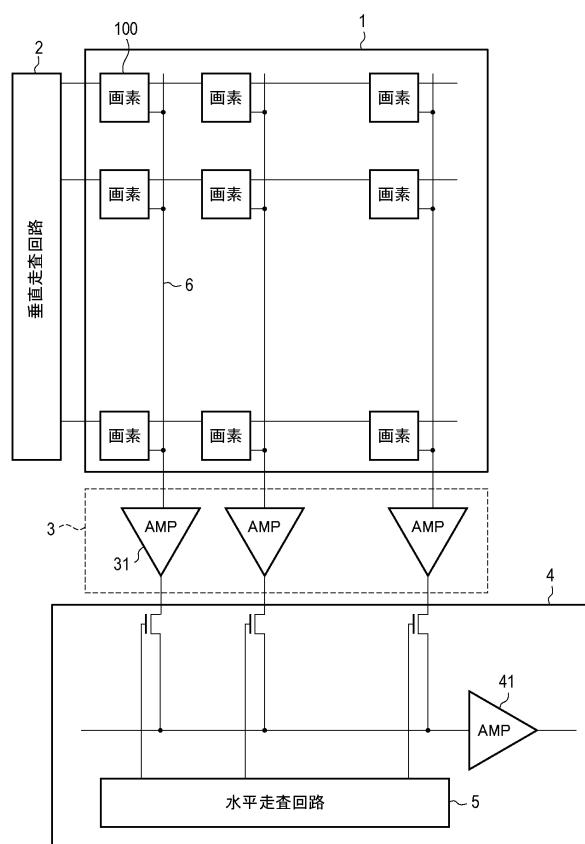
3 列増幅部

10

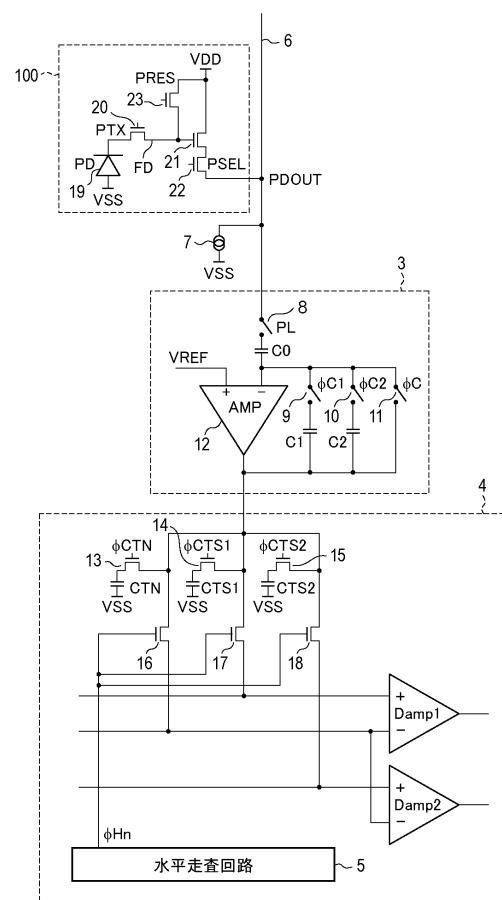
4 水平転送部

100 画素

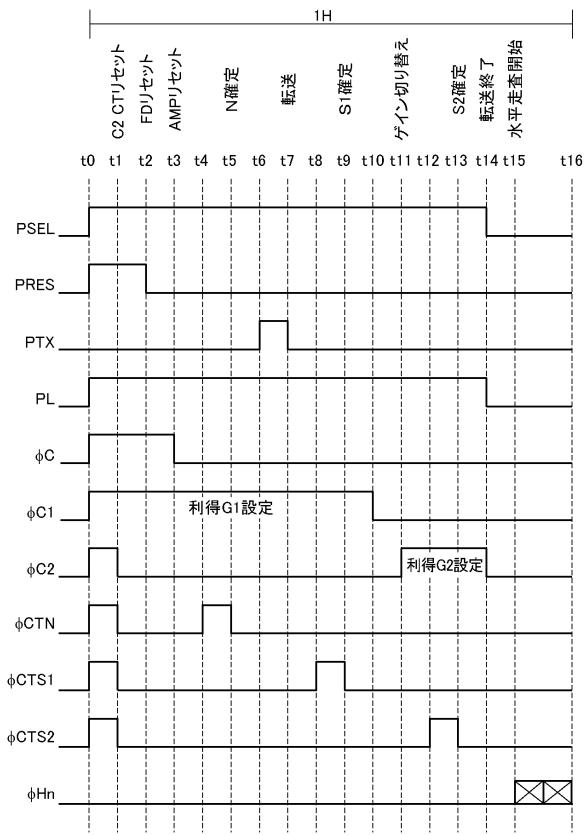
【図1】



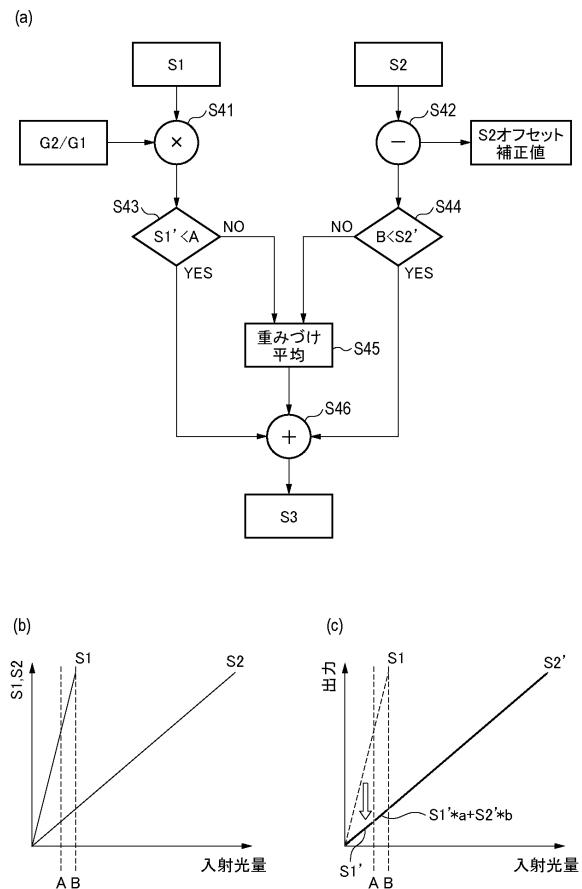
【図2】



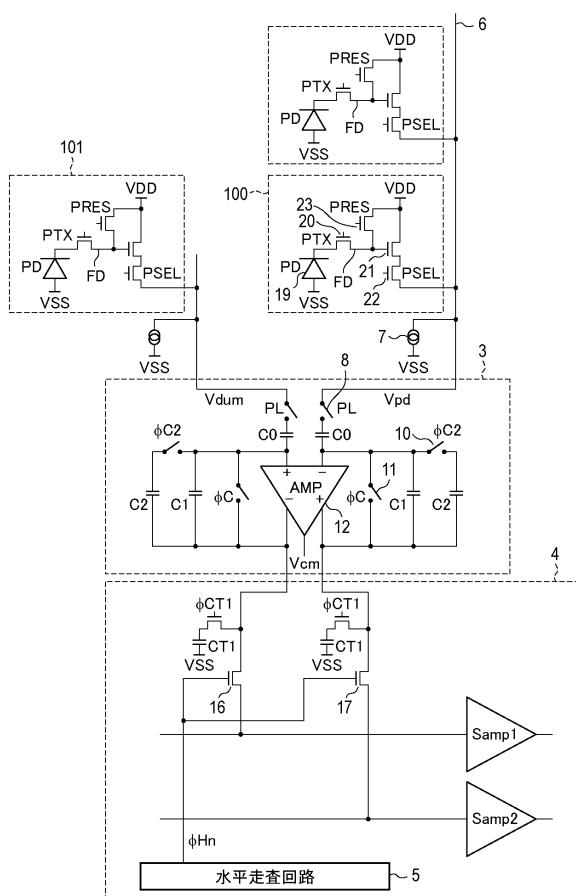
【図3】



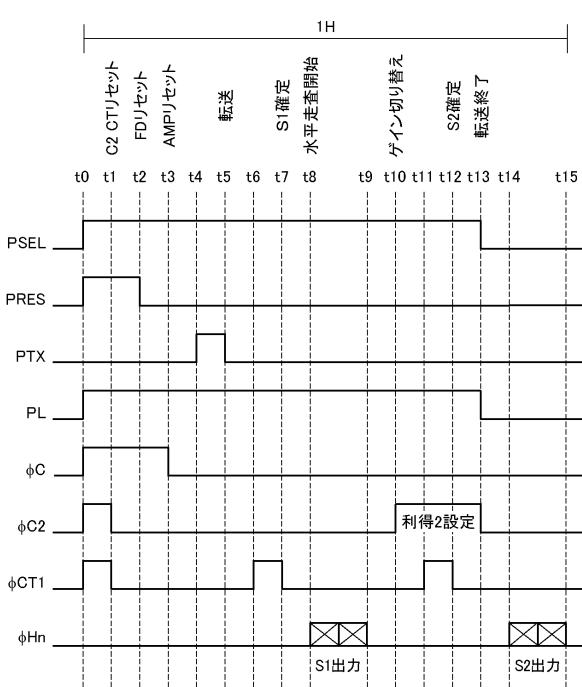
【図4】



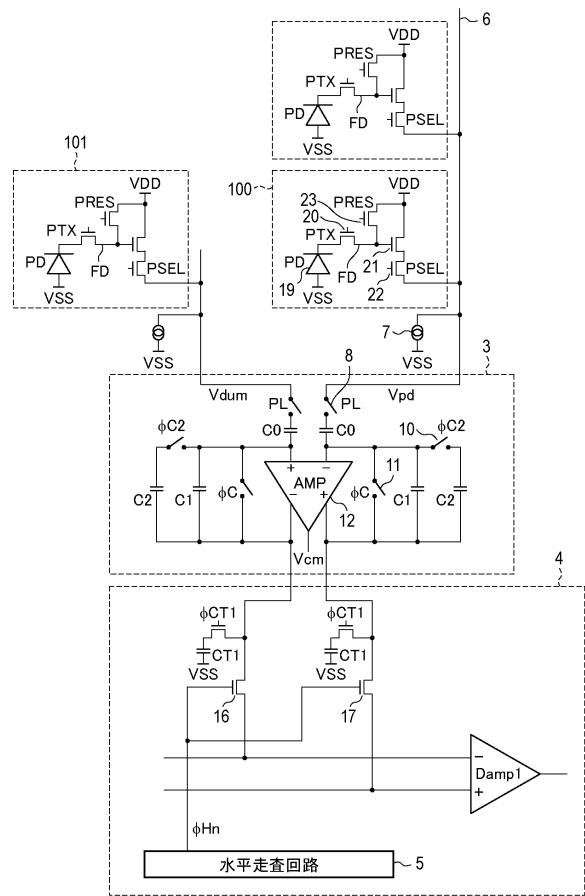
【図5】



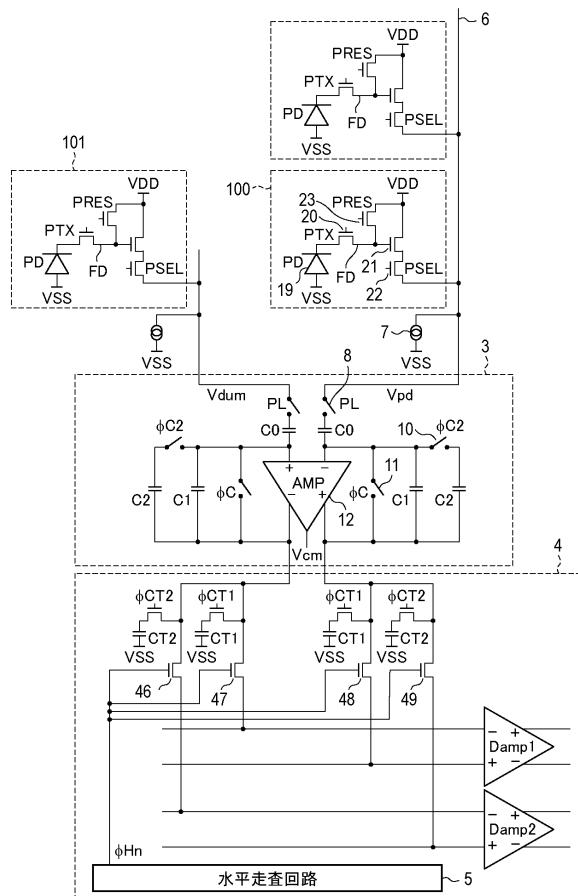
【図6】



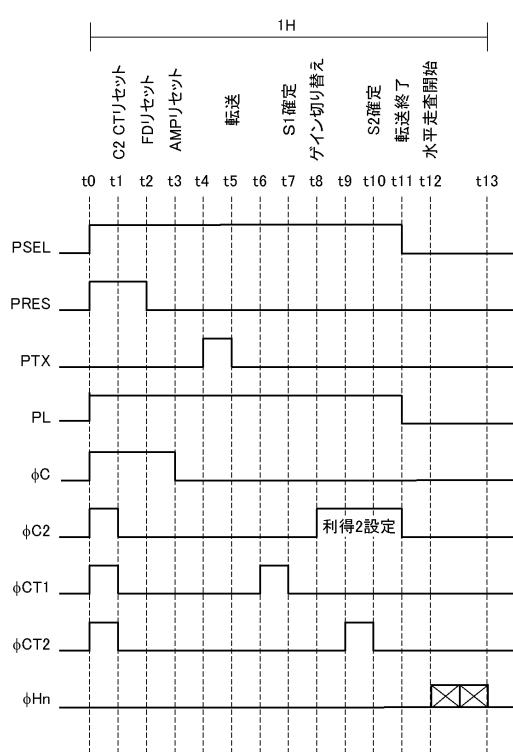
【図7】



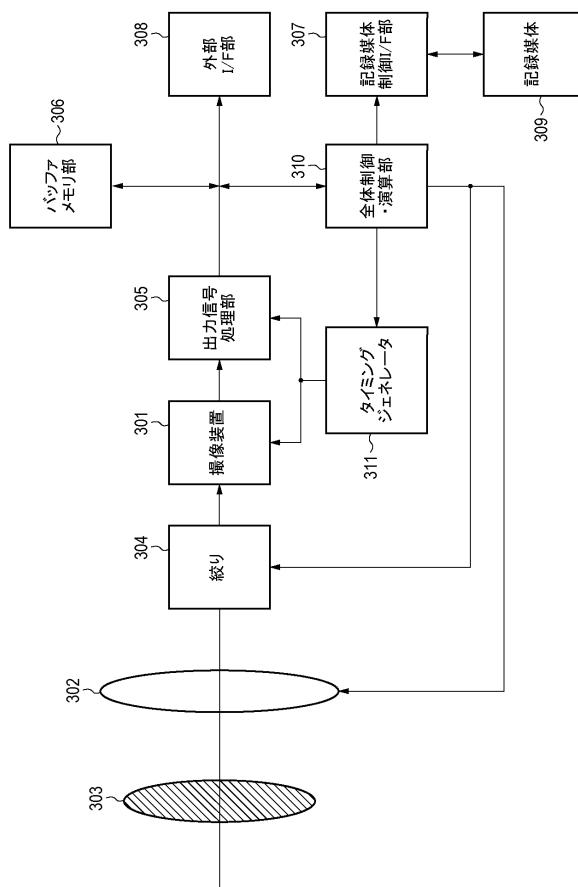
【図8】



【図9】



【図10】



フロントページの続き

(72)発明者 菊池 伸

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 松永 隆志

(56)参考文献 特開2007-189537(JP,A)

特開2014-140247(JP,A)

特表2007-514338(JP,A)

特開2012-253740(JP,A)

特開2006-074497(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/225-5/378