(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년11월03일
(11) 등록번호 10-2172904
(24) 등록일자 2020년10월27일

(51) 국제특허분류(Int. Cl.)
H01L 21/322 (2006.01) *H01L 21/02* (2006.01)
H01L 21/223 (2006.01) *H01L 21/324* (2017.01)
H01L 21/78 (2006.01) *H01L 29/36* (2006.01)
(52) CPC특허분류
H01L 21/3225 (2013.01)
H01L 21/02002 (2013.01)
(21) 출원번호 10-2020-7002039(분할)
(22) 출원일자(국제) 2014년05월23일
심사청구일자 2020년02월19일
(85) 번역문제출일자 2020년01월21일
(65) 공개번호 10-2020-0011563
(43) 공개일자 2020년02월03일
(62) 원출원 특허 10-2016-7000402
원출원일자(국제) 2014년05월23일
심사청구일자 2019년05월09일
(86) 국제출원번호 PCT/US2014/039363
(87) 국제공개번호 WO 2014/200686
국제공개일자 2014년12월18일
(30) 우선권주장
13/914,925 2013년06월11일 미국(US)
(56) 선행기술조사문헌
JP11302098 A*
JP2000351690 A*
KR1020020040947 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
글로벌웨이퍼스 씨오., 엘티디.
중화민국, 타이완, 신주, 사이언스-베이스드 인더스트리얼 파크, 인더스트리얼 이스트 로드 2, 넘버 8
(72) 발명자
팔스터, 로버트 제이.
미국 63376 미주리주 세인트 피터스 펄 드라이브 501
보론코브, 블라디미르 브이.
이탈리아 아이-39012 메라노 59 비아 나지오네일
(74) 대리인
양영준, 백만기

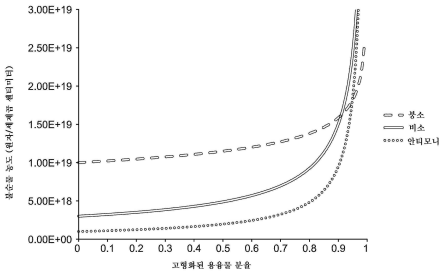
전체 청구항 수 : 총 22 항 심사관 : 이석주

(54) 발명의 명칭 **초크랄스키 방법에 의해 성장시킨 잉곳으로부터 슬라이싱된 고농도로 도핑된 실리콘 웨이퍼에서의 산소 침전**

(57) 요 약

약 10 밀리옴-cm 미만의 웨이퍼 저항률을 갖는 단결정 실리콘 웨이퍼에 산소 침전을 제어하는 방법이 제공되어 상기 웨이퍼는 중심 축으로부터 원주 엣지까지 균일하게 높은 산소 침전 거동을 갖게 된다. 단결정 실리콘 웨이퍼는 탄소, 비소 및 안티모니 중에서 선택된 추가 도펀트를 포함한다.

대 표 도



(52) CPC특허분류
H01L 21/02694 (2013.01)
H01L 21/223 (2013.01)
H01L 21/324 (2013.01)
H01L 21/78 (2013.01)
H01L 29/36 (2013.01)

명 세 서

청구범위

청구항 1

초크랄스키 방법에 의해 성장시킨 잉곳으로부터 슬라이싱되는 단결정 실리콘 웨이퍼에서 산소 침전 거동을 제어하는 방법으로서,

상기 웨이퍼는 전면, 후면, 전면과 후면 사이의 중심 평면, 전면과 후면을 연결하는 원주 엣지, 중심 평면에 대해 수직인 중심 축, 및 중심 평면과 전면 사이의 웨이퍼 영역을 포함하는 벌크 층을 포함하고, 상기 웨이퍼는 10 밀리옴-㎝ 미만의 저항률을 갖고, 붕소 도펀트 및 추가 도펀트를 포함하며, 상기 추가 도펀트는 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 탄소 농도의 탄소, $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균 비소 농도의 비소, $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도의 안티모니, 및 이들의 임의의 조합으로 이루어진 군으로부터 선택되고, 상기 방법은,

산소 침전물을 상기 중심 축으로부터 상기 원주 엣지까지 $5x10^{8}$개 침전물/cm^{3} 이상의 평균 농도로 침전시키기에 충분한 온도에서 및 지속기간 동안 상기 단결정 실리콘 웨이퍼를 가열하는 단계를 포함하고, 상기 열 처리된 단결정 실리콘 웨이퍼는 산소 침전물 농도가 $5x10^{8}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않는 방법.

청구항 2

제1항에 있어서, 상기 단결정 실리콘 웨이퍼는 산소 침전물을 $1x10^{9}$개 침전물/㎤ 이상의 평균 농도로 침전시키기에 충분한 온도에서 및 지속기간 동안 가열되는 방법.

청구항 3

제2항에 있어서, 상기 단결정 실리콘 웨이퍼는 산소 침전물 농도가 $1x10^{9}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않는 방법.

청구항 4

제1항에 있어서, 상기 단결정 실리콘 웨이퍼는 산소 침전물을 $5x10^{9}$개 침전물/㎤ 이상의 평균 농도로 침전시키기에 충분한 온도에서 및 지속기간 동안 가열되는 방법.

청구항 5

제4항에 있어서, 상기 단결정 실리콘 웨이퍼는 산소 침전물 농도가 $5x10^{9}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않는 방법.

청구항 6

제1항에 있어서, 상기 단결정 실리콘 웨이퍼는 산소 침전물을 $1x10^{10}$개 침전물/㎤ 이상의 평균 농도로 침전시키기에 충분한 온도에서 및 지속기간 동안 가열되는 방법.

청구항 7

제6항에 있어서, 상기 단결정 실리콘 웨이퍼는 산소 침전물 농도가 $1x10^{10}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않는 방법.

청구항 8

제1항 내지 제7항 중 어느 한 항에 있어서, 상기 단결정 실리콘 웨이퍼는 $1x10^{19}$개 원자/세제곱 센티미터 이상의

평균 붕소 농도의 붕소 도펀트를 포함하는 방법.

청구항 9

제1항 내지 제7항 중 어느 한 항에 있어서, 상기 단결정 실리콘 웨이퍼는 p-형인 방법.

청구항 10

제1항 내지 제7항 중 어느 한 항에 있어서, 상기 추가 도펀트는 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 탄소 농도의 탄소를 포함하는 방법.

청구항 11

제1항 내지 제7항 중 어느 한 항에 있어서, 상기 추가 도펀트는 $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균 비소 농도의 비소를 포함하는 방법.

청구항 12

제1항 내지 제7항 중 어느 한 항에 있어서, 상기 추가 도펀트는 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도의 안티모니를 포함하는 방법.

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

다층 구조체로서,

10 밀리옴-㎝ 미만의 웨이퍼 저항률을 갖는 p-형 단결정 실리콘 웨이퍼 - 상기 p-형 단결정 실리콘 웨이퍼는 $1x10^{19}$개 원자/세제곱 센티미터 이상의 평균 붕소 농도의 붕소 도펀트 및 추가 도펀트를 포함하고, 상기 추가 도펀트는 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 탄소 농도의 탄소, $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균 비소 농도의 비소, $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도의 안티모니, 및 이들의 임의의 조합으로 이루어진 군으로부터 선택되고, 또한 상기 p-형 단결정 실리콘 웨이퍼는 중심 축으로부터 원주 엣지까지 $5x10^{8}$개 침전물/㎤ 이상의 평균 농도의 산소 침전물을 포함하고, 상기 단결정 실리콘 웨이퍼는 산소 침전물 농도가 $5x10^{8}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않음 - ;

절연층; 및

디바이스 층

을 포함하는 다층 구조체.

청구항 20

제19항에 있어서, 상기 p-형 단결정 실리콘 웨이퍼는 $1x10^{9}$개 침전물/㎤ 이상의 평균 농도의 산소 침전물을 포함하는 다층 구조체.

청구항 21

제20항에 있어서, 상기 p-형 단결정 실리콘 웨이퍼는 산소 침전물 농도가 $1x10^{9}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않는 다층 구조체.

청구항 22

제19항에 있어서, 상기 p-형 단결정 실리콘 웨이퍼는 $5x10^{9}$개 침전물/㎤ 이상의 평균 농도의 산소 침전물을 포함하는 다층 구조체.

청구항 23

제22항에 있어서, 상기 p-형 단결정 실리콘 웨이퍼는 산소 침전물 농도가 $5x10^{9}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않는 다층 구조체.

청구항 24

제19항에 있어서, 상기 p-형 단결정 실리콘 웨이퍼는 $1x10^{10}$개 침전물/㎤ 이상의 평균 농도의 산소 침전물을 포함하는 다층 구조체.

청구항 25

제24항에 있어서, 상기 p-형 단결정 실리콘 웨이퍼는 산소 침전물 농도가 $1x10^{10}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않는 다층 구조체.

청구항 26

제19항 내지 제25항 중 어느 한 항에 있어서, 상기 p-형 단결정 실리콘 웨이퍼는 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 탄소 농도의 탄소를 포함하는 다층 구조체.

청구항 27

제19항 내지 제25항 중 어느 한 항에 있어서, 상기 p-형 단결정 실리콘 웨이퍼는 $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균 비소 농도의 비소를 포함하는 다층 구조체.

청구항 28

제19항 내지 제25항 중 어느 한 항에 있어서, 상기 p-형 단결정 실리콘 웨이퍼는 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도의 안티모니를 포함하는 다층 구조체.

발명의 설명

기 술 분 야

[0001] <관련 출원의 상호 참조>

[0002] 본 출원은 2013년 6월 11일 출원된 미국 특허 출원 번호 13/914,925를 우선권 주장하며, 그의 전체 개시내용은 그 전문이 본원에 참조로 포함된다.

[0003] 본 발명은 일반적으로는 저 저항률 실리콘 웨이퍼에서 산소 침전 거동을 제어하는 방법, 및 보다 구체적으로는 초크랄스키 성장시킨 실리콘 잉곳으로부터 슬라이싱된 저 저항률 실리콘 웨이퍼에서 균일한 산소 침전을 제공하는 방법에 관한 것이다.

배 경 기 술

[0004] 반도체 전자 부품의 제작을 위한 대부분의 공정을 위한 출발 물질인 단결정 실리콘은 통상적으로, 단일 시드 결정을 용융된 실리콘에 침지시키고, 이어서 느린 추출에 의해 성장시키는 소위 초크랄스키 (Cz) 공정으로 제조된다. 용융된 실리콘은 다양한 불순물로 오염되며, 그 중에 대부분은 산소이고, 그 시간 동안에 용융된 실리콘은 석영 도가니에 들어 있다. 실리콘 용융 덩어리의 온도에서, 산소는 용융 덩어리의 온도에서의 실리콘 중의 산소의 용해도 및 고형화된 실리콘 중의 산소의 실제 편석 계수에 의해 결정되는 농도에 도달할 때까지 결정 격자 내로 들어간다. 이러한 농도는 전자 장치를 제작하는데 사용되는 공정에 통상적인 온도에서의 고체 실리콘 중의 산소의 용해도보다 높다. 따라서, 결정이 용융 덩어리로부터 성장하고 냉각됨에 따라, 그 중의 산소의 용해도는 급속히 저하되고, 이로써 결정으로부터 슬라이싱된 웨이퍼에서, 산소는 과포화 농도로 존재한다.

[0005] 전자 장치의 제작에 통상적으로 사용되는 열 처리 사이클은 산소로 과포화된 실리콘 웨이퍼에서 산소의 침전을 유발할 수 있다. 웨이퍼에서의 그의 위치에 따라, 침전물은 유해 또는 유익할 수 있다. 웨이퍼의 활성 디바이스 영역에 위치하는 산소 침전물은, 디바이스의 작동을 손상시킬 수 있다. 그러나, 웨이퍼의 벌크에 위치하는 산소 침전물은, 웨이퍼와 접촉할 수 있는 원하지 않는 금속 불순물을 포획할 수 있다. 웨이퍼의 벌크에 위치하는 산소 침전물을 사용하여 금속을 포획하는 것은 통상적으로 내부 또는 고유 게터링 ("IG")으로 지칭한다.

[0006] CZ 실리콘 물질에서의 산소 침전 거동은 고유 점 결함 농도에 의해 크게 영향을 받는다. 예를 들어 저농도로 도핑된 물질에서, 일반적으로 강한 침전은 공극(vacancy) 유형 물질에서 관찰되고, 반면에 격자간(interstitial) 유형 물질에서는 어떠한 침전도 일어나지 않는다.

발명의 내용

[0007] 간단히, 본 발명은 약 10 밀리옴-㎝ 미만의 웨이퍼 저항률을 갖는 단결정 실리콘 웨이퍼에서 산소 침전을 제어하는 방법에 관한 것이다. 단결정 실리콘 웨이퍼는 초크랄스키 방법에 의해 성장시킨 잉곳으로부터 슬라이싱되고, 전면, 후면, 전면과 후면 사이의 중심 평면, 전면과 후면을 연결하는 원주 엣지, 중심 평면에 대해 수직인 중심 축, 중심 평면과 전면 사이의 웨이퍼 영역을 포함하는 벌크 층, 및 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 탄소 농도의 탄소, 약 $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균 비소 농도의 비소 및 약 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도의 안티모니로 이루어진 군으로부터 선택된 추가 도펀트를 포함한다. 상기 방법은 산소 침전물을 중심 축으로부터 원주 엣지까지 약 $5x10^{8}$개 침전물/㎤ 이상의 평균 농도로 침전시키기에 충분한 온도에서 및 지속기간 동안 10 밀리옴-㎝ 미만의 웨이퍼 저항률을 갖는 단결정 실리콘 웨이퍼를 가열하는 것을 포함하고, 여기서 열 처리된 단결정 실리콘 웨이퍼는 산소 침전물 농도가 약 $5x10^{8}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않는다.

[0008] 본 발명은 추가로, 초크랄스키 방법에 의해 성장시킨 잉곳으로부터 슬라이싱되고, 전면, 후면, 전면과 후면 사이의 중심 평면, 전면과 후면을 연결하는 원주 엣지, 중심 평면에 대해 수직인 중심 축, 및 중심 평면과 전면 사이의 웨이퍼 영역을 포함하는 벌크 층을 포함하는, 약 10 밀리옴-㎝ 미만의 웨이퍼 저항률을 갖는 단결정 실리콘 웨이퍼에 관한 것이다. 상기 웨이퍼는 산소 침전물을 중심 축으로부터 원주 엣지까지 약 $5x10^{8}$개 침전물/㎤ 이상의 평균 농도로 추가로 포함하고, 여기서 단결정 실리콘 웨이퍼는 산소 침전물 농도가 약 $5x10^{8}$개 침전물/㎤ 미만인 환형 영역을 포함하지 않는다.

[0009] 본 발명은 또한 추가로, 약 10 밀리옴-㎝ 미만의 웨이퍼 저항률을 갖고, 초크랄스키 방법에 의해 성장시킨 잉곳으로부터 슬라이싱되고, 전면, 후면, 전면과 후면 사이의 중심 평면, 전면과 후면을 연결하는 원주 엣지, 중심 평면에 대해 수직인 중심 축, 및 중심 평면과 전면 사이의 웨이퍼 영역을 포함하는 벌크 층을 포함하는, 초크랄스키 방법에 의해 성장시킨 잉곳으로부터 슬라이싱된 단결정 실리콘 웨이퍼에 관한 것이다. 상기 웨이퍼는 붕소 도펀트를 약 $1x10^{19}$개 원자/세제곱 센티미터 이상의 평균 붕소 농도로 포함한다. 상기 웨이퍼는 또한 약 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 탄소 농도의 탄소, 약 $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균

비소 농도의 비소 및 약 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도의 안티모니로 이루어진 군으로부터 선택된 제2의 도펀트를 포함한다.

[0010] 본 발명은 또한 추가로, 초크랄스키 성장시킨 단결정 실리콘 잉곳으로부터 슬라이싱된 단결정 실리콘 웨이퍼에서 산소 침전 거동을 제어하는 방법에 관한 것이다. 상기 방법은 붕소-도핑된 단결정 실리콘 잉곳을 초크랄스키 방법에 의해 성장시키는 것을 포함하고, 붕소-도핑된 단결정 실리콘 잉곳은 직경이 비교적 일정한 영역을 포함하고, 여기서 단결정 실리콘 잉곳의 직경이 비교적 일정한 영역 중 적어도 일부는 약 $1x10^{19}$개 원자/세제곱 센티미터 이상의 평균 붕소 농도의 붕소 도펀트 및 약 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 탄소 농도의 탄소, 약 $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균 비소 농도의 비소 및 약 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도의 안티모니로 이루어진 군으로부터 선택된 제2의 도펀트를 포함한다.

[0011] 본 발명의 다른 목적 및 특징부는 이하에서 부분적으로 자명해질 것이고 부분적으로 언급될 것이다.

도면의 간단한 설명

[0012] 도 1은 고형화된 용융물의 분율로서 예상되는 붕소, 비소 및 안티모니 농도를 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0013] 본 발명에 따르면, 높고 균일한 산소 침전 거동을 나타내는, 고농도로 도핑된 단결정 실리콘 웨이퍼를 제조하는 방법이 제공된다. 본 발명의 일부 실시양태에서, 고농도로 도핑된 단결정 실리콘 웨이퍼는 성장 모드 또는 도펀트 농도와는 독립적으로 산소 침전물을 균일하게 침전시킨다. 본 발명의 근본적인 원칙은 고유 점 결함 농도의 조절을 결정 성장 모드 (v/G)의 세부사항에서 또 다른 기구로 이동시키는 것이고 이로써 결정은 균일하게 높은 고유 점 결함, 공극 또는 격자간 농도를 갖도록 제조될 수 있고, 그렇게 함으로써 침전을 결정 성장의 세부사항 또는 도펀트 농도 프로파일과는 상관없이 결정 잉곳의 모든 곳에서 균일하게 높게 만들 수 있다.

[0014] 본 발명에 따르면, 이것이 달성되는 기구는 단결정 실리콘 잉곳을 하나 이상의 추가 불순물로 제1 도펀트의 농도보다 실질적으로 낮은 농도에서 성장시키는 것이고, 이는 웨이퍼의 전기적 특성, 즉, 저항률을 좌우한다. 단결정 실리콘 잉곳 성장 동안에 첨가되는 추가 불순물은 성장 조건과는 독립적으로 추가의 공극 또는 추가의 자가-격자간을 잉곳에 부가한다. 일부 실시양태에 따르면, 불순물은 불순물 자체의 농도가 미미한 경우에도 상당한 농도의 고유 점 결함을 부가할 수 있다.

[0015] 본 발명의 일부 실시양태에 따르면, 불순물은 단결정 실리콘 잉곳 성장 동안에 첨가되어 실리콘 자가-격자간 농도를 높인다. 예를 들어, 단결정 실리콘 잉곳에서의 탄소 불순물은 하기 반응을 통해 추가의 자가-격자간을 부가할 수 있다:

[0016] $$Ci \Leftrightarrow Cs + I$$

[0017] 탄소 불순물의 작지만 주목할 만한 격자간 성분으로 인해, 과도한 자가-격자간이 기존의 성장중인 농도에 부가된다. 점 결함 Ci 및 I의 커뮤니티는 상호 교환으로 존재하는 격자간 점 결함의 커뮤니티를 만든다.

[0018] 본 발명의 일부 실시양태에 따르면, 불순물은 단결정 실리콘 잉곳 성장 동안에 부가되고 이는 공극 농도를 증가시킨다. 일부 실시양태에서, 공극 농도를 증가시키는 결정 성장 동안에 부가되는 불순물은 안티모니, Sb를 포함한다. 일부 실시양태에서, 공극 농도를 증가시키는 결정 성장 동안에 부가되는 불순물은 비소, As를 포함한다. Sb 및 As 불순물은 공극와 공존하는 V-Sb 및 V-As 복합체의 커뮤니티를 통해 공극 농도를 증가시킨다.

[0019] 따라서, 예를 들어 임의 포텐셜 점 결함 유형 및 농도를 갖는, 고농도로 도핑된 결정, 예를 들어 고농도로 붕소-도핑된 결정의 경우에, (v/G 및 [B]의 조합에 의해 제어되는 것처럼), 실제 고유 점 결함 농도 및 유형은 비교적 낮은 농도의 이러한 불순물의 첨가를 통해 독립적으로 제어될 수 있다. 예를 들어, 충분한 농도의 탄소의 첨가에 의해, 결정은 모든 곳에서 견고한 격자간 유형으로 만들어질 수 있고 한편 충분한 농도의 As 또는 Sb의 첨가를 통해 잉곳은 모든 곳에서 견고한 공극 유형으로 만들어질 수 있다. 어느 한 실시양태에서는, 균일하게 높은 산소 침전이 달성될 수 있다. 유리하게는, 높고 균일한 산소 침전이 단결정 실리콘 잉곳의 성장 조건과는 독립적으로 및/또는 열 공정 (예를 들어, 급속 열 어닐링)과는 독립적으로 달성되어 결정 격자 공극 템플레이트를 단결정 실리콘 잉곳으로부터 슬라이싱된 웨이퍼 내에 임프린팅하도록 설계될 수 있다.

[0020] A. 초크랄스키 성장시킨 단결정 실리콘 잉곳

[0021] 일부 실시양태에서, 본 발명은 초크랄스키 성장시킨 단결정 실리콘 잉곳으로부터 슬라이싱된 단결정 실리콘 웨이퍼에서 산소 침전 거동을 제어하는 방법에 관한 것이다. 일부 실시양태에서, 상기 방법은 단결정 실리콘 잉곳을 초크랄스키 방법에 의해 고 붕소 도펀트 농도 및 추가 도펀트를 사용하여 성장시켜서 고유 점 결함의 농도를 높이는 것을 포함한다.

[0022] 단결정 실리콘 잉곳은 표준 초크랄스키 방법에 따라 성장시킬 수 있다. 단결정 실리콘 잉곳은 결정 풀러에서 성장시킨다. 예를 들어, U.S. 6,554,898 및 WO 99/27165 (둘 다 엠이엠씨 일렉트로닉 머티리얼스(MEMC Electronic Materials)에 양도됨)를 참조하고, 이들의 개시내용은 그 전문이 제시된 것처럼 본원에 포함된다. 전형적인 Cz 풀러는 하우징; 용융된 실리콘을 함유하기 위한 하우징 내의 도가니; 성장하는 잉곳을 용융된 실리콘으로부터 상향 견인하기 위한 견인 기구; 및 고체 실리콘 출발 물질 (즉, 다결정질 그래뉼 및/또는 청크 다결정을 포함하는 다결정질 충전물)을 용융된 실리콘 욕으로 용융시키기에 충분한 근접한 곳에 있는 가열 기구를 포함한다. 다결정질 물질은, 예를 들어 WO 99/55940 (엠이엠씨 일렉트로닉 머티리얼스에 양도됨)에 기재된 바와 같이, 관련 기술분야에 공지된 기술에 따라 도가니에 충전될 수 있다.

[0023] 초크랄스키 방법에 따른 잉곳 성장은 전력을 가열 기구에 인가하여 고체 실리콘 출발 물질의 충전물을 용융시킴으로써 개시된다. 예를 들어, WO 99/20815 (엠이엠씨 일렉트로닉 머티리얼스에 양도됨)를 참조한다. 용융물 유동은 시드 결정을 용융물에 디핑하기 전에 도가니 회전 속도, 불활성 기체 유량 등에 의해 안정화될 수 있다. 시드를 상향 견인하는 것은 고체-액체 계면에서 용융물을 결정화하고 결정을 계속해서 성장시킨다. 시드 결정에서부터 증가하는 직경의 원추형 넥은 용융물로부터 시드 결정을 견인하는 속도를 감소시킴으로써 성장된다. 일단 원하는 직경에 도달하면, 결정이 실질적으로 일정한 직경 영역을 확대할 때까지 견인 속도를 점진적으로 증가시킨다. 결정 견인 장치의 가열 기구를 제어하여 성장하는 실리콘 잉곳의 고형화 및 냉각 속도를 제어한다. 도가니를 결정에 대해 반대 관점으로 회전시켜서, 용융물 유동을 안정화하고 결정 중의 산소 농도를 제어한다. 결정 성장의 최종 단계는 직경이 서서히 감소되어 원추형 형상이 달성되는 테일(tail) 성장이며, 여기서 단부 원추의 직경은 결정의 단부를 향해 일정한 직경 영역으로부터 축 방향으로 감소한다. 일단 결정이 용융물로부터 분리되면, 풀러로의 전력을 감소시키고, 결정을 상부 챔버로 리프팅하면서 냉각시킨다. 공정의 종료시, 결정을 추가 가공을 위해 풀러로부터 제거한다.

[0024] 이전의 공개물 (예를 들어, WO 98/45507, WO 98/45508, WO 98/45509, 및 WO 9845510 참조, 모두 엠이엠씨 일렉트로닉 머티리얼스에 양도됨)에 따르면, 고유 점 결함의 유형 및 초기 농도는 잉곳이 고형화의 온도 (즉, 약 1410℃)로부터 1300℃ 초과의 온도로 냉각시킴에 따라 초기에 결정된다. 즉, 이러한 결함의 유형 및 초기 농도는 v/G 비에 의해 제어되며, 여기서 v는 성장 속도이고, G는 이 온도 범위에 걸친 평균 축방향 온도 구배이다. v/G의 값이 증가함에 따라, 점점 감소하는 자가-격자간 지배 성장에서 점점 증가하는 공극 지배 성장으로의 전환은, 현재 이용가능한 정보를 기반으로 하여 약 2.1×10^{-5} ㎠/sK인 것으로 보이는 v/G_o의 임계값 근처에서 일어나며, 여기서 G_o은 축방향 온도 구배가 상기 정의된 온도 범위 내에서 일정한 조건 하에서 결정된다. 이러한 임계값에서, 상기 고유 점 결함의 농도는 평형 상태에 있다.

[0025] v/G_o의 값이 임계값을 초과함에 따라, 공극의 농도는 증가한다. 마찬가지로, v/G_o의 값이 임계값 미만에 해당함에 따라, 자가-격자간 농도는 증가한다. Cz 성장시킨 결정으로부터 슬라이싱된 비-도핑된 및 저농도로-도핑된 단결정 실리콘 웨이퍼에서의 산소 침전 거동은 고유 점 결함의 유형 및 농도, 특히, 공극 농도에 크게 의존하는 것이 관찰되었다. 고농도로 도핑된 물질에서는 상황이 더 복잡하다. 예를 들어, 고농도로 붕소 도핑된 물질 ([B] > 약 1×10^{19}개 원자/㎤)에서 많은 침전이, 공극와 격자간 영역 사이의 좁은 밴드를 제외한 공극 및 격자간 유형 물질 둘 다에서 관찰되며, 여기서 성장중인 공극 또는 자가-격자간 농도는 매우 낮다. 결과적으로, 상기 영역에서는 이러한 웨이퍼에 산소 침전을 유발하는 것으로 알려져 있는 가열 공정, 예를 들어 NEC1 공정을 실시한 후에도 산소 침전이 일어나지 않는다. 이러한 웨이퍼는 산소 침전물을 포함하는 내부 코어 (일반적으로는, 공극 지배 영역, 그러나 다른 구성도 가능함) 및 산소 침전물을 포함하는 외부 환형 고리 (일반적으로는, 격자간 지배 영역, 그러나 다른 구성도 가능함)에 의해 둘러싸인, 산소 침전이 없는 환형 영역을 나타낸다. 이것은 이러한 고농도로 도핑된 물질에서의 산소 침전 성능의 제어에 어려움을 초래할 수 있다. 일부 경우에, 고온 구역, 견인 속도, 또는 저항률 사양에 대한 요건으로 인해 저 결정-성장 제어된 고유 점 결함 농도의 영역을 피하는 것이 실현가능하지 않을 수 있다. 본 발명은 결정 성장 공정 동안에 불순물의 첨가에 의해 고농도로 도핑된 실리콘 기판에서 균일하고 높은 산소 침전 거동을 확보하는 방법에 관한 것이다. 이러한 불순물은 비교적 미미

한 농도에서도 고유 점 결함을 높일 수 있다. 추가 불순물 또는 도펀트는 탄소, 비소 및 안티모니 중에서 선택될 수 있다. 일부 실시양태에서, 추가 도펀트는 탄소를 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 탄소 농도로 포함한다. 일부 실시양태에서, 추가 도펀트는 비소를 약 $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균 비소 농도로 포함한다. 일부 실시양태에서, 추가 도펀트는 안티모니를 약 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도로 포함한다.

[0026] 일부 실시양태에서, 실리콘 용융물은 약 $1x10^{19}$개 원자/㎤ 이상의 붕소 원자의 평균 농도를 갖는 단결정 실리콘 잉곳을 수득하기에 충분하도록 결정 성장 동안에 붕소로 도핑될 수 있다. 실리콘 용융물 중의 고 도펀트 농도는 약 10 밀리옴-cm 및 그보다 낮은 저 저항률을 갖는, 단결정 실리콘 세그먼트, 예를 들어 웨이퍼의 제조를 가능하게 한다. 일부 실시양태에서, 실리콘 용융물 중의 고 도펀트 농도는 약 9 밀리옴-cm 및 그보다 낮은 저 저항률을 갖는, 단결정 실리콘 세그먼트, 예를 들어 웨이퍼의 제조를 가능하게 한다. 붕소 도펀트 농도는 최종 CZ 잉곳의 단결정을 여전히 얻으면서 약 $3.8x10^{20}$개 원자/㎤만큼 높을 수 있다.

[0027] 일부 실시양태에서, 추가 도펀트는 탄소를 $5x10^{17}$개 원자/세제곱 센티미터 (이는 약 10 ppma임) 이상의 평균 탄소 농도로 포함한다. 실리콘 잉곳의 단결정에 영향을 미치는 그 값을 초과하는 탄소 농도는 피해야 한다.

[0028] 일부 실시양태에서, 추가 도펀트는 비소를 약 $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균 비소 농도로 포함한다. 붕소가 P-형 도펀트이고 비소 불순물이 N-형 도펀트이므로, 비소 도펀트의 상한은 약 10 밀리옴-cm 이하, 또는 약 9 밀리옴-cm 이하, 또는 약 5 밀리옴-cm 이하, 또는 약 2 밀리옴-cm 이하, 또는 심지어 약 1 밀리옴-cm 이하의 단결정 실리콘 웨이퍼의 원하는 저항률에 악영향을 미치는 양 이하일 수 있다. 또 다른 방식으로 말하면, N-형 도펀트, 예컨대 비소의 첨가는, 첨가된 N-형 도펀트가 웨이퍼의 전체 저항률을 원하는 저항률의 약 20% 이하만큼, 더 바람직하게는 원하는 저항률의 약 10% 이하만큼 변화를 주도록 제한되어야 한다.

[0029] 일부 실시양태에서, 추가 도펀트는 안티모니를 약 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도로 포함한다. 붕소가 P-형 도펀트이고 안티모니 불순물이 N-형 도펀트이므로, 안티모니 도펀트의 상한은 10 밀리옴-cm 미만, 또는 약 9 밀리옴-cm 이하, 또는 약 5 밀리옴-cm 이하, 또는 약 2 밀리옴-cm 이하, 또는 심지어 약 1 밀리옴-cm 이하의 단결정 실리콘 웨이퍼의 원하는 저항률에 악영향을 미치는 양 이하일 수 있다. 또 다른 방식으로 말하면, N-형 도펀트, 예컨대 안티모니의 첨가는, 첨가된 N-형 도펀트가 웨이퍼의 전체 저항률을 원하는 저항률의 약 20% 이하만큼, 더 바람직하게는 원하는 저항률의 약 10% 이하만큼 변화를 주도록 제한되어야 한다.

[0030] B. 저 저항률 단결정 실리콘 웨이퍼

[0031] 본 발명의 단결정 실리콘 웨이퍼는 종래의 초크랄스키 ("Cz") 결정 성장 방법에 따라 성장시킨 단결정 잉곳으로부터 슬라이싱되었던 실리콘 웨이퍼이고, 전형적으로는 적어도 약 150 ㎜, 적어도 약 200 ㎜, 적어도 약 250 ㎜, 적어도 약 300 ㎜, 적어도 약 400 ㎜, 적어도 약 450 ㎜, 또는 그보다 큰 공칭 직경을 갖는다. 웨이퍼는 폴리싱될 수 있거나, 대안적으로는, 래핑 및 에칭될 수 있으나 폴리싱되지 않는다. 이러한 방법, 뿐만 아니라 표준 실리콘 슬라이싱, 래핑, 에칭, 및 폴리싱 기술은, 예를 들어 문헌 (F. Shimura, Semiconductor Silicon Crystal Technology, Academic Press, 1989), 및 (Silicon Chemical Etching, (J. Grabmaier ed.) Springer-Verlag, New York, 1982) (본원에 참조로 포함됨)에 개시된다. 바람직하게, 웨이퍼는 통상의 기술자에게 공지된 표준 방법에 의해 폴리싱되고 세정된다. 예를 들어, 문헌 (W.C. O'Mara et al., Handbook of Semiconductor Silicon Technology, Noyes Publications)을 참조한다.

[0032] 웨이퍼는 바람직하게는 전면, 후면, 전면과 후면 사이에 있고 전면과 후면에 실질적으로 평행한 가상 중심 평면, 및 전면과 후면을 연결하는 원주 엣지를 갖는다. 웨이퍼는 추가로 중심 평면에 대해 수직인 가상 중심 축 및 중심 축으로부터 원주 엣지까지 연장된 방사상 길이를 포함한다. 이 문맥에서 용어 "전" 및 "후"는 웨이퍼의 2개의 주요한, 일반적으로 평면인 표면을 구별하기 위해 사용한다. 웨이퍼의 전면은 (그 어구가 본원에 사용된 바와 같이) 반드시 전자 장치가 후속적으로 제작될 표면인 것은 아니고, 웨이퍼의 후면 (그 어구가 본원에 사용된 바와 같이) 또한 반드시 전자 장치가 제작되는 표면 반대편에 있는 웨이퍼의 주요 표면인 것은 아니다. 게다가, 실리콘 웨이퍼가 전형적으로는 약간의 총 두께 변동 (TTV), 비틀림 및 굽힘을 갖기 때문에, 전면 상의 모든 점 및 후면 상의 모든 점 사이의 중간점은 평면 내에 정확하게 속하지 않을 수도 있다. 그러나, 실제적 문제로서, TTV, 비틀림 및 굽힘은 전형적으로는 매우 경미하여 근접한 근사치로 중간점은 전면과 후면 사이에 대략적으로 등거리에 있는 가상 중심 평면 내에 속하는 것으로 말할 수 있다.

[0033] 단결정 실리콘 웨이퍼는 초크랄스키 성장시킨 단결정 실리콘 잉곳으로부터 슬라이싱되며, 이는 상기 기재된 바와 같이 약 20 밀리옴-cm 이하, 바람직하게는 약 9 밀리옴-cm 이하의 평균 저항률을 갖기에 충분한 농도로 p형 도펀트로 도핑된다. 그 관점에서, 단결정 실리콘 웨이퍼는 또한 약 20 밀리옴-cm 이하, 약 10 밀리옴-cm 이하, 바람직하게는 약 9 밀리옴-cm 이하, 또는 약 5 밀리옴-cm 이하, 또는 약 2 밀리옴-cm 이하, 또는 심지어 약 1 밀리옴-cm 이하의 평균 저항률을 갖는다. 일부 실시양태에서, 웨이퍼는 약 $1x10^{19}$개 원자/㎤ 이상의 붕소 원자의 평균 농도에서 붕소로 도핑된다. 일부 실시양태에서, 실리콘 웨이퍼는 약 $3.8x10^{20}$개 원자/㎤만큼 높은 붕소 도펀트 농도를 갖는다.

[0034] 웨이퍼는 Cz 공정에 의해 도달할 수 있는 범위 내의 임의의 곳에 속하는 산소 농도를 가질 수 있다. 일부 실시양태에서, 본 발명의 웨이퍼는 약 $4.5x10^{17}$개 원자/㎤ 내지 약 $5.5x10^{17}$개 원자/㎤, 즉, 약 9 PPMA 내지 약 11 PPMA의 산소 농도를 갖는다. 일부 실시양태에서, 본 발명의 웨이퍼는 약 $4.5x10^{17}$개 원자/㎤ 미만, 약 9 PPMA 미만의 산소 농도를 갖는다. 일부 실시양태에서, 웨이퍼는 약 5.5 x 10^{17}개 원자/㎤ 내지 약 8 x 10^{17}개 원자/㎤, 즉, 약 11 PPMA 내지 약 16 PPMA의 산소 농도를 갖는다. 일부 실시양태에서, 웨이퍼는 약 $6x10^{17}$개 원자/㎤ 내지 약 $9x10^{17}$개 원자/㎤, 즉, 약 12 PPMA 내지 약 18 PPMA의 산소 농도를 갖는다. 일부 실시양태에서, 웨이퍼는 약 $7.5x10^{17}$개 원자/㎤ 내지 약 $8.5x10^{17}$개 원자/㎤, 즉, 약 15 PPMA 내지 약 17 PPMA의 산소 농도를 갖는다.

[0035] 일부 실시양태에서, 본 발명의 단결정 실리콘 웨이퍼는 탄소를 약 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 탄소 농도로 포함한다. 일부 실시양태에서, 탄소 농도는 약 $2x10^{18}$개 원자/세제곱 센티미터 미만일 수 있다.

[0036] 일부 실시양태에서, 본 발명의 단결정 실리콘 웨이퍼는 비소를 약 $3x10^{18}$개 원자/세제곱 센티미터 이상의 평균 비소 농도로 포함한다. 일부 실시양태에서, 비소 농도는 약 10 밀리옴-cm 이하, 또는 약 9 밀리옴-cm 이하, 또는 약 5 밀리옴-cm 이하, 또는 약 2 밀리옴-cm 이하, 또는 심지어 약 1 밀리옴-cm 이하의 단결정 실리콘 웨이퍼의 원하는 저항률에 악영향을 미치는 양 이하이다. 또 다른 방식으로 말하면, N-형 도펀트, 예컨대 비소의 첨가는, 첨가된 N-형 도펀트가 웨이퍼의 전체 저항률을 원하는 저항률의 약 20% 이하만큼, 더 바람직하게는 원하는 저항률의 약 10% 이하만큼 변화를 주도록 제한되어야 한다.

[0037] 일부 실시양태에서, 본 발명의 단결정 실리콘 웨이퍼는 안티모니를 약 $5x10^{17}$개 원자/세제곱 센티미터 이상의 평균 안티모니 농도로 포함한다. 일부 실시양태에서, 안티모니 농도는 약 10 밀리옴-cm 이하, 또는 약 9 밀리옴-cm 이하, 또는 약 5 밀리옴-cm 이하, 또는 약 2 밀리옴-cm 이하, 또는 심지어 약 1 밀리옴-cm 이하의 단결정 실리콘 웨이퍼의 원하는 저항률에 악영향을 미치는 양 이하이다. 또 다른 방식으로 말하면, N-형 도펀트, 예컨대 안티모니의 첨가는, 첨가된 N-형 도펀트가 웨이퍼의 전체 저항률을 원하는 저항률의 약 20% 이하만큼, 더 바람직하게는 원하는 저항률의 약 10% 이하만큼 변화를 주도록 제한되어야 한다.

[0038] C. 산소 침전 열 처리

[0039] 본 발명의 방법에 따르면, 저 저항률의 단결정 실리콘 웨이퍼에 산소 침전물을 침전시키기에 충분한 온도에서 및 지속기간 동안 열 공정을 실시한다. 유리하게, 저 저항률의 웨이퍼는 중심 축으로부터 원주 엣지까지 웨이퍼 격자간을 지배적으로 만드는 불순물 (예를 들어, 탄소), 또는 중심 축으로부터 원주 엣지까지 공극를 지배적으로 만드는 불순물 (예를 들어, 비소 및 안티모니)을 포함한다. 이러한 불순물을 비교적 미미한 농도로 포함시킴으로써, 웨이퍼의 산소 침전 거동은 단결정 실리콘 잉곳의 성장 조건과 무관하게 된다. 게다가, 본 발명의 웨이퍼의 산소 침전 거동도, 예를 들어 급속 열 어닐링에 의해 웨이퍼 내에서 임프린팅될 수 있는 임의의 결정 격자 공극 프로파일과 무관하게 된다.

[0040] 산소 침전물을 핵생성하고 성장시키는데 충분한 임의의 열 처리는 웨이퍼 전반에 걸쳐, 즉, 중심 축으로부터 원주 엣지까지 그리고 추가로 웨이퍼의 전면에서부터 웨이퍼의 후면까지 균일하고 높은 산소 침전물을 포함하는 본 발명의 웨이퍼를 제조하는데 적합하다. 일부 실시양태에서, 웨이퍼에 약 700℃ 초과의 온도에서 산소 침전물을 핵생성하고 성장시키는데 충분한 지속기간 동안 산소 침전 열-처리를 실시한다. 일부 실시양태에서, 웨이퍼에 NEC1 시험 절차, 예를 들어 웨이퍼를 4-8 시간 동안 800℃에서 그리고 이어서 16 시간 동안 1000℃에서 어닐링하는 것을 포함하는 산소 침전 열 처리를 실시한다. 일부 실시양태에서, 산소 침전 열 처리는 산소 침전물

을 중심 축으로부터 원주 엣지까지 약 $5x10^{8}$ 침전물/㎠ 이상의 평균 농도로 포함하는 웨이퍼를 제조한다. 일부 실시양태에서, 산소 침전 열 처리는 산소 침전물을 중심 축으로부터 원주 엣지까지 약 $1x10^{9}$ 침전물/㎠ 이상의 평균 농도로 포함하는 웨이퍼를 제조한다. 일부 실시양태에서, 산소 침전 열 처리는 산소 침전물을 중심 축으로부터 원주 엣지까지 약 $5x10^{9}$ 침전물/㎠ 이상의 평균 농도로 포함하는 웨이퍼를 제조한다. 일부 실시양태에서, 산소 침전 열 처리는 산소 침전물을 중심 축으로부터 원주 엣지까지 약 $1x10^{10}$ 침전물/㎠ 이상의 평균 농도로 포함하는 웨이퍼를 제조한다.

[0041] D. 웨이퍼의 후가공

[0042] 본 발명의 실리콘 웨이퍼는 다양한 용도에서 사용될 수 있다. 예를 들어, 경면 마감으로 폴리싱된 비피복 실리콘 표면을 갖는 이러한 웨이퍼 (즉, 폴리싱된 웨이퍼)는 집적 회로 제조 공정에서 바로 사용될 수 있다. 대안적으로, 웨이퍼는 (층 전사 또는 산소 주입에 의해) 에피택셜 증착 또는는 SOI를 위한 기판으로서 사용될 수 있다.

[0043] 1. 에칭

[0044] 필요한 경우, 예를 들어 일반적으로는 약 2 마이크로미터 이하의 웨이퍼의 표면-근처 영역은, 상당히, 또는 심지어 전부, 관련 기술분야에 통상적인 기술 및 에칭제를 사용하는 화학적 에칭에 의해 제거될 수 있다.

[0045] 2. 폴리싱

[0046] 필요한 경우, 웨이퍼는 산소 침전 전에 또는 후에 경면 마감으로 화학적으로 또는 화학기계적으로 폴리싱될 수 있다.

[0047] 3. 에피택셜 층

[0048] 웨이퍼는 에피택셜 층 증착을 위해 준비될 수 있다. 에피택셜 층이 웨이퍼 상에 증착되어야 하는 경우, 에피택셜 증착 전에 또는 후에 본 발명의 방법을 수행할 수 있다. 전에 수행하는 경우, 본 발명의 방법 후에 그리고 에피택셜 증착 전에 웨이퍼에서 산소 침전물 핵생성 중심을 안정화하는 것이 바람직할 수 있다. 후에 수행하는 경우, 본 발명의 방법에 의해 요구되는 냉각 속도가 달성될 수 있다면, 에피택셜 증착 직후에 에피택셜 반응기에서 본 발명의 방법을 수행하는 것이 바람직할 수 있다.

[0049] 에피택셜 층은 전체 웨이퍼 위에, 또는, 대안적으로는, 웨이퍼의 일부분 위에만 증착될 수 있다. 에피택셜 층은 바람직하게는 웨이퍼의 전면 위에 증착된다. 더 바람직하게는, 웨이퍼의 전체 전면 위에 증착된다. 웨이퍼의 임의의 다른 일부분 위에 증착된 에피택셜 층을 갖는 것이 바람직한지 여부는 웨이퍼의 사용 목적에 좌우될 것이다. 대부분의 용도에 있어서, 웨이퍼의 임의의 다른 일부분 상의 에피택셜 층의 존재 또는 부재는 중요하지 않다.

[0050] 웨이퍼 표면은 산화물 또는 질화물 층을 포함할 수 있다. 예를 들어, 실리콘 산화물 층은 실온에서 공기에 노출된 경우 실리콘 표면 상에 형성되고 일반적으로는 약 10 내지 약 15 Å의 두께를 갖는다. 바람직하게는, 질화물, 산화물, 또는 질화물/산화물 층은 에피택셜 층을 표면 위에 증착시키기 전에 웨이퍼의 표면으로부터 제거된다.

[0051] 실리콘 산화물 또는 질화물/산화물 층의 제거는 산화물 또는 질화물/산화물 층이 표면에서 제거될 때까지 산화제-비함유 분위기에서 웨이퍼의 표면을 가열함으로써 달성될 수 있다. 예를 들어, 웨이퍼의 표면을 바람직하게는 약 1100℃ 이상의 온도, 더 바람직하게는 약 1150℃ 이상의 온도로 가열한다. 이러한 가열은 바람직하게는 웨이퍼의 표면을 H_2 또는 희가스 (예를 들어, He, Ne, 또는 Ar)를 포함하는 분위기에 노출시키면서 수행한다. 더 바람직하게는, 분위기는 H_2를 포함한다. 가장 바람직하게는, 분위기는 H_2로 본질적으로 이루어지는데 다른 분위기의 사용이 웨이퍼의 표면에서 에치 피트가 형성되는 것을 유발하는 경향이 있기 때문이다.

[0052] 일반적으로, 웨이퍼 표면을 가열하여 실리콘 산화물 또는 질화물/산화물 층을 제거하고 이어서 실리콘 증착을 산화물 또는 질화물/산화물을 제거한 후 30 초 내에 (더 바람직하게는 약 10 초 내에) 개시하는 것이 바람직하다. 일반적으로, 이것은 웨이퍼 표면을 약 1100℃ 이상 (더 바람직하게는 약 1150℃ 이상)의 온도로 가열하고 이어서 실리콘 증착을 웨이퍼 표면이 그 온도에 도달한 후 30 초 내에 (더 바람직하게는 약 10 초 내에) 개시함으로써 달성될 수 있다. 실리콘 증착을 개시하는 것을 실리콘 산화물 또는 질화물/산화물 층의 제거 후 약 10

초 이하 동안 기다리는 것은 웨이퍼의 온도가 안정화되어 일정하게 되는 것을 가능하게 한다.

[0053] 대안적으로, 산화물 또는 질화물/산화물 층은 화학적으로 스트리핑될 수 있다. 실리콘 표면이 질화물/산화물 층을 갖는 실시양태에서, 화학적 스트리핑은 질화물/산화물 층을 제거하기 위한 바람직한 방법이다. 화학적 스트리핑은 인산, 불산, 또는 공지된 바와 같은 기타 산을 사용하여 기술분야에 공지된 방법에 의해 실시될 수 있다. 또 다른 대안에서, 산화물 또는 질화물/산화물 층은, 예를 들어 어플라이드 머티리얼스(Applied Materials)로부터의 eMAX를 사용하는, 플라즈마 에칭, 또는 기술분야에 공지된 바와 같은 기타 방법에 의해 에칭될 수 있다.

[0054] 표면 층이 주로 실리콘 질화물 층인 실시양태에서, 질화물 층은 폴리싱, 화학적 에칭, 또는 플라즈마 에칭 (예컨대 어플라이드 머티리얼스로부터의 eMAX, 또는 기술분야에 공지된 바와 같은 기타 에칭 방법)에 의해 제거될 수 있다.

[0055] 에피택셜 증착은 바람직하게는 화학 증착에 의해 수행한다. 일반적으로 말해서, 화학적 증착은 웨이퍼의 표면을 에피택셜 증착 반응기, 예를 들어 어플라이드 머티리얼스로부터 입수가능한 센추라(Centura) 반응기에서 실리콘을 포함하는 분위기에 노출시키는 것을 포함한다. 바람직하게는, 웨이퍼의 표면을 실리콘 (예를 들어, $SiCl_4$, $SiHCl_3$, SiH_2Cl_2, SiH_3Cl, 또는 SiH_4)을 포함하는 휘발성 기체를 포함하는 분위기에 노출시킨다. 분위기는 또한 바람직하게는 운반 기체 (바람직하게는 H_2)를 함유한다. 예를 들어, 에피택셜 증착 동안에 실리콘의 공급원은 SiH_2Cl_2 또는 SiH_4일 수 있다. SiH_2Cl_2가 사용되는 경우, 증착 동안의 반응기 진공 압력은 바람직하게는 약 500 내지 약 760 Torr이다. 다른 한편, SiH_4가 사용되는 경우, 반응기 압력은 바람직하게는 약 100 Torr이다. 가장 바람직하게는, 증착 동안에 실리콘의 공급원은 $SiHCl_3$이다. 이것은 다른 공급원보다 훨씬 저렴한 경향이 있다. 게다가, $SiHCl_3$을 사용하는 에피택셜 증착은 대기 압력에서 수행할 수 있다. 이것은 유리한데 진공 펌프가 필요하지 않고 반응기 챔버가 붕괴를 막아야 할 만큼 견고하지 않아도 되기 때문이다. 또한, 보다 적은 안전성 위험이 나타나고 공기 또는 다른 기체가 반응기 챔버로 누출될 가능성이 줄어든다.

[0056] 에피택셜 증착 동안에, 웨이퍼 표면의 온도는 바람직하게는 실리콘을 포함한 분위기가 표면 상에 다결정질 실리콘을 증착시키는 것을 막기에 충분한 온도로 램핑되고 그 온도로 유지된다. 일반적으로는, 이 기간 동안에 표면의 온도는 바람직하게는 약 900℃ 이상이다. 더 바람직하게는, 표면의 온도는 약 1050℃ 내지 약 1150℃ 범위에서 유지된다. 가장 바람직하게는, 표면의 온도는 실리콘 산화물 제거 온도에서 유지된다.

[0057] 에피택셜 증착의 성장의 속도는 바람직하게는 약 0.5 내지 약 7.0 ㎛/min이다. 약 3.5 내지 약 4.0 ㎛/min의 속도는, 예를 들어 약 2.5 몰% $SiHCl_3$ 및 약 97.5 몰% H_2로 본질적으로 이루어진 분위기를 약 1150℃의 온도 및 약 1 atm 이하의 절대 압력에서 사용함으로써 달성될 수 있다.

[0058] 일부 용도에서, 웨이퍼는 전기적 특성을 부여하는 에피택셜 층을 포함한다. 일부 실시양태에서, 에피택셜 층은 인으로 저농도로 도핑된다. 따라서, 에피택셜 증착을 위한 주변은 휘발성 화합물로서 존재하는 인, 예컨대, 예를 들어 포스핀, PH_3을 포함한다. 일부 실시양태에서, 에피택셜 층은 붕소를 함유할 수 있다. 이러한 층은, 예를 들어 증착 동안에 B_2H_6을 분위기에 포함시킴으로써 제조될 수 있다.

[0059] 에피택셜 증착은 전형적으로 에피택셜 증착 동안에 형성된 부산물을 제거하기 위해 에피택셜 증착 이후에 포스트-에피(post-epi) 세정 단계를 필요로 한다. 이러한 단계를 사용하여 시간-의존 헤이즈를 방지하고, 이는 이러한 부산물이 공기와 반응하는 경우에 생긴다. 또한, 많은 포스트-에피 세정 기술은 에피택셜 표면 상에 실리콘 산화물 층을 형성하는 경향이 있고 이는 표면을 패시베이션 (즉, 보호)하는 경향이 있다. 본 발명의 에피택셜 웨이퍼는 기술분야에 공지된 방법에 의해 세정될 수 있다.

[0060] 4. 실리콘 온 인슐레이터 (SOI)

[0061] 실리콘 온 인슐레이터 구조체는 일반적으로 디바이스 층, 핸들 웨이퍼 또는 지지층, 및 지지층과 디바이스 층 사이의 절연 막 또는 층 (전형적으로는 산화물 층)을 포함한다. 일반적으로, 디바이스 층은 두께가 약 0.5 내지 20 마이크로미터이다. 실리콘 온 인슐레이터 구조체는 기술분야에 공지된 다양한 기술, 예컨대 SIMOX 또는 BESOI를 사용하여 제조될 수 있다.

[0062] SOI 구조체는, 예를 들어 SIMOX 공정에 의해 기술분야에서 일반적인 이온 주입 공정을 웨이퍼에 실시함으로써 제조될 수 있다. (예를 들어, 미국 특허 번호 5,436,175 및 문헌 (Plasma Immersion Ion Implantation for

Semiconductor Processing, Materials Chemistry and Physics 46 (1996) 132-139)을 참조하고, 둘 다 본원에 참조로 포함된다).

[0063] SOI 구조체는 또한 2개의 웨이퍼를 본딩하고 본딩된 웨이퍼 중 하나의 일부분을 제거함으로써 제조될 수 있다. 예를 들어, SOI 구조체는 BESOI 공정에 의해 제조될 수 있고, 여기서 웨이퍼는 또 다른 웨이퍼에 본딩되고, 이어서 웨이퍼 중 하나의 상당한 일부분은 공지된 웨이퍼 박화 기술을 사용하여 에칭 제거되어 디바이스 층을 얻는다. (예를 들어, 미국 특허 번호 5,024,723 및 5,189,500을 참조하고 이들 특허는 본원에 참조로 포함된다.)

[0064] 앞서 말한 것에 비추어, 본 발명의 몇몇 목적이 달성된다는 것을 알게 될 것이다. 하기 실시예는 본 발명을 예시할 것이다.

[0065] 실시예 1. 붕소-도핑된 실리콘 웨이퍼에서의 비소 및 안티모니의 편석

[0066] 고농도로 붕소 도핑된 단결정 실리콘 잉곳은 실리콘 용융물로부터 초크랄스키 방법에 의해 성장되었다. 잉곳은 추가 도펀트, 비소 또는 안티모니로 도핑되었다. 도 1은 고형화된 용융물의 분율로서 예상되는 붕소, 비소 및 안티모니 농도를 나타낸 그래프이다. 도 1의 차트에 나타낸 데이터는 하기의 계산을 사용하여 얻어졌다:

[0067] $C(X) = C_{0*}(1-X)^{(kseg-1)}$

[0068] 상기 식에서,

[0069] C(X)는 잉곳의 일정한 직경 부분을 따라 점에서의 도펀트 농도이고;

[0070] C_0는 잉곳의 일정한 직경 부분의 시작의 초기 도펀트 농도이고;

[0071] X는 동결된 잉곳의 분율이고;

[0072] k_{seg}는 편석 계수이다.

[0073] 붕소가 0.80의 편석 계수를 가지므로, 고형화된 용융물의 분율의 함수로서 붕소의 농도는 잉곳 성장의 대부분에 걸쳐 비교적 일정하였다. 도 1로부터 알 수 있듯이, 붕소 농도는 거의 약 90%의 용융물이 고형화될 때까지 약 $1.0x10^{19}$개 원자/㎤ 내지 약 $1.5x10^{19}$개 원자/㎤의 범위를 갖는 농도에서 크게 벗어나는 것을 시작하지 않았다. 비소 및 안티모니의 편석 계수가 각각 0.3 및 0.023으로 더 낮으므로, 이러한 도펀트는 결정 성장 동안에 비교적 더 일찍 상당한 농도로 용융물에 축적되고, 이로써 잉곳의 일정한 직경 부분의 시작에 비해 잉곳의 일정한 직경 부분의 끝에서 상당히 더 높은 도펀트 농도를 갖는 잉곳을 생성하였다.

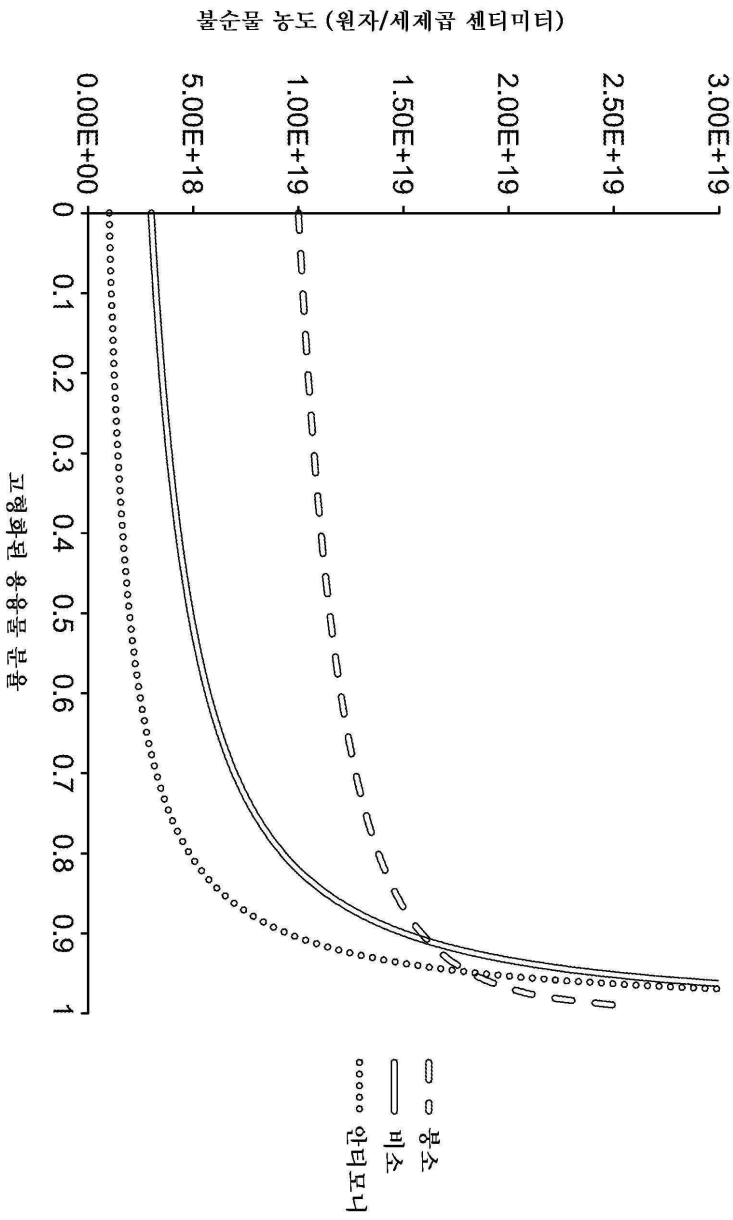
[0074] 도 1에 나타낸 그래프는 붕소 및 비소 또는 안티모니 중 하나로 도핑된 잉곳으로부터 슬라이싱된 고농도로 붕소 도핑된 저 저항률 단결정 실리콘 웨이퍼의 선택을 가능하게 하여 웨이퍼는 예상가능하고 낮은 저항률을 갖게 되고, 한편 여전히 비소 및 인으로 도핑되어 웨이퍼는 높은 농도의 공극를 갖고 따라서 추가로 웨이퍼의 중심 축으로부터 원주 엣지까지 균일하게 높은 산소 침전 거동을 갖게 된다.

[0075] 본 발명의 범주에서 벗어나지 않으면서 상기 조성물 및 방법에서 다양한 변화가 이루어질 수 있으므로, 상기 설명에 포함된 모든 사항은 예시적인 것으로 해석해야 하고 제한적인 의미로 해석해서는 안 되는 것으로 의도된다.

[0076] 본 발명의 요소 또는 그의 바람직한 실시양태(들)를 도입할 때, 단수 표현들 및 "상기"는 하나 이상의 요소가 있다는 것을 의미하도록 의도된 것이다. 용어 "포함하는", "비롯한" 및 "갖는"은 포괄적인 것이고 열거된 요소들 외에 추가 요소들이 있을 수 있다는 것을 의미하도록 의도된 것이다.

도면

도면1


불순물 농도 (원자/세제곱 센티미터)
3.00E+19
2.50E+19
2.00E+19
1.50E+19
1.00E+19
5.00E+18
0.00E+00
0
0.1
0.2
0.3
0.4
0.5
0.6
0.7
0.8
0.9
1
고형화된 용융물 분율
붕소
비소
안티모니