

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 19 年 4 月 5 日 (2007.4.5)

【公開番号】特開 2006-156608 (P2006-156608A)
 【公開日】平成 18 年 6 月 15 日 (2006.6.15)
 【年通号数】公開・登録公報 2006-023
 【出願番号】特願 2004-343274 (P2004-343274)
 【国際特許分類】

H 0 1 L 21/8246 (2006.01)

H 0 1 L 27/105 (2006.01)

H 0 1 L 43/08 (2006.01)

【F I】

H 0 1 L 27/10 4 4 7

H 0 1 L 43/08 Z

【手続補正書】

【提出日】平成 19 年 2 月 1 日 (2007.2.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

メモリ層に TMR 素子を用いる磁気メモリにおいて、前記メモリ層の素子を構成する強磁性層が引張りずみ状態となっており、前記強磁性層は Fe, Co, Ni のいずれかを含み、前記強磁性層に隣接する配線層は Ru, W, Ir, Os, Mo のいずれかを含むことを特徴とする磁気メモリ。

【請求項 2】

メモリ層に TMR 素子を用いる磁気メモリの製造方法において、前記メモリ層の素子を構成する強磁性層を Fe, Co, Ni のいずれかを含む材料で製膜し、前記強磁性層に隣接する配線層を Ru, W, Ir, Os, Mo のいずれかを含む材料で製膜し、前記配線層をスパッタリングにより製膜することを特徴とする磁気メモリの製造方法。

【請求項 3】

メモリ層に TMR 素子を用いる磁気メモリの製造方法において、前記メモリ層の素子を構成する強磁性層を製膜し、前記強磁性層と隣接する配線層が TiN, TaN, RuO₂ のいずれかのバリアメタルを有し、前記バリアメタルをスパッタリングすることにより製膜し、前記配線層を Ru, W, Ir, Os, Mo のいずれかを含む材料でスパッタリングにより製膜することを特徴とする磁気メモリの製造方法。

【請求項 4】

メモリ層に TMR 素子を用いる磁気メモリの製造方法において、前記メモリ層の素子を構成する強磁性層を製膜し、前記強磁性層と隣接する配線層が TiN, TaN, RuO₂ のいずれかのバリアメタルを有し、前記バリアメタルを Ti, Ta, Ru のいずれかをスパッタリングで堆積した後、窒化、あるいは酸化を行うことにより製膜し、前記配線層を Ru, W, Ir, Os, Mo のいずれかを含む材料でスパッタリングにより製膜することを特徴とする磁気メモリの製造方法。

【請求項 5】

メモリ層に TMR 素子を用い、前記メモリ層が上部および下部配線層の交点に配置される磁気メモリにおいて、前記メモリ層の素子を構成する強磁性層が引張りずみ状態となつて

おり、前記強磁性層はFe、Co、Niのいずれかを材料として含み、前記配線層を構成する材料として、前記強磁性層に接する部分に関してはRu、W、Ir、Os、Moのいずれかを含み、その他の配線部分にはAl、Cu、Ag、Auのいずれかを含むことを特徴とする磁気メモリ。

【請求項6】

メモリ層にTMR素子を用い、前記メモリ層が上部および下部配線層の交点に配置される磁気メモリの製造方法において、前記メモリ層の素子を構成する強磁性層を製膜し、前記配線層を構成する材料として、前記強磁性層に接する部分に関してはRu、W、Ir、Os、Moのいずれかを含み、前記配線層をスパッタリングにより製膜することを特徴とする磁気メモリの製造方法。