

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011年9月9日(09.09.2011)

PCT

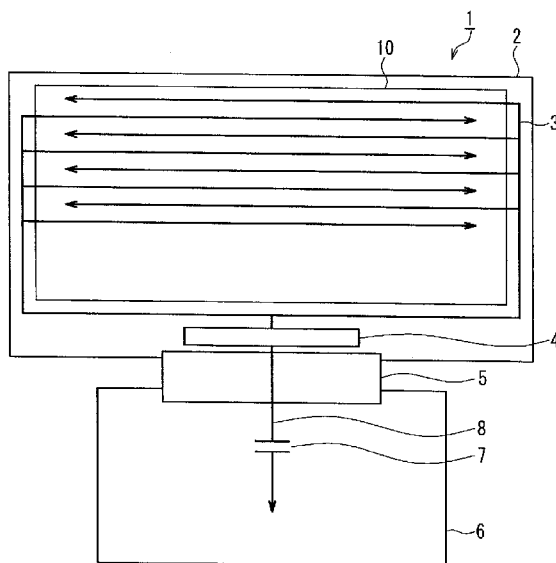
(10) 国際公開番号
WO 2011/108437 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) *G09G 3/20* (2006.01)
G02F 1/1345 (2006.01)
- (21) 国際出願番号: PCT/JP2011/054146
- (22) 国際出願日: 2011年2月24日(24.02.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-044296 2010年3月1日(01.03.2010) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2番22号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 上野孝司
(UENO Kohji).
- (74) 代理人: 特許業務法人池内・佐藤アンドパート
ナーズ(IKEUCHI SATO & PARTNER PATENT
ATTORNEYS); 〒5306026 大阪府大阪市北区天満
橋1丁目8番30号OAPタワー26階 Osaka
(JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR,
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW,
MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH,
PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST,
SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 液晶表示装置

[図1]



(4) are directly connected on the circuit board.

(57) 要約:

(57) **Abstract:** Disclosed is a liquid crystal display device wherein a bright point can be easily converted into a black point, even in the case wherein a power supply voltage generating circuit for driving a liquid crystal panel is formed in an IC chip mounted on a board. The liquid crystal display device is provided with: a drive circuit board having the IC chip (4) mounted thereon, said IC chip having the drive circuit for driving the liquid crystal panel (2) formed therein; a facing board disposed to face the drive circuit board; the liquid crystal panel (2) having a liquid crystal layer sandwiched between the drive circuit board and the facing board; an external circuit board (6) having a stabilizing capacitive element (7) mounted thereon, said stabilizing capacitive element generating a power supply voltage in the IC chip (4); and a connecting wiring board (5) that connects the drive circuit board and the external circuit board (6) to each other. Auxiliary capacitor wiring (3) that applies an auxiliary capacitive voltage to an auxiliary capacitor disposed in the pixel region (10) of the drive circuit board, and a power supply voltage terminal (14) that supplies the power supply voltage of the IC chip

[続葉有]

WO 2011/108437 A1



液晶パネルを駆動するための電源電圧生成回路が、基板上に搭載されるＩＣチップ内に形成された場合でも、輝点黒点化を容易に行える液晶表示装置を提供する。液晶パネル（２）を駆動するための駆動回路が形成されたＩＣチップ４が搭載された駆動回路基板と、前記駆動回路基板と対向して配置された対向基板と、前記駆動回路基板と前記対向基板とに挟持された液晶層を有する液晶パネル（２）と、前記ＩＣチップ（４）内で電源電圧を生成するための安定化容量素子（７）が搭載された外部回路基板（６）と、前記駆動回路基板と前記外部回路基板（６）とを接続する接続配線基板（５）とを備え、前記駆動回路基板の画素領域（１０）に配置された補助容量に、補助容量電圧を印加するための補助容量配線（３）と、前記ＩＣチップ（４）の前記電源電圧を供給する電源電圧端子（１４）とが、前記回路基板上で直接接続されている。

明 細 書

発明の名称： 液晶表示装置

技術分野

[0001] 本発明は、駆動回路が形成されたＩＣチップが、駆動回路基板上に搭載された液晶パネルを備えた液晶表示装置に関し、特に輝点を黒点化する機能を有する液晶パネルを備えた液晶表示装置に関する。

背景技術

[0002] 液晶パネルを備えた液晶表示装置は、薄型かつ省電力のディスプレイ端末として、テレビジョンやパーソナルコンピュータのモニタなど、映像表示端末の主流となっている。また、薄型軽量であるという液晶パネルの特性を活かして、カーナビゲーションやパーソナル・デジタル・アシスタント（ＰＤＡ）、携帯電話や携帯用ゲーム機器などのモバイル機器、ポータブル機器の表示端末としても盛んに用いられている。

[0003] 液晶パネルでは、一般に、液晶層を挟んで対向して配置された基板にそれぞれ形成された、画素ごとに配置された複数の画素電極と、全ての画素に共通して配置された共通電極との間に所定の電位差を与え、この電位差によって液晶層の液晶分子を回転させる。この液晶分子の回転により、液晶パネルを透過する光の偏光方向を変え、液晶パネルの前面および背面の両外面に配置された偏光板との組み合わせにおいて各画素での光の透過率を変化させて画像表示を行う。

[0004] このとき、液晶層に印加される電圧と液晶パネルの透過光の透過率の関係から、液晶パネルの駆動モードとして、液晶層に電圧が印加されていない場合に透過率が最大となるノーマリーホワイト型と、液晶層に電圧が印加されていない場合に光を透過しないノーマリーブラック型との２つの駆動モードが存在する。そして、駆動電力の省電力化に繋がるなどの利点を有するノーマリーホワイト型が、液晶パネルの駆動モードの主流の位置を占めている。

[0005] アクティブマトリクス方式のノーマリーホワイト型の液晶パネルでは、画

素電極に電圧を印加するためのスイッチング素子であるTFT (Thin Film Transistor) が破壊されて非導通となり、画素電極と共通電極との間に所定の電圧が印加されなくなってしまう場合には、画像信号として黒表示の信号が入力されていた場合でもその画素が黒色とはならず、輝点として表示されてしまうという問題を有している。このように、液晶パネルに形成された駆動回路を構成する部材の不良発生時に輝点が生じてしまうことは、その不良の存在を使用者に印象づけてしまうため好ましくない。そこで、TFTの破壊や配線の非導通またはショートなどの不良が生じた場合には、液晶パネルを構成する基板に形成された配線をレーザ加工することで、不良箇所の画素を輝点ではなく目立ちにくい黒点とする輝点黒点化技術が適用されている。

[0006] 図5に、従来のアクティブマトリクス方式の液晶パネルについての、輝点黒点化技術の適用例を示す。

[0007] 図5に示すように、アクティブマトリクス方式の液晶パネル111では、ゲートドライバ113からは走査信号が走査線G101、G102・・・に供給され、ソースドライバ112からはデータ信号が信号線S101・・・に供給される。供給された画像信号は、走査信号によってON/OFFがコントロールされるTFT121を介して画素電圧として画素電極122に印加される。この画素電圧と、対向する共通電極の電圧 V_{com} との電位差によって、液晶パネル111は画像を表示する。

[0008] 各画素の電圧の関係を等価回路としてみた場合には、TFT121のゲート電極は走査線G101・・・に、ソース電極は信号線S101・・・に、ドレイン電極は画素電極122と共通電極との間に液晶層を介することで形成される画素容量 C_{lc} の一方の電極と、各画素の画素電極とその近傍に形成された補助容量配線との間に形成される補助容量 C_{cs} の一方の電極とに接続されている。さらに、画素容量 C_{lc} の他方の電極は共通電極に電圧 V_{com} を印加する共通電圧線131に、補助容量 C_{cs} の他方の電極は補助容量を形成するための電圧 V_{cs} を印加する補助容量配線132に接続されている。

- [0009] ここで、液晶パネル 1 1 1 がノーマリーホワイタイプである場合、T F T 1 2 1 が破壊により非導通となると、画素容量 C l c には電圧が印加されないため、画素電極 1 2 2 に対応する画素が映像信号に関係なく常に輝点となる。
- [0010] この輝点を黒点化させるために、T F T 1 2 1 のドレイン電極と、画素容量 C l c および補助容量 C c s を結ぶ配線とをレーザで切断するとともに補助容量 C c s をショートさせて、画素容量 C l c に共通電極の電位 V c o m と補助容量 C c s に接続される電位 V c s 間の電位差 (V c o m - V c s) を持たせる。これにより、T F T 1 2 1 が破壊した場合であっても、画素容量 C l c には常に電圧が印加されることとなり輝点にはならない。
- [0011] そして、透過率が 0 % で黒表示となる時の画素電極 1 2 2 の電圧 V s m a x に近い電圧が画素容量 C l c に印加されるように、補助容量 C c s における補助容量電極線 1 3 2 をソースドライバ電源回路 1 1 6 と接続し、補助容量 C c s の補助容量電極線 1 3 2 と接続される側の電位 V c s をソースドライバ電源電圧とすることが提案されている（特許文献 1 参照）。

先行技術文献

特許文献

- [0012] 特許文献1：特開 2 0 0 4 - 1 1 7 7 5 3 号公報

発明の概要

発明が解決しようとする課題

- [0013] 液晶パネルの薄型、軽量であるという特徴をより活かした、ポータブルユース、もしくは、モバイルユースとしての液晶表示装置では、液晶パネルでの画像表示を行うための駆動回路を I C チップ化して、これを液晶パネルの駆動回路基板上に搭載した C O G (Chip on Glass) 技術が用いられる。そして、C O G 技術が適用された液晶表示装置においては、更なる小型化省電力化及びローコスト化の要請に対応するため、液晶パネルに搭載される I C チップ内に、より多くの周辺回路を取り込む傾向が強まっている。

[0014] 例えば、図5で示した液晶パネル111を駆動する駆動回路の場合、従来からのCOG技術において駆動回路基板に搭載されたICチップ内に形成されていた、ソースドライバ112、ゲートドライバ113以外にも、映像データ処理回路（ICコントローラ）114や階調電源回路115、ソースドライバ電源回路116、ゲートドライバ電源回路117、共通電極電圧（Vcom）電源回路118などの周辺回路が、チップ内に形成されたICチップを供えたCOGタイプの液晶パネルが、モバイル用途を中心に増えつつある。

[0015] そこで、本発明は、上記した液晶パネルのCOG技術の更なる進展を鑑み、液晶パネルを駆動するための電源電圧生成回路が、液晶パネルのパネル基板上に搭載されるICチップ内に形成された場合でも、輝点黒点化を容易に行える液晶表示装置を提供することを目的とする。

課題を解決するための手段

[0016] 上記の課題を解決するために、本発明の液晶表示装置は、液晶パネルを駆動するための駆動回路が形成されたICチップが搭載された駆動回路基板と、前記駆動回路基板と対向して配置された対向基板と、前記駆動回路基板と前記対向基板とに挟持された液晶層を有する液晶パネルと、前記ICチップ内で電源電圧を生成するための安定化容量素子が搭載された外部回路基板と、前記駆動回路基板と前記外部回路基板とを接続する接続配線基板とを備え、前記駆動回路基板の画素領域に配置された補助容量に、補助容量電圧を印加するための補助容量配線と、前記ICチップの前記電源電圧を供給する電源電圧端子とが、前記回路基板上で直接接続されていることを特徴とする。

発明の効果

[0017] 本発明によれば、輝点黒点化を容易に行うために電源電圧を補助容量に印加するための、電源電圧端子と補助容量配線との接続を、基板同士の接続部分を経由することなく短い配線長で実現することができる。このため、電源電圧生成回路をICチップに形成した輝点黒点化が可能なCOGパネルにおいて、表示画像に輝度ムラなどが生じて表示画像品位が低下することを効果

的に防止することができる。

図面の簡単な説明

[0018] [図1]本発明の実施形態にかかる液晶表示装置の概略構成を示す図である。

[図2]本発明の実施形態にかかる液晶表示装置の駆動回路基板に搭載された I Cチップの接続端子構成例を示す図である。

[図3]本発明の実施形態にかかる液晶表示装置の画像表示に関する電圧の関係の一例を示す図である。

[図4]本発明の実施形態にかかる液晶表示装置の別の構成例について、概略構成を示す図である。

[図5]従来の液晶表示装置における輝点黒点化の原理を説明するための図である。

発明を実施するための形態

[0019] 本発明にかかる液晶表示装置は、液晶パネルを駆動するための駆動回路が形成された I Cチップが搭載された駆動回路基板と、前記駆動回路基板と対向して配置された対向基板と、前記駆動回路基板と前記対向基板とに挟持された液晶層を有する液晶パネルと、前記 I Cチップ内で電源電圧を生成するための安定化容量素子が搭載された外部回路基板と、前記駆動回路基板と前記外部回路基板とを接続する接続配線基板とを備え、前記駆動回路基板の画素領域に配置された補助容量に、補助容量電圧を印加するための補助容量配線と、前記 I Cチップの前記電源電圧を供給する電源電圧端子とが、前記回路基板上で直接接続されている。

[0020] このようにすることで、電源電圧生成回路を I Cチップに形成した C O G パネルにおいて、輝点黒点化を容易に行うために I Cチップ内で生成される電源電圧を補助容量に印加するための、電源電圧端子と補助容量配線との接続を、外部回路基板や接続配線基板を介さずに、液晶パネルの駆動回路基板内で行うことができる。このため、電源電圧端子と補助容量配線との接続を、駆動回路基板と接続配線基板との接続部分、外部回路基板と接続配線基板との接続部分を經由することなく、短い配線長で実現することが可能となる。

ので、接続インピーダンスの増大に伴う負荷変動などの影響を排除することができる。この結果、ソースドライバ電源の負荷変動が原因となって、表示画像に輝度ムラなどが生じて表示画像品位が低下することを効果的に防止することができる。

[0021] 上記本発明の液晶表示装置において、前記ＩＣチップの入力端子側に形成されている前記電源電圧端子と、前記補助容量配線との接続が、前記ＩＣチップの出力端子側に形成されたダミー端子を介して行われることが好ましい。このようにすることで、安定化容量素子が外部回路基板上に形成されるため、入力端子側に形成される電源電圧端子と、出力端子側に位置する画素に形成された補助容量配線とを、短い配線長で接続することができる。

[0022] また、前記外部回路基板の安定化容量素子と前記補助容量配線とが、前記外部回路基板と前記接続回路基板に形成された補助接続配線とを介して接続されていることが好ましい。このようにすることで、補助容量配線とＩＣチップの電源電圧端子とを、駆動回路基板上の直接的な接続に加えて、外部回路基板の配線と接続配線基板の配線を介した接続を行うことができるため、接続インピーダンスをより一層低減することができ、表示画像品位の低下を防止することができる。

[0023] また、前記ＩＣチップ内で生成される電源電圧が、液晶パネルを駆動するソースドライバ電源電圧とすることができる。

[0024] （発明の実施の形態）

以下、本発明の実施形態について、図面を参照しながら説明する。

[0025] なお、以下で参照する各図は、説明の便宜上、本発明の実施形態の構成部材のうち、本発明を説明するために必要な主要部材のみを簡略化して示したものである。従って、本発明にかかる表示装置は、参照する各図に示されていない任意の構成部材を備えることができる。さらに、各図中の部材の寸法は、実際の構成部材の寸法および各部材の寸法比率等を必ずしも忠実に表したのではない。

[0026] 図１は、本発明の実施形態にかかる液晶表示装置の概略構成を示す図であ

る。

[0027] 本実施形態の液晶表示装置 1 は、液晶パネル 2 と、外部回路基板 6 と、液晶パネル 2 と外部回路基板 6 とを接続する接続配線基板 5 とを備えている。

[0028] 液晶パネル 2 は、ガラス製の駆動回路基板と、同じくガラス製の対向基板とが、所定間隔を隔てて配置されていて、駆動回路基板と対向基板との間には、図示しない液晶層が挟持されている。

[0029] 図 1 では、液晶パネル 2 において、複数の画素が形成された画素領域 10 に、図 1 中の横方向である走査線方向に配置された補助容量配線 3 のみを示している。図 1 に示した例では、この補助容量配線 3 は、画素領域 10 に複数個がマトリクス状に形成された図示しない画素電極と絶縁層を隔てて配置されていて、画素電極との間にそれぞれの画素毎に補助容量 C_{cs} を形成する。なお、図 1 に示した補助容量配線は一例にすぎず、図 1 に示したように左右両方向から交互に配線されるという配線手法に限定されるものではない。

[0030] なお、図示していないが、液晶パネル 2 を構成する 2 枚の基板の内の一方の基板である駆動回路基板の内表面には、上記したように、複数個の画素電極が、複数の行および複数の列を形成してマトリクス状に配置されている。また、液晶パネルを構成する 2 枚の基板の内の他方の基板である対向基板には、その内表面に共通電極が形成されていて、画素電極と共通電極との間の電位を調整することで、液晶層の液晶粒子の配向状態を変化させて文字や画像の表示が行われる。

[0031] 本実施形態にかかる液晶表示装置 1 の液晶パネル 2 では、駆動回路基板の画素領域 10 には、画素電極の行方向に配置された複数の走査線、列方向に配置された複数の信号線、さらに、直交する走査線と信号線との交点近傍に配置され、それぞれの画素電極に接続されたスイッチング素子である TFT が形成されている。そして、走査線に順次走査電圧が印加されることで、行ごとにスイッチング素子である TFT がオンとなって選択され、さらに、信号線を介して選択された行に属するそれぞれの画素電極に、画像表示に必要な

な画素電圧が印加される。

[0032] 一方の基板である対向基板の内表面には、カラー画像表示のためにそれぞれの画素に対応してカラーフィルタが形成され、カラーフィルタの間にはBM層が形成されている。これら駆動回路基板と対向基板の内部構造は、液晶パネルとして一般的なもののなので、図示した詳細な説明は省略する。

[0033] なお、上記液晶パネル2の説明では、対向基板の内部にカラーフィルタが形成されるカラー画像の表示が可能な液晶パネル2として説明したが、本発明の液晶表示装置に使用される液晶パネルは、カラー表示のものに限られず、単色や多色での表示が行われるものも含まれる。また、カラーフィルタが対向基板に形成されるものに限らず、カラーフィルタ（CF）がアレイ基板とも称される駆動回路基板上に形成された、CF on array（シー・エフ・オン・アレイ）と呼ばれる基板構成であってもかまわない。さらに、上記説明では、共通電極が対向基板に形成されて、液晶層に対し垂直方向に電圧が印加される構成を示したが、共通電極が画素電極とともに駆動回路基板に形成されていて、液晶層に横方向に電圧が印加されるIPS方式の液晶パネルであってもかまわない。

[0034] 液晶パネル2の駆動回路基板は、実際には対向基板よりも少し大きな表面積を持っていて、画素領域10以外の部分で対向基板に覆われずに露出している部分を有している。そして、この露出部分に、液晶パネル2を駆動させる駆動回路が形成されたICチップ4が搭載されている。なお、図1では、便宜上1つのICチップ4が搭載された状態を示しているが、本発明の液晶表示装置の液晶パネルはこれに限られるものではなく、複数のICチップが搭載される場合もある。また、図1では、液晶パネル2の図1中の下方方向に位置する一つの辺の近傍にのみICチップ4が搭載された状態を示したが、複数のICチップが搭載される場合には、液晶パネル2の2つ以上の辺の近傍の、画素領域10の周辺部分にICチップ4が配置される場合がある。

[0035] ICチップ4には、液晶パネル2を駆動する駆動回路として、走査線を順次選択して画素領域10の各画素電極に対応して設けられたTFTのON／

OFFを切り替えるゲートドライバ、対応した信号線を介してONになったTFTから画素電極に画像信号を入力するソースドライバなどが形成されている。また、ゲートドライバとソースドライバとを制御する映像データ処理回路や、画像信号として画素電極に印加される電圧を実際に形成する階調電源回路などの電源電圧生成回路が適宜組み込まれる。

[0036] さらに、ICチップ4には、液晶パネル外部から供給された電位に基づいて、ソースドライバを駆動するためのソースドライバ駆動電圧（AVDD）を生成する、ソースドライバ駆動電圧生成回路が形成されている。以下、本実施形態では、本発明におけるICチップ内で生成される電源電圧が、ソースドライバ電源電圧である場合を例示して説明を進める。

[0037] ICチップ4には、図2を用いて後述するように、図1中の上側である画素領域10側に形成された出力端子群11と、液晶パネル2の辺方向である図1中の下側に形成された入力端子13群とを有している。そして、ICチップ4の出力端子11群は、図示しない配線で画素領域10に形成された走査線および信号線に接続されている。また、ICチップ4の入力端子13群は、液晶パネル2の辺の近傍に設けられた図示しない接続端子部の接続端子と、図示しない配線を介して接続されている。

[0038] 液晶パネル2の接続端子部の接続端子は、接続配線基板であるフレキシブルプリント基板（FPC）5を介して、外部回路基板6と接続されている。

[0039] 外部回路基板6には、液晶パネル2に搭載されたICチップ4に形成された駆動回路を動作させるための電源電圧を生成する回路や、信号を入力するための各種回路が形成される。また、ICチップ4で、各種の信号や電源電圧を生成する場合に必要な、コンデンサなど比較的容積の大きい回路部品が搭載されている。そして、本実施形態の液晶表示装置1では、外部回路基板6に、ICチップ4に入力される電位からソースドライバ電源電圧を生成するために必要な安定化容量素子であるデカップリング容量7が搭載されている。デカップリング容量7は、ICチップ4のソースドライバ電源端子と、液晶パネル2の駆動回路基板からFPC5を介して外部回路基板6までを接

続する電源安定化配線 8 で接続されている。

[0040] また、I C チップ 4 のソースドライバ電源端子は、電源安定化配線 8 を介して、画素領域 10 に形成された補助容量配線 3 と、液晶パネル 2 の駆動回路基板上で直接接続されている。このように、外部回路基板 6 上に形成されたデカップリング容量 7 を用いて I C チップ 4 で生成されるソースドライバ電源電圧を、液晶パネル 2 の駆動回路基板上で電源安定化配線 8 を介して補助容量配線 3 に直接接続して印加することで、ソースドライバ電源電圧を補助容量配線 3 に、端子同士の接続インピーダンスの増大を伴うことなく供給することができる。

[0041] 上記本実施形態の場合と比較して、電源安定化配線を用いずに、外部回路基板 6 上のデカップリング容量 7 と駆動回路基板上の補助容量配線 3 とを、F P C 5 を介して接続する場合には、外部回路基板 6 と F P C 5 との接続端子、F P C 5 と駆動回路基板との接続端子の、2 つの接続端子を経て接続することとなり、接続端子部分で生じる接続インピーダンスの増大が避けられない。また、駆動回路基板上の接続端子から駆動回路基板上の補助容量配線への接続端子に至るまでの間に、のべ 3 枚の基板を経由することになるため、接続配線長が長くなることも避けられない。

[0042] すなわち、上記本実施形態の液晶表示装置 1 では、接続端子の接続インピーダンスの増大と接続配線が長くなることに起因する、ソースドライバ電源電圧の負荷変動を効果的に排除することができる。したがって、本実施形態の液晶表示装置 1 では、ソースドライバ電源電圧の負荷変動が原因となって生じる、表示画像の輝度ムラの発生を抑えた、高い画像品位を備えた液晶表示装置 1 を実現することができる。

[0043] 図 2 は、本実施形態にかかる液晶表示装置 1 の、駆動回路基板に搭載された I C チップ 4 の接続端子構成を例示する図である。なお、図 2 は、I C チップ 4 の駆動回路基板に搭載されるときにの搭載面側から見た状態を示している。

[0044] 図 2 に示すように、I C チップ 4 の駆動回路基板への搭載面には、その一

方の端部の近傍に出力端子 11 群が形成されていて、他方の端部の近傍に入力端子 13 群が形成されている。そして、液晶パネル 2 の駆動回路基板の辺の近傍に形成された図示しない接続端子部から FPC5 を介して外部回路基板 6 から入力された電源電圧や映像信号が、入力端子 13 から ICチップ 4 内に入力され、ICチップ 4 で信号処理などが行われた後に出力端子 11 から、駆動回路基板上に形成された図示しない配線を介して画像表示領域 10 の図示しない走査線や信号線に出力されることになる。

[0045] 上記したように、ICチップ 4 でソースドライバ電源電圧を生成するためには、外付けのデカップリング容量 7 が必要となるが、このデカップリング容量 7 が外部回路基板 6 上に形成されているため、ICチップ 4 とデカップリング容量 7 とを接続する端子 14 は、入力端子 13 群の中に形成することが好ましい。このとき、デカップリング容量 7 と接続された端子 14 の電圧は、そのままソースドライバ電源電圧となるため、端子 14 はソースドライバ電源電圧端子 14 と考えることができる。

[0046] このソースドライバ電源電圧端子 14 と画素領域 10 の補助容量配線 3 とを接続するために、本実施形態の液晶表示装置 1 では、ICチップ 4 の駆動回路基板への搭載面において、ソースドライバ電源電圧端子 14 が形成された位置と対向する位置に形成された出力端子 11 群の中の端子をダミー端子 12 とすることで、電源安定化配線 8 をそのまま直線状に図 2 における上側である画像表示領域 10 側に延長して、ソースドライバ電源電圧端子 14 と図 2 では図示しない補助容量配線とを接続している。

[0047] なお、このように電源安定化配線 8 を、そのまま画像表示領域 10 側に延長することにより、配線長がより短い状態でソースドライバ電源電圧端子 14 と補助容量配線 3 とを接続することができるので、ICチップ 4 の端子構成を図 2 に示したものとすることが好ましいのであるが、本発明において図 2 で示した ICチップ 4 の接続端子配列は必須のものではない。ソースドライバ電源電圧端子 14 と補助容量配線 3 とを接続する電源安定化配線 8 を直線状の配線以外の配線として形成することができるし、ソースドライバ電源

電圧端子 14 を IC チップ 4 の出力端子 11 群側に形成することも可能である。

[0048] 図 3 は、本実施形態の液晶表示装置における、画像表示に関する電圧の関係の一例を示す図である。

[0049] 図 3 に例示するように、本実施形態の液晶表示装置 1 で用いる液晶パネル 2 では、ソースドライバ電源電圧として正の ADV と、負の $-AVDD$ との 2 つの極性の電圧を用いる。この正負 2 つの極性の電圧を用いて、ドット反転、ライン反転、フレーム反転のいずれかの反転駆動を行うことで、各画素の液晶層に常に同じ極性の電圧が印加されてその寿命が短くなることを防止することができる。このとき、ソースドライバ電源電圧として、正負の 2 つの電圧を IC チップ 4 で生成させて用いることで、システム化された液晶パネルの駆動回路が形成された IC チップ 4 において、信号処理系の低電圧、ゲート ON/OFF のための高電圧が混在する中で、中程度の電源電位を生成するプロセスを簡易化することができる。

[0050] 具体的には、上記したように、 ADV は、例えば IC チップへの入力電位 3.3 V から例えばチャージポンプなどの手法により形成された +6 V であり、 $-AVDD$ は同じく IC チップへの入力電位 3.3 V から形成された -6 V とすることができる。

[0051] このとき、対向電極電圧 V_{com} は、 $AVDD$ 及び $-AVDD$ の中心電圧である、GND より所定電圧 ΔV だけ電圧の低い位置が最適となる。これは液晶パネル 2 の画素領域 10 で画素電極周辺の浮遊容量が形成される関係から、ゲート OFF 時に補助容量を介して、電荷の再分配が起こるためである。

[0052] 本実施形態の液晶表示装置 1 では、補助容量電圧としてソースドライバ電源電圧 $AVDD$ を用いるため、仮に画素領域 10 に形成された TFT が動作不良となって画素電極に正しい電圧が印加されなくなった場合でも、レーザ加工により TFT のドレイン電極と、画素容量 C_{lc} および補助容量 C_{cs} とを切断するとともに補助容量 C_{cs} をショートさせて、画素容量 C_{lc} に

共通電極の電位 V_{com} と補助容量電圧である $AVDD$ との間の電位差である、図 3 中の V_2 ($AVDD - V_{com}$) を印加することができる。この電位は、通常の画像表示において、画素電極に印加される黒表示時の液晶印加電圧に近い電圧であるため、TFT 不良により生じてしまう輝点を黒点化できることが分かる。

[0053] 図 4 は、本実施形態の別の形態にかかる液晶表示装置の構成例を示す図である。

[0054] 図 4 に示す、本実施形態の別の形態にかかる液晶表示装置 1 a は、図 1 で示した本実施形態の液晶表示装置 1 と比較して、外部回路基板 6 上に形成された安定化容量であるデカップリング容量 7 と、液晶パネル 2 の画素領域 10 に形成された補助容量配線 3 とが、電源安定化配線 8 で接続されていることに加え、外部回路基板 6 から接続配線基板である FPC 5 を介して液晶パネル 2 の駆動回路基板とを接続する補助接続配線 9 によっても接続されている点異なる。

[0055] このように、電源安定化配線 8 以外にも、外部回路基板 6 と FPC 5 とに形成された補助接続配線 9 を用いてデカップリング容量 7 と補助容量配線 3 とを接続することで、IC チップ 4 のソースドライバ電源電圧端子 14 と補助容量配線 3 との接続経路が増えて、ソースドライバ電源電圧端子 14 と補助容量配線 3 との接続インピーダンスをより一層低減することができる。このため、ソースドライバ電源電圧の負荷変動をさらに低減させ、表示画像に輝度ムラなどの表示品位を低下させるノイズが生じることをより効果的に回避することができる。

[0056] 以上、本発明の実施形態の説明において、駆動回路基板と外部回路基板とを接続する接続配線基板として、フレキシブルプリント基板 (FPC) を用いた例を示したが、駆動回路基板と外部回路基板との接続手段は、上記説明した FPC に限定されるものではない。本発明における接続配線基板としての概念には、コネクタなど回路基板同士を接続する他の接続手段をも含むものである。

- [0057] また、FPC上に、液晶パネルを駆動するための半導体素子やコンデンサなどの回路素子が搭載されるTCP (Tape Carrier Package) 技術が採用される場合もある。このとき、ICチップでソースドライバ電源電圧を生成するための安定化容量素子が、TCP技術に基づいてFPC上に形成された場合には、FPCの安定化容量素子搭載部分が、本発明における外部回路基板を兼ねることとなる。
- [0058] なお、上記本実施形態の説明では、外部基板に搭載された安定化容量素子と接続されてICチップ内で生成される電源電圧として、液晶パネルを駆動するソースドライバの電源電圧の場合について説明したが、本発明の電源電圧はこれに限られものではない。輝点を黒点化するという本発明の目的を達成できる能力を有していれば、ICチップ内で生成されるロジック電圧などの、各種の電源電圧を補助容量電圧配線と接続することができる。
- [0059] また、これら各種の電源電圧の中では、補助容量電圧配線と接続したときに、共通電極の電位と補助容量の電位との電位差が基点を黒点化するのに適した電位のものを選択すべきである。例えば、上記例示したソースドライバの電源電圧を用いた場合に所望の電位差よりも大きくなりすぎる場合には、より低電位であるロジック電圧を用いることが好ましい。
- [0060] また、図1および図4では、図示しての説明を省略したが、液晶パネルの前面側および背面側には、図示しない一对の偏光板が、通常はそれぞれの偏光角を略90度異ならせた状態である所定方向に向けた状態で配置されていて、液晶層と組み合わせられることで透過光を制御して画像表示を行っていることは言うまでもない。
- [0061] また、同じく図示を省略するが、液晶パネルの偏光板よりもさらに背面側には、液晶パネルで画像を表示するために必要な照射光を照射するバックライトが配置される。本発明の液晶表示装置のバックライトとしては、例えば、サイドライト型またはエッジライト型と呼ばれるタイプであり、平板状の導光体と、その側面に設けられた冷陰極蛍光管または発光ダイオードなどの光源から構成されるものを用いることができる。また、直下型とばれる、液

晶パネルの背面に、液晶パネル側に光を照射するように光源を平面的に配置して、光源からの照射光が集光シートや拡散シートなどの光学シートを介して液晶パネルに照射されるタイプを用いることもできる。バックライトに用いられる光源も、冷陰極蛍光管や発光ダイオードに限られず、熱陰極蛍光管やEL発光体など各種のものを用いることができる。

- [0062] さらに、液晶パネルとしては、バックライトからの照射光を画像表示に用いる透過型または半透過型と呼ばれるものに限らず、液晶パネルの前面側に配置された基板を透過して入射する外光を背面側に配置された基板に形成された反射電極で反射させて画像表示に用いる、反射型の液晶パネルを用いることができる。反射型の液晶パネルの場合には、バックライトと液晶パネルの背面側に配置される偏光板とが不要となる。

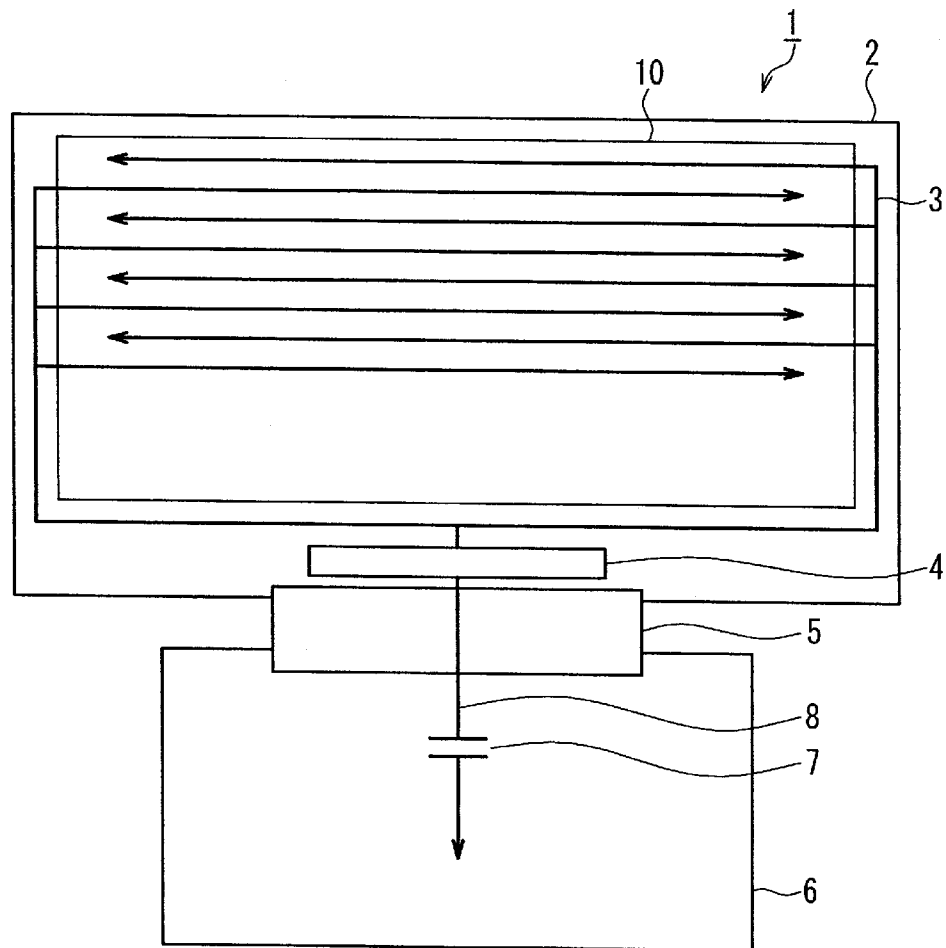
産業上の利用可能性

- [0063] 本発明は、液晶パネルを駆動する駆動回路がICチップとして液晶パネルの駆動回路基板に搭載され、かつ、画素電極に正常な電位が印加されなくなった場合に生じる輝点を黒点化することができ、表示画像の品位の低下がない液晶表示装置として産業上利用可能である。

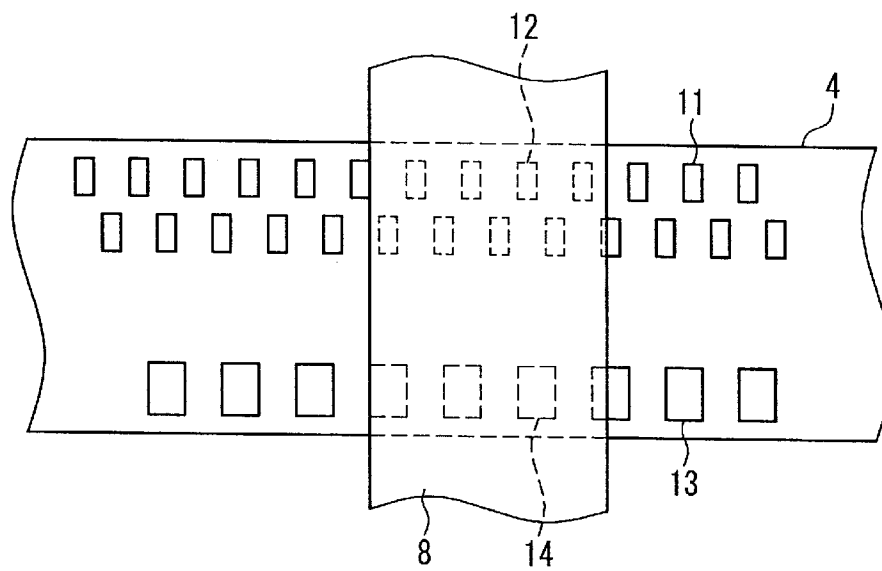
請求の範囲

- [請求項1] 液晶パネルを駆動するための駆動回路が形成されたＩＣチップが搭載された駆動回路基板と、前記駆動回路基板と対向して配置された対向基板と、前記駆動回路基板と前記対向基板とに挟持された液晶層を有する液晶パネルと、
- 前記ＩＣチップ内で電源電圧を生成するための安定化容量素子が搭載された外部回路基板と、
- 前記駆動回路基板と前記外部回路基板とを接続する接続配線基板とを備え、
- 前記駆動回路基板の画素領域に配置された補助容量に、補助容量電圧を印加するための補助容量配線と、前記ＩＣチップの前記電源電圧を供給する電源電圧端子とが、前記回路基板上で直接接続されていることを特徴とする液晶表示装置。
- [請求項2] 前記ＩＣチップの入力端子側に形成されている前記電源電圧端子と、前記補助容量配線との接続が、前記ＩＣチップの出力端子側に形成されたダミー端子を介して行われる請求項１に記載の液晶表示装置。
- [請求項3] 前記外部回路基板の安定化容量素子と前記補助容量配線とが、前記外部回路基板と前記接続回路基板に形成された補助接続配線とを介して接続されている請求項１または２に記載の液晶表示装置。
- [請求項4] 前記ＩＣチップ内で生成される電源電圧が、液晶パネルを駆動するソースドライバ電源電圧である請求項１～３のいずれか１項に記載の液晶表示装置。

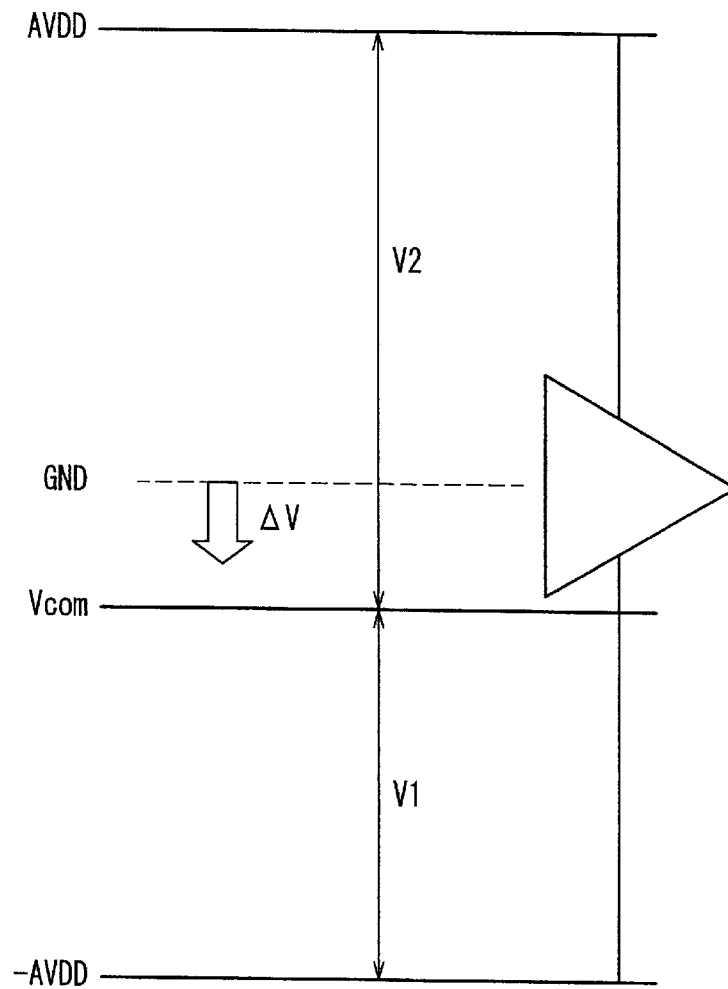
[図1]



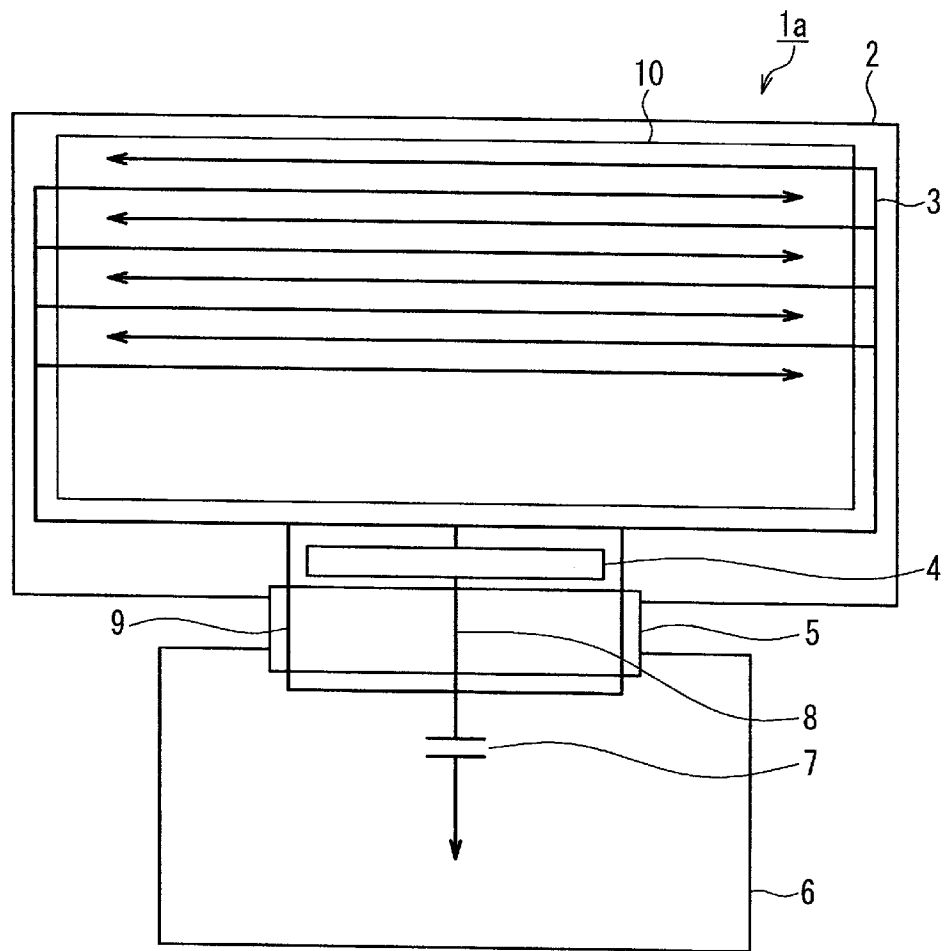
[図2]



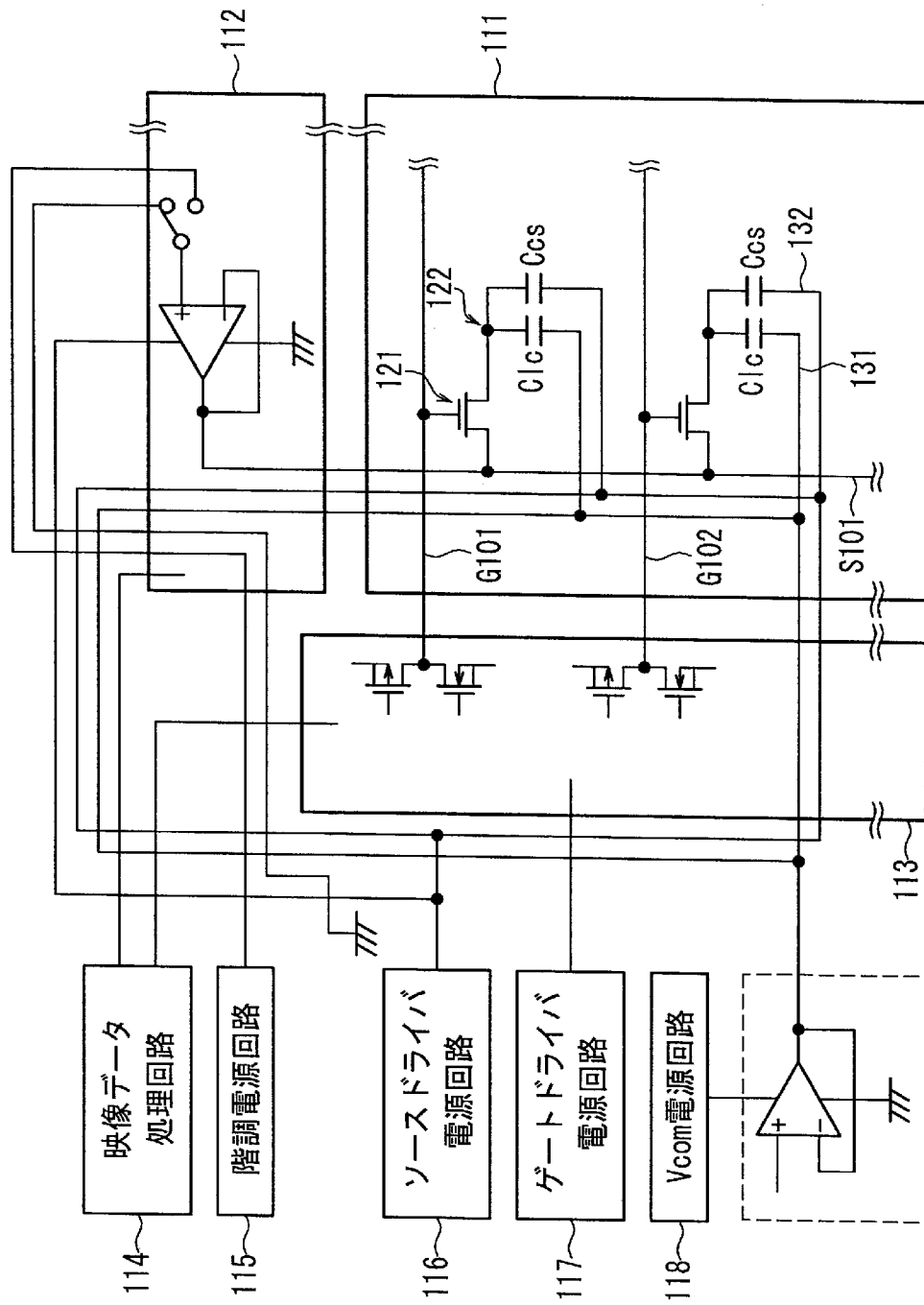
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/054146

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01) i, G02F1/1345(2006.01) i, G09G3/20(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/36, G02F1/1345, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-108021 A (Hitachi, Ltd.), 11 April 2003 (11.04.2003), paragraphs [0085] to [0087], [0073], [0004], [0081]; fig. 5, 7 & US 2003/0063080 A1 & US 2005/0205877 A1 & TW 233078 B & KR 10-2003-0026861 A & CN 1410966 A	1-4
Y	JP 2002-287655 A (Sharp Corp.), 04 October 2002 (04.10.2002), paragraphs [0119] to [0121]; fig. 2, 6 (Family: none)	1-4
A	JP 2004-117753 A (Sharp Corp.), 15 April 2004 (15.04.2004), entire text; all drawings (Family: none)	1-4



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

08 April, 2011 (08.04.11)

Date of mailing of the international search report

19 April, 2011 (19.04.11)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/054146

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 1996-248389 A (Casio Computer Co., Ltd.), 27 September 1996 (27.09.1996), entire text; all drawings (Family: none)	1-4

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/36(2006.01)i, G02F1/1345(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/36, G02F1/1345, G09G3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-108021 A（株式会社日立製作所）2003.04.11, 【0085】～【0087】、【0073】、【0004】、【0081】、図5、図7 & US 2003/0063080 A1 & US 2005/0205877 A1 & TW 233078 B & KR 10-2003-0026861 A & CN 1410966 A	1 - 4
Y	JP 2002-287655 A（シャープ株式会社）2002.10.04, 【0119】～【0121】、図2、図6（ファミリーなし）	1 - 4

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 8 . 0 4 . 2 0 1 1

国際調査報告の発送日

1 9 . 0 4 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

堀部 修平

電話番号 03-3581-1101 内線 3226

2 G

4 7 4 3

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2004-117753 A (シャープ株式会社) 2004.04.15, 全文、全図 (ファミリーなし)	1 - 4
A	JP 1996-248389 A (カシオ計算機株式会社) 1996.09.27, 全文、全図 (ファミリーなし)	1 - 4