

⑫

BREVET D'INVENTION

B1

⑤④ Substrat piézoélectrique sur isolant (POI) et procédé de fabrication d'un substrat piézoélectrique sur isolant (POI).

②② Date de dépôt : 30.03.22.

③③ Priorité :

⑥⑥ Références à d'autres documents nationaux
apparentés :

☐ Demande(s) d'extension :

⑦① Demandeur(s) : *Soitec Société anonyme à conseil
d'administration* — FR.

④③ Date de mise à la disposition du public
de la demande : 06.10.23 Bulletin 23/40.

④⑤ Date de la mise à disposition du public du
brevet d'invention : 23.08.24 Bulletin 24/34.

⑤⑥ Liste des documents cités dans le rapport de
recherche :

Se reporter à la fin du présent fascicule

⑦② Inventeur(s) : CAULMILONE Raphael, BERTRAND
Isabelle et ALLIBERT Frédéric.

⑦③ Titulaire(s) : *Soitec Société anonyme à conseil
d'administration.*

⑦④ Mandataire(s) : GRÜNECKER.



Description

Titre de l'invention : Substrat piézoélectrique sur isolant (POI) et procédé de fabrication d'un substrat piézoélectrique sur isolant (POI)

- [0001] L'invention concerne un substrat piézoélectrique sur isolant (POI) comprenant dans cet ordre un substrat support, une structure de piégeage, une couche diélectrique et une couche piézoélectrique, ainsi qu'un procédé de fabrication d'un tel substrat POI.
- [0002] De tels substrats sont connus dans l'état de l'art. Dans et/ou sur la couche piézoélectrique sont réalisés les dispositifs tels que capteurs ou filtres.
- [0003] La structure de piégeage permet de réduire des pertes liées à des effets parasites à l'interface entre le substrat support et la couche diélectrique. En effet, la couche de piégeage, qui est insérée entre le substrat support et la couche diélectrique, sert à diminuer la densité de porteurs libres et à empêcher les variations du niveau de Fermi. Il en résulte une résistivité plus élevée et constante dans le substrat support, qui permet une réduction d'effets parasites tels que l'atténuation du signal, la génération de signaux harmoniques ou le couplage conducteur.
- [0004] Cependant on observe que, lors de traitements thermiques dans le cadre de ou ultérieurs à la fabrication des substrats POI, des éléments métalliques de la couche piézoélectrique, tel que le lithium, peuvent diffuser à travers la couche diélectrique et la structure de piégeage jusqu'à l'interface avec le substrat support. L'accumulation de ces éléments métalliques réduit les performances de la structure de piégeage et la suppression des effets parasites est ainsi négativement affectée.
- [0005] L'objet de l'invention est donc de réduire l'effet néfaste de la diffusion des éléments métalliques à travers la structure du substrat POI.
- [0006] L'objet de l'invention est réalisé par un substrat piézoélectrique sur isolant (POI) comprenant: un substrat support, en particulier un substrat à base de silicium, une couche piézoélectrique, en particulier une couche de tantalate de lithium (LTO) ou de niobate de lithium (LNO), une couche diélectrique, en particulier une couche d'oxyde de silicium, en sandwich entre la couche piézoélectrique et le substrat support, une structure de piégeage en sandwich entre la couche diélectrique et le substrat support, **caractérisé en ce que** la structure de piégeage comprend au moins deux couches de piégeage, les couches de piégeage étant séparées les unes des autres par une couche intermédiaire diélectrique. La séparation de la structure de piégeage en au moins deux couches de piégeage avec une couche diélectrique entre deux couches de piégeage permet de ségréger une partie de la contamination par les éléments métalliques aux interfaces entre les couches de piégeage, la couche intermédiaire ainsi réduisant le

niveau de cumulation des éléments métalliques à l'interface entre la structure de piégeage et le substrat support. Ainsi, l'effet parasite peut être efficacement réduit. Le substrat support peut avoir de préférence une résistivité supérieure ou égale à $500\Omega\cdot\text{cm}$

- [0007] Selon un mode réalisation, les couches de piégeage du substrat POI peuvent être à base de silicium polycristallin ou amorphe ou poreux ou à base de carbure de silicium (SiC). De tels couches réduisent de manière efficace les effets parasites.
- [0008] Selon un mode réalisation, la couche intermédiaire diélectrique du substrat POI peut être une couche d'oxyde de silicium, en particulier une couche d'oxyde de silicium natif ou une couche déposée par dépôt chimique en phase vapeur (CVD) ou une couche obtenue par oxydation thermique. Les oxydes de silicium sont faciles à réaliser et en même temps on peut observer une accumulation des éléments métalliques diffusés au niveau des interfaces des couches intermédiaires de la structure de piégeage.
- [0009] Selon un mode réalisation, la ou les couches intermédiaires diélectriques du substrat POI peuvent avoir une épaisseur égale ou inférieure à 5nm, en particulier égale ou inférieure à 1nm. Même des couches de telles faibles épaisseurs montrent un effet sur la réduction des effets parasites.
- [0010] Selon un mode réalisation, au moins deux des au moins deux couches de piégeage peuvent avoir une ou plusieurs propriétés physiques, en particulier une la taille de grain différente. Ainsi il devient possible d'encore améliorer la suppression des effets parasites.
- [0011] Selon un mode réalisation, chaque couche de piégeage du substrat POI peut avoir la même épaisseur. Selon une alternative, au moins une couche de piégeage du substrat POI peut avoir une épaisseur différente de ou des autres couches de piégeage. Ceci permet d'optimiser les propriétés du substrat POI.
- [0012] Selon un mode réalisation, la structure de piégeage du substrat POI peut avoir une épaisseur égale ou inférieure à $5\mu\text{m}$, de préférence égale ou inférieure à $2\mu\text{m}$. Ainsi, même avec des structures de piégeage plus minces que dans l'état de l'art on peut obtenir une réduction de l'effet parasite satisfaisante.
- [0013] L'objet de l'invention est également réalisé par le procédé de fabrication d'un substrat piézoélectrique sur isolant (POI) tel que décrit ci-dessus et comprenant les étapes de : fournir un substrat support, en particulier un substrat à base de silicium, fournir un substrat comprenant une couche piézoélectrique, en particulier un substrat comprenant du tantalate de lithium (LTO) ou du niobate de lithium (LNO), former une structure de piégeage au-dessus du substrat support, former une couche diélectrique, en particulier une couche d'oxyde de silicium, au-dessus du substrat comprenant une couche piézoélectrique et/ou au-dessus la structure de piégeage, assembler le substrat comprenant une couche piézoélectrique avec le substrat support tel que la couche di-

électrique et la structure de piégeage sont en sandwich entre la couche piézoélectrique et le substrat support, caractérisé en ce que l'étape de former la structure de piégeage comprend former une première couche de piégeage, former une couche intermédiaire diélectrique sur la première couche de piégeage et former une deuxième couche de piégeage sur la couche intermédiaire diélectrique. Avec ce procédé un substrat peut être obtenu qui permet de réduire de manière efficace l'effet négatif de la diffusion d'éléments métalliques vers le substrat support.

- [0014] Selon un mode réalisation, le procédé de fabrication d'un substrat piézoélectrique peut comprendre de plus une étape de : former une zone de fragilisation à l'intérieur de la couche piézoélectrique, et réaliser une fracture le long de la zone de fragilisation pour séparer une partie de la couche piézoélectrique du restant du substrat comprenant la couche piézoélectrique après l'étape d'assemblage pour transférer la partie de la couche piézoélectrique sur le substrat support. Ce procédé permet de fabriquer les substrats POI selon l'invention de manière industrielle.
- [0015] L'invention et ses avantages seront expliqués plus en détail dans la suite au moyen de modes de réalisation avantageux, donnés en exemple et en s'appuyant sur les figures suivantes, dans lesquelles les numéros de référence identifient des caractéristiques de l'invention.
- [0016] [Fig.1] représente schématiquement un substrat piézoélectrique sur isolant (POI) selon un premier mode de réalisation de l'invention.
- [0017] [Fig.2] représente schématiquement un substrat piézoélectrique sur isolant (POI) selon un deuxième mode de réalisation de l'invention.
- [0018] [Fig.3] représente schématiquement un substrat piézoélectrique sur isolant (POI) selon un troisième mode de réalisation de l'invention.
- [0019] [Fig.4] représente schématiquement un procédé de fabrication d'un substrat piézoélectrique sur isolant (POI) selon un quatrième mode de réalisation de l'invention.
- [0020] Les modes de réalisation décrits ne constituent que des configurations possibles et il est rappelé que les caractéristiques individuelles telles que décrites ci-dessus peuvent être fournies indépendamment les unes des autres ou peuvent être omises tout à fait lors de la mise en œuvre de la présente invention.
- [0021] [Fig.1] représente schématiquement un substrat piézoélectrique sur isolant (POI) 100 selon le premier mode de réalisation de l'invention.
- [0022] Le substrat piézoélectrique sur isolant 100 comprend un substrat support 102. Dans ce premier mode de réalisation, le substrat support 102 est un substrat à base de silicium, notamment une plaquette de silicium monocristallin. Le substrat support a de préférence une résistivité supérieure ou égale à 500Ω.cm.
- [0023] Une structure de piégeage 104 est agencée au-dessus du substrat support 102. La structure de piégeage 104 peut être en contact direct avec le substrat support 102. La

structure de piégeage 104 a une épaisseur égale ou inférieure à 5µm, de préférence égale ou inférieure à 2µm.

[0024] Selon le premier mode de réalisation la structure de piégeage 104 comprend trois couches : une première couche de piégeage 104a, une couche intermédiaire diélectrique 104b et une deuxième couche de piégeage 104c.

[0025] Les couches de piégeage 104a, 104c sont à base de silicium polycristallin ou amorphe ou poreux ou à base de carbure de silicium (SiC). De préférence il s'agit de couches déposées par dépôt chimique en phase vapeur à basse pression (LPCVD). Dans ce mode de réalisation les deux couches de piégeage 104a, 104c ont la même épaisseur.

[0026] La couche intermédiaire diélectrique 104b peut être une couche d'oxyde de silicium, de préférence une couche d'oxyde de silicium natif. Selon des variantes, la couche intermédiaire diélectrique peut aussi être formée par dépôt chimique en phase vapeur (CVD) ou par oxydation thermique. La couche intermédiaire diélectrique 104b a de préférence une épaisseur plus fine que les couches de piégeage 104a, 104b, en particulier une épaisseur qui est égale ou inférieure à 5nm, en particulier égale ou inférieure à 1nm.

[0027] Une couche diélectrique 106 est agencée au-dessus, en particulier directement sur la structure de piégeage 104. La couche diélectrique 106 est de préférence une couche à base d'oxyde de silicium. La couche diélectrique 106 a de préférence une épaisseur entre 100nm et 1µm, en particulier entre 200nm et 700nm. La couche diélectrique 106 peut être formée par dépôt CVD ou tout autre procédé de dépôt approprié.

[0028] Une couche piézoélectrique 108 est agencée au-dessus, en particulier directement sur la couche diélectrique 106. Il s'agit de préférence d'une couche de tantalate de lithium (LTO) ou de niobate de lithium (LNO). La couche piézoélectrique 108 a typiquement une épaisseur comprise entre 200nm et 1µm.

[0029] Selon une variante, les deux couches de piégeage 104a et 104c peuvent avoir une ou plusieurs propriétés physiques, telle que la taille de grain, différentes.

[0030] La séparation de la structure de piégeage 104 en au moins deux couches de piégeage 104a, 104c avec une couche intermédiaire diélectrique 104b entre les deux couches de piégeage 104a, 104c permet de ségréger une partie de la contamination par les éléments métalliques aux interfaces entre les couches de piégeage 104a, 104c et la couche intermédiaire 104b ainsi réduisant la concentration des éléments métalliques à l'interface entre la structure de piégeage 104 et le substrat support 102. Ainsi, il est pallié à la réduction de la suppression des effets parasites.

[0031] [Fig.2] représente schématiquement un substrat piézoélectrique sur isolant (POI) 200 selon un deuxième mode de réalisation de l'invention.

[0032] Le substrat piézoélectrique sur isolant 200 comprend le substrat support 102, la

couche diélectrique 106 et la couche piézoélectrique 108 du premier mode de réalisation. Une nouvelle description de ces couches et de leurs propriétés est omise et il est référé à leur description ci-dessus en relation avec le premier mode de réalisation.

- [0033] La seule différence entre le premier et le deuxième mode de réalisation réside dans l'utilisation d'une autre structure de piégeage 204.
- [0034] Dans le deuxième mode de réalisation la structure de piégeage 204 comprend au total cinq couches de piégeage 204a, 204c, 204e, 204g et 204i. Une couche diélectrique intermédiaire 204b, 204d, 204f et 204h est à chaque fois intercalée entre deux couches de piégeage.
- [0035] Les couches de piégeage 204a, 204c, 204e, 204g et 204i sont réalisées de la même manière que les couches de piégeage 104a et 104c du premier mode de réalisation et elles ont les mêmes propriétés physiques que ces dernières. Elles ont notamment toutes les mêmes épaisseurs, en particulier toutes une épaisseur de 0,2µm ou moins.
- [0036] De même, les couches intermédiaires diélectriques 204b, 204d, 204f et 204h sont réalisées de la même manière que la couche intermédiaire diélectrique 104b du premier mode de réalisation et elles ont les mêmes propriétés physiques que cette dernière. Elles ont notamment toutes les mêmes épaisseurs, en particuliers toutes une épaisseur de quelques dixièmes de nanomètre (quelques Angström), en particulier d'un ou moins nanomètre (10 ou moins Angström).
- [0037] En multipliant les interfaces dans la structure de piégeage 204, la concentration des éléments métalliques, en particulier de lithium, à l'interface entre la première couche de piégeage 204a et le substrat support 102 peut encore être réduite, car des éléments métalliques sont piégés à chaque interface. Ainsi la quantité d'éléments métalliques qui arrivent jusqu'à l'interface avec le substrat support 102 est plus faible que dans une structure avec moins d'interfaces.
- [0038] Selon des variantes, plus ou moins de couches de piégeage et de couches intermédiaires diélectriques peuvent être prévues dans la structure de piégeage, en fonction du niveau de concentration d'éléments métalliques considéré acceptable pour une application donnée.
- [0039] [Fig.3] représente schématiquement un substrat piézoélectrique sur isolant (POI) 300 selon un troisième mode de réalisation de l'invention.
- [0040] Le substrat piézoélectrique sur isolant 300 comprend le substrat support 102, la couche diélectrique 106 et la couche piézoélectrique 108 du premier mode de réalisation. Ces couches et leurs propriétés ne vont pas être décrites à nouveau mais référence est faite à leur description dans le premier mode de réalisation.
- [0041] La seule différence entre le premier et le troisième mode de réalisation réside dans l'utilisation d'une autre structure de piégeage 304.
- [0042] Dans ce mode de réalisation, la structure de piégeage 304 comprend plusieurs

couches de piégeage 304a, 304c, 304e, 304g, 304i et 304k, qui comme dans le deuxième mode de réalisation sont séparées par des couches intermédiaires diélectriques 304b, 304d, 304f, 304h, 304j.

- [0043] Les couches intermédiaires diélectriques 304b, 304d, 304f, 304h, 304j sont réalisées comme dans le premier ou deuxième mode de réalisation et ont les mêmes épaisseurs, par exemple de quelques dixièmes de nanomètre (quelques Angström), en particulier d'un ou moins nanomètre (de 10 Angström ou moins).
- [0044] Par contre, tandis que les plusieurs couches de piégeage minces 304c, 304e, 304g, 304i et 304k ont toutes les mêmes épaisseurs, par exemple 0,1µm ou moins, la couche de piégeage 304a est plus épaisse, notamment d'une épaisseur de 0,5µm ou plus
- [0045] En multipliant les interfaces dans la structure de piégeage 304, la concentration des éléments métalliques, en particulier de lithium, à l'interface entre la première couche de piégeage 304a et le substrat support 102 peut être réduite comme dans le deuxième mode de réalisation. La couche 304a en interface avec le substrat support 102 est plus épaisse et conserve ainsi ses propriétés de piégeage.
- [0046] Selon des variantes, plus ou moins de couches de piégeage et couches intermédiaire diélectriques peuvent être prévues dans la structure de piégeage en fonction du niveau de cumulation d'éléments métalliques considéré acceptable pour une application donnée.
- [0047] [Fig.4] représente schématiquement un procédé de fabrication d'un substrat piézoélectrique sur isolant (POI) selon le quatrième mode de réalisation de l'invention pour obtenir un substrat POI 100 selon le premier mode de réalisation tel que décrit ci-dessus en relation avec la [Fig.1]. Les numéros de référence déjà utilisées dans la description du substrat POI 100 de la [Fig.1] sont réutilisées pour la description du procédé.
- [0048] Le procédé de fabrication d'un substrat piézoélectrique sur isolant (POI) 100 commence par l'étape I) de fournir un substrat support 102, notamment un substrat à base de silicium, en particulier une plaquette de silicium monocristallin.
- [0049] Selon ce quatrième mode de réalisation de l'invention, l'étape II) prévoit la formation de la structure de piégeage 104 sur une surface libre 120 du substrat support 102.
- [0050] La formation de la structure de piégeage 104 commence par la formation d'une première couche de piégeage 104a réalisée par dépôt chimique en phase vapeur à basse pression (LPCVD). Selon des variantes la formation peut être réalisée par une technique de croissance thermique ou par dépôt physique en phase vapeur (PVD).
- [0051] La couche de piégeage 104a formée sur le substrat support 102 est une couche à base de silicium polycristallin, amorphe ou poreux ou à base de carbure de silicium. L'épaisseur de la couche de piégeage 104a est égale ou inférieure à 2,5µm, en particulier égale ou inférieure à 1µm.

- [0052] Ensuite une couche intermédiaire diélectrique 104b est formée sur la première couche de piégeage 104a. La couche intermédiaire diélectrique 104b peut être une couche d'oxyde de silicium, de préférence une couche d'oxyde de silicium natif. Selon une des variantes, la couche intermédiaire diélectrique est formée par dépôt chimique en phase vapeur (CVD) ou par oxydation thermique. La couche intermédiaire diélectrique 104b a de préférence une épaisseur plus fine que la première couche de piégeage 104a, en particulier une épaisseur qui est inférieure à 5nm, en particulier inférieure à 1nm.
- [0053] Pour terminer la formation de la structure de piégeage 104, une deuxième couche de piégeage 104c est formée sur la couche intermédiaire diélectrique 104b de la même manière que la première couche de piégeage 104a et notamment avec la même épaisseur.
- [0054] Selon une variante, les deux couches de piégeage 104a et 104c peuvent être formées avec une ou plusieurs propriétés physiques, telle que la taille de grain, différentes. Selon une autre variante, les deux couches de piégeage 104a et 104c peuvent être à base de matériaux différents, parmi ceux nommés ci-dessus. Par exemple, la couche 104a peut être en silicium poreux et la couche 104a en silicium polycristallin.
- [0055] Lors de l'étape III) une couche diélectrique 106a est formée sur la surface libre 122 de la deuxième couche de piégeage 104c. La couche diélectrique 106a est de préférence une couche d'oxyde de silicium formée par dépôt chimique en phase vapeur (CVD) ou par dépôt physique en phase vapeur (PVD). Selon une variante, la couche 106a est formée par oxydation de silicium polycristallin.
- [0056] La couche diélectrique 106a a de préférence une épaisseur égale ou inférieure à 1µm, en particulier égale ou inférieure à 700nm.
- [0057] Un traitement thermique peut être réalisé après le dépôt de la couche diélectrique 106a pour la densifier.
- [0058] Lors de l'étape IV) un substrat 124 comprenant une couche piézoélectrique 126, en particulier un substrat 124 comprenant du tantalate de lithium (LTO) ou du niobate de lithium (LNO) est fourni. La couche piézoélectrique 124 est dans ce mode de réalisation agencé au-dessus d'un substrat de base 126. Dans une alternative la couche piézoélectrique 126 est une couche massive et forme le substrat 124 en entier.
- [0059] Lors de l'étape V) une deuxième couche diélectrique 106b, en particulier une couche d'oxyde de silicium, est réalisée sur la surface libre 130 de la couche piézoélectrique 126. Cette couche est réalisée de la même manière que la couche diélectrique 106a formée lors de l'étape III). L'épaisseur est choisie telle que la somme des épaisseurs des deux couches diélectriques 106a et 106b est entre 100nm et 1µm, en particulier entre 200nm et 700nm.
- [0060] Selon une variante, une ou plusieurs étapes de traitement de surface de la surface

libre 130 du substrat 124 comprenant une couche piézoélectrique peuvent être réalisées avant la formation de la couche diélectrique 106b. Par exemple peuvent être réalisés, un traitement d'activation de surface, tel qu'un traitement plasma et/ou un traitement à base d'ozone.

- [0061] Lors de l'étape VI), le substrat 124 obtenu après l'étape V) est assemblé avec le substrat support 102 obtenu à l'étape III) d'assemblage pour former un assemblage 132 substrat support – substrat comprenant une couche piézoélectrique.
- [0062] L'assemblage est mis en œuvre de manière à ce que les couches diélectriques 106a et 106b soient mises en contact direct. L'assemblage se met en œuvre de préférence par adhésion moléculaire.
- [0063] Une fois les deux substrats assemblés, une étape d'amincissement VII) de l'assemblage 132 est réalisée pour obtenir le substrat POI 100 avec une couche plus mince piézoélectrique 108, tel qu'illustré dans la [Fig.1].
- [0064] Par exemple, l'étape d'amincissement peut être réalisée par meulage ou par une étape de formation d'une zone de fragilisation dans la couche piézoélectrique 126 avant l'étape VI d'assemblage de manière à délimiter la couche piézoélectrique 108 à transférer sur le substrat support 102 et fracturation. Cette étape de formation d'une zone de fragilisation est réalisée par une implantation d'espèces atomiques ou ioniques dans la couche piézoélectrique 126. L'implantation atomique ou ionique peut être réalisée de telle manière que la zone de fragilisation est située à l'intérieur de la couche piézoélectrique 126 et délimite une couche piézoélectrique 108 à transférer du reste de la couche piézoélectrique 126. Ensuite, une étape de fracturation de l'assemblage 132 par un apport d'énergie thermique et/ou mécanique au niveau de la zone de fragilisation de la couche piézoélectrique 126 est ensuite réalisée pour obtenir le substrat piézoélectrique sur isolant (POI) 100.
- [0065] Selon des variantes, le collage entre le substrat support 102 et le substrat 124 peut aussi se faire entre la structure de piégeage 104 et la couche diélectrique 106b, c'est-à-dire sans réaliser l'étape III), ou entre la couche diélectrique 106a et la couche piézoélectrique 126.
- [0066] Avant la réalisation d'une ou plusieurs des couches mentionnées ci-dessus, une ou plusieurs étapes de nettoyage, de brossage ou de polissage de la surface directement en dessous peuvent être réalisées pour enlever la présence de particules et de poussière.
- [0067] Le procédé peut aussi être appliqué pour obtenir les substrats POI 200 et 300 du deuxième et troisième mode de réalisation de l'invention décrits en lien avec respectivement la [Fig.2] et la [Fig.3].

Revendications

- [Revendication 1] Substrat piézoélectrique sur isolant (POI) comprenant:
- un substrat support (102), en particulier un substrat à base de silicium
 - une couche piézoélectrique (108), en particulier une couche de tantalate de lithium (LTO) ou de niobate de lithium (LNO),
 - une couche diélectrique (106), en particulier une couche d'oxyde de silicium, en sandwich entre la couche piézoélectrique (108) et le substrat support (102),
 - une structure de piégeage (104) en sandwich entre la couche diélectrique (106) et le substrat support (102)
- caractérisé en ce que**
- la structure de piégeage (104) comprend au moins deux couches de piégeage (104a, 104c), les couches de piégeage (104a, 104c) étant séparées les unes des autres par une couche intermédiaire diélectrique (104b), et au moins deux des au moins deux couches de piégeage (104a, 104c) ont des propriétés physiques, en particulier une taille de grain, différentes.
- [Revendication 2] Substrat piézoélectrique sur isolant (POI) selon la revendication 1, dans lequel les couches de piégeage (104a, 104c) sont à base de silicium polycristallin et/ou amorphe et/ou poreux et/ou à base de carbure de silicium (SiC).
- [Revendication 3] Substrat piézoélectrique sur isolant (POI) selon la revendication 1 ou 2, dans lequel la couche intermédiaire diélectrique (104b) est une couche d'oxyde de silicium, en particulier une couche d'oxyde de silicium natif ou une couche déposée par dépôt chimique en phase vapeur (CVD) ou une couche obtenue par oxydation thermique.
- [Revendication 4] Substrat piézoélectrique sur isolant (POI) selon une des revendications 1 à 3, dans lequel la ou les couches intermédiaires diélectriques (104b) ont une épaisseur égale ou inférieure à 5nm, en particulier égale ou inférieure à 1nm.
- [Revendication 5] Substrat piézoélectrique sur isolant (POI) selon une des revendications 1 à 4, dans lequel chaque couche de piégeage (104a, 104c) a la même épaisseur.
- [Revendication 6] Substrat piézoélectrique sur isolant (POI) selon une des revendications 1 à 5, dans lequel au moins une couche de piégeage (304a) a une épaisseur différente de ou des autres couches de piégeage (304c, 304e), en particulier la couche de piégeage (304a) directement fournie sur le substrat

- support est plus épaisse que la ou les autres couches de piégeage.
- [Revendication 7] Substrat piézoélectrique sur isolant (POI) selon au moins une des revendications 1 à 6, dans lequel la structure de piégeage (104) a une épaisseur égale ou inférieure à $5\mu\text{m}$, de préférence égale ou inférieure à $2\mu\text{m}$.
- [Revendication 8] Procédé de fabrication d'un substrat piézoélectrique sur isolant (POI) selon une des revendications 1 à 7 comprenant les étapes de :
- fournir un substrat support, en particulier un substrat à base de silicium,
 - fournir un substrat comprenant une couche piézoélectrique, en particulier un substrat comprenant du tantalate de lithium (LTO) ou du niobate de lithium (LNO),
 - former une structure de piégeage au-dessus du substrat support,
 - former une couche diélectrique, en particulier une couche d'oxyde de silicium, au-dessus du substrat comprenant une couche piézoélectrique et/ou au-dessus de la structure de piégeage assembler le substrat comprenant une couche piézoélectrique avec le substrat support tel que la couche diélectrique et la structure de piégeage sont en sandwich entre la couche piézoélectrique et le substrat support
- caractérisé en ce que l'étape de former la structure de piégeage comprend**
- former une première couche de piégeage, former une couche intermédiaire diélectrique sur la première couche de piégeage et former une deuxième couche de piégeage sur la couche intermédiaire diélectrique, les deux couches de piégeage ayant des propriétés physiques, en particulier une taille de grain, différentes.
- [Revendication 9] Procédé de fabrication d'un substrat piézoélectrique selon la revendication 8, comprenant par ailleurs une étape de :
- former une zone de fragilisation à l'intérieur de la couche piézoélectrique, et
 - réaliser une fracture le long de la zone de fragilisation pour séparer une partie de la couche piézoélectrique du restant du substrat comprenant la couche piézoélectrique après l'étape d'assemblage pour transférer la partie de la couche piézoélectrique sur le substrat support.

[Fig. 1]

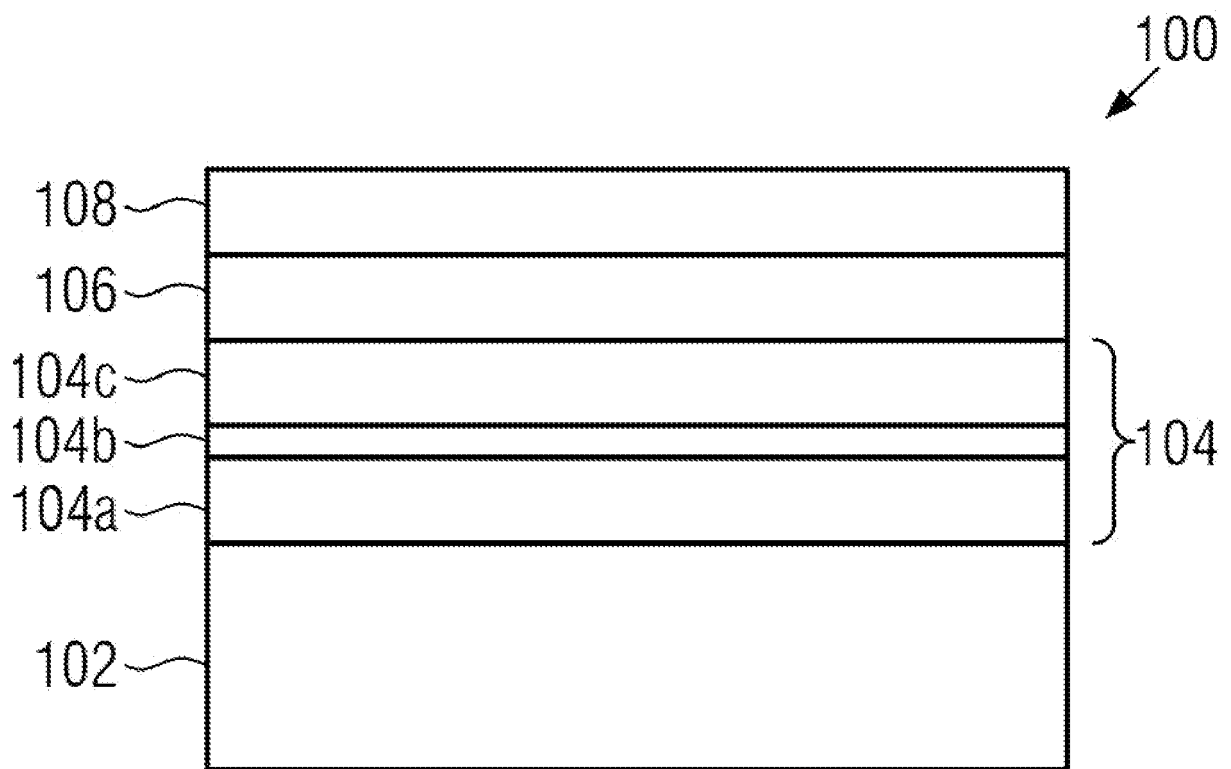


FIG. 1

[Fig. 2]

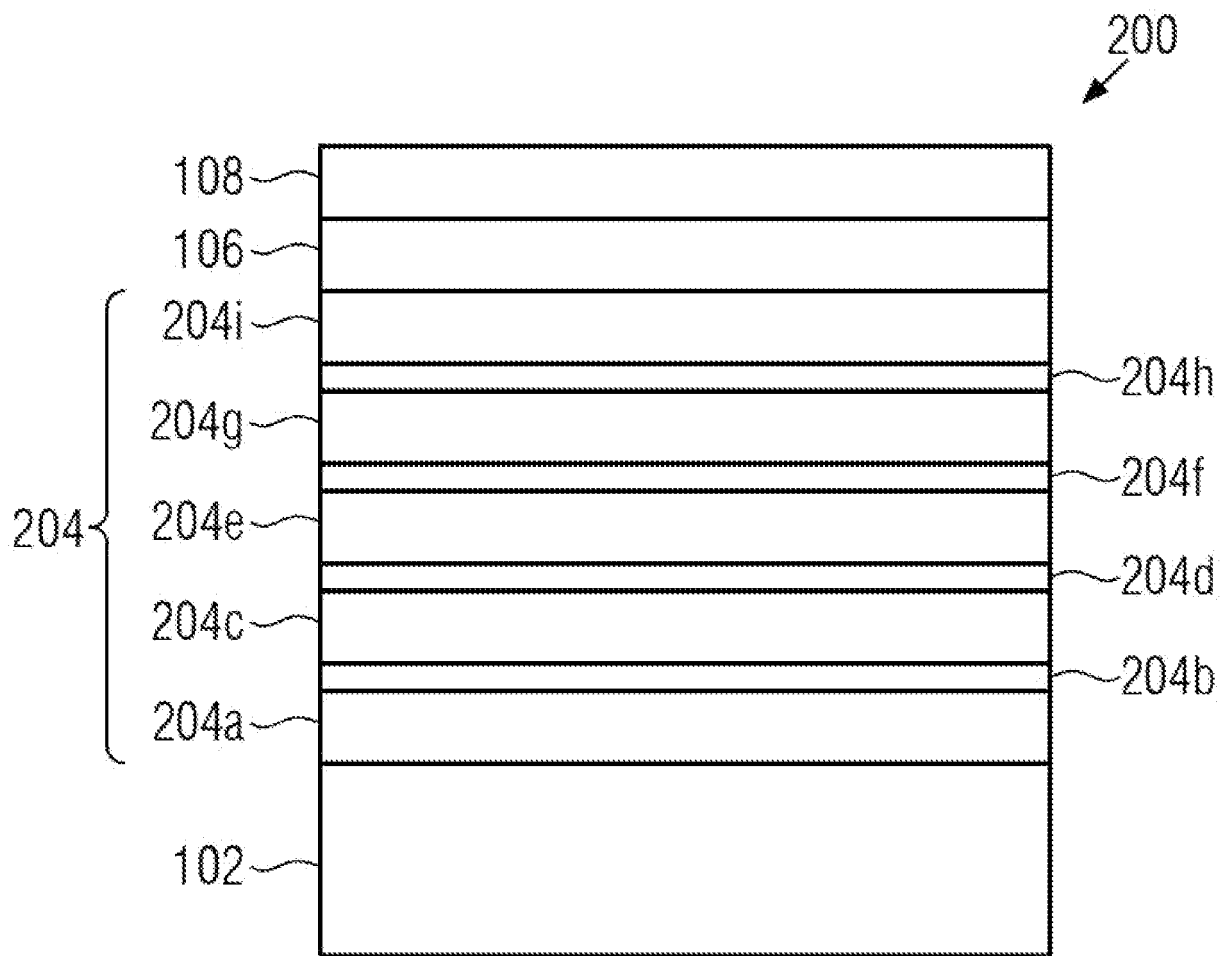


FIG. 2

[Fig. 3]

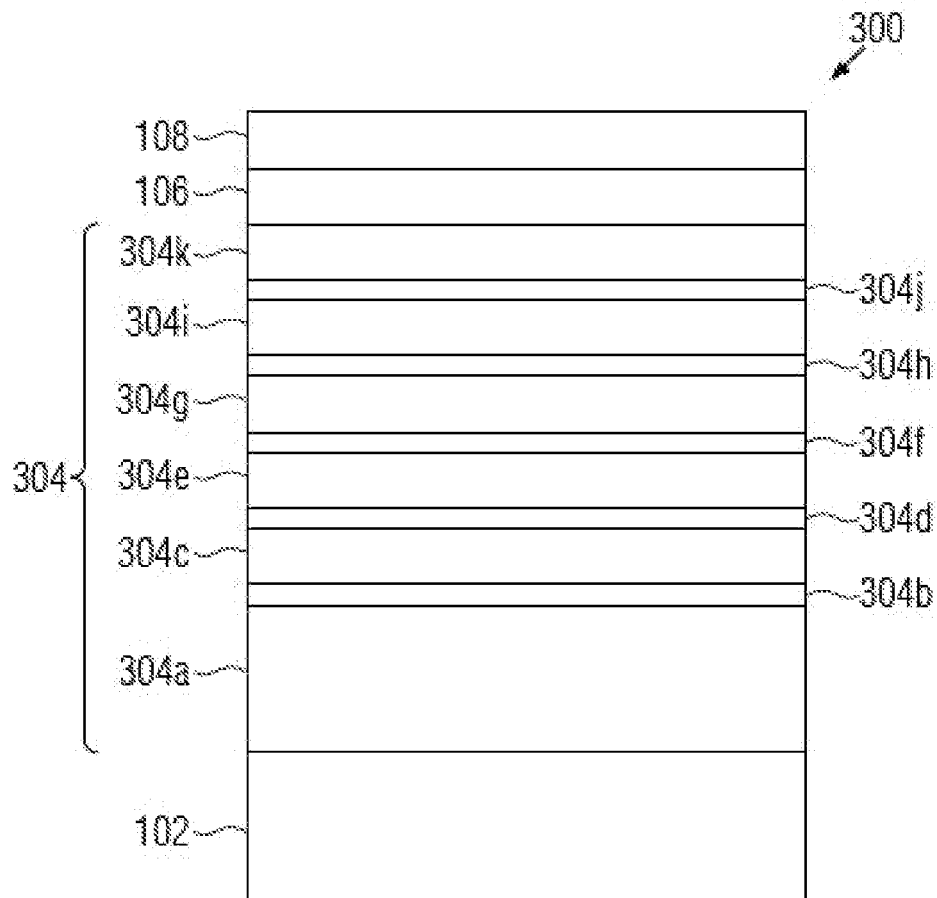


FIG. 3

[Fig. 4]

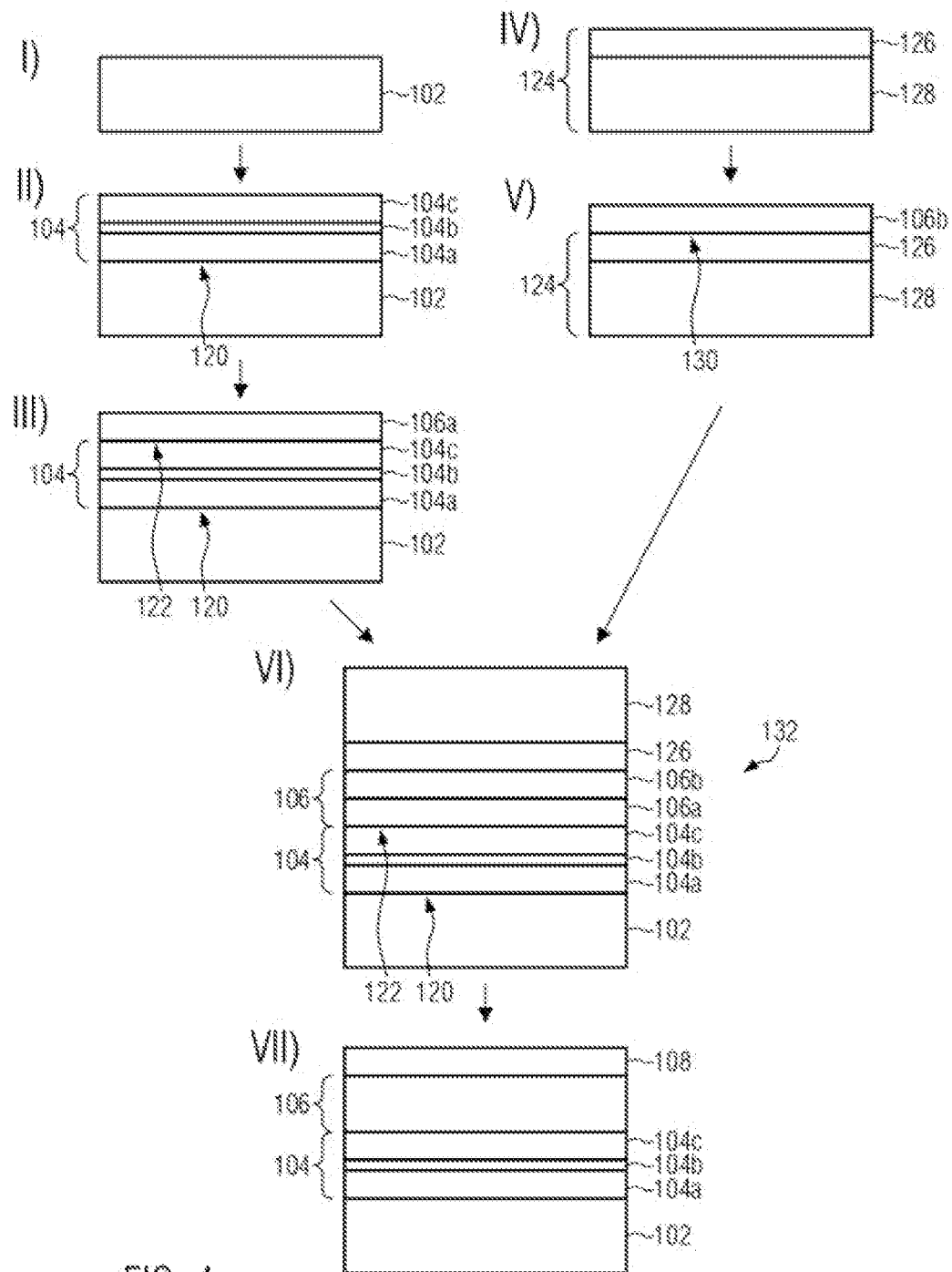


FIG. 4

RAPPORT DE RECHERCHE

articles L.612-14, L.612-53 à 69 du code de la propriété intellectuelle

OBJET DU RAPPORT DE RECHERCHE

L'I.N.P.I. annexe à chaque brevet un "RAPPORT DE RECHERCHE" citant les éléments de l'état de la technique qui peuvent être pris en considération pour apprécier la brevetabilité de l'invention, au sens des articles L. 611-11 (nouveau) et L. 611-14 (activité inventive) du code de la propriété intellectuelle. Ce rapport porte sur les revendications du brevet qui définissent l'objet de l'invention et délimitent l'étendue de la protection.

Après délivrance, l'I.N.P.I. peut, à la requête de toute personne intéressée, formuler un "AVIS DOCUMENTAIRE" sur la base des documents cités dans ce rapport de recherche et de tout autre document que le requérant souhaite voir prendre en considération.

CONDITIONS D'ETABLISSEMENT DU PRESENT RAPPORT DE RECHERCHE

☒ Le demandeur a présenté des observations en réponse au rapport de recherche préliminaire.

☐ Le demandeur a maintenu les revendications.

☒ Le demandeur a modifié les revendications.

☐ Le demandeur a modifié la description pour en éliminer les éléments qui n'étaient plus en concordance avec les nouvelles revendications.

☐ Les tiers ont présenté des observations après publication du rapport de recherche préliminaire.

☐ Un rapport de recherche préliminaire complémentaire a été établi.

DOCUMENTS CITES DANS LE PRESENT RAPPORT DE RECHERCHE

La répartition des documents entre les rubriques 1, 2 et 3 tient compte, le cas échéant, des revendications déposées en dernier lieu et/ou des observations présentées.

☒ Les documents énumérés à la rubrique 1 ci-après sont susceptibles d'être pris en considération pour apprécier la brevetabilité de l'invention.

☐ Les documents énumérés à la rubrique 2 ci-après illustrent l'arrière-plan technologique général.

☐ Les documents énumérés à la rubrique 3 ci-après ont été cités en cours de procédure, mais leur pertinence dépend de la validité des priorités revendiquées.

☐ Aucun document n'a été cité en cours de procédure.

1. ELEMENTS DE L'ETAT DE LA TECHNIQUE SUSCEPTIBLES D'ETRE PRIS EN CONSIDERATION POUR APPRECIER LA BREVETABILITE DE L'INVENTION

WO 2018/002504 A1 (SOITEC SILICON ON
INSULATOR [FR])
4 janvier 2018 (2018-01-04)

US 2015/115480 A1 (PEIDOUS IGOR [US] ET
AL) 30 avril 2015 (2015-04-30)

2. ELEMENTS DE L'ETAT DE LA TECHNIQUE ILLUSTRANT L'ARRIERE-PLAN TECHNOLOGIQUE GENERAL

NEANT

3. ELEMENTS DE L'ETAT DE LA TECHNIQUE DONT LA PERTINENCE DEPEND DE LA VALIDITE DES PRIORITES

NEANT