



(12) 发明专利

(10) 授权公告号 CN 101527511 B

(45) 授权公告日 2012. 05. 30

(21) 申请号 200910135409. 3

US 2007177410 A1, 2007. 08. 02, 见全文.

(22) 申请日 2009. 04. 23

审查员 柴德娥

(30) 优先权数据

12/348, 335 2009. 01. 05 US

(73) 专利权人 崇贸科技股份有限公司

地址 中国台湾台北县

(72) 发明人 杨大勇 王周升 竺培圣

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 史新宏

(51) Int. Cl.

H02M 3/28 (2006. 01)

H02M 3/335 (2006. 01)

(56) 对比文件

US 5940287 A, 1999. 08. 17, 见全文.

JP 7337006 A, 1995. 12. 22, 见全文.

CN 1780128 A, 2006. 05. 31, 见全文.

CN 1945948 A, 2007. 04. 11, 见全文.

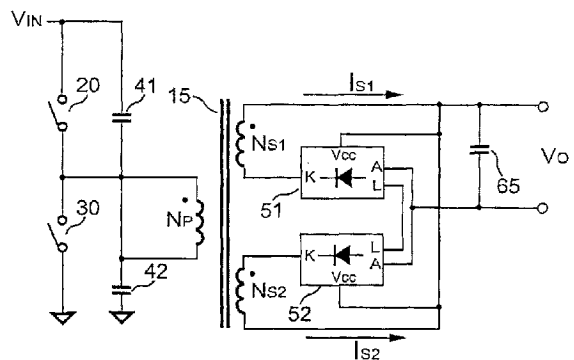
权利要求书 2 页 说明书 6 页 附图 6 页

(54) 发明名称

同步整流电路

(57) 摘要

一种同步整流电路, 适用于切换功率转换器, 其包括功率晶体管、二极管、控制器、以及锁相电路。功率晶体管与二极管耦接于变压器与切换功率转换器的输出端, 用以执行整流。控制器根据导通信号与关闭信号来产生驱动信号, 以控制功率晶体管。锁相电路依据导通信号来产生关闭信号。一旦二极管被正向偏压时, 导通信号被致能。导通信号用来致能驱动信号以导通功率晶体管, 且关闭信号则用来禁止驱动信号以关闭功率晶体管。



1. 一种同步整流电路,适用于一切换功率转换器,包括:
  - 一功率晶体管与一二极管,耦接于一变压器与该切换功率转换器的输出端,用以执行整流;
  - 一控制器,用以根据一导通信号与一关闭信号来产生一驱动信号,以控制该功率晶体管;以及
  - 一锁相电路,用以依据该导通信号来产生该关闭信号;
  - 其中,一旦该二极管被正向偏压时,该导通信号被致能;以及
  - 其中,该导通信号用来致能该驱动信号以导通该功率晶体管,且该关闭信号则用来禁止该驱动信号以关闭该功率晶体管,
  - 其中,该锁相电路包括:
    - 一充电电路,当该导通信号被致能时,用以产生一斜坡信号;
    - 一取样电路,用以依据该斜坡信号的电平来产生一维持信号;以及
    - 一比较器,用以根据比较该斜坡信号与该维持信号以产生该关闭信号;
    - 其中,该维持信号的电平与该导通信号的期间相关联。
2. 如权利要求 1 所述的同步整流电路,更包括:
  - 一锁定电路,用以根据该驱动信号被致能来产生一锁定信号;
  - 其中,该锁定信号根据该导通信号被禁止而被禁止,且该驱动信号只在该锁定信号被禁止时被致能。
3. 如权利要求 1 所述的同步整流电路,其中,在该导通信号被禁止之前,该关闭信号被致能。
4. 如权利要求 1 所述的同步整流电路,其中,该控制器包括:
  - 一拴锁电路,用以产生该驱动信号,以控制该功率晶体管;
  - 其中,该驱动信号根据该导通信号被致能而被致能,且该驱动信号根据该关闭信号被致能而被禁止。
5. 如权利要求 1 所述的同步整流电路,更包括:
  - 一最大期间电路,用以产生一最大期间信号;
  - 其中,该最大期间信号用来关闭该功率晶体管,以限制该功率晶体的最大期间。
6. 如权利要求 1 所述的同步整流电路,更包括:
  - 一禁止电路,用以产生一禁止信号;
  - 其中,该禁止信号为一单击信号,用以在该功率晶体管关闭之后,禁止该功率晶体的导通。
7. 一种同步整流电路,适用于一切换功率转换器,包括:
  - 一第一晶体管与一第一二极管,耦接一变压器与该切换功率转换器的输出端,用以执行整流;
  - 一第二晶体管与一第二二极管,耦接该变压器与该切换功率转换器的输出端,用以执行整流;以及
  - 一仲裁电路,包括锁定电路和侦测电路,当该第一二极管或该第一晶体管导通时,用以通过锁定电路产生一锁定信号,以避免该第二晶体管导通;
  - 其中,当该第二二极管或该第二晶体管导通时,该锁定信号避免该第一晶体管导通。

8. 如权利要求 7 所述的同步整流电路,更包括:
  - 一最大期间电路,用以产生一最大期间信号;
  - 其中,该最大期间信号用来关闭该第一晶体管,以限制该第一晶体管的导通时间。
9. 如权利要求 7 所述的同步整流电路,更包括:
  - 一禁止电路,用以产生一禁止信号;
  - 其中,该禁止信号为一单击信号,用以在该第一晶体管关闭之后,禁止该第一晶体管的导通。
10. 如权利要求 7 所述的同步整流电路,更包括:
  - 一控制器,用以根据一导通信号与一关闭信号来产生一驱动信号,以控制该第一晶体管;以及
  - 一锁相电路,用以依据该导通信号来产生该关闭信号;
  - 其中,一旦该第一二极管被正向偏压时,该导通信号被致能;以及
  - 其中,该导通信号用来致能该驱动信号以导通该第一晶体管,且该关闭信号则用来禁止该驱动信号以关闭该第一晶体管,
  - 其中,该锁相电路包括:
    - 一充电电路,当该导通信号被致能时,用以产生一斜坡信号;
    - 一取样电路,用以依据该斜坡信号的电平来产生一维持信号;以及
    - 一比较器,用以根据该斜坡信号与该维持信号间的比较而产生该关闭信号;
    - 其中,该维持信号的电平与该导通信号的期间相关联。
11. 如权利要求 10 所述的同步整流电路,其中,在该导通信号被禁止之前,该关闭信号被致能。
12. 如权利要求 10 所述的同步整流电路,其中,该控制器包括:
  - 一拴锁电路,用以产生该驱动信号,以控制该第一晶体管;
  - 其中,该驱动信号根据该导通信号被致能而被致能,且该驱动信号根据该关闭信号被致能而被禁止。
13. 如权利要求 10 所述的同步整流电路,其中,该锁相电路更包括:
  - 一相位侦测器,用以产生一重新启动信号,以降低该维持信号的电平;
  - 其中,当该第一二极管没有在该第一晶体管关闭后维持导通一段期间,产生该重新启动信号。

## 同步整流电路

### 技术领域

[0001] 本发明涉及一种功率转换器,特别关于一种切换功率转换器的同步整流器。

### 背景技术

[0002] 图 1 表示柔性切换功率转换器的电路示意图。此功率电路包括变压器 10,其为了功率转换器的安全性来提供电路的线输入电压  $V_{IN}$  至输出电压  $V_O$  之间的隔离。开关 20 与 30 组合成半桥电路以切换变压器 10。变压器 10 的一次侧线圈  $N_p$  的漏电感与电容器 41 及 42 形成一个谐振槽。漏电感的电感值  $L$  与电容器 41 及 42 的等效电容值  $C$  决定了此谐振槽的谐振频率  $f_0$ 。

$$[0003] \quad f_0 = \frac{1}{2\pi\sqrt{L \times C}} \quad (1)$$

[0004] 变压器 10 将能量由其一次侧线圈  $N_p$  转移至二次侧线圈  $N_{S1}$  与  $N_{S2}$ 。整流器 61 及 62 与电容器 65 对变压器 10 执行整流与滤波,以在功率转换器的输出端产生 DC 电压  $V_O$ 。

[0005] 虽然柔性切换功率转换器可达到较高效能与较低的电磁干扰 (electric-magnetic interference, EMI) 性能,但是整流器 61 与 62 的正向电压仍导致明显的功率损失。本发明的目的在于提供一种切换功率转换器的同步整流电路,以达到较高的效能。

### 发明内容

[0006] 本发明提供一种同步整流电路,适用于切换功率转换器。同步整流电路包括功率晶体管、二极管、控制器、以及锁相电路。功率晶体管与二极管耦接于变压器与切换功率转换器的输出端,用以执行整流。控制器根据导通信号与关闭信号来产生驱动信号,以控制功率晶体管。锁相电路依据导通信号来产生关闭信号。一旦二极管被正向偏压时,导通信号被致能。导通信号用来致能驱动信号以导通功率晶体管,且关闭信号则用来禁止驱动信号以关闭功率晶体管。该锁相电路包括:一充电电路,当该导通信号被致能时,用以产生一斜坡信号;一取样电路,用以依据该斜坡信号的电平来产生一维持信号;以及一比较器,用以根据比较该斜坡信号与该维持信号以产生该关闭信号;其中,该维持信号的电平与该导通信号的期间相关联。

[0007] 本发明又提供一种同步整流电路,适用于切换功率转换器。同步整流电路包括第一与第二晶体管、第一与第二二极管、以及包括锁定电路和侦测电路的仲裁电路。第一晶体管与第一二极管耦接变压器与切换功率转换器的输出端,用以执行整流。第二晶体管与第二二极管,耦接变压器与切换功率转换器的输出端,用以执行整流。当第一二极管或第一晶体管导通时,仲裁电路通过锁定电路产生锁定信号,以避免第二晶体管导通。当第二二极管或第二晶体管导通时,锁定信号避免第一晶体管导通。

### 附图说明

- [0008] 图 1 表示柔性切换功率转换器的电路示意图；  
[0009] 图 2 表示根据本发明实施例的整合同步整流器，其适用于切换功率转换器；  
[0010] 图 3 表示根据本发明实施例的整合同步整流电路的示意图；  
[0011] 图 4 表示根据本发明实施例的同步整流电路的控制电路；  
[0012] 图 5 表示根据本发明实施例的侦测电路的示意图；  
[0013] 图 6 表示根据本发明实施例的延迟电路的示意图；  
[0014] 图 7 表示脉冲产生电路；  
[0015] 图 8 表示根据本发明实施例的锁定电路；  
[0016] 图 9 表示根据本发明实施例的锁相电路；  
[0017] 图 10 表示根据本发明实施例的相位侦测器；以及  
[0018] 图 11 表示根据本发明实施例的同步整流电路的主要波形图。

[0019] **【主要组件符号说明】**

- [0020] 10 ~ 变压器； 15 ~ 变压器；  
[0021] 20、30 ~ 开关； 41、42 ~ 电容器；  
[0022] 50、51、52 ~ 同步整流电路；  
[0023] 61、62 ~ 整流器；65 ~ 电容器；  
[0024] 90 ~ 仲裁电路； 100 ~ 控制电路；  
[0025] 118 ~ 与门； 119 ~ 或非门；  
[0026] 125 ~ 与门； 130 ~ 比较器；  
[0027] 150 ~ 正反器； 160 ~ 与门；  
[0028] 165 ~ 输出缓冲器； 170 ~ 延迟电路 (DLY)；  
[0029] 175 ~ 侦测电路 (MOT)；  
[0030] 176 ~ 反向器； 177 ~ 与门；  
[0031] 180、185 ~ 延迟电路 (DLY)；  
[0032] 187 ~ 或门； 190 ~ 脉冲产生电路；  
[0033] 191 ~ 脉冲产生电路；193 ~ 反向器；  
[0034] 195 ~ 与门； 200 ~ 功率晶体管；  
[0035] 250 ~ 二极管； 271 ~ 反向器；  
[0036] 272 ~ 晶体管； 273 ~ 电流源；  
[0037] 275 ~ 电容器； 279 ~ 与门；  
[0038] 290 ~ 锁定电路 (LOCK)；  
[0039] 291 ~ 或门； 293 ~ 正反器；  
[0040] 295 ~ 或门； 296 ~ 电流源；  
[0041] 297 ~ 晶体管； 300 ~ 锁相电路；  
[0042] 311 ~ 反向器； 315 ~ 脉冲产生电路；  
[0043] 321 ~ 反向器； 325 ~ 脉冲产生电路；  
[0044] 340 ~ 电流源； 341、343 ~ 开关；  
[0045] 350、351 ~ 电容器； 342 ~ 开关；  
[0046] 360 ~ 缓冲放大器； 370 ~ 电阻；

- [0047] 380 ~比较器； 390 ~反向器；  
 [0048] 395 ~开关； 396 ~电流源；  
 [0049] 471 ~反向器； 472 ~晶体管；  
 [0050] 473 ~电流源； 475 ~电容器；  
 [0051] 478 ~反向器； 479 ~与门；  
 [0052] 500 ~相位侦测器 (PHASE)；  
 [0053] 510、520 ~反向器； 530 ~脉冲产生电路；  
 [0054] 535 ~与门； 600 ~电流源；  
 [0055] A ~同步整流电路的阳极端；  
 [0056]  $E_N$  ~导通信号； I ~脉冲产生电路的输入信号；  
 [0057]  $I_B$  ~电流；  $I_S$ 、 $I_{S1}$ 、 $I_{S2}$  ~切换电流；  
 [0058] IN ~输入信号； K ~同步整流电路的阴极端；  
 [0059] L ~锁定信号；  $N_p$  ~一次侧线圈；  
 [0060]  $N_{S1}$ 、 $N_{S2}$  ~二次侧线圈；  
 [0061] O ~脉冲产生电路的输出信号；  
 [0062] OUT ~输出信号；  $R_S$  ~关闭信号；  
 [0063]  $S_1$  ~取样信号；  $S_2$  ~清除信号；  
 [0064]  $S_3$  ~重新启动信号；  $S_B$  ~遮没信号；  
 [0065]  $S_I$  ~禁止信号；  $S_H$  ~维持信号；  
 [0066]  $S_M$  ~重置信号；  $S_P$  ~保护信号；  
 [0067]  $S_W$  ~正反器 150 的输出信号；  
 [0068]  $V_{CC}$  ~电压；  $V_G$ 、 $V_{G1}$ 、 $V_{G2}$  ~驱动信号；  
 [0069]  $V_{IN}$  ~导线输入电压；  $V_O$  ~输出电压；  
 [0070]  $V_{TH}$  ~门限电压。

### 具体实施方式

[0071] 为使本发明的上述目的、特征和优点能更明显易懂，下文特举一较佳实施例，并结合附图，作详细说明如下。

[0072] 图 2 表示具有整合同步整流器（同步整流电路）的切换功率转换器。功率转换器包括变压器 15，其具有一次侧线圈  $N_p$  与二次侧线圈  $N_{S1}$  及  $N_{S2}$ 。变压器 15 的一次侧线圈  $N_p$  具有两个开关 20 及 30，用来切换变压器 15 的一次侧线圈  $N_p$ 。同步整流电路 51 的阴极端 K 耦接二次侧线圈  $N_{S1}$ ，且其阳极端 A 耦接功率转换器的输出接地端。另一个具有阴极端 K 与阳极端 A 的同步整流电路 52 也由二次侧线圈  $N_{S2}$  耦接至功率转换器的输出接地端。

[0073] 同步整流电路 51 包括第一功率晶体管、第一二极管、以及第一控制电路。另一同步整流电路 52 包括第二功率晶体管、第二二极管、以及第二控制电路。同步整流电路 51 及 52 产生锁定信号 L(lock signal)，以避免同步整流电路 51 及 52 同时导通。当第一二极管或第一功率晶体管导通时，锁定信号 L 避免第二功率晶体管导通。此外，当第二二极管或第二功率晶体管导通时，锁定信号 L 避免第一功率晶体管导通。

[0074] 图 3 表示同步整流电路 50 的示意图，其表示同步整流电路 51 或 52 的电路。同步

整流电路 50 包括功率晶体管 200、二极管 250、以及控制电路 100。控制电路 100 产生驱动信号  $V_G$ ，以控制功率晶体管 200。二极管 250 与功率晶体管 200 并联。在此实施例中，二极管 250 为一二极管或是功率晶体管 200 的寄生组件。功率晶体管 200 耦接于阴极端 K 与阳极端 A 之间。阴极端 K 耦接变压器 10 的二次侧线圈，而其阳极端 A 耦接功率转换器的输出接地端。一旦二极管 250 被正向偏压 (forward bias) 时，控制电路 100 将产生导通信号，以致能驱动信号  $V_G$  并导通功率晶体管 200。根据导通信号的期间控制电路 100 将产生关闭信号以禁止驱动信号  $V_G$  并关闭功率晶体管 200。锁定端 L 输出锁定信号 L，以表示出功率晶体管 200 的导通 / 关闭状态。

[0075] 图 4 表示控制电路 100 的一较佳实施例，其包括锁相电路 (phase-lock, PL) 300、仲裁电路 90、以及控制器。此控制器由正反器 150、比较器 130、延迟电路 (DLY) 170、或非门 (NOR) 119、与门 (AND) 125、118 与 160、以及输出缓冲器 165 所组成。

[0076] 比较器 130 具有门限电压  $V_{TH}$ ，此门限电压  $V_{TH}$  耦接至比较器的正输入端。比较器 130 的负输入端耦接至阴极端 K。比较器 130 的输出端产生导通信号  $E_N$ 。透过与门 118，导通信号  $E_N$  与锁定信号 L 耦接至正反器 150 的时钟输入端 CK。因此，驱动信号  $V_G$  只有当锁定信号 L 被禁止时（高电平），才被致能。正反器 150 的重置输入端 R 受到或非门 119 的输出端（信号）所控制。正反器 150 的输出端（信号 SW）与导通信号  $E_N$  耦接至与门 160。正反器 150 如同拴锁电路般操作。与门 160 的输出端耦接至输出缓冲器 165。驱动信号  $V_G$  产生于输出缓冲器 165 的输出端，用以控制功率晶体管 200。

[0077] 仲裁电路 90 包括锁定电路 (LOCK) 290 以及侦测电路 (MOT) 175。锁定电路 290 产生锁定信号 L。侦测电路 175 产生重置信号  $S_M$ ，以在非正常状态下关闭驱动信号  $V_G$  与功率晶体管 200。重置信号  $S_M$  透过或非门 119 来耦接至正反器 150 的重置输入端 R，以清除（或称为重置）正反器 150。

[0078] 一旦阴极端 K 的电压低于门限电压  $V_{TH}$  时，驱动信号  $V_G$  将导通功率晶体管 200。或非门 119 的另一输入端耦接与门 125 的输出端。与门 125 的第一输入端接收延迟电路 170 的输出信号（遮没信号  $S_D$ ）。延迟电路 170 的输入端耦接驱动信号  $V_G$ 。延迟电路 170 提供遮没时间以完成驱动信号  $V_G$  的最小导通时间。锁相电路 300 产生关闭信号  $R_S$  至与门 125 的第二输入端。关闭信号  $R_S$  是根据导通信号  $E_N$  而反应产生的。当二极管 250 导通且被正向偏压时，关闭信号  $R_S$  用来关闭驱动信号  $V_G$ 。阴极端 K 的电压将低于门限电压  $V_{TH}$ 。因此，功率晶体管 200 只有在二极管 250 导通之后才会导通，这样完成了功率晶体管 200 的柔性切换。此外，当二极管 250 被反相偏压时，驱动信号  $V_G$  将被禁止且功率晶体管 200 将关闭。依照锁相电路 300 的运作，关闭信号  $R_S$  用来关闭功率晶体管 200。

[0079] 图 5 表示侦测电路 175 的电路示意图，其包括最大期间电路、禁止电路、以及保护电路。在此实施例中，最大期间电路由延迟电路 (DLY) 180 所形成。保护电路由与门 177 与延迟电路 (DLY) 185 所形成。在此实施例中，禁止电路则由脉冲产生电路 191 所组成。导通信号  $E_N$  被传送至延迟电路 180 的输入端。延迟电路 180 产生最大期间信号，其耦接或门 187 的一输入端。导通信号  $E_N$  更透过反向器 176 而耦接至与门 177 的一输入端。与门 177 的另一输入端接收驱动信号  $V_G$ 。与门 177 的输出端耦接延迟电路 185。延迟电路 185 产生保护信号  $S_P$  至或门 187 的另一输入端。或门 187 的输出端则用来触发脉冲产生电路 190。脉冲产生电路 190 的输出端耦接与门 195 的一输入端。导通信号  $E_N$  更透过反向器 176 而耦接至

脉冲产生电路 191 的输入端。脉冲产生电路 191 产生禁止信号  $S_1$ ，其透过反向器 193 传送至与门 195 的另一输入端。因此，最大期间信号用来关闭功率晶体管 200，以限制功率晶体管 200 的导通时间。在功率晶体管 200 关闭后，禁止信号  $S_1$  则用来限制功率晶体管 200 的导通。禁止信号是单击信号。单击信号的脉冲宽度是受控于脉冲产生器 191。保护信号  $S_p$  也用来关闭功率晶体管 200，以在非正常状态期间来限制功率晶体管 200 的电流。

[0080] 图 6 表示图 5 中延迟电路 180 与 185 的电路示意图。电流源 273 用来对电容器 275 充电。晶体管 272 则是使电容器 275 放电。输入信号 IN 透过反向器 271 来控制晶体管 272。输入信号 IN 更耦接至与门 279 的一输入端。与门 279 的另一输入端耦接电容器 275。一旦输入信号被致能，输出信号 OUT 则在一个延迟时间之后由与门 279 的输出端产生。此延迟时间是由电流源 273 的电流与电容器 275 的电容值来决定。

[0081] 图 7 表示图 5 中脉冲产生电路 190 与 191。电流源 473 用来对电容器 475 充电。晶体管 472 则是使电容器 475 放电。信号 I 透过反向器 471 来控制晶体管 472。信号 I 更耦接至与门 479 的一输入端。与门 479 的另一输入端透过反向器 478 而耦接电容器 475。输出脉冲信号的脉冲宽度是由电流源 473 的电流与电容器 475 的电容值来决定。

[0082] 图 8 表示锁定电路 290 的示意图。正反器 293 由来自另一同步整流电路 50 的驱动信号  $V_G$  所导通。或门 291 的输出端用来重置正反器 293。正反器 293 的输出端耦接至或门 295 的一输入端。或门 295 的另一输入端接收驱动信号  $V_G$ 。或门 295 的输出端驱动晶体管 297。晶体管 297 产生锁定信号 L。电流源 296 提供电平拉高给锁定信号 L。根据驱动信号  $V_G$  的致能，产生锁定信号 L（低电平）。当驱动信号  $V_G$  与导通信号  $E_N$  皆被禁止时，锁定信号 L 将被禁止（被拉高电平）。驱动信号  $V_G$  只有当锁定信号 L 被禁止时（被拉高电平）才会被初始化。

[0083] 图 9 表示锁相电路 300 的示意图。导通信号  $E_N$  透过开关 341 与电流源 340 来致能电容器 350 的充电，并因此于电容器 350 产生斜坡信号  $S_R$ 。导通信号  $E_N$  更被耦合来透过反向器 311 与脉冲产生电路 315 来产生取样信号  $S_1$ ，且接着透过反向器 321 与脉冲产生电路 325 来产生清除信号  $S_2$ 。取样信号  $S_1$  是透过开关 342 来对自电容器 350 至电容器 351 的信号进行取样，以于电容器 351 处产生维持信号  $S_H$ 。在取样之后，清除信号  $S_2$  则透过开关 343 来清除电容器 350。电容器 351 的维持信号  $S_H$  的电平与导通信号  $E_N$  的致能期间相关联。电容器 351 的维持信号  $S_H$  透过缓冲放大器 360 与电阻 370 而耦接至比较器 380 的一输入端。一电流源 600 更耦接至电阻 370，以在电阻 370 产生电压降。比较器 380 的另一输入端耦接以接受斜坡信号  $S_R$ 。比较器 380 的输出端耦接反向器 390。反向器 390 产生关闭信号  $R_S$  用以禁止驱动信号  $V_G$ （见图 4）。电流源 600 的电流  $I_b$  被调整来产生关闭信号  $R_S$ 。此外，电流源 396 透过开关 395 来使电容器 351 放电以拉低维持信号  $S_H$  的电平。当侦测到一错误相位信号时，相位侦测器（PHASE）500 产生重新启动信号  $S_3$  以致能开关 395，以进行上述放电操作。相位侦测器 500 侦测在驱动信号  $V_G$  的禁止与导通信号  $E_N$  的禁止间的足够时间限度（enough timing margin）。在驱动信号  $V_G$  关闭之后，导通信号  $E_N$  需要维持致能。这表示，当功率晶体管 200 关闭时，二极管 250 需要维持导通一段期间（50 ~ 100nsec），以确保同步整流电路正确地操作。因此，当二极管 250 没有在功率晶体管 200 关闭后维持导通一段期间时，产生重新启动信号  $S_3$  来降低维持信号  $S_H$  电平。

[0084] 图 10 表示相位侦测器 500 的电路示意图。驱动信号  $V_G$  透过反向器 510 来致能脉



冲产生电路 530。脉冲产生电路 530 的输出端耦接与门 535 的一输入端。与门 535 的另一输入端透过反向器 520 接收导通信号  $E_N$ 。与门 535 的输出端产生重新启动信号  $S_3$ 。

[0085] 图 11 表示同步整流电路的主要波形图。变压器 10 的切换电流  $I_s$  包括  $I_{s1}$  与  $I_{s2}$ 。驱动信号  $V_{G1}$  与  $V_{G2}$  分别为同步整流电路 51 与 52 的驱动信号  $V_G$ 。

[0086] 本发明虽以较佳实施例揭露如上,然其并非用以限定本发明的范围,任何所属技术领域中具有通常知识者,在不脱离本发明的精神和范围内,当可做些许其的更动与润饰,因此本发明的保护范围当视后附的权利要求书所界定者为准。

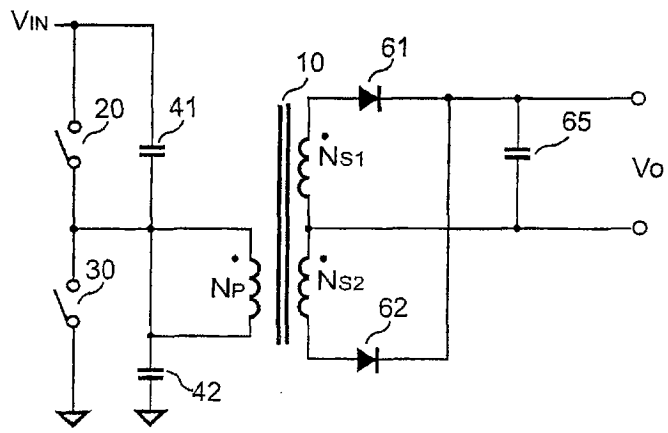


图 1

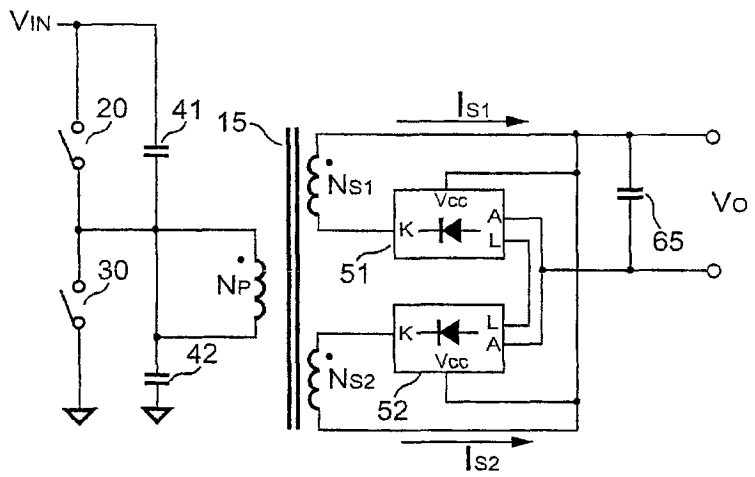


图 2

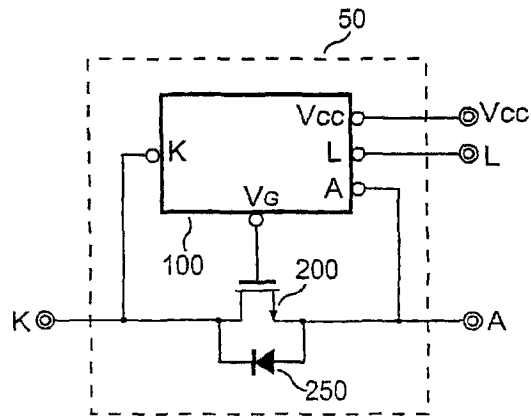


图 3

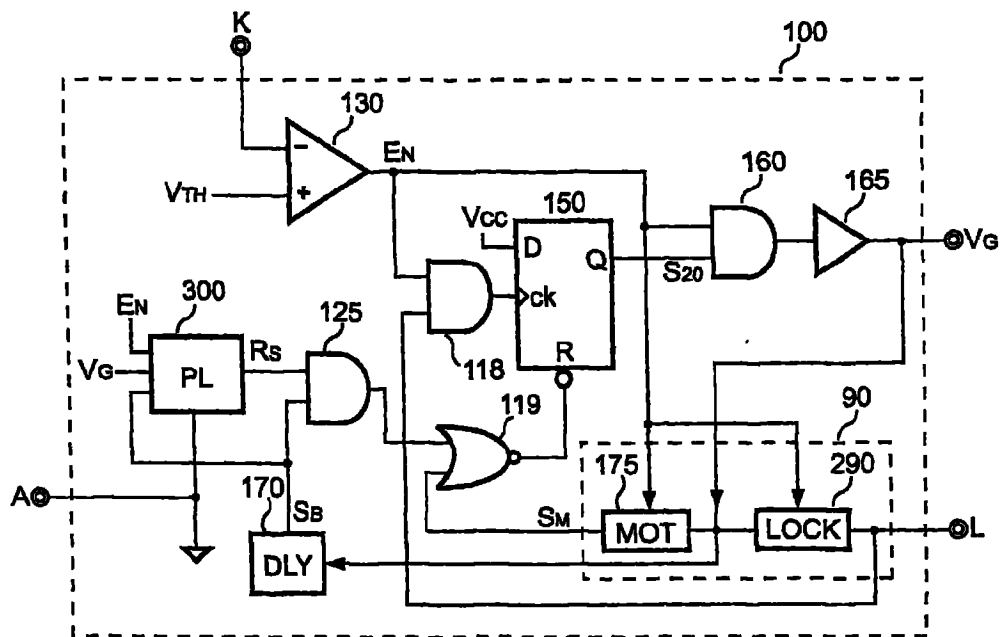


图 4

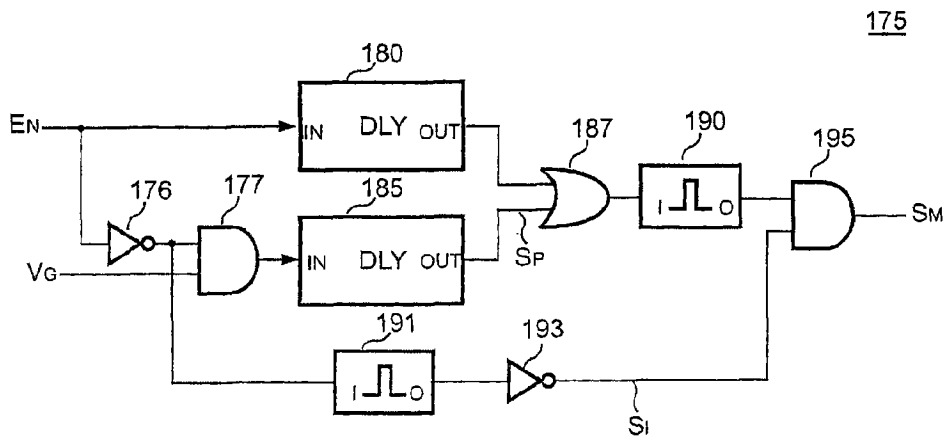


图 5

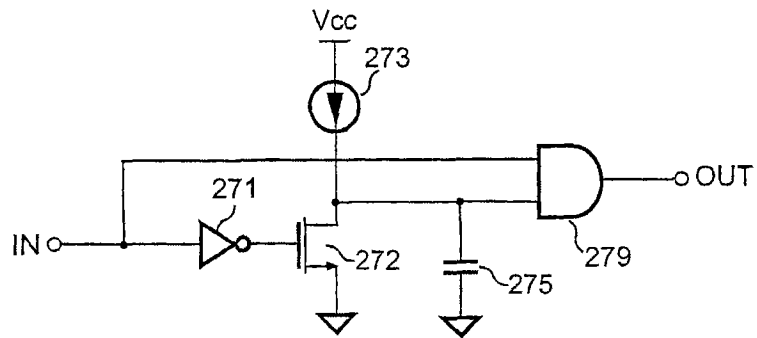


图 6

473,191

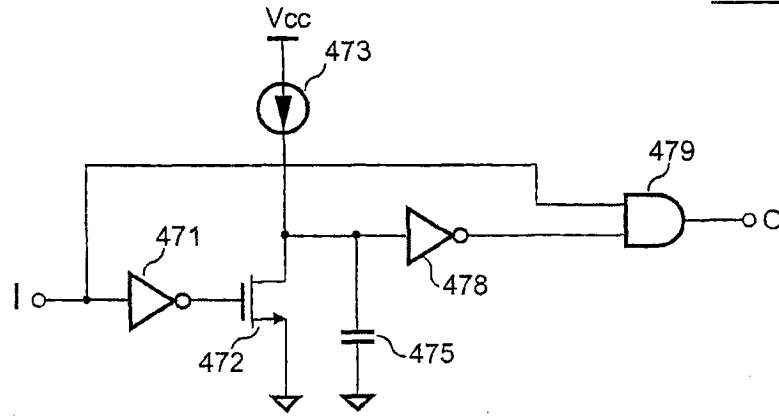


图 7

290

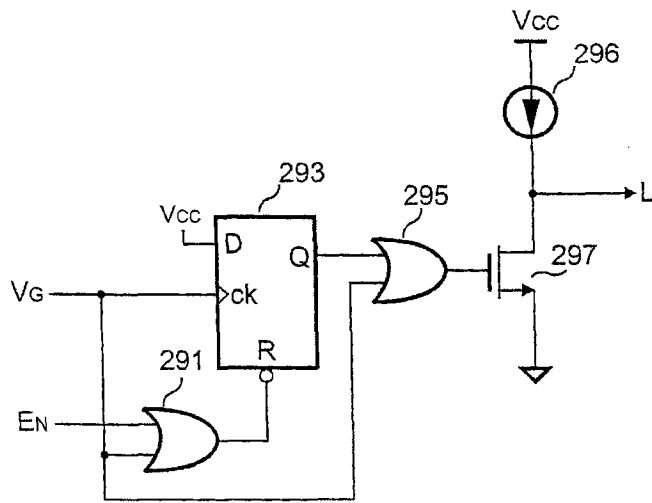


图 8



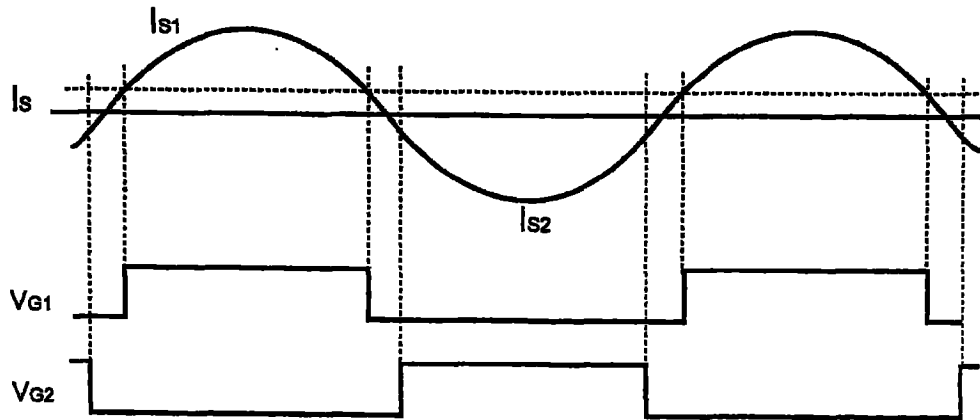


图 11