



(12) 发明专利申请

(10) 申请公布号 CN 116195012 A

(43) 申请公布日 2023. 05. 30

(21) 申请号 202180065194.1

(22) 申请日 2021.10.04

(30) 优先权数据

2020-169323 2020.10.06 JP

(85) PCT国际申请进入国家阶段日

2023.03.23

(86) PCT国际申请的申请数据

PCT/JP2021/036549 2021.10.04

(87) PCT国际申请的公布数据

W02022/075238 JA 2022.04.14

(71) 申请人 松下知识产权经营株式会社

地址 日本大阪府

(72) 发明人 末次大辅 野口宪路 浦川达也

小田裕贵 上山大辅

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

专利代理师 潘剑颖

(51) Int. Cl.

H01C 13/00 (2006.01)

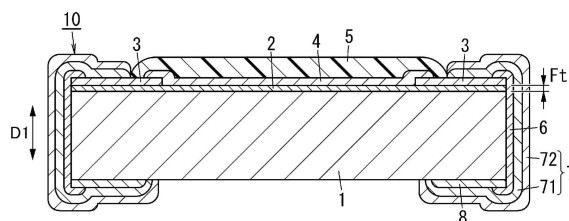
权利要求书2页 说明书12页 附图5页

(54) 发明名称

芯片电阻器及其制造方法

(57) 摘要

本公开的目的是实现高比电阻和低TCR。一种芯片电阻器(10),包括:绝缘衬底(1)、电阻元件(2)和电极。电阻元件(2)包括Cr、Si和N,并设置在绝缘衬底(1)上。电极包括至少一种难熔金属,并设置在电阻元件(2)上。电阻元件(2)中Si与Cr的原子比至少在电阻元件(2)的在相对于电阻元件(2)定义的厚度方向(D1)上的中心处大于或等于2/3,且小于或等于4。电阻元件(2)中N的原子百分比至少在电阻元件(2)的在厚度方向(D1)上的中心处小于或等于50原子%。



1. 一种芯片电阻器,包括:
绝缘衬底;
电阻元件,包括Cr、Si和N,并设置在所述绝缘衬底上;以及
电极,包括至少一种难熔金属,并设置在所述电阻元件上,所述至少一种难熔金属是具有800°C或更高的熔点的金属,
所述电阻元件中Si与Cr的原子比至少在所述电阻元件的在相对于所述电阻元件定义的厚度方向上的中心处大于或等于2/3,且小于或等于4,
所述电阻元件中N的原子百分比至少在所述电阻元件的在所述厚度方向上的所述中心处小于或等于50原子%。
2. 一种芯片电阻器,包括:
绝缘衬底;
电阻元件,包括Cr、Si、N和Al,并设置在所述绝缘衬底上;以及
电极,包括至少一种难熔金属,并设置在所述电阻元件上,所述至少一种难熔金属是具有800°C或更高的熔点的金属,
所述电阻元件中Si与Cr的原子比至少在所述电阻元件的在相对于所述电阻元件定义的厚度方向上的中心处大于或等于2/3,且小于或等于4,
所述电阻元件中N的原子百分比至少在所述电阻元件的在所述厚度方向上的所述中心处小于或等于50原子%,
所述电阻元件中Al的原子百分比至少在所述电阻元件的在所述厚度方向上的所述中心处小于或等于30原子%。
3. 根据权利要求1或2所述的芯片电阻器,其中
所述电阻元件还包括O,并且
所述电阻元件中O的原子百分比至少在所述电阻元件的在所述厚度方向上的所述中心处小于或等于10原子%。
4. 根据权利要求1至3中任一项所述的芯片电阻器,其中
所述电阻元件的比电阻大于或等于 $500\mu\Omega \cdot \text{cm}$,且小于或等于 $20000\mu\Omega \cdot \text{cm}$ 。
5. 根据权利要求1至4中任一项所述的芯片电阻器,其中
所述电阻元件的电阻温度系数大于或等于 $-25\text{ppm}/^\circ\text{C}$,且小于或等于 $+25\text{ppm}/^\circ\text{C}$ 。
6. 根据权利要求1至5中任一项所述的芯片电阻器,还包括:表面氮氧化物层,由包括Si和Cr或Al中的至少一种的氮氧化物膜制成,其中
所述表面氮氧化物层设置在所述电阻元件的在与所述绝缘衬底相对的一侧上的表面的除形成所述电极的部分之外的部分上。
7. 一种用于制造根据权利要求1至6中任一项所述的芯片电阻器的方法,所述方法包括:
电极形成步骤,通过溅射在所述电阻元件上形成所述电极;以及
图案化步骤,通过蚀刻对所述电阻元件上的所述电极进行图案化。
8. 一种用于制造根据权利要求1至6中任一项所述的芯片电阻器的方法,所述方法包括:电极形成步骤,通过掩模溅射在所述电阻元件上形成所述电极,并对所述电极进行图案化。

9. 根据权利要求7或8所述的方法,还包括:热处理步骤,对所述电阻元件和形成在所述电阻元件上的所述电极执行热处理。

10. 根据权利要求9所述的方法,其中

在所述热处理步骤中,热处理温度高于或等于500°C,且低于或等于800°C。

芯片电阻器及其制造方法

技术领域

[0001] 本公开通常涉及芯片电阻器以及用于制造该芯片电阻器的方法,并且特别地,涉及一种应用于电子设备的芯片电阻器以及用于制造该芯片电阻器的方法。

背景技术

[0002] 专利文献1描述了一种薄膜电阻器(芯片电阻器),该薄膜电阻器包括Si衬底(绝缘衬底)和作为Si衬底上的薄膜的电阻元件。电阻元件包括例如Cr、Si、Al和B。

[0003] 在专利文献1中描述的薄膜电阻器中,电阻元件具有高达 $4000\mu\Omega \cdot \text{cm}$ 或更大的比电阻,但电阻的温度系数(TCR)为 ± 300 至 500ppm/K 或更低,即无法获得低TCR。

[0004] 引用列表

[0005] 专利文献

[0006] 专利文献1:JP 2001-332402 A

发明内容

[0007] 本公开的目的在于提供了一种被配置为实现高比电阻和低TCR两者的芯片电阻器以及用于制造该芯片电阻器的方法。

[0008] 根据本公开的一个方面的芯片电阻器包括:绝缘衬底、电阻元件和电极。电阻元件包含Cr、Si和N,并设置绝缘衬底上。电极包括至少一种难熔金属,并设置在电阻元件上。难熔金属是具有 800°C 或更高的熔点的金属。电阻元件中Si与Cr的原子比至少在电阻元件的在相对于电阻元件定义的厚度方向上的中心处大于或等于 $2/3$,且小于或等于4。电阻元件中N的原子百分比至少在电阻元件的在厚度方向上的中心处小于或等于50原子%。

[0009] 根据本公开的一个方面的芯片电阻器包括:绝缘衬底、电阻元件和电极。电阻元件包括Cr、Si、N和Al,并设置在绝缘衬底上。电极包括至少一种难熔金属,并设置在电阻元件上。难熔金属是具有 800°C 或更高的熔点的金属。电阻元件中Si与Cr的原子比至少在电阻元件的在相对于电阻元件定义的厚度方向上的中心处大于或等于 $2/3$,且小于或等于4。电阻元件中N的原子百分比至少在电阻元件的在厚度方向上的中心处小于或等于50原子%。电阻元件中Al的原子百分比至少在电阻元件的在厚度方向上的中心处小于或等于30原子%。

[0010] 根据本公开的一个方面的制造方法是用于制造芯片电阻器的方法。该制造方法包括电极形成步骤和图案化步骤。电极形成步骤包括:通过溅射来在电阻元件上形成电极。图案化步骤包括:通过蚀刻对电阻元件上的电极进行图案化。

[0011] 根据本公开的一个方面的制造方法是用于制造芯片电阻器的方法。该制造方法包括电极形成步骤。电极形成步骤包括:通过掩模溅射在电阻元件上形成电极,并对电极进行图案化。

附图说明

[0012] 图1是根据实施例的电阻器芯片的截面图;

- [0013] 图2是与芯片电阻器相关并示出了电阻元件的晶体结构的图像；
- [0014] 图3是与芯片电阻器相关并示出了Cr和Si的原子比与比电阻之间的关系的曲线图；
- [0015] 图4是与芯片电阻器相关并示出了热处理温度、比电阻和TCR之间的关系的曲线图；
- [0016] 图5是与芯片电阻器相关并示出了电阻元件中N比率和摩尔比之间的关系的曲线图,其中,图5示出了平衡状态中的物质比和通过Factsage(计算力学研究中心,股份有限公司)的热力学平衡计算获得的比率；
- [0017] 图6是与芯片电阻器相关并示出了电阻元件的分析深度与定量换算值之间的关系的曲线图;以及
- [0018] 图7是与芯片电阻器相关并示出了电阻元件的厚度与薄层电阻之间的关系的曲线图。

具体实施方式

[0019] (实施例)

[0020] 下面将参考图1至图7来描述根据本实施例的芯片电阻器10和用于制造该芯片电阻器10的方法。

[0021] 注意,下面描述的实施例和变型仅仅是本公开的示例,并且本公开不限于下面描述的实施例和变型。在不脱离本公开的技术思想的范围的情况下,即使不包括下面的实施例和变型,也可以根据设计等对本公开进行各种修改。

[0022] 在以下实施例等中所描述的图形为示意图,并且组件的大小比率和厚度比率不一定反映实际的尺寸比率。

[0023] (1) 芯片电阻器概述

[0024] 首先,将参考图1来描述根据本实施例的芯片电阻器10的概述。

[0025] 根据本实施例的芯片电阻器10是用于表面安装技术(SMT)的芯片电阻器,该SMT使用例如表面安装机(芯片安装机)将芯片电阻器安装到印刷电路板的表面(安装表面)上。此外,根据本实施例的芯片电阻器10是例如薄膜芯片电阻器。

[0026] 如图1所示,根据本实施例的芯片电阻器10包括绝缘衬底1、电阻元件2和上表面电极(电极)3。在本实施例中,作为示例,电阻元件2包括铬(Cr)、硅(Si)和氮(N)。电阻元件2设置在绝缘衬底1上。上表面电极3包括至少一种难熔金属。如在本公开中使用的,“难熔金属”意指具有800°C或更高的熔点的金属。上表面电极3设置在电阻元件2上。电阻元件2中Si与Cr的原子比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处大于或等于2/3,且小于或等于4。电阻元件2中N的原子百分比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处低于或等于50原子%。

[0027] 如上所述,在根据本实施例的芯片电阻器10中,电阻元件2中Si与Cr的原子比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处大于或等于2/3,且小于或等于4。这使得能够降低电阻元件2的电阻温度系数(以下也称为“TCR”)。此外,如上所述,在根据本公开的芯片电阻器10中,电阻元件2中N的原子百分比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处低于或等于50原子%。这使得能够增加电阻元

件2的比电阻。也就是说,根据本实施例的芯片电阻器10能够实现高比电阻和低TCR两者。

[0028] 此外,如上所述,在根据本实施例的芯片电阻器10中,上表面电极3包括至少一种难熔金属。这使得能够对其上形成上表面电极3的电阻元件2执行热处理,并且因此,表面氮氧化物层9不太可能形成在电阻元件2和上表面电极3彼此接触的接触部分处,从而也稳定了电阻元件2和上表面电极3之间的电连接。

[0029] (2) 芯片电阻器的配置

[0030] 接着,将参考图1来描述根据本实施例的芯片电阻器10的配置。

[0031] 如图1所示,根据本实施例的芯片电阻器10包括绝缘衬底1、电阻元件2和一对上表面电极(电极)3。芯片电阻器10还包括第一保护膜4、第二保护膜5、一对端表面电极6、一对镀层7和一对背表面电极8。

[0032] (2.1) 绝缘衬底

[0033] 绝缘衬底1为例如包含96%至99%氧化铝(Al_2O_3)的氧化铝衬底。绝缘衬底1在平面图中的形状(在相对于绝缘衬底1定义的厚度方向上观察的形状)为例如矩形形状。

[0034] (2.2) 电阻元件

[0035] 电阻元件2是薄膜,并且设置在绝缘衬底1的一个表面(图1中的上表面)上。电阻元件2包括包含例如铬(Cr)、硅(Si)和氮(N)的合金。也就是说,电阻元件2包括Cr、Si和N。电阻元件2中Si与Cr的原子比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处大于或等于2/3,且小于或等于4。换言之,电阻元件2中Cr与Si之间的原子比大于或等于3:2,且小于或等于1:4。此外,N的原子量相对于电阻元件2中包括的金属的原子量例如小于或等于50原子%。换言之,电阻元件2中N的原子百分比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处小于或等于50原子%。

[0036] 此外,在本实施例中,电阻元件2还包括氧(O)。电阻元件2中O的原子百分比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处小于或等于10原子%。如本公开中所使用的,“厚度方向D1”意指在电阻元件2中沿相对于绝缘衬底1定义的厚度方向的方向。

[0037] 电阻元件2例如通过以下步骤来形成为大致矩形形状:通过诸如溅射之类的薄膜工艺来在绝缘衬底1的几乎整个表面上形成薄膜导体,并且然后,通过光刻工艺去除该薄膜导体的不需要的部分。

[0038] 电阻元件2的原子组成比是从光谱比中计算的,该光谱比是例如通过与透射电子显微镜TEM一起设置的能量色散X射线光谱TEM-EDX、或电子能量损失光谱TEM-EELS相对于电阻元件2的上表面或横截面针对元素Cr、Si、N和O中的每一种来获得的。备选地,电阻元件2的原子组成比是通过基于由卢瑟福背散射光谱法RBS评价的每个元素的校正系数来校正由X射线光电子能谱XPS评价的每个原子组成比来计算的。

[0039] 顺便提及,如图2所示,在根据本实施例的芯片电阻器10中,电阻元件2包括结晶相21和非晶相22。结晶相21包括例如 $CrSi_2$ 或 Cr_5Si_3 ,并且影响TCR。非晶相22包括例如 Si_3N_4 或 SiO_2 ,并且对比电阻的提高有影响。也就是说,这两相的存在使得能够实现比电阻的提高和低TCR。

[0040] 此外,如图2所示,根据本实施例的芯片电阻器10包括在相对于电阻元件2定义的厚度方向D1上形成在电阻元件2和第一保护膜4之间的表面氮氧化物层9。也就是说,表面氮氧

化物层9设置在电阻元件2的在与绝缘衬底1相对的一侧上的表面(图2中的上表面)23上。表面氮氧化物层9由包括Si和Cr或Al中的至少一种的氮氧化物膜制成。在本实施例中,作为示例,表面氮氧化物层9由包括Cr和Si的氮氧化物膜制成。更具体地,表面氮氧化物层9包括Cr氧化物和SiON。注意,表面氮氧化物层9是通过在稍后描述的热处理步骤中对电阻元件2进行热处理而形成的。

[0041] 表面氮氧化物层9具有通过由表面氮氧化物层9中包括的Cr氧化物形成的钝化涂层来提高抗氧化性的优点。表面氮氧化物层9还具有表面氮氧化物层9中包括的SiON提高阻气性的优点。也就是说,形成在电阻元件2的表面23上的表面氮氧化物层9能够提高电阻元件2的耐环境性。

[0042] 此外,在根据本实施例的芯片电阻器10中,表面氮氧化物层9不设置在电阻元件2的整个表面23上,而是设置在表面23的一部分上。更具体地,表面氮氧化物层9设置在作为电阻元件2的表面23的除电阻元件2与一对上表面电极3的接触部分之外的部分的部分上。总之,表面氮氧化物层9设置在作为在电阻元件2的在与绝缘衬底1相对的一侧上的表面23的除形成该对上表面电极3的部分之外的部分的部分上。如上所述,在电阻元件2与该对上表面电极3接触的接触部分处未设置表面氮氧化物层9,并且因此,可以稳定该电阻元件2和该对上表面电极3之间的电连接。

[0043] (2.3) 上表面电极

[0044] 该对上表面电极(电极)3中的每一个包括至少一种难熔金属。如上所述,该难熔金属是具有800°C或更高的熔点的金属。难熔金属例如钨(W)、铼(Re)、锇(Os)、钽(Ta)、钼(Mo)、铱(Ir)、钌(Ru)、硼(B)、铑(Rh)、钒(V)、铬(Cr)、锆(Zr)、铂(Pt)、钛(Ti)、钯(Pd)、铁(Fe)、钇(Y)、钴(Co)、镍(Ni)、硅(Si)、钆(Gd)、铍(Be)、锰(Mn)、铜(Cu)、钐(Sm)、金(Au)、银(Ag)、锗(Ge)和钙(Ca)之一。在本实施例中,作为示例,该对上表面电极3中的每一个包括钨(W)作为难熔金属。该对上表面电极3覆盖电阻元件2的上表面(表面23)的在电阻元件2的在纵向方向(图1中的左/右方向)上的两端处的部分。该对上表面电极3可以例如通过以下步骤来形成:通过溅射在电阻元件2的整个上表面上形成金属膜,并且然后,通过湿蚀刻去除在其中心部分处的膜。

[0045] (2.4) 第一保护膜

[0046] 第一保护膜(无机保护膜)4是用于保护电阻元件2的膜。第一保护膜4由例如氧化铝(Al_2O_3)制成。第一保护膜4位于电阻元件2的上表面上。此外,第一保护膜4覆盖该对上表面电极3的在第一保护膜4的纵向方向(图1中的左/右方向)上的两端处的部分。也就是说,当在相对于电阻元件2定义的厚度方向D1(相对于绝缘衬底1定义的厚度方向)上观察时,第一保护膜4覆盖各自位于电阻元件2与该对上表面电极3中对应的一个上表面电极3之间的边界,并至少覆盖该对上表面电极3的与电阻元件2连续的部分。第一保护膜4例如通过以下步骤来形成:通过溅射在电阻元件2和该对上表面电极3的整体上形成保护膜,并且然后,通过湿法蚀刻来去除该保护膜的在第一保护膜4的两端处的部分。

[0047] 因此,设置第一保护膜4能够防止电阻元件2的腐蚀。注意,第一保护膜4可以是除氧化铝之外的金属氧化物,或者可以是金属氮化物。此外,可以省略第一保护膜4。

[0048] (2.5) 第二保护膜

[0049] 第二保护膜(树脂保护膜)5由例如环氧树脂制成。第二保护膜5覆盖第一保护膜4

的整个表面和该对上表面电极3的部分。也就是说,当在相对于电阻元件2定义的厚度方向D1(相对于绝缘衬底1定义的厚度方向)上观察时,第二保护膜5覆盖各自位于第一保护膜4和该对上表面电极3中对应的一个上表面电极3之间的边界,并至少覆盖该对上表面电极3的与第一保护膜4连续的部分。

[0050] 第二保护膜5例如通过以下步骤来形成:通过丝网印刷涂敷环氧树脂,并且然后,用紫外线照射该环氧树脂以固化该环氧树脂。注意,该对上表面电极3中的每一个包括位于第一保护膜4的在纵向方向(图1中的左/右方向)上的两端(覆盖该对上表面电极3的部分)中对应的一端与镀层7的面对该第一保护膜4的两端中的对应一端的一个镀层7之间的部分,并且该部分被第二保护膜5直接覆盖。

[0051] (2.6)端表面电极

[0052] 一对端表面电极6中的每一个由例如CuNi制成。该对端表面电极6各自位于绝缘衬底1的在纵向方向(图1中的左/右方向)上的两端中的对应一端处。该对端表面电极6例如通过溅射各自形成在绝缘衬底1的在纵向方向上的两端中的对应一端处。该对端表面电极6中的每一个电连接到该对上表面电极3中的对应上表面电极3。

[0053] (2.7)镀层

[0054] 如图1所示,一对镀层7中的每一个包括Ni镀层71和Sn镀层72。该对镀层7中的每一个电连接到该对上表面电极3中的对应上表面电极3的一部分,并与第二保护膜5接触。此外,该对镀层7中的每一个覆盖该对端表面电极6中的对应端表面电极6。

[0055] (2.8)背表面电极

[0056] 一对背表面电极8中的每一个由例如包含银(Ag)作为导电物质的环氧树脂制成。该对背表面电极8各自位于绝缘衬底1的背表面(图1中的下表面)的在纵向方向(图1中的左/右方向)的两端中的对应一端处。该对背表面电极8例如通过以下步骤来形成:通过丝网印刷在绝缘衬底1的背表面的在纵向方向上的两端处涂敷环氧树脂,并且然后,用紫外线照射该环氧树脂以固化该环氧树脂。该对背表面电极8与该对上表面电极3一一对应。注意,也可以省略该对背表面电极8。

[0057] (3)用于制造芯片电阻器的方法

[0058] 接着,将描述用于制造根据本实施例的芯片电阻器10的方法。

[0059] 根据本实施例的制造方法是用于制造芯片电阻器10的方法。根据本实施例的制造方法包括:在电阻元件2上形成上表面电极3的电极形成步骤、以及对上表面电极3进行图案化的图案化步骤(以下也称为“第一图案化步骤”)。根据本实施例的制造方法还包括:在绝缘衬底1上形成电阻元件2的电阻元件形成步骤、以及对电阻元件2进行图案化的图案化步骤(以下也称为“第二图案化步骤”)。

[0060] 电阻元件形成步骤包括:例如通过与氮反应的反应溅射或与氮和氧反应的反应溅射来在绝缘衬底1上形成电阻元件2。反应溅射中的溅射靶包括例如Cr、Si和O,并且Cr和Si的原子比为3:7,且O的原子百分比为20原子%。也就是说,反应溅射中的溅射靶包括不超过20原子%的氧(O)。

[0061] 第二图案化步骤包括:通过例如光刻法蚀刻电阻元件2来图案化电阻元件2。在第二图案化步骤中,使用包括例如氢氟酸的蚀刻溶液。

[0062] 电极形成步骤包括:例如通过溅射在电阻元件2上形成上表面电极3。如上所述,在

本实施例中,作为示例,假设上表面电极3包括钨(W)作为难熔金属,并且因此,溅射靶包括例如钨(W)。

[0063] 第一图案化步骤包括:例如通过湿蚀刻来图案化上表面电极3。在第一图案化步骤中,使用包括例如氢氟酸、硫酸、硝酸或盐酸的蚀刻溶液。

[0064] 根据本实施例的制造方法还包括热处理步骤。热处理步骤是对电阻元件2执行热处理的步骤,在第一图案化步骤中在所述电阻元件2上已经形成上表面电极3的图案。也就是说,在本实施例中,热处理步骤是在第一图案化步骤之后执行的。在热处理步骤中,热处理温度高于或等于500°C,且低于或等于800°C。在本实施例中,例如,热处理温度为520°C±5°C。这里,“热处理温度”在本实施例中是电阻元件2的体(实际)温度,但也可以是大气温度。此外,在热处理步骤中,氧气浓度小于或等于1000ppm。

[0065] 这里,假设该对上表面电极3中的每一个不包括难熔金属。在该情况下,根据热处理温度,对其上已经形成该对上表面电极3的电阻元件2进行热处理可能导致该对上表面电极3的熔化。因此,在这种情况下,对电阻元件2进行热处理,并且然后,在电阻元件2上形成该对上表面电极3。然而,在这种情况下,对电阻元件2执行的热处理在电阻元件2的表面上形成表面氮氧化物层9,并且因此,表面氮氧化物层9可能损坏电阻元件2与该对上表面电极3之间的电连接。

[0066] 相反,在根据本实施例的芯片电阻器10中,如上所述,该对上表面电极3中的每一个包括难熔金属,并且因此,可以对其上形成该对上表面电极3的电阻元件2进行热处理。因此,表面氮氧化物层9不太可能形成在电阻元件2与该对上表面电极3接触的接触部分处,并且因此,可以稳定电阻元件2与该对上表面电极3之间的电连接。

[0067] 在根据本实施例的制造方法中,如上所述,电阻元件2是通过电阻元件形成步骤中的反应溅射来形成的,并且因此,电阻元件2的靶中包括的元素的比率与靶组成基本相同。因此,可以控制电阻元件2的化学组成。

[0068] 此外,在根据本实施例的制造方法中,如上所述,对在电阻元件形成步骤中形成的电阻元件2执行热处理步骤。这使得能够在电阻元件2的表面23上形成表面氮氧化物层9。

[0069] (4) 芯片电阻器的特性

[0070] 接着,将参考图3至图7来描述根据本实施例的芯片电阻器10的特性。

[0071] (4.1) 特性1

[0072] 首先,将参考图3来描述根据本实施例的芯片电阻器10的特性1。在图3中,横坐标表示电阻元件2中Cr与Si之间的原子比,并且在图3中,纵坐标表示电阻元件2的比电阻。在图3所示的示例中,电阻元件2中N的原子百分比为30原子%。

[0073] 在根据本实施例的芯片电阻器10中,如上所述,电阻元件2包括Cr、Si、N和O,但不包括Al(铝)。在这种情况下,随着电阻元件2中Cr与Si之间的原子比从3:2变为1:4,电阻元件2的比电阻从约500μΩ·cm变为约10000μΩ·cm(参见图3中的黑色圆圈和实线)。

[0074] 这里,假设电阻元件2中Cr与Si之间的原子比为1:2。在这种情况下,在电阻元件2不包括Al的情况下,电阻元件2的比电阻为约6000μΩ·cm。相反,在电阻元件2包括(添加)21%Al的情况下,电阻元件2的比电阻为约15000μΩ·cm(参见图3中的黑色方块)。也就是说,包括21%Al的电阻元件2的比电阻是不包括Al的电阻元件2的比电阻的约2.5倍。因此,在电阻元件2中Cr与Si之间的原子比为1:4的情况下,电阻元件2的比电阻在电阻元件2包括

21%Al的情况下为约 $25000\mu\Omega\cdot\text{cm}$ 。因此,在根据本实施例的芯片电阻器10中,电阻元件2的比电阻优选为大于或等于 $500\mu\Omega\cdot\text{cm}$,且小于或等于 $20000\mu\Omega\cdot\text{cm}$ 。

[0075] 在根据本实施例的芯片电阻器10中,电阻元件2的化学组成改变使得能够调整电阻元件2的比电阻。

[0076] (4.2)特性2

[0077] 接着,将参考图4来描述根据本实施例的芯片电阻器10的特性2。在图4中,横坐标表示热处理步骤中的热处理温度。在图4中,左侧的纵坐标表示电阻元件2的比电阻,并且在图4中,右侧的纵坐标表示电阻元件2的TCR。在图4所示的示例中,电阻元件2中Cr与Si之间的原子比为3:2。也就是说,电阻元件2中Si与Cr的原子比为2/3。此外,在图4所示的示例中,电阻元件2中N的原子百分比为12原子%。

[0078] 在本实施例中,如上所述,热处理步骤中的热处理温度为 $520^{\circ}\text{C}\pm 5^{\circ}\text{C}$ 。因此,在图4所示的示例中,将热处理温度设置为 $520^{\circ}\text{C}\pm 5^{\circ}\text{C}$,并且从而电阻元件2的TCR可以高于或等于 -25ppm/K ,并且低于或等于 $+25\text{ppm/K}$ (参见图4中的实线)。也就是说,在根据本实施例的芯片电阻器10中,电阻元件2的电阻温度系数(TCR)高于或等于 $-25\text{ppm}/^{\circ}\text{C}$,且低于或等于 $+25\text{ppm}/^{\circ}\text{C}$ 。

[0079] 在本实施例的芯片电阻器10中,电阻元件2的TCR可以高于或等于 $-25\text{ppm}/^{\circ}\text{C}$,且低于或等于 $+25\text{ppm}/^{\circ}\text{C}$,并且因此,可以实现高比电阻和低TCR两者。注意,图4中的虚线示出了电阻元件2的比电阻相对于热处理温度的改变。

[0080] (4.3)特性3

[0081] 接着,将参考图5来描述根据本实施例的芯片电阻器10的特性3。在图5中,横坐标表示电阻元件2中N的原子比(N比率),并且在图5中,纵坐标表示电阻元件2中包括的每种晶体的摩尔比。在图5所示的示例中,电阻元件2中Cr与Si之间的原子比为1:4。也就是说,电阻元件2中Si与Cr的原子比为4。

[0082] 图5中的示例示出了具有不同电特性的 Cr_2N 的晶体以50%的N比率作为边界开始增加(参见图5中的实线)。因此,在根据本实施例的芯片电阻器10中,电阻元件2中N的原子百分比(N比率)优选地在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处低于或等于50原子%。这种配置使得能够增加电阻元件2的比电阻。

[0083] 顺便提及,电阻元件2中N的原子百分比至少高于或等于1原子%。也就是说,电阻元件2中N的原子百分比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处至少高于或等于1原子%,且至多低于或等于50原子%。

[0084] (4.4)特性4

[0085] 接着,将参考图6来描述根据本实施例的芯片电阻器10的特性4。图6示出了形成在玻璃衬底上的电阻元件2的膜的元素分析结果。在图6中,横坐标表示电阻元件2的分析深度,并且在图6中,纵坐标表示每种元素的定量换算值(原子百分比)。图6示出了其中电阻元件2中Cr与Si之间的原子比为1:2的示例。也就是说,电阻元件2中Si与Cr的原子比为2。此外,在图6中所示的示例中,电阻元件2中N的原子百分比为30原子%。此外,在图6中所示的示例中,电阻元件2具有100nm的厚度 Ft_1 。

[0086] 在根据本实施例的芯片电阻器10中,如上所述,电阻元件2包括Cr、Si、N和O。如上所述,电阻元件2的厚度 Ft_1 为100nm。因此,在这种情况下,电阻元件2的在相对于电阻元件2

定义的厚度方向D1上的中心是50nm。在分析深度为50nm的位置处,电阻元件2中O的原子百分比(定量换算值)为约2原子%(参见图6中的实线)。也就是说,在根据本实施例的芯片电阻器10中,电阻元件2中O的原子百分比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处低于或等于10原子%。

[0087] 在根据本实施例的芯片电阻器10中,电阻元件2包括氧(O),这使得能够增加电阻元件2的比电阻。

[0088] 这里,如上所述,表面氮氧化物层9设置在电阻元件2的表面23上,并且表面氮氧化物层9具有例如10nm的厚度。也就是说,在图6中,分析深度为0nm至10nm的范围是表面氮氧化物层9。也就是说,如图6中所示,表面氮氧化物层9在相对于电阻元件2定义的厚度方向D1上具有从表面氮氧化物层9的表面91(参见图2)到表面氮氧化物层9中的组成梯度。因此,表面氮氧化物层9中的应力被减轻,这提供了表面氮氧化物层9不太可能从电阻元件2剥离的优点。

[0089] 此外,如图6所示,在距表面氮氧化物层9的表面91深度10nm的范围内,Si的原子比大于表面氮氧化物层9中Cr的原子比和Al的原子比之和。这产生非常稳定的钝化,从而提供了提高电阻元件2的保护性能的优点。此外,如图6所示,相比于在电阻元件2的在厚度方向D1上的中心处,在表面氮氧化物层9的表面(最外表面)91处的Cr与Si的原子比更高。

[0090] 顺便提及,电阻元件2中O的原子百分比(定量换算值)在图6中所示的示例中为约2原子%,但O的原子百分比至多低于或等于10原子%。此外,电阻元件2中O的原子百分比至少高于或等于0原子%。也就是说,电阻元件2中O的原子百分比至少高于或等于0原子%,且低于或等于10原子%。电阻元件2中O的原子百分比更优选地高于或等于0.1原子%,且低于或等于10原子%。

[0091] (4.5)特性5

[0092] 接着,将参考图7来描述根据本实施例的芯片电阻器10的特性5。在图7中,横坐标表示电阻元件2的薄层电阻,并且在图7中,纵坐标表示电阻元件2的厚度Ft1(参见图1)。在图7中所示的示例中,电阻元件2中Cr与Si之间的原子比为1:2。也就是说,电阻元件2中Si与Cr的原子比为2。此外,在图7中所示的示例中,电阻元件2中N的原子百分比为30原子%。

[0093] 在图7中所示的示例中,电阻元件2的薄层电阻在电阻元件2的厚度Ft1为约800nm时为约10 Ω /□,并且在电阻元件2的厚度Ft1为约5nm时为约7500 Ω /□(参见图7中的实线)。在根据本实施例的芯片电阻器10中,调整电阻元件2的厚度Ft1使得能够调整电阻元件2的薄层电阻。如上所述,在根据本实施例的芯片电阻器10中,电阻元件2的厚度Ft1优选为大于或等于5nm,且小于或等于1000nm。

[0094] (5)效果

[0095] 如上所述,根据本实施例的芯片电阻器10包括绝缘衬底1、电阻元件2和上表面电极(电极)3。电阻元件2包括Cr、Si和N,并设置在绝缘衬底1上。上表面电极3包括至少一种难熔金属,并设置在电阻元件2上。难熔金属是具有800°C或更高的熔点的金属。电阻元件2中Si与Cr的原子比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处大于或等于2/3,且小于或等于4。电阻元件2中N的原子百分比至少在电阻元件2的在厚度方向D1上的中心处小于或等于50原子%。

[0096] 如上所述,在根据本实施例的芯片电阻器10中,电阻元件2中Si与Cr的原子比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处大于或等于2/3,且小于

或等于4。这使得能够降低电阻元件2的TCR。此外,如上所述,在根据本公开的芯片电阻器10中,电阻元件2中N的原子百分比至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处低于或等于50原子%。这使得能够增加电阻元件2的比电阻。也就是说,根据本实施例的芯片电阻器10能够实现高比电阻和低TCR两者。

[0097] 另外,在根据本实施例的芯片电阻器10中,如上所述,设置在电阻元件2上的上表面电极3包括难熔金属。因此,能够对其上形成上表面电极3的电阻元件2进行热处理,并且因此,表面氮氧化物层9不太可能形成在电阻元件2与上表面电极3彼此接触的接触部分处,从而也稳定了电阻元件2和上表面电极3之间的电连接。

[0098] (6) 变型

[0099] 上述实施例仅仅是本公开的各种实施例的示例。只要实现本公开的目的,可以根据设计等对上述实施例进行各种修改。下面将描述上述实施例的变型。下面描述的变型相应地可组合应用。

[0100] (6.1) 第一变型

[0101] 在上述实施例中,电阻元件2包括Cr、Si、N和O,但电阻元件2除Cr、Si、N和O之外还可以包括铝(A1)。也就是说,在根据第一变型的芯片电阻器10中,电阻元件2包括Cr、Si、N和A1。如上所述,电阻元件2中A1的原子百分比优选地至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处小于或等于30原子%。

[0102] 另外,在根据第一变型的芯片电阻器10中,电阻元件2中Si与Cr的原子比优选地至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处大于或等于2/3,且小于或等于4。另外,在根据第一变型的芯片电阻器10中,电阻元件2中N的原子百分比优选地至少在电阻元件2的在相对于电阻元件2定义的厚度方向D1上的中心处低于或等于50原子%。

[0103] 此外,在根据第一变型的芯片电阻器10中,一对上表面电极(电极)3中的每一个上表面电极包括至少一种难熔金属,并设置在电阻元件2上。如上所述,难熔金属是具有800℃或更高熔点的金属。

[0104] 在根据第一变型的芯片电阻器10中,电阻元件2除Cr、Si、N和O之外还包括A1。与电阻元件2不包括A1的情况相比,这使得能够增加电阻元件2的比电阻。

[0105] 另外,在根据第一变型的芯片电阻器10中,如上所述,该对上表面电极3中的每一个上表面电极包括难熔金属。这使得能够对其上形成上表面电极3的电阻元件2执行热处理,并且因此,表面氮氧化物层9不太可能形成在电阻元件2和上表面电极3彼此接触的接触部分处,从而稳定电阻元件2和上表面电极3之间的电连接。

[0106] (6.2) 其他变型

[0107] 在上述实施例中,一对上表面电极3中的每一个上表面电极包括钨(W)作为难熔金属,但这不应被解释为限制本公开。该对上表面电极3中的每一个上表面电极可以包括例如上面作为难熔金属的示例所提及的除W以外的金属之一。另外,该对上表面电极3中的每一个上表面电极可以包括两种或更多种难熔金属。在该情况下,该对上表面电极3中的每一个上表面电极可以具有由两种或更多种难熔金属制成的合金的单层结构,或者可以具有通过将两种或更多种难熔金属彼此堆叠而形成的多层结构。

[0108] 在上述实施例中,在第一图案化步骤中通过湿法蚀刻来对上表面电极3进行图案

化,但可以例如通过干法蚀刻来对上表面电极3进行图案化。

[0109] 在上述实施例中,通过溅射在电阻元件2上形成上表面电极3,并且然后,通过湿法蚀刻来对上表面电极3进行图案化,但这不应被解释为对本公开的限制。例如,可以通过掩模溅射来形成上表面电极3,并且上表面电极3可以被图案化。也就是说,用于制造芯片电阻器10的方法可以包括:通过掩模溅射在电阻元件2上形成上表面电极3,并对上表面电极3进行图案化的电极形成步骤。具体地,电阻元件2的除表面23的待形成上表面电极3的图案的部分外的表面23被掩蔽。接着,对电阻元件2的表面23进行溅射,从而在电阻元件2的表面23上形成上表面电极3的图案。这使得能够在电阻元件2上形成包括至少一种难熔金属的上表面电极3。这使得能够对其上形成上表面电极3的电阻元件2执行热处理,并且因此,表面氮氧化物层9不太可能形成在电阻元件2和上表面电极3之间,从而稳定了电阻元件2和上表面电极3之间的电连接。

[0110] (方面)

[0111] 上述实施例、变型等公开了以下方面。

[0112] 根据第一方面的芯片电阻器(10)包括绝缘衬底(1)、电阻元件(2)和电极(3)。电阻元件(2)包括Cr、Si和N,并设置在绝缘衬底(1)上。电极(3)包括至少一种难熔金属,并设置在电阻元件(2)上。至少一种难熔金属是具有800°C或更高的熔点的金属。电阻元件(2)中Si与Cr的原子比至少在电阻元件(2)的在相对于电阻元件(2)定义的厚度方向(D1)上的中心处大于或等于2/3,且小于或等于4。电阻元件(2)中N的原子百分比至少在电阻元件(2)的在厚度方向(D1)上的中心处小于或等于50原子%。

[0113] 该方面使得能够实现高比电阻和低TCR两者。此外,该方面使得能够稳定电阻元件(2)和电极(3)之间的电连接。

[0114] 第二方面的芯片电阻器(10)包括绝缘衬底(1)、电阻元件(2)和电极(3)。电阻元件(2)包括Cr、Si、N和Al,并设置在绝缘衬底(1)上。电极(3)包括至少一种难熔金属,并设置在电阻元件(2)上。至少一种难熔金属是具有800°C或更高的熔点的金属。电阻元件(2)中Si与Cr的原子比至少在电阻元件(2)的在相对于电阻元件(2)定义的厚度方向(D1)上的中心处大于或等于2/3,且小于或等于4。电阻元件(2)中N的原子百分比至少在电阻元件(2)的在厚度方向(D1)上的中心处小于或等于50原子%。电阻元件(2)中Al的原子百分比至少在电阻元件(2)的在厚度方向(D1)上的中心处小于或等于30原子%。

[0115] 该方面使得能够实现高比电阻和低TCR两者。此外,该方面使得能够稳定电阻元件(2)和电极(3)之间的电连接。

[0116] 在参考第一或第二方面的第三方面的芯片电阻器(10)中,电阻元件(2)还包括O。电阻元件(2)中O的原子百分比至少在电阻元件(2)的在厚度方向(D1)上的中心处小于或等于10原子%。

[0117] 该方面使得能够增加电阻元件(2)的比电阻。

[0118] 在参考第一至第三方面中任一方面的第四方面的芯片电阻器(10)中,电阻元件(2)的比电阻大于或等于 $500\mu\Omega \cdot \text{cm}$,且小于或等于 $20000\mu\Omega \cdot \text{cm}$ 。

[0119] 该方面使得能够调节电阻元件(2)的比电阻。

[0120] 在参考第一至第四方面中任一方面的第五方面的芯片电阻器(10)中,电阻元件(2)的电阻温度系数高于或等于 $-25\text{ppm}/^\circ\text{C}$,且低于或等于 $+25\text{ppm}/^\circ\text{C}$ 。

[0121] 该方面使得能够降低电阻元件(2)的电阻温度系数。

[0122] 参考第一至第五方面中任一方面的第六方面的芯片电阻器(10)还包括表面氮氧化物层(9)。表面氮氧化物层(9)由包括Si和Cr或Al中的至少一种的氮氧化物膜制成。表面氮氧化物层(9)设置在位于电阻元件(2)的与绝缘衬底(1)相对的一侧上的表面(23)的除形成电极(3)的部分之外的部分上。

[0123] 该方面使得能够稳定电阻元件(2)和电极(3)之间的电连接。

[0124] 第七方面的制造方法是用于制造第一至第六方面中任一方面的芯片电阻器(10)的方法。该制造方法包括电极形成步骤和图案化步骤。电极形成步骤是通过溅射在电阻元件(2)上形成电极(3)的步骤。图案化步骤是通过蚀刻对电阻元件(2)上的电极(3)进行图案化的步骤。

[0125] 该方面使得能够实现高比电阻和低TCR两者。此外,该方面使得能够稳定电阻元件(2)和电极(3)之间的电连接。

[0126] 第八方面的制造方法是用于制造第一至第六方面中任一方面的芯片电阻器(10)的方法。该制造方法包括电极形成步骤。电极形成步骤是通过掩模溅射在电阻元件(2)上形成电极(3),并对该电极(3)进行图案化的步骤。

[0127] 该方面使得能够实现高比电阻和低TCR两者。此外,该方面使得能够稳定电阻元件(2)和电极(3)之间的电连接。

[0128] 参考第七或第八方面的第九方面的制造方法还包括热处理步骤。热处理步骤是对电阻元件(2)和形成在电阻元件(2)上的电极(3)执行热处理的步骤。

[0129] 该方面使得能够在电阻元件(2)上形成表面氮氧化物层(9),同时抑制在电阻元件(2)和电极(3)之间形成表面氮氧化物层(9)。

[0130] 在参考第九方面的第十方面的方法中,在热处理步骤中,热处理温度高于或等于 500° ,且低于或等于 800°C 。

[0131] 该方面使得能够在电阻元件(2)上形成更鲁棒的表面氮氧化物层(9)。

[0132] 第三至第六方面的配置不是芯片电阻器(10)的必要配置,因此可相应地省略。

[0133] 根据第九和第十方面的配置不是制造方法的必要配置,因此可相应地省略。

[0134] 在参考第一至第六方面中任一方面的第十一方面的芯片电阻器(10)中,电阻元件(2)的厚度($Ft1$)大于或等于 5nm ,且小于或等于 1000nm 。

[0135] 该方面使得能够降低电阻元件(2)的薄层电阻(表面电阻率)。

[0136] 在参考第一至第六方面中任一方面的第十二方面的芯片电阻器(10)中,电阻元件(2)包括结晶相(21)和非晶相(22)。

[0137] 该方面使得能够实现提高的比电阻和低TCR两者。

[0138] 在参考第六方面的第十三方面的芯片电阻器(10)中,表面氮氧化物层(9)具有在厚度方向(D1)上从在表面氮氧化物层(9)的与电阻元件(2)相对的一侧上的表面(91)到表面氮氧化物层(9)中的组成梯度。

[0139] 该方面提供了表面氮氧化物层(9)不太可能从电阻元件(2)剥离的优点。

[0140] 在参考第十三方面的第十四方面的芯片电阻器(10)中,在表面氮氧化物层(9)中,相比于电阻元件(2)的在厚度方向(D1)上的中心处,在厚度方向(D1)上的最外表面(91)处的Cr与Si的原子比更高。

- [0141] 该方面提供了提高了电阻元件(2)的保护性能的优点。
- [0142] 第十五方面的制造方法是用于制造第一至第六方面中任一方面或第十至第十四方面中任一方面的芯片电阻器(10)的方法。该制造方法包括电阻元件形成步骤和图案化步骤。电阻元件形成步骤是通过反应溅射在绝缘衬底(1)上形成电阻元件(2)的步骤。图案化步骤是通过光刻对电阻元件(2)进行蚀刻来对绝缘衬底(1)上的电阻元件(2)进行图案化的步骤。
- [0143] 该方面使得能够控制电阻元件(2)中包括的元素的组成。
- [0144] 参考第十五方面的第十六方面的方法,反应溅射的溅射靶包括不超过20原子%的O。
- [0145] 该方面使得能够形成包括O的电阻元件(2)。
- [0146] 参考第十五或第十六方面的第十七方面的制造方法还包括热处理步骤。热处理步骤是对在图案化步骤中形成的电阻元件(2)执行热处理的步骤。
- [0147] 该方面使得能够形成表面氮氧化物层(9)。
- [0148] 在参考第十七方面的第十八方面的用于制造芯片电阻器(10)的方法中,在热处理步骤中,热处理温度高于或等于300℃,且低于或等于800℃。
- [0149] 该方面使得能够形成鲁棒的表面氮氧化物层(9)。
- [0150] 参考第十七或第十八方面的第十九方面的制造方法,在热处理步骤中,氧浓度小于或等于1000ppm。
- [0151] 该方面使得能够形成表面氮氧化物层(9)。
- [0152] 在参考第十五至第十九方面中任一方面的第二十方面的制造方法中,在图案化步骤中,使用包括氢氟酸的蚀刻溶液。
- [0153] 该方面使得能够在绝缘衬底(1)上形成电阻元件(2)的图案。
- [0154] 附图标记列表
- [0155] 1绝缘衬底
- [0156] 2电阻元件
- [0157] 3上表面电极(电极)
- [0158] 10芯片电阻器
- [0159] D1厚度方向。

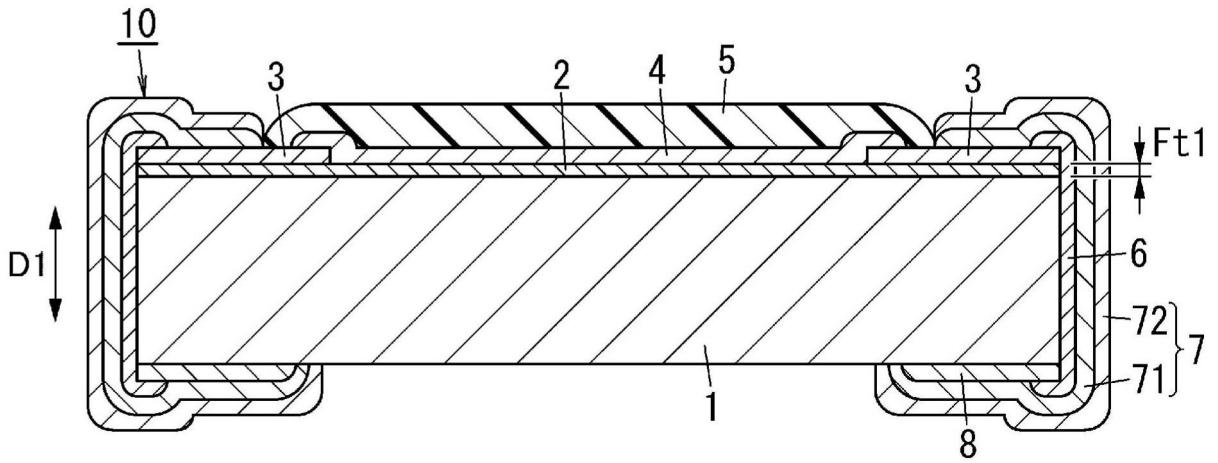


图1

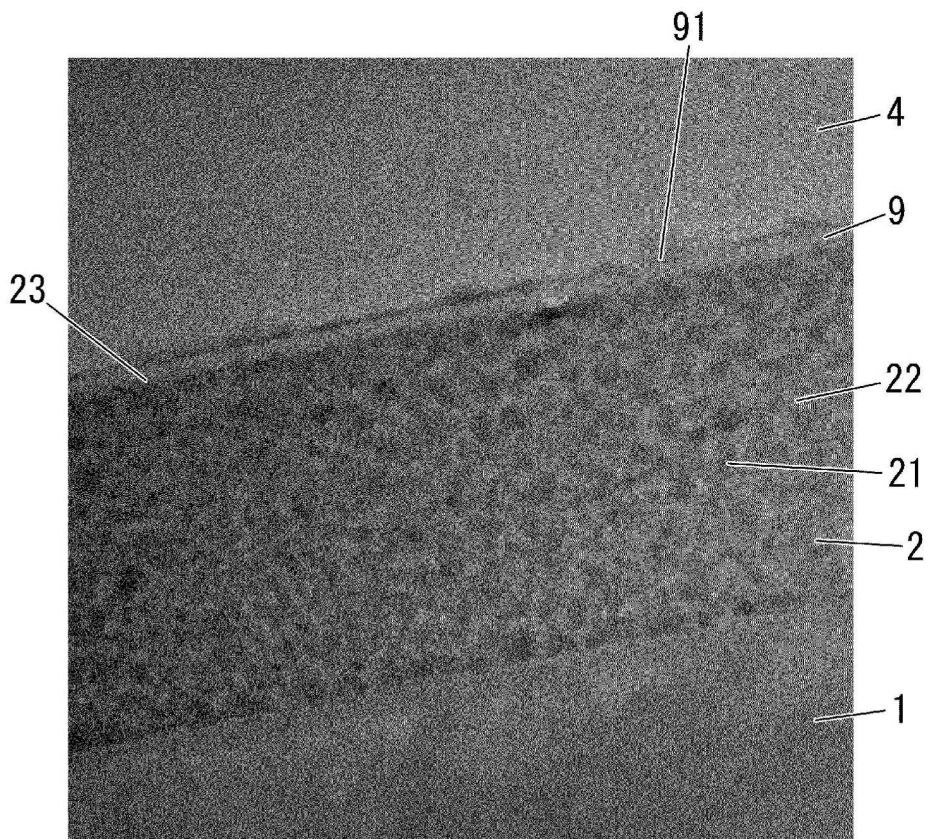


图2

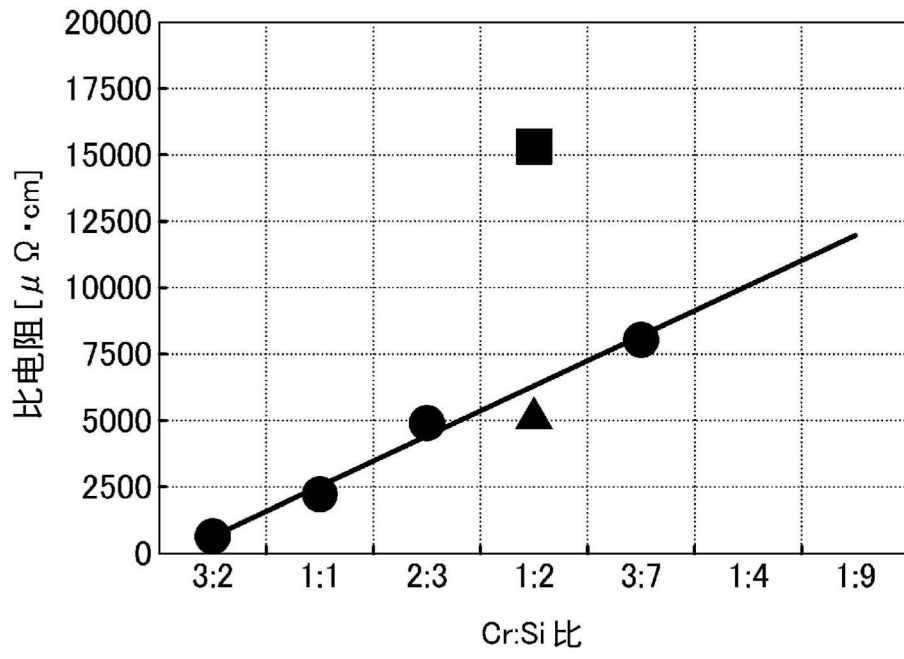


图3

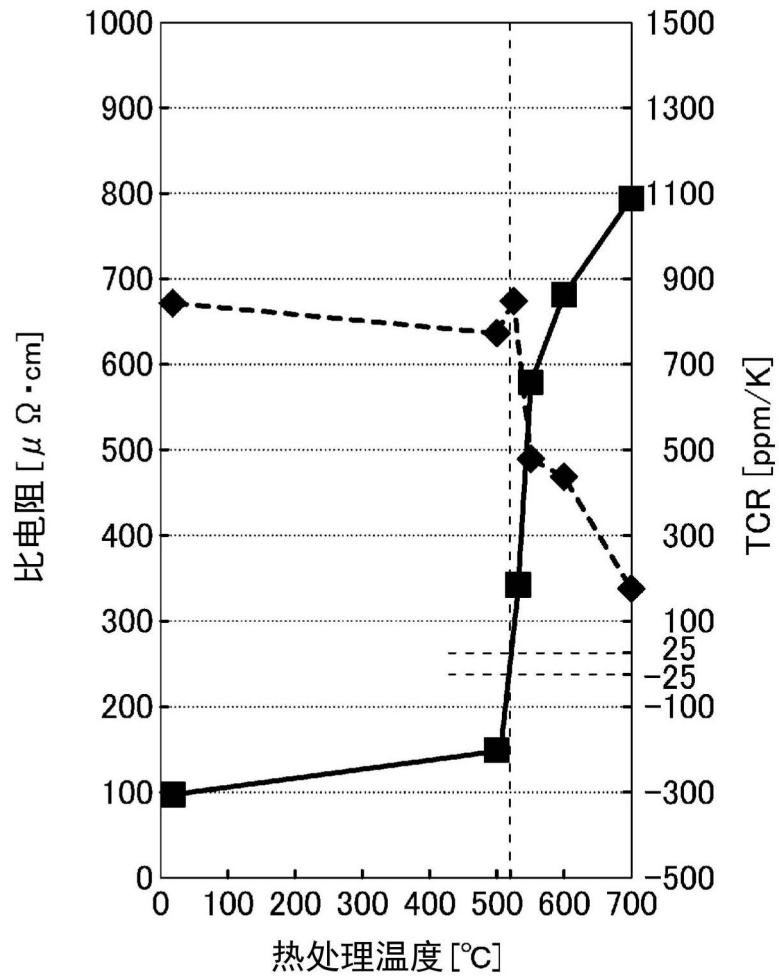


图4

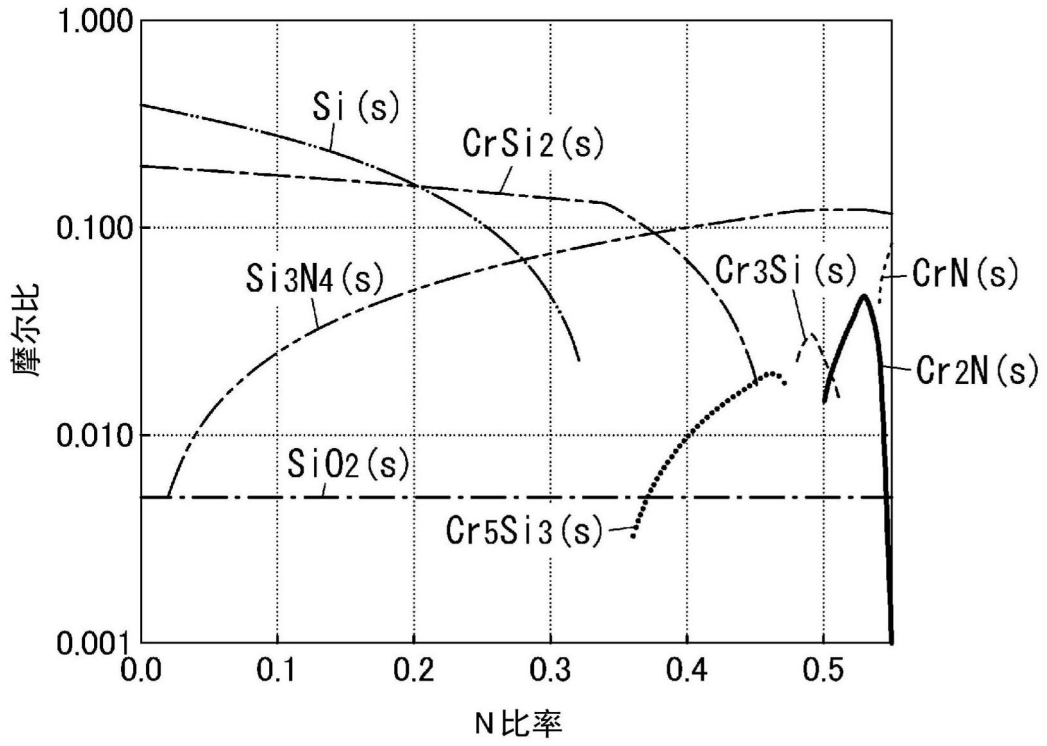


图5

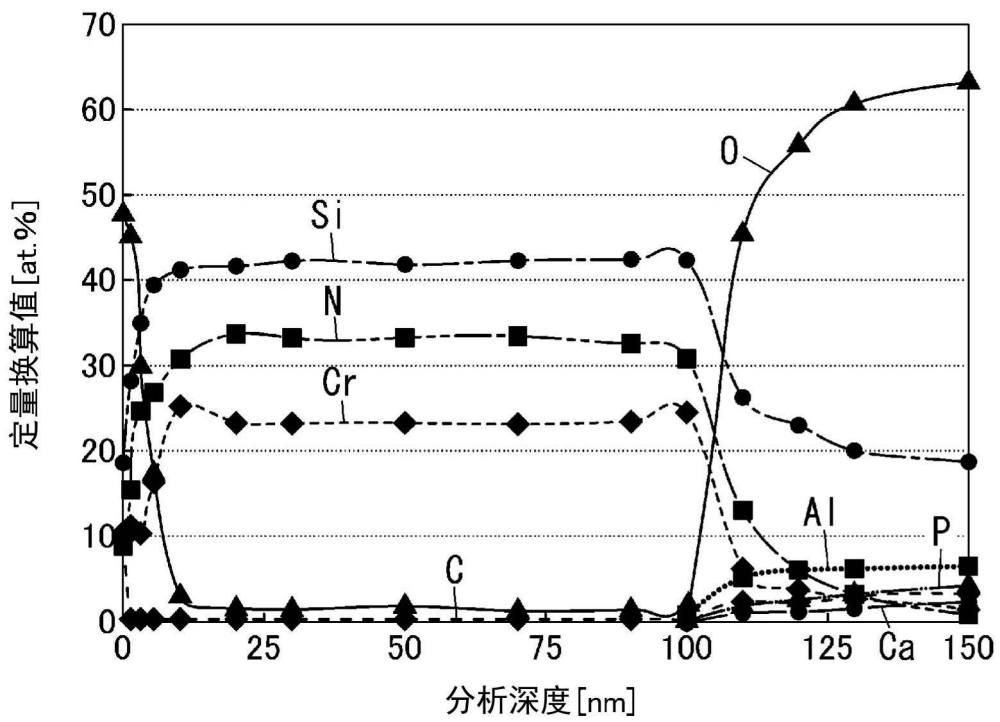


图6

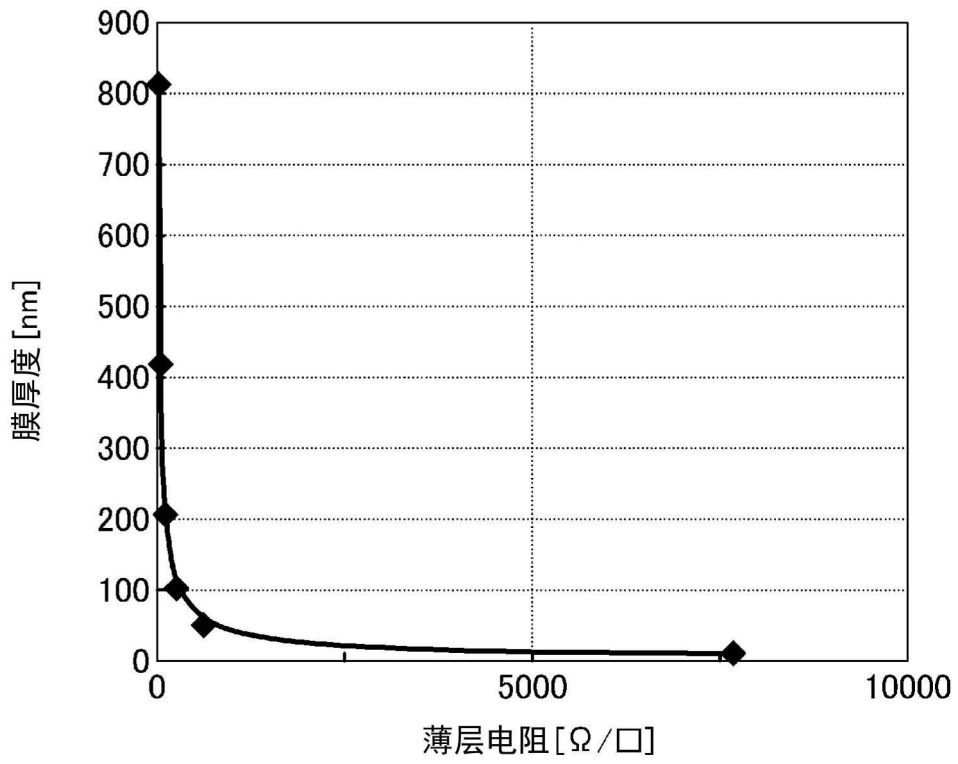


图7