

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成17年7月7日(2005.7.7)

【公開番号】特開2003-255880(P2003-255880A)

【公開日】平成15年9月10日(2003.9.10)

【出願番号】特願2002-59903(P2002-59903)

【国際特許分類第7版】

G 09 G 3/20

G 09 G 3/30

H 01 L 21/822

H 01 L 27/04

H 03 K 17/00

H 04 N 5/66

// H 05 B 33/14

【F I】

G 09 G 3/20 6 1 1 H

G 09 G 3/20 6 2 3 B

G 09 G 3/20 6 2 3 G

G 09 G 3/20 6 2 3 H

G 09 G 3/20 6 4 2 A

G 09 G 3/30 J

H 03 K 17/00 E

H 04 N 5/66 1 0 2 B

H 01 L 27/04 M

H 05 B 33/14 A

【手続補正書】

【提出日】平成16年10月28日(2004.10.28)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

つまり電流入力方式を適用した発光装置では、画素に信号電流を入力する駆動回路を構成するトランジスタの特性バラツキの影響を抑制する必要がある。すなわち画素及び駆動回路の両方を構成するの両方を構成するトランジスタの特性バラツキの影響を抑制する必要がある。すなわち、ポリシリコントランジスタはバラツキが大きいため、正確な信号電流を生成することが難しく、表示が縦スジだらけになってしまふ。

【手続補正2】

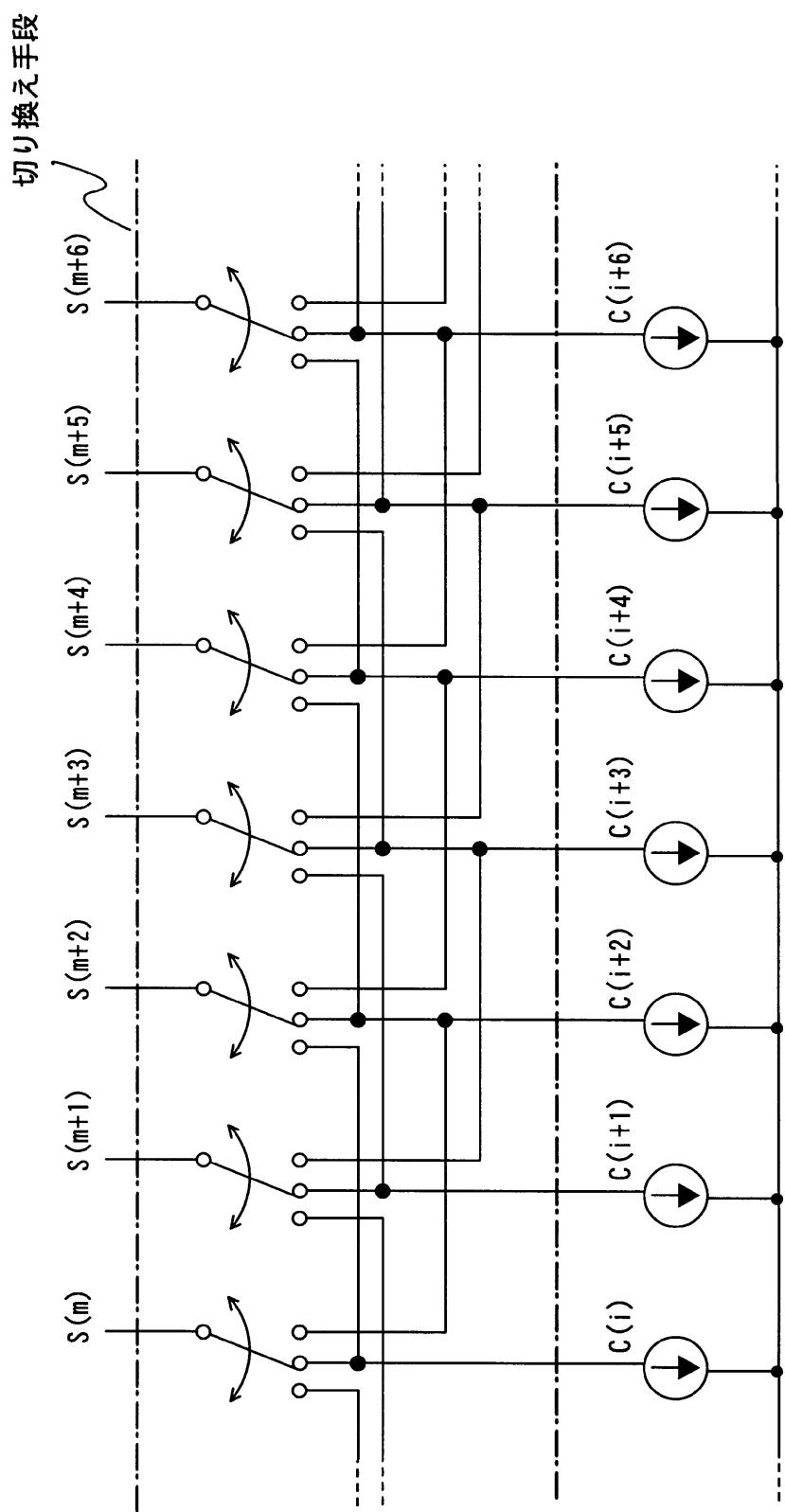
【補正対象書類名】図面

【補正対象項目名】図9

【補正方法】変更

【補正の内容】

【図9】



【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

m 本の信号線 S_1, S_2, \dots, S_m と、
 i 個の電流源 C_1, C_2, \dots, C_i とを有する電流源回路と、
 n 個の切り換えユニット U_1, U_2, \dots, U_n を含む切り換え手段とを有する半導体集積回路であって、

前記 m 本の信号線のいずれか一つは、前記 n 個の切り換えユニットのいずれか一つを介して、前記 i 個の電流源のいずれかと接続され、

前記 n 個の切り換えユニットは前記接続された電流源のうち一つを選択する機能を有することを特徴とする半導体集積回路。

【請求項 2】

m 本の信号線 S_1, S_2, \dots, S_m と、
 i 個の電流源 C_1, C_2, \dots, C_i とを有する電流源回路と、
 n 個の切り換えユニット U_1, U_2, \dots, U_n を含む切り換え手段とを有する半導体集積回路であって、

前記 n 個の切り換えユニットはそれぞれ前記 i 個の電流源のうち j 個の電流源と接続され、

M 番目の前記信号線 S_M は N 番目の前記切り換えユニット U_N と接続され、前記切り換えユニット U_N は関数 $F_k(x)$ ($k = 1 \sim j, x = 1 \sim n$) を満たす $F_1(N)$ 番目の電流源、 $F_2(N)$ 番目の電流源、 $F_3(N)$ 番目の電流源、 \dots 、 $F_j(N)$ 番目の電流源と接続され、

前記切り換えユニットは前記接続された電流源のうち一つを選択する機能を有することを特徴とする半導体集積回路。

【請求項 3】

m 本の信号線 S_1, S_2, \dots, S_m と、
 i 個の電流源 C_1, C_2, \dots, C_i とを有する電流源回路と、
 n 個の切り換えユニット U_1, U_2, \dots, U_n を含む切り換え手段とを有する半導体集積回路であって、

前記 n 個の切り換えユニットはそれぞれ前記 i 個の電流源のうち j 個の電流源と接続され、

M 番目の前記信号線 S_M は N 番目の前記切り換えユニット U_N と接続され、前記切り換えユニット U_N は関数 $F_k(x)$ ($k = 1 \sim j, x = 1 \sim n$) を満たす $F_1(N)$ 番目の電流源、 $F_2(N)$ 番目の電流源、 $F_3(N)$ 番目の電流源、 \dots 、 $F_j(N)$ 番目の電流源と接続され、

($M - 1$) 番目の前記信号線 S_{M-1} は ($N - 1$) 番目の前記切り換えユニット U_{N-1} と接続され、前記切り換えユニット U_{N-1} は前記関数を満たす $F_1(N - 1)$ 番目の電流源、 $F_2(N - 1)$ 番目の電流源、 $F_3(N - 1)$ 番目の電流源、 \dots 、 $F_j(N - 1)$ 番目の電流源と接続され、

前記切り換えユニットは前記接続された電流源のうち一つを選択する機能を有することを特徴とする半導体集積回路。

【請求項 4】

請求項 1 乃至 3 のいずれか一において、前記半導体集積回路は第 1 のラッチ回路と、前記第 1 のラッチ回路に接続された第 2 のラッチ回路と、前記第 2 のラッチ回路に接続されたシフトレジスタとを有することを特徴とする半導体集積回路。

【請求項 5】

請求項 2 乃至 4 のいずれか一において、 $i = 3$ であるとき、前記電流源は $F_1(N) = N + a$ 、 $F_2(N) = N + b$ 、 $F_3(N) = N + c$ 、(但し a, b, c は整数でありかつ $a < b < c$) を満たすように設定されることを特徴とする半導体集積回路。

【請求項 6】

請求項 5 において、 $a = -1$ 、 $b = 0$ 、 $c = 1$ を満たすことを特徴とする半導体集積回路。

【請求項 7】

請求項 2 乃至 4 のいずれか一において、 $i = 5$ であるとき、前記電流源は $F_1 (N) = N + a$ 、 $F_2 (N) = N + b$ 、 $F_3 (N) = N + c$ 、 $F_4 (N) = N + d$ 、 $F_5 (N) = N + e$ 、(但し a 、 b 、 c 、 d 、 e は整数でありかつ $a \neq b \neq c \neq d \neq e$) を満たすように設定されることを特徴とする半導体集積回路。

【請求項 8】

請求項 7 において、 $a = -2$ 、 $b = -1$ 、 $c = 0$ 、 $d = 1$ 、 $e = 2$ を満たすことを特徴とする半導体集積回路。

【請求項 9】

複数の信号線と、複数の電流源を有する電流源回路とは、切り換え手段を介して接続されており、

前記切り換え手段は、複数の切り換えユニットを有し、

前記複数の信号線のいずれか一つは、前記複数の切り換えユニットのいずれか一つを介して、前記複数の電流源のいずれかと接続され、

前記切り換えユニットは、前記信号線に接続された前記電流源のうち一つを選択する機能を有することを特徴とする半導体集積回路。

【請求項 10】

複数の信号線と、複数の電流源を有する電流源回路とは、切り換え手段を介して接続されており、

前記切り換え手段は、複数の切り換えユニットを有し、

前記複数の信号線のいずれか一つは、前記複数の切り換えユニットのいずれか一つを介して、前記複数の電流源のいずれかと接続され、

前記切り換えユニットは、前記信号線に接続された前記電流源のうち一つを選択し、前記信号線と前記電流源との接続を一定期間毎に切り換える機能を有することを特徴とする半導体集積回路。

【請求項 11】

請求項 1 乃至 10 のいずれか一において、前記電流源はトランジスタを有することを特徴とする半導体集積回路。

【請求項 12】

請求項 1 乃至 11 のいずれか一において、前記トランジスタはポリシリコン薄膜トランジスタからなることを特徴とする半導体集積回路。

【請求項 13】

請求項 1 乃至 12 のいずれか一において、前記電流源は複数のトランジスタを有し、前記複数のトランジスタのゲート長と前記複数のトランジスタのゲート幅との比は全て等しくなるように設けられることを特徴とする半導体集積回路。

【請求項 14】

請求項 1 乃至 13 のいずれか一において、前記切り換えユニットは複数のアナログスイッチで構成されることを特徴とする半導体集積回路。

【請求項 15】

請求項 1 乃至 14 のいずれか一において、前記切り換えユニットは複数のアナログスイッチで構成され、前記複数のアナログスイッチの数は、前記切り換えユニットに接続される信号線の数と同じであることを特徴とする半導体集積回路。

【請求項 16】

請求項 1 乃至 15 のいずれか一に記載の半導体集積回路を備えたことを特徴とする発光装置。

【請求項 17】

請求項 16 のいずれか一において、

前記電流源回路からの電流は、前記信号線を介して前記発光装置の画素部に供給されることを特徴とする半導体集積回路。

【請求項 18】

m 本の信号線 S_1 、 S_2 、 \dots 、 S_m と、

i 個の電流源 C_1, C_2, \dots, C_i を有する電流源回路と、

n 個の切り換えユニット U_1, U_2, \dots, U_n を含む切り換え手段とを有し、

前記 m 本の信号線のいずれか一つは、前記 n 個の切り換えユニットのいずれか一つを介して、前記 i 個の電流源のいずれかと接続される半導体集積回路の駆動方法であって、

前記切り換えユニットは一定期間毎に、前記接続される電流源の選択を切り換えることを特徴とする半導体集積回路の駆動方法。

【請求項 19】

m 本の信号線 S_1, S_2, \dots, S_m と、

i 個の電流源 C_1, C_2, \dots, C_i を有する電流源回路と、

n 個の切り換えユニット U_1, U_2, \dots, U_n を含む切り換え手段と、

第 1 のラッチ回路と、前記第 1 のラッチ回路に接続された第 2 のラッチ回路と、前記第 2 のラッチ回路に接続されたシフトレジスタと、を有し、

前記 m 本の信号線のいずれか一つは、前記 n 個の切り換えユニットのいずれか一つを介して、前記 i 個の電流源のいずれかと接続される半導体集積回路の駆動方法であって、

前記切り換えユニットは一定期間毎に、前記接続される電流源の選択を切り換える、

前記第 1 のラッチ回路、前記第 2 のラッチ回路及び前記シフトレジスタからの信号により前記選択された電流源からの前記信号線への電流入力を制御することを特徴とする半導体集積回路の駆動方法。

【請求項 20】

複数の信号線と、複数の電流源を有する電流源回路とは、切り換え手段を介して接続されており、

前記切り換え手段は、複数の切り換えユニットを有し、

前記複数の信号線のいずれか一つは、前記複数の切り換えユニットのいずれか一つを介して、前記複数の電流源のいずれかと接続される半導体集積回路の駆動方法であって、

前記切り換えユニットは一定期間毎に、前記接続される電流源の選択を切り換えることを特徴とする半導体集積回路の駆動方法。

【請求項 21】

請求項 1 8 乃至 2 0 のいずれか一において、前記信号線へ入力されるビデオ信号の同期タイミングに対応する単位フレーム期間内に前記一定期間があることを特徴とする半導体集積回路の駆動方法。

【請求項 22】

請求項 2 1 において、

前記単位フレーム期間は m (m は 2 以上の自然数) 個のサブフレーム期間 $S_F 1, S_F 2, \dots, S_F m$ を有し、前記 m 個のサブフレーム期間 $S_F 1, S_F 2, \dots, S_F m$ は、それぞれ書き込み期間 $T_a 1, T_a 2, \dots, T_a m$ と表示期間 $T_s 1, T_s 2, \dots, T_s m$ を有し、

前記表示期間内に前記一定期間が設けられることを特徴とする半導体集積回路の駆動方法。

【請求項 23】

請求項 1 8 乃至 2 2 のいずれか一において、前記切り換えユニットは複数のアナログスイッチで構成され、前記一定期間毎に前記アナログスイッチのいずれかを選択することを特徴とする半導体集積回路の駆動方法。

【請求項 24】

請求項 1 8 乃至 2 3 のいずれか一に記載の駆動方法を用いたことを特徴とする信号線駆動回路の駆動方法。