

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4359354号
(P4359354)

(45) 発行日 平成21年11月4日(2009.11.4)

(24) 登録日 平成21年8月14日(2009.8.14)

(51) Int.Cl.

F I

H O 1 S 5/183 (2006.01)

H O 1 S 5/183

請求項の数 6 (全 10 頁)

(21) 出願番号	特願平10-345734	(73) 特許権者	506098789
(22) 出願日	平成10年12月4日(1998.12.4)		アバゴ・テクノロジーズ・ファイバー・ア
(65) 公開番号	特開平11-233899		イビー(シンガポール)プライベート・リ
(43) 公開日	平成11年8月27日(1999.8.27)		ミテッド
審査請求日	平成17年11月29日(2005.11.29)		シンガポール国シンガポール768923
(31) 優先権主張番号	993,006		, イーシュン・アベニュー・7・ナンバー
(32) 優先日	平成9年12月18日(1997.12.18)		1
(33) 優先権主張国	米国(US)	(74) 代理人	100099623
			弁理士 奥山 尚一
		(74) 代理人	100096769
			弁理士 有原 幸一
		(74) 代理人	100107319
			弁理士 松島 鉄男
		(74) 代理人	100087642
			弁理士 古谷 聡

最終頁に続く

(54) 【発明の名称】 VCSELアセンブリとその製造方法

(57) 【特許請求の範囲】

【請求項1】

上部ミラー領域、下部ミラー領域、前記上部ミラー領域と下部ミラー領域との間の発光領域、導電性基板、および、下部電極を備え、前記下部ミラー領域は、導電性基板と発光領域との間に挟まれ、前記導電性基板が、下部電極と下部ミラー領域との間に挟まれているVCSELと、

上部および下部表面を有する取り付け基板と

を備える垂直空洞面発光レーザー(VCSEL)アセンブリであって、

前記VCSELが、前記取り付け基板と前記上部表面において機械的に結合され、

前記取り付け基板の下部表面にチャンネルが形成され、前記取り付け基板を前記チャンネルの軸のまわりで曲げたときに、光学利得を増大させたい偏光方向に沿った単軸応力を前記発光領域に誘発する

VCSELアセンブリ。

【請求項2】

さらに前記取り付け基板の下部表面を支持するヘッダを備え、

前記取り付け基板と前記ヘッダとの間に接着層を備え、前記接着層が、前記取り付け基板とは異なる熱膨張率を有する請求項1に記載のVCSELアセンブリ。

【請求項3】

前記接着層が、前記チャンネルを充填するハンダ層を含む請求項2に記載のVCSELアセンブリ。

10

20

【請求項 4】

上部ミラー領域、下部ミラー領域、前記上部ミラー領域と下部ミラー領域との間の発光領域、導電性基板、および、下部電極を備え、前記下部ミラー領域は、導電性基板と発光領域との間に挟まれ、前記導電性基板が、下部電極と下部ミラー領域との間に挟まれている V C S E L と、

上部および下部表面を有する取り付け基板と

を備える垂直空洞面発光レーザー (V C S E L) アセンブリであって、

前記 V C S E L が、前記取り付け基板と前記上部表面において機械的に結合され、

前記導電性基板が、前記取り付け基板の一部であって、

前記取り付け基板の下部表面にチャンネルが形成され、前記取り付け基板を前記チャンネルの軸のまわりで曲げたときに、光学利得を増大させたい偏光方向に沿った単軸応力を前記発光領域に誘発する V C S E L アセンブリ。

10

【請求項 5】

さらに前記取り付け基板の下部表面を支持するヘッダを備え、

前記チャンネルと前記ヘッダの取り付け表面との間に接着層を備え、前記接着層が、前記取り付け基板とは異なる熱膨張率を有する請求項 4 に記載の V C S E L アセンブリ。

【請求項 6】

前記接着層が、前記チャンネルを充填するハンダ層を含む請求項 5 に記載の V C S E L アセンブリ。

【発明の詳細な説明】

20

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、レーザに関するものであり、とりわけ、面発光レーザ・ダイオードのアレイにおけるこうしたダイオードの偏向を制御するための方法に関するものである。

【 0 0 0 2 】

【従来の技術】

垂直空洞面発光レーザ (V C S E L) は、現在のところ C D - R O M ドライブ、D V D ヘッド、及び、レーザ・プリンタに用いられるものとみなされている。これらの用途の全てについて、レーザ・パワーをディスクまたはドラムに送る光学素子は、一定の偏向感度を備えているので、光源の偏向がドリフトすると、そのドリフトが有害な出力パワー変動に変換される。さらに、これらのシステムにおける光学素子は、十分に複雑になる可能性があるため、光学素子の設計を最適化するには、偏向方向について知っていることが必要である。以上の理由から、こうした用途の光源は、偏向が安定した固定状態でなければならない。偏向方向は、製作される全てのレーザについて同じでなければならない。

30

【 0 0 0 3 】

V C S E L は、基本モードで動作中、偏向が固定されている場合が多い。しかし、出力光は、一般に、偏向状態が混じり合ったものであり、固定偏向状態の光と他の偏向状態の光の比がほぼ 1 0 : 1 になる。さらに、偏向状態は、必ずしも安定していない。例えば、偏向方向は、電流がしきい値を超えると、また、レーザがモード間でスイッチされると、9 0 ° 転換する可能性がある。

40

【 0 0 0 4 】

こうした不安定性に加えて、偏向は、デバイス毎にランダムな向きになる。これは、典型的な V C S E L 設計の円対称性に起因する。楕円電流閉じ込めまたは楕円光閉じ込め、あるいは、その両方といった、何らかの非対称性を空洞に付加することによって偏向方向をロックする、さまざまな方法が用いられた。しかし、これらの解決法では、所望の偏向方向にロックされたままの完成デバイスのパーセンテージが、1 0 0 % を大幅に下回るので、限られた成功しか納めなかった。さらに、方法によっては、ビーム形状が、望ましい円形出力ビームからそれほど望ましくない楕円形状に変わることもある。

【 0 0 0 5 】

【発明が解決しようとする課題】

50

一般に、本発明の目的は、改良されたV C S E Lを提供することにある。

【0006】

本発明のもう1つの目的は、出力光がある偏向状態にロックされるV C S E Lを提供することにある。

【0007】

本発明のさらにもう1つの目的は、偏向状態が全てのデバイスについて同じになるV C S E Lを提供することにある。

【0008】

本発明の以上の及びその他の目的については、当該技術者であれば、本発明に関する下記の詳細な説明及び添付の図面から明らかになるであろう。

【0009】

【課題を解決するための手段】

本発明は、偏向が全てのV C S E Lについて同じである指定の方向にロックされる垂直空洞面発光レーザ(V C S E L)アセンブリである。本発明によるV C S E Lには、上部ミラー領域、下部ミラー領域、上部ミラー領域と下部ミラー領域の間の発光領域、導電性基板、及び、下部電極を備えたV C S E Lが含まれている。下部ミラー領域は、導電性基板と発光領域とに挟まれており、導電性基板は、下部電極と下部ミラー領域とに挟まれている。V C S E Lアセンブリには、上部表面と下部表面を備えた取り付け基板も含まれており、V C S E Lは取り付け基板と機械的に結合されている。取り付け基板には、第1の軸を定義する手段が含まれている。アセンブリには、第1の軸まわりで取り付け基板を曲げることによって、発光領域に歪みを生じさせ、偏向が第1の軸によって決まるモードにロックされるようにする手段が含まれている。

本発明の望ましい実施例の場合、第1の軸は、取り付け基板のチャンネルによって定義される。取り付け基板は、取り付け基板と取り付け表面の間に接着層を付着させることによって曲げられる。接着層は、熱膨張率が取り付け基板とは異なっている。実施例の1つでは、接着層にチャンネルを充填するハンダ層が含まれる。冷却すると、ハンダ層が収縮し、取り付け基板が曲げられる。もう1つの実施例では、その方向によって第1の軸が定義されるトレンチが、V C S E Lの上部ミラー領域に配置される。

【0010】

【発明の実施の形態】

本発明は、従来のV C S E L 10の断面図である図1を参照することによって、より容易に理解することが可能になる。V C S E Lの構成は、レーザ技術者にとって周知のところであるため、ここでは詳述しない。ここでの説明のためには、V C S E L 10は、上部ミラー領域18、発光領域14、及び、下部ミラー領域19を備えたp-i-nダイオードとみなすことができるという点に言及すれば十分である。これらの領域は、基板12上に形成される。電極22と27の間に電力が印加される。個々の層は、エピタキシャル成長によって形成されている。図1に示す例の場合、基板12はnタイプの半導体である。

【0011】

発光領域14である活性領域は、一般に、それぞれ、スペーサ15及び16によってミラー領域18及び19から隔てられた、InGaAs、GaAs、AlGaAs、(Al)GaInP、GaInAsP、または、InAlGaAsの1つ以上の量子井戸から形成される。材料の選択は、V C S E Lによって放出される光の所望の波長及び他の所望のV C S E L特性によって決まる。さらに、当該技術では、バルク活性領域をベースにしたデバイスが既知のところである。この層は発光領域14であり、自然放出、及び、p-i-nダイオードに順バイアスをかけることによって生じる電子と正孔の再結合を介した誘導放出によって光を発生する発光層とみなすことが可能である。

【0012】

ミラー領域は、典型的な層20及び21からなる交互層から形成される。これらの層は、互いに屈折率が異なっている。各層の厚さは、光の波長の1/4になるように選択されている。このスタックが、ブラッグ・ミラーを形成する。スタックは、一般に、AlAs及

10

20

30

40

50

びGaAsまたはAlGaAsの交互層から構成される。所望の反射率を得るには、一般に、20～30対の層が必要になる。上部ミラー領域18の層は、一般に、p形半導体になるようにドーピングされており、下部ミラー領域19の層は、n形半導体になるようにドーピングされている。下部電極27は、n形オーム接触が望ましい。しかし、n-i-pダイオード構造は、p形基板またはp形層を被着させた半絶縁基板に構造を成長させることによって形成することも可能である。

【0013】

領域25及び26に注入をおこなって、該領域を高抵抗率領域に変換することにより、電極22と27の間の電流を領域24に閉じ込める。これは、一般に、水素イオンの注入によって実施される。

【0014】

留意すべきは、図1において、VCSEL10は一樣倍率で示されていないという点である。すなわち、ミラー領域及び活性領域は、図面が分かりやすいように拡大されている。実際には、領域12の厚さは、ミラー領域及び活性領域の約 $10\mu\text{m}$ と比較すると $150\mu\text{m}$ が普通である。上部電極22のウィンドウ30は、直径が約 $10\mu\text{m}$ であり、一方、下部電極27は、基板の下部を被っている。

【0015】

本発明は、単軸圧縮応力によって、応力軸に沿ってアライメントのとれる偏向の光学利得が増大するという観測結果に基づくものである。実際、バルク活性領域の場合、 $[100]$ 方向に沿って圧縮応力を加えると、応力軸に沿った偏向の光学利得が、直交する偏向方向の場合の光学利得に対して約 $1\text{cm}^{-1}[\text{N}/\text{mm}^2]$ も増加する。本発明の場合、応力は、所定の方向に、応力軸に沿った偏向方向を完全にロックするのに十分な大きさで、外部から導入される。実験によって明らかになったところでは、VCSELを上にして、長く薄い半導体チップを押し下げると、チップ表面に対して、VCSELの偏向を応力軸にロックするのに十分な圧縮応力が加えられる。偏向をロックするのに必要とされる、加えられる $[110]$ の方向の応力は、 $10\sim 100\text{N}/\text{mm}^2$ ほどであり、結晶中における対応する歪みは、 $0.001\sim 0.05\%$ ほどであると推定される。

【0016】

このレベルの応力は、ボンディングプロセス後、VCSELよりも大きく収縮する材料で、チップを表面にボンディングする手段によって導入することが可能である。例としては、ハンダ、導電性エポキシ、金メッキ、及び、均一な誘電体薄膜がある。単軸応力を得るには、チップの反りを1つの軸に制限しなければならない。本発明の望ましい実施例の場合、これは、チップが製作されるウェーハの一部を除去することによって実施される。

【0017】

次に、ウェーハ52にVCSEL51が形成されたチップ50の透視図である図2を参照すると、ウェーハ52の下部側を部分的に切り欠いて、それに沿って応力を誘発すべき軸を備えるスロット53が形成されている。本発明の望ましい実施例の場合、スロット53の深さは、一般に、 $75\mu\text{m}$ であり、チップの厚さは、一般に、 $150\mu\text{m}$ である。スロットは、ウェーハを切断してチップにする前に、ウェーハの背面にチャネルをエッチングすることによって形成するのが望ましい。このスロットによって、チップは、1つの方向においてよりフレキシブルになる。ボンディング剤が収縮すると、チップは、スロット軸によって決まる方向に押し曲げられる。

【0018】

次に、ハンダ接続114によってVCSEL111がヘッダ113に取り付けられているチップ112の断面図である図3を参照する。ハンダ接続をおこなう場合、一般に 275°C の温度で、ハンダを溶融させる。ハンダが冷却し、固化すると、ハンダ接続が収縮し、この結果、チップに矢印115で示す方向の力が加えられる。ハンダによって、ヘッダ113とVCSEL111の下部電極との電氣的接触部も得られる。金・錫によるハンダが望ましい。結果生じる応力パターンによって、偏向のロックを施すのに必要な $10\sim 100\text{N}/\text{mm}^2$ を大幅に上回る、チャネルに対して垂直な最大応力が生じることになる。

実験によって明らかになったところでは、上述の本発明の望ましい実施例を利用すれば、100:1を超える偏向比を得ることが可能である。

【0019】

代わりに、導電性エポキシ接続によって、VCSELをヘッダに取り付けることも可能である。例えば、銀エポキシを用いることが可能である。接続を施した後、一般に120°Cの温度で、約30分間にわたってデバイスのベーキングを施して、エポキシ接続部の硬化が行われる。エポキシ接続部は、硬化すると、収縮し、上述と同様に、チップに力が加えられる。

【0020】

本発明の望ましい実施例の場合、図1に示す電極27及び基板12は、チップ112に組み込まれている。チップ112は、n形半導体から製作し、導電性になるようにするのが望ましい。チップ112は、図1に示す基板12を代替する。次に、下部層にチャンネルのエッチングを施した後、チップ112の下部表面に金属層117が付着させられる。この金属層は、電極27の機能を果たす。

10

【0021】

代替案として、チップ112の上部表面に電極27を設けて、VCSELを製作することも可能である。この場合、電極27に対する接続は、チップ112の表面における金属導体によって行うことが可能であり、従って、チップ112は、非導電性基板から製作することが可能である。

【0022】

20

次に、VCSEL201が製作されたチップ200の透視図である図4を参照する。VCSELの両側において、202及び203で示された2つのトレンチがエッチングされる。トレンチの配向によって、VCSEL201にかかる応力パターンの配向が決まる。トレンチには、熱膨張率が基板とは異なる材料を充填することができる。例えば、トレンチには、ハンダ、金、または、誘電体の充填が可能である。充填材料は、VCSELの動作温度をかなり超える温度で充填される。充填材料が冷却すると、VCSELの発光領域に力が加えられる。力の方向は、充填材料の熱膨張率が基板の熱膨張率を超えるか、あるいは、それ未満かによって決まる。

【0023】

トレンチが充填されていない実施例でも、うまく偏向をロックする働きをすることが分かっている。これらの実施例の場合、幅が1~10μm、長さがVCSELの幅の約2倍、深さがほぼ上部ミラー領域の厚さに等しいトレンチは、偏向をロックすることが分かっている。より深いトレンチでも、所望の偏向ロックが可能である。トレンチは、VCSELから1~10μmでのエッチングがよい。

30

【0024】

上述の実施例は、VCSELが、1方向の偏向が望ましいやり方で、製作されなかったものと仮定している。しかし、留意すべきは、不完全な偏向ロックを施すシステムに関連して、本発明を利用することによって、VCSELの偏向ロックを極めて高度なものにすることができるという点である。例えば、既知のように、VCSELを配向のずれた基板に製作することによって、VCSELに部分的な偏向ロックを施すことが可能である。こうしたVCSELによって観測される偏向は、基板の配向によって決まる傾向があるが、この方法には、製作及びパッケージング工程の全てが完了した後、VCSELの全てが同じ偏向方向を備えることを保証するのに十分な信頼性がない。しかし、配向のずれた基板構成及びVCSELに沿ったトレンチを組み合わせることによって、信頼できる偏向ロックが得られる。

40

【0025】

当該技術者には、以上の説明及び添付の図面から本発明に対するさまざまな修正が明らかになるであろう。従って、本発明は、付属の請求の範囲による制限だけしか受けないものとするが、本発明の広範な実施に役立ついくつかの実施態様を以下に例示する。

【0026】

50

(実施態様１)

垂直空洞面発光レーザ（以下ＶＣＳＥＬと呼称する。）アセンブリ〔５０〕であって、上部ミラー領域〔１８〕、下部ミラー領域〔１９〕、前記上部ミラー領域と下部ミラー領域間の発光領域〔１４〕、導電性基板〔１２〕、及び、下部電極〔２７〕を備え、前記下部ミラー領域〔１９〕が、前記導電性基板〔１２〕と前記発光領域〔１４〕の間に挟まれており、前記導電性基板〔１２〕が、前記下部電極〔２７〕と前記下部ミラー領域〔１９〕の間に挟まれている、ＶＣＳＥＬ〔１１１〕と；

第１の軸に沿って前記発光領域に歪みを誘発する歪み誘発手段〔１１４〕と、が含まれている、ＶＣＳＥＬアセンブリ。

【００２７】

10

(実施態様２)

さらに、上部表面と下部表面を備える取り付け基板〔１１２〕が含まれ、前記ＶＣＳＥＬ〔１１１〕が、前記取り付け基板〔１１２〕と機械的に結合され、前記取り付け基板に、前記第１の軸を定義するための手段が含まれることを特徴とする、実施態様１に記載のＶＣＳＥＬアセンブリ〔５０〕。

(実施態様３)

前記歪み誘発手段に、前記第１の軸によって定義される軸を備える前記上部ミラー領域〔１８〕内のトレンチ〔２０２、２０３〕が含まれることを特徴とする、実施態様１に記載のＶＣＳＥＬアセンブリ〔５０〕。

【００２８】

20

(実施態様４)

前記トレンチ〔２０２、２０３〕に、前記上部ミラー領域とは熱膨張率の異なる材料が充填されていることを特徴とする、実施態様３に記載のＶＣＳＥＬアセンブリ〔５０〕。

(実施態様５)

前記歪み誘発手段に、前記第１の軸まわりで前記取り付け基板〔１１２〕を曲げ、これによって、前記発光領域〔１４〕に歪みを誘発する手段〔１１４〕が含まれていることを特徴とする、実施態様２に記載のＶＣＳＥＬアセンブリ〔５０〕。

【００２９】

(実施態様６)

第１の軸を定義するための前記手段に、前記第１の軸と平行な軸を備える前記取り付け基板内のチャンネル〔５１〕が含まれていることを特徴とする、実施態様５に記載のＶＣＳＥＬアセンブリ〔５０〕。

30

(実施態様７)

前記取り付け基板〔１１２〕を曲げる前記手段〔１１〕に、前記取り付け基板〔１１２〕と取り付け表面の間に付着した接着層が含まれ、前記接着層が、前記取り付け基板〔１１２〕とは異なる熱膨張率を有していることを特徴とする、実施態様６に記載のＶＣＳＥＬアセンブリ〔５０〕。

(実施態様８)

前記接着層に、前記チャンネル〔５１〕を充填するハンダ層が含まれることを特徴とする、実施態様７に記載のＶＣＳＥＬアセンブリ〔５０〕。

40

(実施態様９)

前記導電性基板が、前記取り付け基板〔１１２〕の一部であることを特徴とする、実施態様２に記載のＶＣＳＥＬアセンブリ〔５０〕。

【００３０】

(実施態様１０)

ＶＣＳＥＬアセンブリ〔５０〕を製造するための方法であって、上部ミラー領域〔１８〕、下部ミラー領域〔１９〕、前記上部ミラー領域と下部ミラー領域間の発光領域〔１４〕、導電性基板〔１２〕、及び、下部電極〔２７〕から成り、前記下部ミラー領域〔１９〕が、前記導電性基板〔１２〕と前記発光領域〔１４〕の間に挟まれており、前記導電性基板〔１２〕が、前記下部電極〔２７〕と前記下部ミラー領域〔１９〕の間に挟まれてい

50

る、V C S E L [1 1 1] を形成するステップと；第 1 の軸に沿って前記発光領域 [1 4] に歪みを誘発するステップが含まれている、V C S E L アセンブリ [5 0] の製造方法。

(実施態様 1 1)

前記歪みの誘発ステップに、上部表面と下部表面を備えた取り付け表面 [1 1 2] に前記 V C S E L [1 1 1] を取り付けることが含まれ、前記 V C S E L [1 1 1] が前記取り付け表面 [1 1 2] に機械的に結合され、前記取り付け基板 [1 1 2] に、前記第 1 の軸を定義するための手段が含まれていることを特徴とする、実施態様 1 0 に記載の方法。

【 0 0 3 1 】

(実施態様 1 2)

前記歪みの誘発ステップに、前記上部ミラー領域 [1 8] にトレンチ [2 0 3 、 2 0 4] をエッチングすることが含まれ、前記トレンチ [2 0 3 、 2 0 4] が前記第 1 の軸によって決まる方向を備えていることを特徴とする、実施態様 1 0 に記載の V C S E L アセンブリ [5 0] の製造方法。

(実施態様 1 3)

さらに、前記上部ミラー領域 [1 8] とは異なる熱膨張率の材料で前記トレンチ [2 0 3 、 2 0 4] を充填することが含まれることを特徴とする、実施態様 1 2 に記載の V C S E L アセンブリ [5 0] の製造方法。

(実施態様 1 4)

前記歪みの誘発ステップに、前記第 1 の軸まわりで前記取り付け基板 [1 1 2] を曲げるステップが含まれることを特徴とする、実施態様 1 1 に記載の V C S E L アセンブリ [5 0] の製造方法。

【 0 0 3 2 】

(実施態様 1 5)

前記第 1 の軸の定義手段に、前記第 1 の軸と平行な軸を備える、前記取り付け基板 [1 1 2] 内のチャンネル [5 3] が含まれることを特徴とする、実施態様 1 4 に記載の V C S E L アセンブリ [5 0] の製造方法。

(実施態様 1 6)

前記取り付け基板 [1 1 2] を曲げる前記ステップに、前記取り付け基板 [1 1 2] と取り付け表面の間に接着層を付着させることが含まれ、前記接着層が、前記取り付け基板 [1 1 2] とは異なる熱膨張率を備えていることを特徴とする、実施態様 1 5 に記載の V C S E L アセンブリ [5 0] の製造方法。

(実施態様 1 7)

前記接着層を付着させる前記ステップに、前記チャンネル [5 3] を充填する熔融ハンダ層を付着させることが含まれ、前記ハンダ層が、前記取り付け基板 [1 1 2] と前記ハンダが接着する表面との間に挟まれることを特徴とする、実施態様 1 6 に記載の V C S E L アセンブリ [5 0] の製造方法。

【図面の簡単な説明】

【図 1】従来の V C S E L の断面図である。

【図 2】ウェーハの下部側を部分的に切り欠いて、それに沿って応力を誘発しなければならない軸を備えたスロットが形成されている、ウェーハに V C S E L が製作されたチップの透視図である。

【図 3】ハンダ接続によって V C S E L がヘッダに取り付けられているチップの断面図である。

【図 4】本発明による V C S E L のもう 1 つの実施例を含むチップの透視図である。

【符号の説明】

1 0 V C S E L

1 2 基板

1 4 発光領域

1 5 スペース

10

20

30

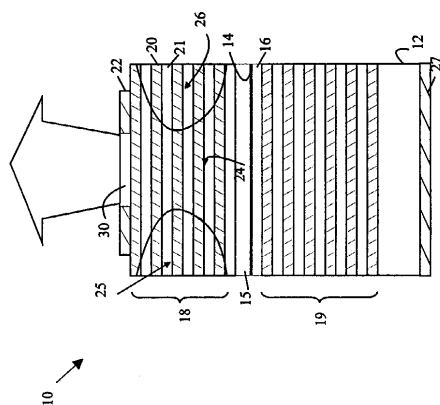
40

50

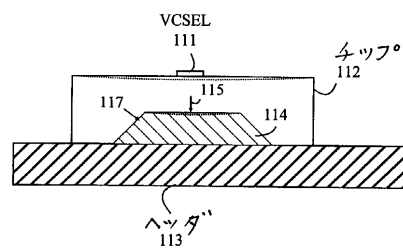
- 1 6 スペーサ
- 1 8 上部ミラー領域
- 1 9 下部ミラー領域
- 2 2 電極
- 2 7 電極
- 5 1 VCSEL
- 5 2 ウェーハ
- 5 3 スロット
- 1 1 1 VCSEL
- 1 1 2 チップ
- 1 1 3 ヘッダ
- 1 1 4 ハンダ接続
- 1 1 7 金属層
- 2 0 0 チップ
- 2 0 1 VCSEL
- 2 0 2 トレンチ
- 2 0 3 トレンチ

10

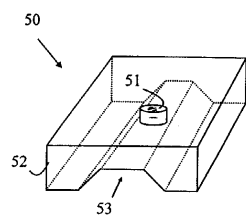
【図 1】



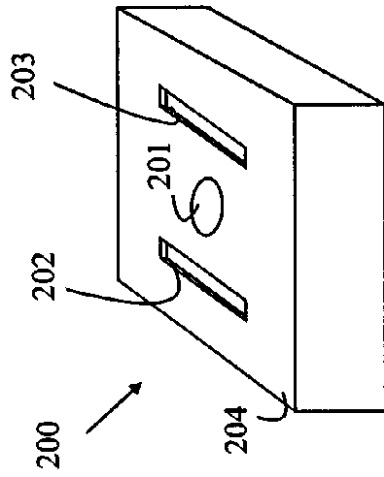
【図 3】



【図 2】



【図 4】



フロントページの続き

(74)代理人 100076680

弁理士 溝部 孝彦

(74)代理人 100121061

弁理士 西山 清春

(72)発明者 スコット・ダブリュー・コージン

アメリカ合衆国カリフォルニア州 サニーベイル エグレット・ドライブ1354

(72)発明者 マイケル・アール・ティ・タン

アメリカ合衆国カリフォルニア州 メンロ・パーク コットン・ストリート315

(72)発明者 アルバート・ティ・ユエン

アメリカ合衆国カリフォルニア州 ロス・アルトス ロス・パジャロス・コート463

(72)発明者 デュブラブコ・アイ・バビック

アメリカ合衆国カリフォルニア州 サニーベイル アカランズ・ドライブ187

審査官 高橋 健司

(56)参考文献 特開平06-224515(JP,A)

特開平06-177480(JP,A)

特表2001-525995(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01S 5/00-5/50