(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 1691784 B
(45)授权公告日 2012.01.25

(21)申请号 200510055850.2
(22)申请日 1996.02.27
(30)优先权数据
38632/95 1995.02.27 JP
(62)分案原申请数据
96105761.0 1996.02.27
(73)专利权人 三洋电机株式会社
地址 日本大阪府
(72)发明人 冈田秀史
(74)专利代理机构 中国专利代理(香港)有限公司 72001
代理人 叶恺东
(51)Int.Cl.
H04N 9/04(2006.01)
(56)对比文件
JP 2128591 A,1990.05.16, 全文.
US 5202756 A,1993.04.13, 全文.
JP 7015734 A,1995.01.17, 全文.
审查员 魏玮

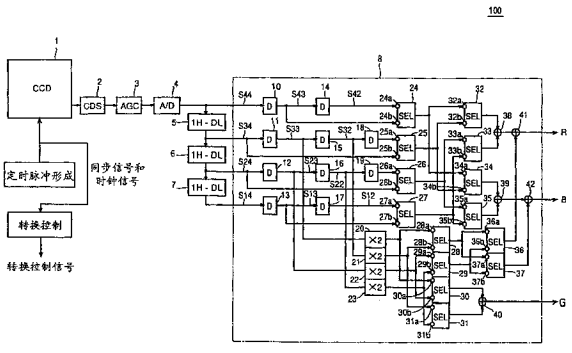
权利要求书 1 页 说明书 15 页 附图 8 页

(54)发明名称

通过对原色信号进行内插操作产生色信号的彩色摄象机

(57)摘要

本发明提供一种单板式彩色电视摄象机,对于对亮度影响最大的G信号,可得到高频区域衰减小的频率特性的析象度。对应各象素,处理来自以嵌镶状配置R、G、B三原色滤色器(85)的固体摄象器件(1)的信号,本发明的单板式彩色电视摄象机具有上述功能的色分离电路(8),其特征在于通过在周围多个象素的色信号成分的内插处理,产生由固体摄象器件上2行2列4个象素构成的象素单元中心部的色信号成分。



CN 1691784 B

1. 一种单芯片彩色摄象机，其特征在于，包括：

固态图像检测部件，它具有分别用于三原色 R、G、B 的多个滤色器，以对应于各自像素的镶嵌形式排列；

色分离部件，用于对来自所述固态图像检测部件的信号进行处理，

所述色分离部件包括信号处理部件，用于利用来自一像素块中的多个规定像素的信号上的规定加权系数来进行加权平均处理，以获得分别在该像素块的中心位置处的 R、G、B 彩色信号分量的加权平均，所述像素块由 (m，n) 到 (m+3，n+3) 的 4 行 ×4 列的 16 个像素组成，其中 m 和 n 都是整数，

所述信号处理部件：

i) 在 R 或 B 的滤色器被配置在 (m+1,n+1) 处的像素上时，设置像素 (m+1,n+1) 的加权系数为所述第一值，设置像素 (m+1，n+3) 和 (m+3，n+1) 的加权系数为所述第二值，将像素 (m+1,n+1)、(m+1,n+3) 和 (m+3,n+1) 的 R 或 B 信号进行所述加权平均处理，

ii) 在 R 或 B 的滤色器被配置在 (m+1，n+2) 处的像素上时，设置像素 (m+1，n+2) 的加权系数为所述第一值，设置像素 (m+1，n) 和 (m+3，n+2) 的加权系数为所述第二值，将像素 (m+1,n+2)、(m+1,n) 和 (m+3,n+2) 的 R 或 B 信号进行所述加权平均处理，

iii) 在 R 或 B 的滤色器被配置在 (m+2,n+1) 处的像素上时，设置像素 (m+2,n+1) 的加权系数为所述第一值，设置像素 (m，n+1) 和 (m+2，n+3) 的加权系数为所述第二值，将像素 (m+2,n+1)、(m,n+1) 和 (m+2,n+3) 的 R 或 B 信号进行所述加权平均处理，

iv) 在 R 或 B 的滤色器被配置在 (m+2,n+2) 处的像素上时，设置像素 (m+2,n+2) 的加权系数为所述第一值，设置像素 (m,n+2) 和 (m+2,n) 的加权系数为所述第二值，将像素 (m+2，n+2)、(m,n+2) 和 (m+2,n) 的 R 或 B 信号进行所述加权平均处理，

v) 在 R 或 B 的滤色器被配置在 (m+1,n+2) 或 (m+2,n+1) 处的像素上时，设置像素 (m+1，n+1) 和 (m+2,n+2) 的加权系数为 2，将像素 (m+1,n+1) 和 (m+2,n+2) 的 G 信号进行所述加权平均处理，以及

vi) 在 R 或 B 的滤色器被配置在 (m+1，n+1) 或 (m+2，n+2) 处的像素上时，设置像素 (m+1，n+2) 和 (m+2，n+1) 的加权系数为 2，将像素 (m+1，n+2) 和 (m+2，n+1) 的 G 信号进行所述加权平均处理，

其中，所述第一值等于 2，并且所述第二值等于 1。

通过对原色信号进行内插操作产生色信号的彩色摄象机

[0001] 本申请是申请号为96105761.0、申请日为1996年02月27日的原案申请的分案申请，该原案的在先申请号为JP 38632/95、在先申请日为1995年02月27日。

技术领域

[0002] 本发明涉及彩色电视摄象机；特别是有关单板式彩色电视摄象机，备有色分离电路，处理来自以嵌镶状配置红、绿、蓝（以下分别简称R、G、B）三原色的滤色器的固体摄象器件的信号。

背景技术

[0003] 如在特开照63-97078号公报（H04N9/N7）的已有技术栏中公开的，原色单板式彩色电视摄象机包括备有感光部、电荷传输部及传输控制部的固体摄象元件。在其感光部上配置着嵌镶状微滤色器。更详细地如图1所示，上述固体摄象元件1的感光部85具有矩阵状配置的多个光电转换元件，这些光电转换元件分别对应配置微滤色器的各嵌镶状元件。因此，在一个光电转换元件上分配一种颜色，比如对应于R、G、B中一种颜色的微滤色器。

[0004] 在采用这样的嵌镶状微滤色器的R、G、B滤色器排列中，存在各种组合。具有代表性例子如图2所示，从下侧看有以奇数顺序行为GRGR...，偶数顺序行为GBGB...的组合。

[0005] 即，构成为使对应于要求高析象度要求的绿色微滤色器排列成棋盘式盘的黑的分量（本升目），将R、B分别排列成白的分量（以下称交错排列方式）。这时，R或B的微滤色器所属的行以隔行排列构成。这是一般称之为平原（ベィヤ）方式的排列方式。

[0006] 如上所述，输出相当于通过配置微滤色器的固体摄象器件的各象素对应的色滤色器之颜色的色信号。该色信号在后面的色分离电路中被分离成R、G、B各色信号。

[0007] 图1为固体摄象器件，即CCD1结构的示意方框图。

[0008] CCD1包括以下各部分：感光部85，对应各象素，具有矩阵状配置的多个光电转换元件，比如光电二极管；多个垂直传输寄存器83，接受根据入射光在二极管内积蓄的电荷，依次在垂直方向传输电荷；垂直驱动电路81，输出控制垂直传输寄存器83工作的时钟脉冲电压；水平传输寄存器84，接受利用各垂直传输寄存器83传输的电荷，在水平方向传输输出将依次传输出的信号电荷变换成电压的信号；水平驱动电路82，输出控制水平传输寄存器84工作的时钟脉冲电压。

[0009] 即固体摄象器件1具有所谓行间传输CCD的结构。

[0010] 因此，在感光部85的各象素中，通过对应的微滤色器入射的光的光强度被转换成电信号，每个象素行作为对应的模拟信号被输出。

[0011] 在如上所述嵌镶状微滤色器情况下，比如通过配置R滤色器的象素只得到R信号，不可能获得G及B信号。于是有必要通过周边象素的G信号及B信号插入产生该象素的G信号及B信号。

[0012] 过去、在内插生成欠缺的信号时，特别是将来自固体摄象器件的信号实施数字化处理，在所谓数字摄象机中，通过如下运算处理实施内插处理。

[0013] 即根据滤色器的排列，根据各象素的每一个予定的加权系数，2 因次检索信号内插生成滤色器进行加权处理。即在相邻的周边象素中，对欠缺信号和同色信号乘加权系数，再将该乘积相加，用全部加权系数之和去除，通过实施所谓求和平均，求出欠缺信号和同色的色信号，这里普通方法。

[0014] 图 2 展示了在图 1 所示的 CCD1 中的嵌镶状微滤色器 R、G、B 的排列图形。在图 2 所示的排列图形中，在将任意象素为中心的 3×3 象素的区间的滤色器排列中，如图 3A、图 4A、图 5A 及图 6A 分别所示，有 H_1、H_2、H_3 及 $H_4$4 种排列。

[0015] 图 3A 表示 4 种排列中的一种（下称 H_1 排列）。这种情况下，在中心象素上配置 G 滤色器。这时，如图 3B 所示，由该象素获得的 G 信号乘″ 4″的加权系数，用″ 4″除，就这样将该 G 信号仍作为中心象素 G 信号使用。关于 R 信号如图 3C 所示，在通过配置上下相邻的 R 滤色器的象素所得的 R 信号上分别乘″ 2″的加权系数，用″ 4″除这些上下象素 R 信号的和值，以此产生中心象素的 R 信号。关于 B 信号如图 3D 所示，在由配置左右相邻的 B 滤色器的象素获得的 B 信号上分别乘″ 2″的加权系数，用″ 4″除这些左右象素 B 信号的和值，以此产生中心象素的 B 信号。

[0016] 图 4A 表示 4 种排列之中的另一种（称为 H_2 排列），在中心象素上配置 B 的滤色器。因此，有关 G 信号如图 4B 所示，在由上下左右 4 个象素所得到的 G 信号上分别乘″ 1″的加权系数，用″ 4″除来自这 4 个象素的 G 信号的和值，以此产生中心象素的 G 信号。关于 R 信号如图 4C 所示，在由左上、右上、左下、右下 4 个象素得到的 R 信号上分别乘″ 1″的加权系数，用″ 4″除来自这 4 个象素的 R 信号的和值，产生中心象素的 R 信号。进而，有关 B 信号，由于在中心象素上配置 B 的滤色器，所以如图 4D 所示，在由该象素得到的 B 信号上乘″ 4″的加权系数，再用″ 4″去除该值，以此作为中心象素 B 信号，仍用作 B 信号。

[0017] 图 5A 表示 4 种排列之中的另一种（称为 H_3 排列），在中心象素上配置 R 滤色器。因此，有关 G 信号如图 5B 所示，有由上下左右 4 个象素所得的 G 信号上分别乘″ 1″的加权系数，用″ 4″除来自这 4 个象素的 G 信号的和值，以此产生中心象素的 G 信号。关于 R 信号，由于在中心象素上配置 R 的滤色器，如图 5C 所示，在由该象素得到的 R 信号上乘″ 4″的加权系数，再用″ 4″除该值，该 R 信号仍作为中央象素的 R 信号使用。关于 B 信号如图 5D 所示，在由左上、右上、左下、右下 4 个象素得到的 B 信号上分别乘″ 1″的加权系数，用″ 4″除来自这 4 个象素的 B 信号的和值，以此，产生中心象素的 B 信号。

[0018] 图 6A 表示 4 种排列之中另一种（称为 H4 排列），在中心象素上配置 G 滤色器。如图 6B 所示，在由该中心象素得到的 G 信号上乘″ 4″的加权系数，再用 4 除，该 G 信号仍作为中心象素的 G 信号使用。关于 R 信号如图 6C 所示，在由配置左右相邻的 R 滤色器的象素所得的 R 信号上分别乘″ 2″的加权系数，用″ 4″除该左右象素的 R 信号的和值，以此，产生中心象素的 R 信号。关于 B 信号如图 6D 所示，在通过配置上下相邻的 B 滤色器的象素所得的 B 信号上分别乘″ 2″的加权系数，用″ 4″除该上下象素的 B 信号和值，以此产生中心象素的 B 信号。

[0019] 这种色信号的内插处理，通常由以 2 因次 FIR 滤色器 (FimiteImpulse Response filter) 构成的内插滤色器进行。对于前述加权系数的 FIR 滤色器的传递函数 H(2) 如下：

[0020] [H1 排列]

[0021] (G 信号的水平及垂直方向)

[0022] $H(Z) = \sum hmz^{-m} = 1$

[0023] (R 信号水平方向)

[0024] $H(Z) = 1$

[0025] (R 信号垂直方向)

[0026] (B 信号水平方向)

[0027] $H(Z) = 1+Z^{-2}$

[0028] (B 信号垂直方向)

[0029] $Z(Z) = 1$

[0030] [H2 排列]

[0031] (G 信号的水平及垂直方向)

[0032] (R 信号水平及垂直方向)

[0033] (B 信号的水平及垂直方向)

[0034] $H(Z) = 1$

[0035] [H3 排列]

[0036] (G 信号的水平及垂直方向)

[0037] (R 信号的水平及垂直方向)

[0038] $H(Z) = 1$

[0039] (B 信号的水平及垂直方向)

[0040] $H(Z) = 1+Z^{-2}$

[0041] [H4 排列]

[0042] (G 信号的水平及垂直方向)

[0043] $H(Z) = 1$

[0044] (R 信号的水平方向)

[0045] $H(Z) = 1+2^{-2}$

[0046] (R 信号的垂直方向)

[0047] $H(Z) = 1$

[0048] (B 信号的水平方向)

[0049] $H(Z) = 1$

[0050] (B 信号的垂直方向)

[0051] $H(Z) = 1+Z^{-2}$

[0052] 图 7 是表示利用这些传递数表示的内插滤色器特性曲线,纵轴表示内插滤色器的增益;横轴表示内插滤色器的工作频率。即在以一定的取样(ゼンプリング)时间所采样的摄象信号中,横轴的频率对应于摄取的象的空间变化周期的倒数。

[0053] 上述传递函数表达的各内插滤色器特性,在 R、G、B 的各色信号,有关水平及垂直方向,具有图 7 所示的曲线 P1、P2、P3 的任一个特性。

[0054] 说明有关图 $3H_1$ 排列。G 信号在水平及垂直两个方向的中心象素得到,由于无需内插,所以具有与频率无依赖性的曲线 P_1 特性。

[0055] 并且,R 信号在水平方向虽然因无需通过左右象素的内插具有曲线 P_1 特性,但在垂直方向由于使用上下相邻象素 R 信号作内插,所以作为取样频率的乃奎斯特频率 Ng 的 1/2

频率（称为 1/2 乃奎斯特频率）下降，在该 1/2 乃奎斯特频率以上的频率中具有返回成分的曲线 P_3 之特性。

[0056] 并且，B 信号在水平方向利用通过左右象素的 B 信号内插，所以具备曲线 P_3 的特性；在垂直方向由于设有通过上下相邻象素的内插，所以具有曲线 P1 的特性。

[0057] 说明有关图 $4H_2$ 排列。由于 G 信号在水平方向，左右的相邻象素之 G 信号和上下的相邻象素之 G 信号都有助于内插，所以利用 2 因次 FIR 滤色器的特性，具有高频成分增益陷入的曲线 P_2 的特性。由于在垂直方向，上下相邻象素 G 信号和左右相邻象素 G 信号是有作用的，所以具有曲线 P_2 的特性。

[0058] 并且，R 信号在水平方向中央纵列上没有可内插的象素，所以得不到依赖于左右的行列，具有曲线 P_3 的特性。同样在垂直方向的中央横列上没有可内插的象素，得不到上下横列象素的依赖，所以具有曲线 P_3 特性。

[0059] 有关 B 信号因无内插必要，所以水平及垂直都具有曲线 P_1 特性。

[0060] 说明图 5 的 H_3 排列。G 信号与 H_2 排列一样在水平及垂直两方向具有曲线 P_2 的特性。

[0061] 由于 R 信号无内插必要，所以水平及垂直都具有曲线 P_1 特性。

[0062] 进而，B 信号与 H_2 排列的 R 信号一样，在水平及垂直方向都具有曲线 P_3 特性。

[0063] 说明图 6 的 H_4 排列。G 信号因无内插必要，所以在水平及垂直方向具有曲线 P_1 特性。

[0064] 并且，R 信号与 H_1 排列的 B 信号一样，在水平方向具有曲线 P_3 特性，在垂直方向有曲线 P_1 特性。

[0065] 还有，B 信号与 H_1 排列的 R 信号一样，在水平方向具有曲线 P_1 的特性；在垂直方向具有曲线 P_3 特性。

[0066] 这样，在已有的内插滤色器中根据滤色器的排列，各 R、G、B 信号具有不同的滤色特性。在图 7 中，在内插滤色器增益于 1/2 乃奎斯特频率和乃奎斯特频率 Ng 附近，是有很大区别的情况，在这些频率附近产生很大色干涉波纹。

[0067] 在单板式彩色电视摄象机中，为了抑制这种色干涉波纹，在向 CCD1 的入射光路中配置光学低通滤波器 (LPF)。该光学低通滤波器利用在 CCD1 的取样前除去高频成分，具有减少因取样而产生的返回成分之作用，可抑制色干涉波纹。然而除去入射光的高频成分会同时引起析象度降低。

[0068] 并且，在三原色信号中对亮度所起作用量大的 G 信号，根据排列如在曲线 P_2 所示的特性，在高频区域中产生衰减大的特性，从而引起析象度变差。

[0069] 滤色器的构成如上所述，不是使用三原色的滤色器的结构，可以是使用互补色的滤色器的构成。然而，从色再现性观点来看，一般以使用三原色的滤色器为好。从而，希望使用三原色滤色器结构进行色信号内插。

发明内容

[0070] 本发明目的在于提供一种单板式彩色电视摄象机，对于在三原色信号中对亮度影响最大的 G 信号，具有在高频区域增益衰减小的频率特性。

[0071] 本发明的另一个目的在于提供一种单板式彩色电视摄象机，可缩小 R 及 B 信号频

率特性和 G 信号频率特性之间差别。

[0072] 本发明的再一个目的在于提供一种单板式彩色电视摄象机，三原色信号的每一个有关固体摄象器件的全部象素具有相同的频率特性。

[0073] 本发明的要点是单板式彩色电视摄象机，具备固体摄象器件和内插处理电路。

[0074] 固体摄象器件对应的各象素的光电转换元件被排列或阵列。固体摄象器件在感光面对应于光电转换元件，包含三原色的滤色器按一定排列配置的滤色器阵列。内插处理电路包括接收从固体摄象器件的输出，并输出对应的色信号的并联色信号输出电路、控制电路、色分离电路。并联色信号输出电路接收固体摄象器件的输出，将对应于象素规定的偶数行的色信号每一列依次同步并联输出。控制电路相对于滤色器阵列的规定的排列，根据预定的加权系数的排列和从并联色信号输出电路每列输出的色信号的对应，输出同步的内插指示信号。色分离电路接收并联色信号输出电路的输出，根据内插指示信号，利用来自包含规定偶数行及规定偶数列的象素的象素区段的色信号内插处理，使对应于象素区段中央位置的色信号依次同步输出。

[0075] 若根据本发明的其他情况，作为单板式彩色电视摄象机，备有固体摄象器件和内插处理电路。

[0076] 固体摄象器件对应于各象素的光电转换元件被排列成阵列。固体摄象器件在感光面对应于光电转换元件，包含以嵌镶状配置三原色滤色器的滤色器阵列，滤色器阵列在任意 2 行，2 列的滤色器排列中，具有以对角方向排列的绿滤色器。内插处理电路接收固体摄象器件的输出，利用来自对应对角方向配置的绿滤色器的光电转换元件的绿色信号平均值，内插对应任意 2 行 2 列滤色器的象素区段中心部的绿色信号成分。

[0077] 根据本发明的另一种情况，作为单板式彩色电视摄象机，备有固体摄象器件和内插处理电路。

[0078] 固体摄象器件对应各原素的光电转换元件被排列成阵列。固体摄象器件在感光面对应光电转换元件，包括三原色的滤色器以嵌镶状配置的滤色器阵列。滤色器阵列具有以方格花纹状配置的红滤色器及蓝滤色器，红滤色器所属行和蓝滤色器所属行交替配置。内插处理装置根据来自包括 4 行 4 列 16 象素的象素区段的信号，内插在象素区段中心部的红及蓝的各个色信号成分。内插处理电路二次非循环型数字滤色器电路，根据对应 16 象素的滤色器排列，可将每列加权系数垂直方向之和的排队值切换成 (0,3,0,1) 及 (1,0,3,0) 的任一个。

[0079] 本发明的又一种情况是作为单板式彩色电视摄象机，备有固体摄象器件和内插处理电路。

[0080] 固体摄象器件包括在感光面对应光电变换元件以嵌镶状配置三原色滤色器滤色器阵列。内插处理电路利用周围许多象素的色信号成分，产生通过任意象素中心在水平及垂直方向上在偏移半象素位置的多个色信号成分。

[0081] 因此，本发明的优点在于，对于对亮度影响最大的 G 信号，由于在高频区域可取得衰减小的频率特性，所以可实现高析象度。

[0082] 本发明的其他优点在于，在 1/2 乃奎斯特频率，由于 R 及 B 信号之频率特性和 G 信号的频率特性差别小，所以能抑制假色信号产生。

[0083] 本发明的进一步的优点在于，各个三原色信号在所有象素中可获得同样的频率特

性。

附图说明

[0084] 图 1 是已有的 CCD1 构成示意方框图。

[0085] 图 2 是对已有的 CCD1 配置的嵌镶状滤色器构成模式图。

[0086] 图 3A ～ 3D 是在已有的彩色电视摄象机的内插工作时，加权系数授与状态说明图；图 3A 表示滤色器的配置；图 3B 表示对 G 信号的加权系数的排列；图 3C 表示对 R 信号的加权系数的排列；图 3D 表示对 B 信号的加权系数的排列。

[0087] 图 4A ～ 4D 是在已有的彩色电视摄象机的内插工作时，加权系数授与状态说明图；图 4A 表示滤色器的配置；图 4B 表示对 G 信号的加权系数的排列；图 4C 表示对 R 信号的加权系数的排列；图 4D 表示对 B 信号的加权系数的排列。

[0088] 图 5A ～ 5D 是在已有的彩色电视摄象机的内插工作时，加权系数授与状态说明图；图 5A 表示滤色器的配置；图 5B 表示对 G 信号的加权系数的排列；图 5C 表示对 R 信号的加权系数的排列；图 5D 表示对 B 信号的加权系数的排列。

[0089] 图 6A ～ 6D 是在已有的彩色电视摄象机的内插工作时，加权系数授与状态说明图；图 6A 表示滤色器的配置；图 6B 表示对 G 信号的加权系数的排列；图 6C 是对 R 信号的加权系数的排列；图 6D 表示对 B 信号的加权系数的排列。

[0090] 图 7 是说明已有的彩色电视摄象机的内插工作之后的三原色信号频率特性图。

[0091] 图 8 是本发明一实施例的色信号处理电路 100 的构成方框图。

[0092] 图 9 是在本发明一实施例象素区段的内插位置说明图。

[0093] 图 10A ～ 10D 是在本发明一实施例的内插工作时，以排列 1 的加权系数授与状态说明图；图 10A 表示滤色器的配置；图 10B 表示对 G 信号的加权系数的排列；图 10C 表示对 R 信号的加权系数的排列；图 10D 表示对 B 信号的加权系数的排列。

[0094] 图 11A ～ 11D 是在本发明一实施例的内插工作时，以排列 2 的加权系数授与状态说明图；图 11A 表示滤色器的配置；图 11B 表示对 G 信号的加权系数的排列；图 11C 表示对 R 信号的加权系数的排列；图 11D 表示对 B 信号的加权系数的排列。

[0095] 图 12A ～ 12D 是在本发明一实施例的内插工作时，以排列 3 的加权系数授与状态说明图；图 12A 表示滤色器的配置；图 12B 表示对 G 信号的加权系数的排列；图 12C 表示对 R 信号的加权系数的排列；图 12D 表示对 B 信号的加权系数的排列。

[0096] 图 13A ～ 13D 是在本发明一实施例内插工作时，以排列 4 的加权系数授与状态说明图；图 13A 表示滤色器的配置；图 13B 表示对 G 信号的加权系数的排列；图 13C 表示对 R 信号的加权系数的排列；图 13D 表示对 B 信号的加权系数的排列。

[0097] 图 14 是在本发明一实施例的 CCD 上的内插部分位置说明图。

[0098] 图 15 是本发明一实施例的三原色信号频率特性说明图。

[0099] 图 16 是本发明一实施例色信号处理电路 100 的选择电路切换控制说明图。

[0100] 图 8 是本发明一实施例的彩色电视摄象机中，包括从摄象元件 CCD1 到色分离电路 8 的色信号处理电路 100 之构成方框图。

具体实施方式

[0101] 入射光由透镜（未图示）在 CCD1 上成象，光电转换成摄象信号。在 CCD1 上于感光面设置以嵌镶状配置 R、G、B 滤色器的微滤色器 70。该嵌镶状微滤色器 70 的各滤色器的排列与图 2 所示的已有例一样。通过透镜的光经该微滤色器 70，供给 CCD1 感光部。根据通过滤色器入射的光强度，通过 1 场期间在感光部 85 积累的电荷沿垂直传输寄存器 83 及水平传输寄存器 84 传递，输出到 CCD1 外部。

[0102] 即，在 CCD1 上包括感光部 85；垂直传输寄存器 83，在垂直方向传送相应于感光部 85 感光强度的输出；水平传输寄存器 84，在水平方向传送配置在这些垂直传输寄存器的终端上，从垂直传输寄存器传送过来的电荷；垂直驱动电路 81，接收水平同步信号、垂直同步信号及固定频率的时钟信号，输出实施垂直传输寄存器 83 之电荷传送的垂直传输脉冲；水平驱动电路 82，接收与垂直驱动电路 81 相同的信号，输出驱动水平传输寄存器 84 的电荷传送的水平传输脉冲。与垂直同步信号同步，在垂直传输寄存器 83 上读出对应于在感光部 85 感光强度的输出，以水平同步信号的周期，进行在垂直传输寄存器 83 内每一行垂直方向的电荷传送。根据时钟信号周期，在水平传输寄存器 84 内，进行每一列水平方向电荷传送。

[0103] 并且，该 CCD1 的驱动工作，是所谓行间方式的 CCD1 公知的动作。而且，从图 8 中的定时脉冲发生电路 71 输出垂直、水平同步信号及时钟信号。

[0104] 再参照图 8，由 CCD1 输出的摄象信号在相关 2 重取样电路 2（下称 CDS 电路）中，进行公知的消噪声。在自动增益控制电路（下称 AGC 电路）3 中放大后，在 A/D 转换器 4 中转换成数字信号。

[0105] 该数字摄象信号提供给以第一输入信号作为直接 2 因次非循环型数字滤色器的色分离电路 8，同时，输入扫描线延时器（以下称 1H 延时器）5。该 1H 延时器 5 的输出作为第 2 输入信号输入色分离电路 8，同时，输入后面的 1H 延时器 6。再有，该 1H 延时器 6 的输出作为第 3 输入信号输入色分离电路 8，同时输入后面的 1H 延时器 7。1H 延时器 7 的输出作为第 4 输入信号输入色分离电路 8。

[0106] 因此，第 1 ～第 4 种输入信号相当于 4 个扫描线（4 线部分）的摄象信号，这些信号汇集 4 线输入色分离电路 8。

[0107] 这样，利用色分离电路 8 和 3 个 1H 延时器 5、6、7 实现 FIR(FinitheImpulse Response) 滤色。

[0108] 色分离电路 8 包括使输入信号仅延时 1 个时钟脉冲的 10 个以内的时钟脉冲延时器 10、11、12、13、14、15、16、17、18、19，和 2 倍于输入信号值的 4 个运算器 20、21、22、23，和选择 2 个输入信号之一的 14 个选择器 24、25、26、27、28、29、30、31、32、33、34、35、36、37，和使 2 个输入信号相加的 5 个加法器 38、39、40、41、42。

[0109] 再具体地说明其构成。来自 A/D 转换器 4 的第 1 输入信号输入 1 个时钟脉冲延时器 10，该延时器 10 的输出直接输入选择器 24 的端子 24b 上，同时输入 1 个时钟脉冲延时器 14。1 个时钟脉冲延时器 14 的输出被输入到选择器 24 的端子 24a。

[0110] 1H 延时器 5 的输出的第 2 输入信号，直接输入选择器 25 的端子 25b，同时，输入 1 个时钟脉冲延时器 11。该 1 个时钟脉冲延时器 11 的输出，输入后面的 1 个时钟脉冲延时器 15，同时输入运算器 20。1 个时钟脉冲延时器 15 的输出，输入后面的 1 个时钟脉冲延时器 18，同时输入运算器 21。1 个时钟脉冲延时器 18 的输出，输入选择器 25 的端子 25a。

[0111] 1H 延时器 6 输出的第 3 输入信号直接输入选择器 26 端子 26b，同时输入 1 个时钟

脉冲延时器 12。该 1 个时钟脉冲延时器 12 的输出，输入后面的 1 个时钟脉冲延时器 16，同时输入运算器 22。1 个时钟脉冲延时器 16 的输出，输入后面的 1 个时钟延时器 19，同时输入运算器 23。1 个时钟脉冲延时器 19 的输出，输入选择器 26 的端子 26a。

[0112] 1H 延时器 7 输出的第 4 输入信号，被输入到 1 个时钟脉冲延时器 13。该延时器 13 的输出，直接输入选择器 27 的端子 27b，同时，输入 1 个时钟脉冲延时器 17。1 个时钟脉冲延时器 17 的输出，输入选择器 27 端子 27a。

[0113] 选择器 24 的输出分别输入后面的选择器 32、34 端子 32a、34a。选择器 25 的输出，分别输入选择器 32、34 的端子 32b、34b。选择器 26 的输出，分别输入后面的选择器 33、35 的端子 33a、35a。选择器 27 的输出，也分别输入选择器 33、35 的端子 33b、35b。

[0114] 运算器 20 的输出，分别输入后面的选择器 28、30 的端子 28a、30a。运算器 21 的输出，分别输入后面的选择器 28、31 的端子 28b、31a。运算器 22 的输出，分别输入后面的选择器 29、30 的端子 29a、30b。运算器 23 的输出，分别输入后面的选择器 29、31 的端子 29b、31b。

[0115] 选择器 32、33 的各个输出，在后面的加法器 38 中相加。选择器 34、35 的各个输出，在后面的加法器 39 中相加。选择器 28 的输出，分别输入后面的选择器 36、37 的端子 36a、37a。选择器 29 的输出，分别输入后面的选择器 36、37 的端子 36b、37b。选择器 30、31 的各个输出，在加法器 40 中相加。

[0116] 加法器 38 的输出与选择器 36 的输出，同时输入加法器 41 相加。加法器 39 的输出与选择器 37 的输出，同时输入加法器 42 相加。

[0117] 加法器 41 的输出最后为作色分离处理的 R 信号；加法器 42 的输出为 B 信号；加法器 40 的输出为 G 信号。

[0118] 在以上信号处理的流程中，通过对各输入信号以 3 个串联布置 1 个时钟脉冲延时器，可处理相当的线连续的 4 个象素信号。若所有输入信号每 3 个地串联连接 1 个时钟脉冲延时器，则可处理 4×4 象素单元的信号。并且，14 个选择器利用来自各个切换控制电路 72 的切换控制信号，作如下切换控制。

[0119] 若将在 CCD1 的 4×4 象素单元作为如图 9 所示的 P11 ～ P44 的 16 个象素，则色分离电路 8 利用来自周围 16 个象素的 R、G、B 信号的内插处理，在图 9 圆圈所示的上述 16 个象素中心部分 M 产生 R、G、B 信号。

[0120] 即，色分离电路 8 使用来自周围 16 个象素中几个象素的 R、G、B 信号，在上述 4×4 象素单元中的中央的 4 个象素的每一个在水平及垂直方向偏移半个象素的位置，换言之在中央的 4 个象素的每个在水平及垂直方向偏移半个象素的位置，产生 R、G、B 信号。

[0121] 注意有关图 9 所示的 16 个象素，开始从 P11 到 P14 和每 1 个时钟脉冲，来自最下层的一行象素的信号通过 CCD1 的水平传输寄存器 84 依次输出。当该行的所有象素信号输出结束，接着输出由 P21 到 P24 和自下第 2 层一行的各象素信号。

[0122] 再输出由 P31 和 P34 和自下第 3 层一行的各象素信号。

[0123] 当来自第 3 层一行的象素的信号输出结束时，则接着输出由 P41 至 P44 和来自最上层一行各象素信号。

[0124] 另外，在以后说明时，要作下述标识，由来自象素 P11 的光电转换所产生的信号附加 S11 符号；来自象素 P12 的信号附加 S12 符号，以下同样，一直到象素 P44 的各象素的输

出信号附加 S44 的符号。

[0125] 这些摄象信号 S11 ～ S44 经 CDS 电路 Z 及 AGC 电路 3，在 A/D 变换器 4 中依次转换成数字值。

[0126] 4 行的输出结束，从 A/D 转换器 4 输出来自象素 P44 的信号 S44 的时候，通过 1H 延时器 7 把摄象信号 S11 ～ S14 的一行信号输入色分离电路 8，摄象信号 S21 ～ S24 的一行信号通过延时器 6 输入色分离电路 8。同样，摄象信号 S31 ～ S34 的一行信号通过 1H 延时器 5 输入色分离电路 8，摄象信号 S11 ～ S14 的一行信号直接输入色分离电路 8。

[0127] 因此，通过 1 个时钟脉冲延时器 17 输出信号 S12；通过 1 个时钟脉冲延时器 13 输出信号 S13；通过 1H 延时器输出信号 S14 的信号。同样通过 1 个时钟脉冲延时器 19、16、12 分别输出信号 S21、S22、S23，通过 1H 延时器 6 输出信号 S24。通过 1 个时钟脉冲延时器 18、15、11，分别输出信号 S31、S32、S33；通过 1H 延时器 5，输出信号 S34。通过 1 个时钟脉冲延时器 14、16，分别输出信号 S42、S43；通过 A/D 转换器 4 输出信号 S44。

[0128] 然而，在上述色分离电路 8 的结构中，色分离电路 8 的内插工作方面，必须设定由 CCD1 上 4×4 的 16 个象素组成象素单元。图 14 是表示图 2 所示的嵌镶状滤色器排列，进行内插的位置图。如上所述，在内插工作中由于必须是 4×4 的 16 个象素，所以如图 14 所示，在来自下面 3 行象素的摄象信号输出的时候，并不意味着内插工作的结果。在从下面的第 4 行，同样也不意味着在最初 8 个象素输出时候的内插工作的结果。即，在取得图 14 中象素 X 的摄象信号的时刻，开始在内插部 Y 的内插处理结果是有意义的。

[0129] 因此，从利用 CCD1 输出来自象素 X 的摄象信号的时候，有必要开始内插工作的各选择器的切换控制。

[0130] 在此，在图 14 所示的微滤色器的 4×4 的 16 个象素排列中，有如图 10 ～图 13 所示的 4 种。

[0131] 即，图 10A ～图 13A 分别表示 4×4 的 16 象素滤色器阵列的排列。图 10B ～图 13B 是表示通过上述 16 象素，利用内插处理产生中央位置的 G 信号时的各象素的 G 信号加权系数；图 10C ～图 13C 表示利用内插处理产生在中央位置的 R 信号时各象素的加权系数；图 10D ～图 13D 表示通过内插处理产生在中央位置的 B 信号时的各象素的加权系数。

[0132] 在图 14 中，在随着来自象素 X 的 G 信号读出的内插部 Y 的内插处理中，将该内插部 Y 作为中央部包围的 16 个象素排列为如图 10A 所示的排列 1。因此，在内插部 Y 的内插处理中，有必要作适合于排列 1 的各选择电路的切换控制。

[0133] 并且，若读出来自相邻于象素 X 右侧的象素的 B 信号，则可进行在相邻于内插部 Y 的右侧的内插部的内插处理。包围该内插部的 18 个象素的排列形成排列 2，所以有必要进行适合于排列 2 的各选择电路的切换控制。

[0134] 此后，在取出来自在该行的象素的摄象信号时，包围各内插部的 16 个象素的排列，在排列 1 及排列 2 间相互转换。因此，与此同步，有必要以适合于各排列状态的控制选择器的转换。

[0135] 并且，即使下面的行即有关象素 X 所属行的 1 个以上的行，在读出来自从左第 4 象素的 R 信号的时刻，可进行在相邻于内插部 Y 上面的内插部的内插处理。包围该内插部的 16 个象素的排列是如图 12A 所示的排列 3，所以有必要进行适合于该排列 3 的选择电路的转换控制。再有，当来自相邻的右边象素的 G 信号的读出结束时，则可进行在相邻于内插部

Y 右斜上方的内插部的内插。包围该内插部的 16 个象素的排列是图 13A 所示的排列 4，所以有必要进行适合于该排列 4 的选择电路的切换控制。

[0136] 此后，在取出来自该行象素的摄象信号时，包围各内插部的 16 个象素的排列，在排列 3 及排列 4 间相互切换。从而，与此同步，有必要进行适于各排列状态下，控制选择电路的切换。

[0137] 进而在以下的行中，在第 4 象素的摄象信号输入以后，实施适合于排列 1 及排列 2 的切换控制。同样地在下一个行中，在第 4 象素的摄象信号输入以后，进行适合于排列 3 及排列 4 的切换控制。

[0138] 以后，在每一行排列 1 及排列 2，排列 3 及排列 4 的任一组分别相互作切换的控制，一直到来自在最上行象素的摄象信号的读出结束为止。

[0139] 一个图象的摄象信号读出完成后，感光部的积累电荷再在垂直寄存器上读出，将再次从最下行的象素读出，则进行与以上说明同样的切换控制。

[0140] 在此，实际上对前述各选择器作切换控制时，必须利用在切换控制电路 72 中所含的垂直计数器及水平计数器，判定在摄象信号输出的象素的 CCD1 上的位置。

[0141] 垂直计数器利用垂直同步信号复位，对水平同步信号计数，计算处理中的象素存在的行。水平计数器利用水平同步信号复位，计算在水平传送中同步的时钟脉冲信号，处理中的象素判定在水平方向是第几列的象素。利用以上 2 个垂直计数器及水平计数器，判定在摄象信号输出的象素的 CCD1 上的位置。比如，当判定为通过 CCD1 输出来自从下面第 4 行从左面第 4 列的象素的摄象信号，则切换控制电路 72 判断进行内插处理的 4×4 的 16 个象素的排列是排列 1，输出对应于排列 1 的切换控制信号。在继续属于该行的象素输出期间，以时钟脉冲信号周期交替输出对应排列 1 及排列 2 的切换控制信号。

[0142] 而且，利用垂直及水平计数器，当判断摄象信号输出的象素 CCD1 的位置是比如从下面第 5 行从左面第 4 行的象素，则切换控制电路 72 判断进行内插处理的 16 个象素的排列是排列 3，输出对应排列 3 的切换控制信号。在来自属于该行的象素的摄象信号的输出延续期间，以时钟脉冲信号的周期交替输出对应于排列 3 及排列 4 的切换控制信号。

[0143] 另外，来自 CCD1 的相当象素的摄象信号的输出在输入色分离电路 8 之前，要经过 CDS 电路 2、AGC 电路 3、A/D 转换器 4。从而，在这些处理中只是延迟必要的时间之后，将来自切换控制电路 72 的切换控制信号输出至各选择电路。并且，时钟脉冲信号与 CCD1 水平传输寄存器 84 的电荷传送同步，同时也成为色分离电路 8 的驱动时钟脉冲。

[0144] 图 16 是表示与来自切换控制电路 72 的切换控制信号和 16 个象素排列对应的图。

[0145] 根据输入色分离电路 8 的摄象信号对应的象素的排列，如图 16 所示，进行选择电路 24 ～ 37 的切换控制，通过色分离电路 8 输出内插的 R、B、G 信号。

[0146] 下面，说明如上所述构成的色分离电路 8 中的色分离工作。

[0147] 首先，说明 G 信号形成程序。在 4×4 的 16 个象素的中心部，在进行内插的位置的内插部 Y 的 G 信号产生时，使用包围内插部 Y 的 4 个象素中的 2 个象素的 G 信号。

[0148] 即，在图 10A 的排列 1 及图 13A 的排列 4 中，如图 10B 及图 13B 所示，象素 P22、P33 的 G 信号乘″ 2″ 的加权系数，再相加该乘积，产生在内插部 Y 的 G 信号。

[0149] 而且，在图 11A 的排列 2 及图 12A 的排列 3 中，如图 11B 及图 12B 所示，在象素 P32、P23 的 G 信号上授予″ 2″ 的加权系数，进行同样的运算处理，产生内插部 Y 的 G 信号。

[0150] 在上述处理中，利用包括色分离电路 8 中的 1 个时钟脉冲延时器 11、12、15、16，运算器 20、21、22、23，选择电路 30、31 及加法器 40 的 2 因次双抽头滤色器（ツ－タツプフィルタ）进行内插处理。具体地在排列 1 及排列 4 中作切换控制，使得根据切换信号将选择器 30 切换至端子 30a，选择运算器 20 的输出；将选择器 31 切换至端子 31b，选择运算器 23 的输出。在运算器 20 中使 1 个时钟脉冲延时器 11 的输出信号 S33 扩大成 2 倍，利用选择器 30 输入加法器 40。另一方面，作为 1 个时钟脉冲延时器 16 的输出信号 S22 在运算器 23 中扩大成 2 倍，利用选择器 31 输入加法器 40。在加法器 40 中，使两输入相加，产生内插部 Y 的 G 信号。

[0151] 另一方面，在排列 2 及排列 4 中进行切换控制，使选择器 30 切换至端子 30b，选择运算器 22 的输出；将选择器 31 切换至端子 31a，选择运算器 21 的输出。作为一个时钟脉冲延时器 12 的输出信号 S23，在运算器 22 中扩大成 2 倍，通过选择器 30 输入加法器 40。另一方面作为一个时钟永冲延时器 15 的输出信号 S32 在运算器 21 中扩大成 2 倍，通过选择器 31 输入加法器 40。在加法器 40 中，使两输入相加，产生内插部 Y 的 G 信号。

[0152] 即，在 G 信号的内插生成处理中，在 4×4 象素以内只使用来自中央 2×2 象素的摄象信号，产生 G 信号。

[0153] 下面说明有关 R 信号的产生程序。

[0154] 在产生内插部 Y 的 R 信号时，使用包围内插部 Y 的 4 个象素中的一个，和位于与该象素同一行或同一列的最外周 12 个象素中 R 的滤色器的 2 个象素共计 3 个象素的 R 信号。

[0155] 即，在排列 1，如图 10C 所示，在象素 P32 的 R 信号上授予″ 2″的加权系数，在象素 P12、P34 的 R 信号上授予″ 1″的加权系数。在来自这 3 个象素的 R 信号上分别乘加权系数，再把这些积相加，算出中心部 Y 的 R 信号。

[0156] 同样，在排列 2，如图 11C 所示，在象素 P33 的 R 信号上授予″ 2″的加权系数，在象素 P13、P31 的 R 信号上授予″ 1″的加权系数。在这 3 个象素的 R 信号上分别乘加权系数，再相加这些乘积，算出中心部 Y 的 R 信号。

[0157] 在排列 3 中，如图 12C 所示，在象素 P22 的 R 信号上授予″ 2″的加权系数，在象素 P24，P42 的 R 信号上授予″ 1″的加权系数。在来自这 3 个象素的 R 信号上分别乘加权系数，再将这些积相加，算出中心部 Y 的 R 信号。

[0158] 在排列 4，如图 13C 所示，在象素 P23 的 R 信号上授予″ 2″的加权系数，在象素 P21、P43 的 R 信号上授予″ 1″的加权系数。在来自这 3 个象素的 R 信号上分别乘加权系数，再相加这些积，算出在中心部 Y 的 R 信号。

[0159] 这样，在通过加权处理及相加处理算出 R 信号时，使用由包含在色分离电路 8 中的全部的 1 个时钟脉冲延时器、运算器 20、21、22、23，选择电路 24、25、26、27、28、29、32、33、36 以及加法器 38、41 组成的 2 因次 3 抽头滤色器（アタツプフィルタ）。

[0160] 具体地在排列 1 中，将选择器 27、36 切换到各个端子的 a，将选择器 25、28、32、33 分别切换至端子的 b。因此，在运算器 21 中使信号值 S32 扩大成 2 倍，通过选择器 28、36 输入加法器 41。信号值 S12 通过选择器 27、33 输入到加法器 38。信号值 S34 通过选择器 25、32 输入到加法器 38。因此，通过加法器 38 输出信号 (S12+S34)。最后通过加法器 41，输出信号 (2XS32+S12+S34)，该值为在内插部 Y 的 R 信号。

[0161] 在排列 2，将选择器 25、28、36 切换到各个端子的 a；将选择器 27、32、33 切换至各

个端子的b。因此，信号值S33在运算器20中扩大至2倍，经由选择器28、36输入加法器41。信号值S13经过选择器27、33输入加法器38。信号值S31经过选择器25、32输入加法器38。因此，通过加法器38输出信号(S13+S31)。最终通过加法器41输出信号(2XS33+S13+S31)，该值为在内插部Y的R信号。

[0162] 在排列3，选择器24、32、33切换至各个端子的a，选择器26、29、36切换至各个端子的b，因此，信号值S22在运算器23中扩大到2倍，经选择器29、36输入加法器41。信号值S24经选择器26、33，输入加法器38。信号值S42经选择器24、32输入加法器38。因此，从加法器38输出信号(S24+S42)。最后，从加法器41输出信号(2XS22+S24+S42)，该值为在内插部Y的R信号。

[0163] 在排列4，选择器26、29、32、33切换至各个端子的a，选择器29、36切换至各个端子的b。因此，信号值S23在运算器22中扩大到2倍，经选择器29、36输入加法器41。信号值S21经选择器26、33输入加法器38。信号值S43经选择电路24、32输入加法器38。从而，从加法器38输出信号(S21+S43)。最后，从加法器41输出信号(2XS23+S21+S43)，该值为内插部Y的R信号。

[0164] 下面说明B信号的产生程序。

[0165] 产生在内插部Y的B信号时，使用共计3个象素的B信号，即包围内插部Y的象素中的1个象素，和位于与该象素同一行或同一列的最外周的12个象素中的2个象素。就是说，在排列1中，如图10D所示，在来自象素P23的B信号上授号″ 2″的加权系数，在来自象素P21、P43的B信号上授予″ 1″的加权系数。在来自这三个象素的B信号上分别乘各个加权系数，再相加这些乘积，计算出内插部Y的B信号。

[0166] 同样，在排列2，如图11D所示，在象素P22的B信号上授予″ 2″的加权系数，在象素P24、P42的B信号上授予″ 1″的加权系数。在来自这三个象素的B信号上乘各个加权系数，使这些乘积相加，算出内插部Y的B信号。

[0167] 在排列3，如图12D所示，在来自象素P33的B信号上授予″ 2″的加权系数，在象素P13、P31的B信号上授予″ 1″的加权系数。在来自这三个象素的B信号上乘各个加权系数，再相加这些乘积，算出内插部Y的B信号。

[0168] 在排列4，如图13D所示，在来自象素P32的B信号上授予″ 2″的加权系数，在来自象素P12、P34的B信号上授予″ 1″的加权系数。在来自这三个象素的B信号上乘各个加权系数，使这些乘积相加、算出内插部Y的B信号。

[0169] 这样，在利用加权处理及加法处理算出B信号时，使用由包括在色分离电路8中的全部1个时钟脉冲延时器、运算器20、21、22、23，选择电路24、25、26、27、28、29、34、35、37以及加法器39、42组成的2因次3抽头滤色器。

[0170] 具体地在排列1中，选择电路26、29、34、35切换至各个端子的a，选择电路24、37切换至各个端子的b。因此，在运算器22中信号值S23扩大到2倍，经选择器29、37输入加法器42。信号值S21经选择器26、35输入加法器39。信号值S43经选择器25、34输入加法器39。所以，通过加法器39，输出信号(S21+S43)。最后，通过加法器42输出信号(2XS23+S21+S43)，该值为内插部Y的B信号。

[0171] 排列2中，将选择电路24、34、35切换至各个端子的a，将选择电路26、29、37切换至各个端子的b。因此，在运算器23中使信号值S22扩大到2信，经选择电路29、37输入加

法器 42。信号值 S24 经选择电路 26、35 输入加法器 39。信号值 S42 经选择电路 24、34 输入加法器 39。因此，通过加法器 39，输出信号 (S24+S42)。最后，通过加法器 42 输出信号 (2XS22+S24+S42)，该值为内插部 Y 的 B 信号。

[0172] 在排列 3 中，选择电路 25、28、37 切换至各个端子的 a，选择电路 27、34、35 切换至各个端子的 b。因此，信号值 S33 在运算器 20 中扩大到 2 倍，经选择电路 28、37 输入加法器 42。信号值 S13 经选择电路 27、35 输入加法器 39。信号值 S31 经选择电路 25、34 输入加法器 39。从而，通过加法器 39 输出信号 (S13+S31)。最后，通过加法器 42 输出信号 (2XS33+S13+S31)，该值为在内插部 Y 的 B 信号。

[0173] 在排列 4 中，选择电路 27、37 切换至各个端子的 a，选择电路 25、28、34、35 切换至各个端子的 b。因此，信号值 S32 在运算器 21 中扩大到 2 信，经选择电路 28、37 输入加法器 42。信号值 S12 经选择电路 27、35 输入加法器 39。信号值 S34 经选择电路 25、34 输入加法器 39。因此，通过加法器 39 输出信号 (S12+S34)。最后，通过加法器 42 输出信号 (2XS32+S12+S34)，该值为在内插部 Y 的 B 信号。另外，在对上述 R、G、B 信号的内插处理中，其构成也可以是相对各排列的色信号值用加权系数之和的 4 去除的平均加权。

[0174] 这样，即使 CCD1 上任意 4×4 象素单元的排列是 4 种排列之中的任一种情况下，在色分离电路 8 中也可算出在象素单元内插部 Y 的 R、G、B 三原色信号。

[0175] 在某 4×4 象素单元内插部 Y 的色信号产生以后，若通过 A/D 转换器 4 输出下面的象素的摄象信号，则对应的象素单元在水平方向移动 1 个象素，进行同样的处理。利用 CCD1 的 1 行移动，该水平移动完成后，则进行内插处理的象素单元在水平方向回到初期位置，同时在垂直方向移动 1 个象素。

[0176] 随着该象素单元的移动，内插部 Y 也依次实施水平移动及垂直移动。最终，如图 14 所示，算出 CCD14 个象素交点的 R、G、B 信号。这里，在图 14 画斜线的内插部表示 CCD1 上实际可形成 4×4 象素单元情况的该象素单元中心点。

[0177] 即便是斜线以外的部分，在色分离电路中根据依次由 CCD1 输出的信号也可算出相当于 R、G、B 信号的值。然而，4×4 象素单元由于不能在 CCD1 上作物理性设定，所以该计算值作为内插用数据没有全部意义。

[0178] 通常，在CCD1，在左右端及上下端预先配置在监视器上没有映出的非有效象素。从而，只把图 14 所示的斜线部分的内插部作为有效象素，通过非斜线部分作为非有效象素，只是该有效象素的色信号才是可视的。

[0179] 另外，在图 14，CCD1 的象素在说明情况方面，由于是以 8×8 的等级进行描述的，所以斜线部分比非斜线部分少。然而，CCD1 总象素数明显多达 530×500，4×4 象素单元能设定的个数，即斜线部分占全部象素的一半以上。就是说作为有效象素可使用一半以上的象素。

[0180] 如上所述，在色分离电路 8 中，进行色信号内插处理的 2 因次非循环型数字滤色器的传递函数有以下关系：

[0181] [排列 1]

[0182] (G 信号水平及垂直方向)

[0183] $H(z) = \Sigma\ hmz^{-m} = 1\times z^{-0}+1\times z^{-1} = 1+z^{-1}$

[0184] (R 信号的水平方向)

[0185] $H(z) = \sum hmz^{-m} = (1\times z^{-0}+3\times z^{-1}+0\times 0^{-2}+1\times 0^{-2}$

[0186] $= 3z^{-1}+z^{-2}$

[0187] (R 信号的垂直方向)

[0188] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+0\times z^{-1}+3\times z^{-2}+0\times z^{-2}$

[0189] $= 1+3z^{-2}$

[0190] (B 信号的水平方向)

[0191] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+0\times z^{-1}+3\times z^{-2}+0\times z^{-3}$

[0192] $= 1+3z^{-2}$

[0193] (B 信号的垂直方向)

[0194] $H(z) = \sum hmz^{-m} = 0\times z^{-0}+3\times z^{-1}+0\times z^{-2}+1\times z^{-3}$

[0195] $= 3z^{-1}+z^{-2}$

[0196] [排列 2]

[0197] (G 信号水平及垂直方向)

[0198] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+1\times z^{-1} = 1+z^{-1}$

[0199] (R 信号的水平方向)

[0200] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+0\times z^{-1}+3\times z^{-2}+0\times z^{-3}$

[0201] $= 1+3z^{-2}$

[0202] (R 信号的垂直方向)

[0203] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+0\times z^{-1}+3\times z^{-2}+0\times z^{-3}$

[0204] $= 1+3z^{-2}$

[0205] (B 信号的水平方向)

[0206] $H(z) = \sum hmz^{-m} = 1)\times z^{-0}+3\times z^{-1}+0\times z^{-2}+1\times z^{-3}$

[0207] $= 3z^{-1}+z^{-2}$

[0208] (B 信号的垂直方向)

[0209] $H(z) = \sum hmz^{-m} = 1)\times z^{-0}+3\times z^{-1}+0\times z^{-2}+1\times z^{-3}$

[0210] $= 3z^{-1}+z^{-2}$

[0211] [排列 3]

[0212] (G 信号的水平及垂直方向)

[0213] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+1\times z^{-1} = 1+z^{-1}$

[0214] (R 信号的水平方向)

[0215] $H(z) = \sum hmz^{-m} = 1)\times z^{-0}+3\times z^{-1}+0\times z^{-2}+1\times z^{-3}$

[0216] $= 3z^{-1}+z^{-2}$

[0217] (R 信号的垂直方向)

[0218] $H(z) = \sum hmz^{-m} = (1\times z^{-0}+3\times z^{-1}+0\times z^{-2}+1\times z^{-3}$

[0219] $= 3z^{-1}+z^{-2}$

[0220] (B 信号的水平方向)

[0221] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+0\times z^{-1}+3\times z^{-2}+0\times z^{-3}$

[0222] $= 1+3z^{-2}$

[0223] (B 信号的垂直方向)

[0224] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+0\times z^{-1}+3\times z^{-2}+0\times z^{-3}$

[0225] $= 1+3z^{-2}$

[0226] [排列 4]

[0227] (G) 信号的水平及垂直方向)

[0228] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+1\times z^{-1} = 1+z^{-1}$

[0229] (R 信号的水平方向)

[0230] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+0\times z^{-1}+3\times z^{-2}+0\times z^{-3}$

[0231] $= 1+3z^{-2}$

[0232] (R 信号的垂直方向)

[0233] $H(z) = \sum hmz^{-m} = 1)\times z^{-0}+3\times z^{-1}+0\times z^{-2}+1\times z^{-3}$

[0234] $= 3z^{-1}+z^{-2}$

[0235] (B 信号的水平方向)

[0236] $H(z) = \sum hmz^{-m} = 1)\times z^{-0}+3\times z^{-1}+0\times z^{-2}+1\times z^{-3}$

[0237] $= 3z^{-1}+z^{-2}$

[0238] (B 信号的垂直方向)

[0239] $H(z) = \sum hmz^{-m} = 1\times z^{-0}+0\times z^{-1}+3\times z^{-2}+0\times z^{-3}$

[0240] $= 1+3z^{-2}$

[0241] 这样,如图 15 所示有传递函数的 2 因次非循环型数字滤色器输出信号的色信号频率特性。图中,曲线 Q1 表示 G 信号的水平及垂直方向的特性;曲线 Q2 表示 R 及 B 信号水平及垂直方向的特性。

[0242] 通过图 10B ～图 13B 可知,在形成 G 信号时所使用的象素,若在水平方向看,常存在于 4 个纵列中的中央 2 列上;若从垂直方向看,常存在于横行中的中央 2 行上,所以在排列 1 ～排列 4 的任一情况下,都是在乃奎斯特频率附近增益下陷的曲线。

[0243] 并且在 R 信号形成中使用的象素加权系数之和,从水平方向看通常 4 个纵列中的中央 2 列的任一个列为″ 3″,隔 1 列的外侧列为″ 1″。另一方面,从垂直方向看,通常 4 个横行中的中央 2 行任一行为″ 3″,隔 1 行的外侧行为″ 1″。所以,R 信号频率特性通常为 Q2。

[0244] 开成 B 信号时使用的象素的加权系数之和也与 R 信号一样,从水平方向看,通常 4 个纵列中的中央 2 列的任一列为″ 3″,隔 1 列的外侧列为″ 1″。另一方面,从垂直方向看,通常 4 个横行中的中央 2 行的任一行为″ 3″;隔 1 行的外侧行为″ 1″。从而 B 信号频率特性也常为 Q2。

[0245] 如该图 15 可见,影响亮度的比率在三原色信号中最大的 G 信号频率特性 Q1,通过图 8 所示的曲线 P2 也了解到其频率特性是高频区域衰减小,所以可得到高的析象度。

[0246] 并且在 1/2 乃奎斯特频率中,R 信号和 B 信号频率特性和 G 信号的频率特性之差,比起图 8 所示要小得多,所以抑制了产生假色信号。

[0247] 因此,根据本发明,对于影响亮度最大的 G 信号,由于可得到在高频区域衰减小的频率特性,所以获得高析象度。并且,1/2 乃奎斯特频率中,由于 R 及 B 信号的频率特性和 G 信号频率特性的差别小,所以抑制了假色信号发生。并且各各三原色信号,在所有象素中获得相同的频率特性。

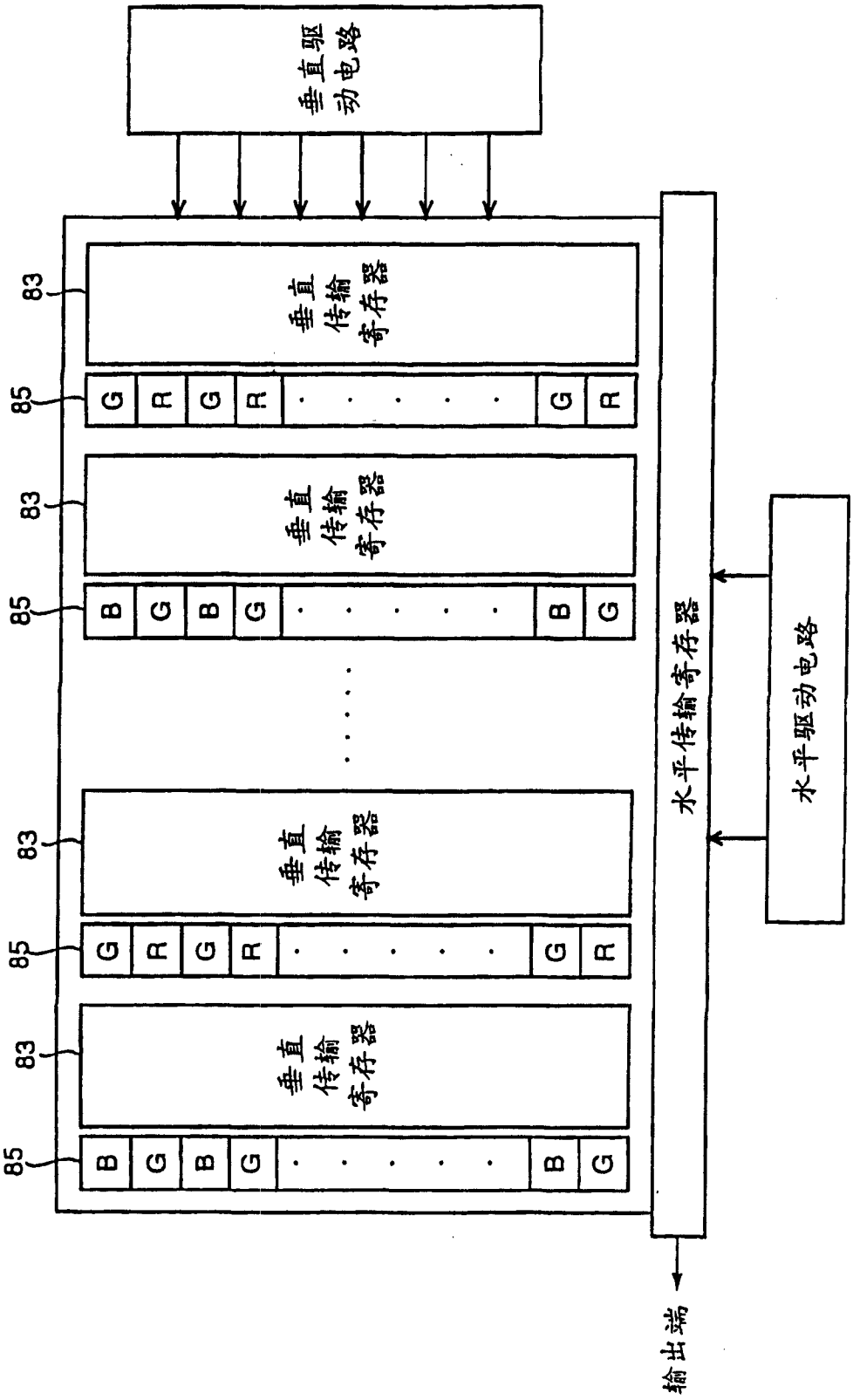


图 1

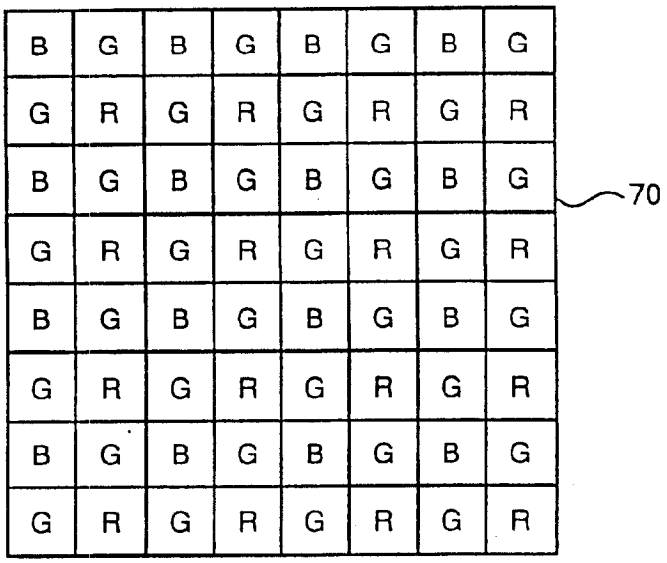
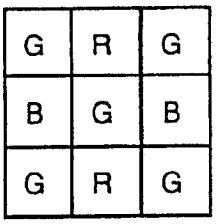
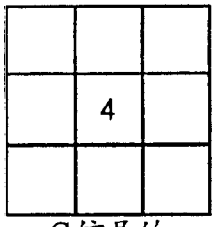


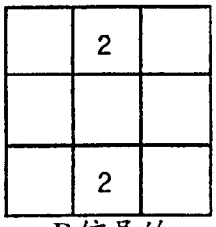
图 2



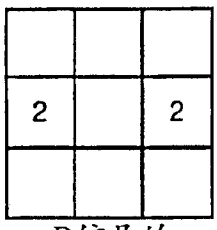
排列H_1



G信号的加权系数

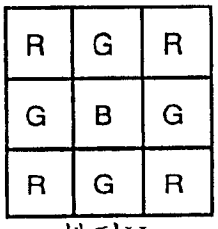


R信号的加权系数

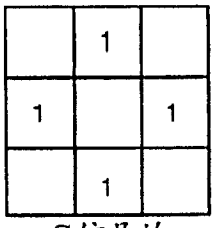


B信号的加权系数

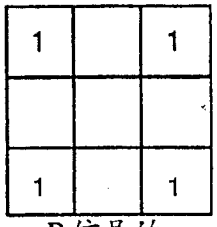
图 3A 图 3B 图 3C 图 3D



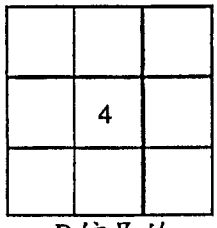
排列H_2



G信号的加权系数



R信号的加权系数



B信号的加权系数

图 4A 图 4B 图 4C 图 4D

B	G	B
G	R	G
B	G	B

排列H_3

图 5A

	1	
1		1
	1	

G信号的加权系数

图 5B

	4	

R信号的加权系数

图 5C

1		1
1		1

B信号的加权系数

图 5D

G	B	G
R	G	R
G	B	G

排列H_4

图 6A

	4	

G信号的加权系数

图 6B

2		2

R信号的加权系数

图 6C

	2	
	2	

B信号的加权系数

图 6D

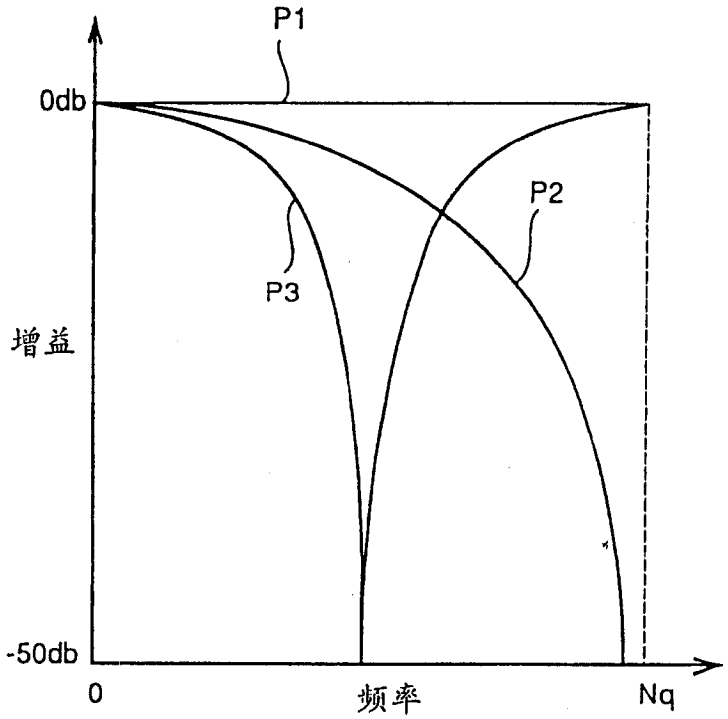


图 7

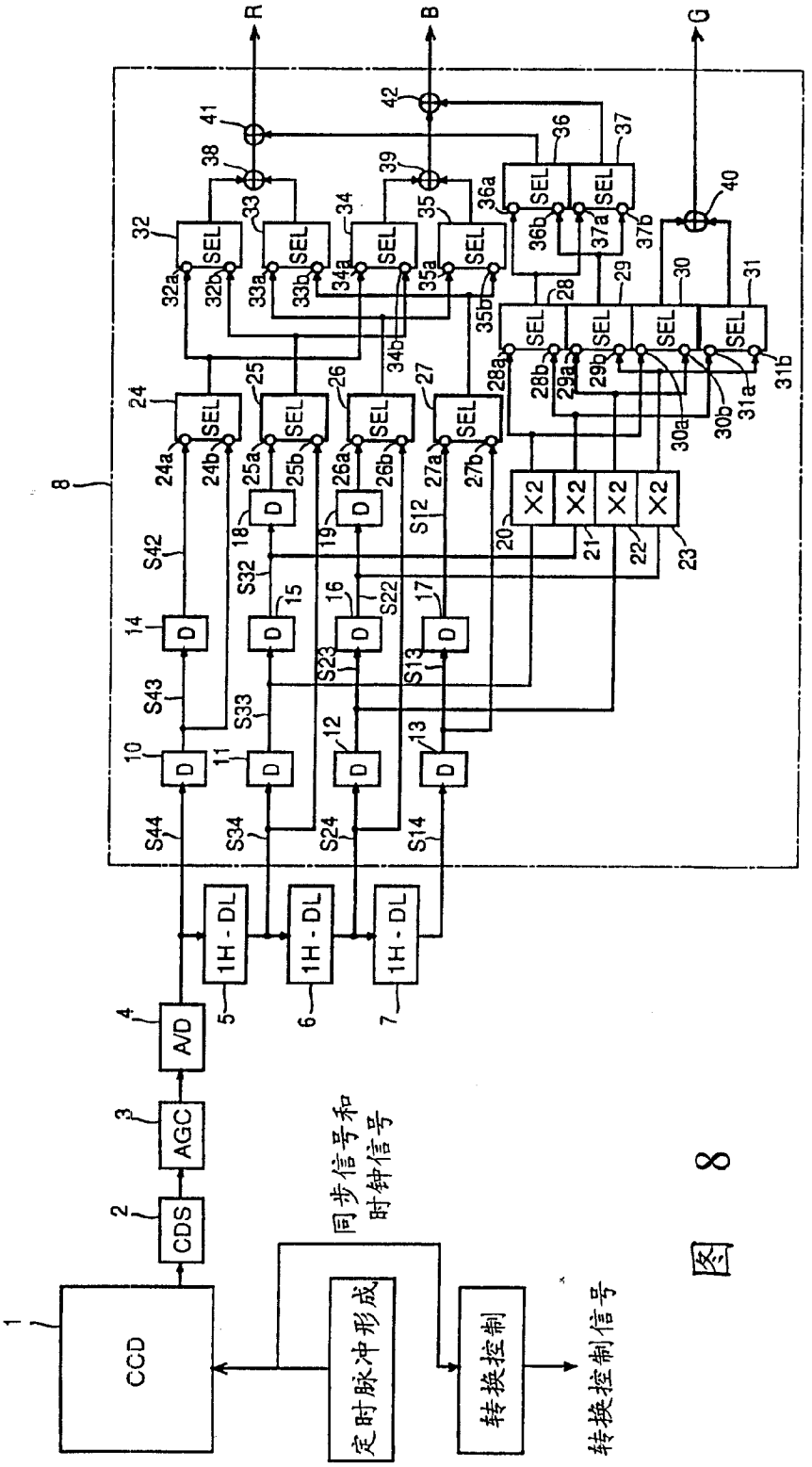

100
CCD
CDS
AGC
A/D
1H - DL
1H - DL
1H - DL
D
SEL
X2
R
B
G
定时脉冲形成
转换控制
同步信号和
时钟信号
转换控制信号

图 8

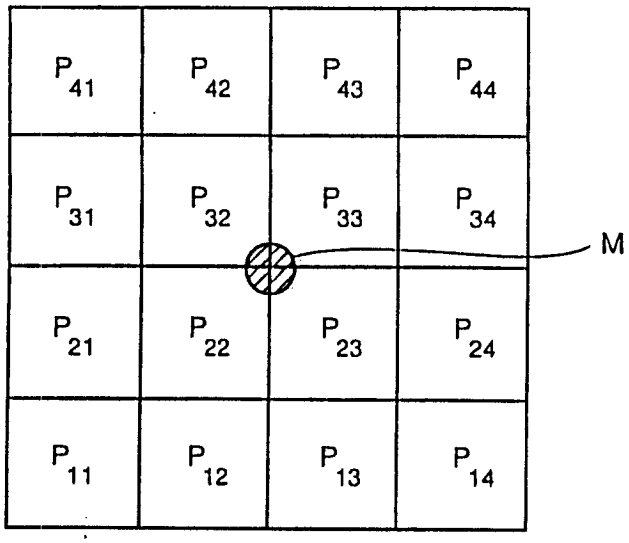
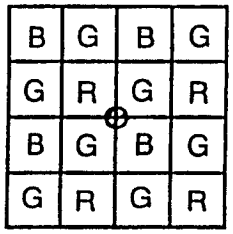
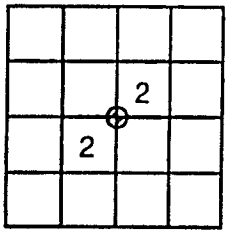


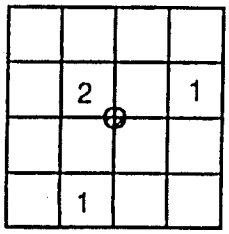
图 9



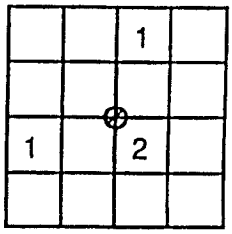
排列1



G信号的
加权系数

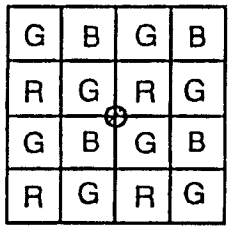


R信号的
加权系数

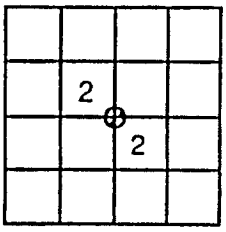


B信号的
加权系数

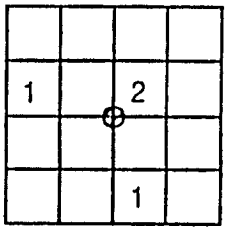
图 10A 图 10B 图 10C 图 10D



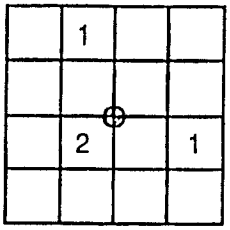
排列2



G信号的
加权系数

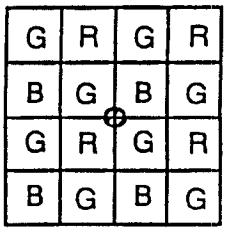


R信号的
加权系数

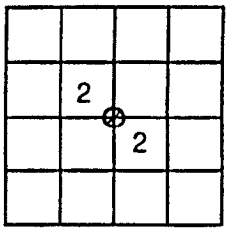


B信号的
加权系数

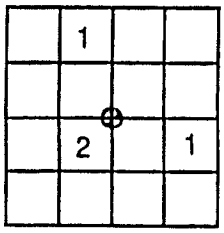
图 11A 图 11B 图 11C 图 11D



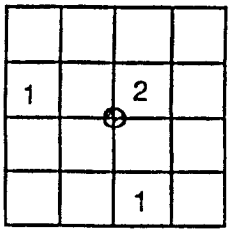
排列3



G信号的
加权系数

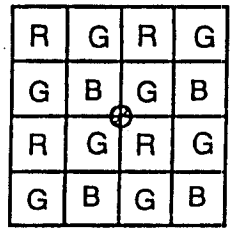


R信号的
加权系数

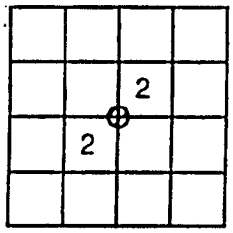


B信号的
加权系数

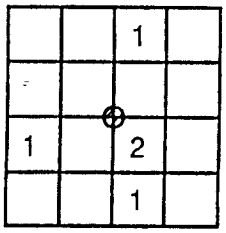
图 12A 图 12B 图 12C 图 12D



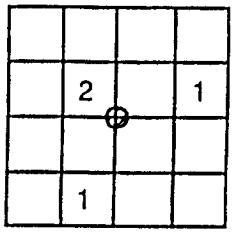
排列4



G信号的
加权系数



R信号的
加权系数



B信号的
加权系数

图 13A 图 13B 图 13C 图 13D

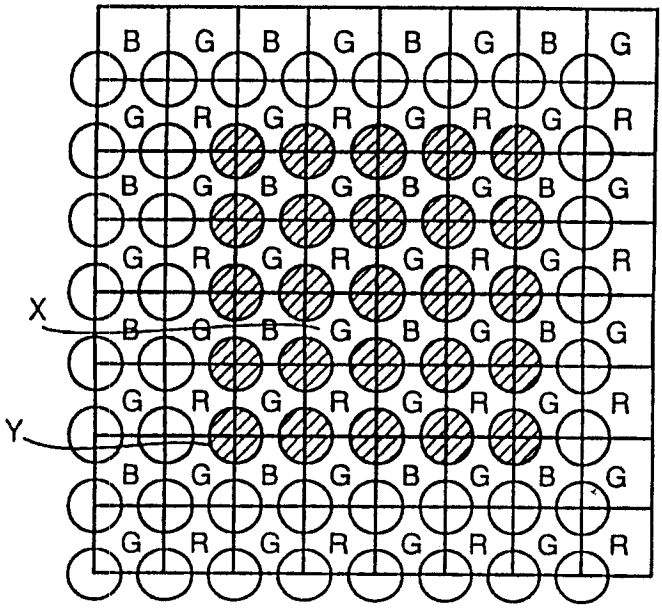


图 14

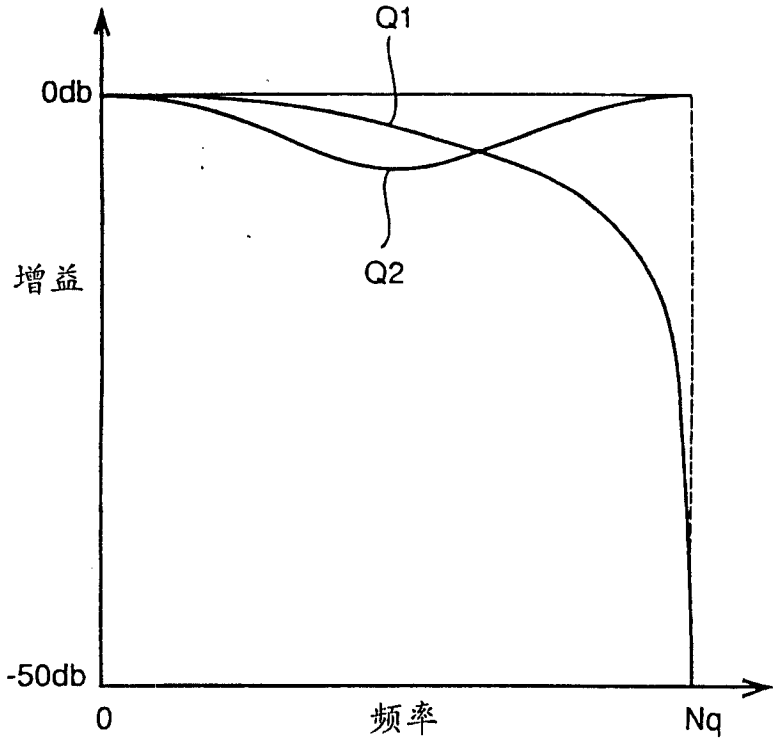


图 15

排列 / 选择器	排列1	排列2	排列3	排列4
选择器 24	b	a	a	b
选择器 25	b	a	a	b
选择器 26	a	b	b	a
选择器 27	a	b	b	a
选择器 28	b	a	a	b
选择器 29	a	b	b	a
选择器 30	a	b	b	a
选择器 31	b	a	a	b
选择器 32	b	b	a	a
选择器 33	b	b	a	a
选择器 34	a	a	b	b
选择器 35	a	a	b	b
选择器 36	a	a	b	b
选择器 37	b	b	a	a

图 16