



(12) 发明专利申请

(10) 申请公布号 CN 102222623 A

(43) 申请公布日 2011. 10. 19

(21) 申请号 201110100061. 1

H01L 21/288(2006. 01)

(22) 申请日 2011. 04. 13

(30) 优先权数据

2010-093260 2010. 04. 14 JP

(71) 申请人 富士电机株式会社

地址 日本神奈川县

(72) 发明人 浦野裕一

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

代理人 张政权

(51) Int. Cl.

H01L 21/48(2006. 01)

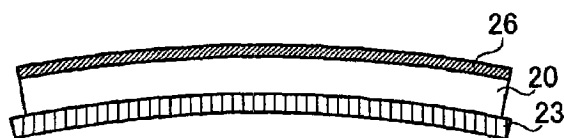
权利要求书 3 页 说明书 17 页 附图 9 页

(54) 发明名称

半导体装置的制造方法

(57) 摘要

根据本发明的半导体装置的制造方法包括以下步骤:在半导体晶片(20)的背面上形成背面电极(4),半导体晶片(20)由于在半导体晶片(20)的背面上形成的背面电极(4)弯曲成朝正面侧凸出;对半导体晶片(20)的背面进行等离子体处理,用于去除附着在半导体晶片(20)的背面上的沉积物;沿着半导体晶片(20)的翘曲向半导体晶片(20)的背面粘贴可去除胶带(23),用于在粘贴步骤后,维持半导体晶片(20)的弯曲成朝正面侧凸出的弯曲状态;进行无电极镀覆以在半导体晶片(20)的正面上形成镀膜(26);从半导体晶片(20)剥离可去除胶带(23);从半导体晶片(20)切出半导体芯片;通过用焊料进行焊接来安装该半导体芯片,以制造半导体装置。根据本发明的半导体装置的制造方法便于防止背面电极上产生外观异常,提高半导体装置的可靠性,并且制造无缺陷产品成品率较高的半导体装置。



1. 一种用于制造半导体装置的方法,所述方法包括以下步骤:
在半导体晶片的背面形成背面电极;
将膜或者带粘贴至因形成有背面电极而处于弯曲状态的所述半导体晶片的背面,以维持所述半导体晶片的弯曲状态;以及
在处于弯曲状态下的所述半导体晶片的正面镀覆镀膜,所述镀膜用作正面电极,镀覆步骤在粘贴步骤之后进行。
2. 一种用于制造半导体装置的方法,所述方法包括以下步骤:
在半导体晶片的背面形成背面电极;
将膜或者带粘贴至所述半导体晶片的背面以使所述半导体晶片形成弯曲状态,其中所述半导体晶片被弯曲成朝所述半导体晶片的正面侧凸出,粘贴步骤在形成步骤之后进行;以及
在处于弯曲状态下的所述半导体晶片的正面镀覆镀膜,所述镀膜用作正面电极。
3. 一种用于制造半导体装置的方法,所述方法包括以下步骤:
将膜或者带粘贴至处于弯曲状态的半导体晶片的背面,其中由于在所述半导体晶片的背面上形成有背面电极,所述半导体晶片被弯曲成朝所述半导体晶片的正面侧凸出,以维持所述半导体晶片的弯曲状态;以及
在处于弯曲状态的所述半导体晶片的正面镀覆镀膜,所述镀膜用作正面电极,镀覆步骤在粘贴步骤之后进行。
4. 根据权利要求 1 至 3 中的任一项所述的方法,所述方法还包括以下步骤:
将所述半导体晶片切割成多个半导体芯片,切割步骤在镀覆步骤之后进行。
5. 根据权利要求 1 至 4 中的任一项所述的方法,所述方法还包括以下步骤:
从所述半导体晶片剥离所述带或者所述膜,剥离步骤在镀覆步骤之后、切割步骤之前进行。
6. 根据权利要求 1 至 5 中的任一项所述的方法,所述方法还包括以下步骤:
将金属体接合在通过切割步骤切割出的所述半导体芯片的正面侧和背面侧,所述金属体用作散热器,所述金属体分别与所述正面电极和所述背面电极电连接;以及
至少将整个半导体芯片密封。
7. 根据权利要求 1 至 6 中的任一项所述的方法,其特征在于,在粘贴步骤所述半导体晶片的正面被吸附到工作台,以使所述半导体晶片平坦化,并且所述膜或者所述带被粘贴到所述平坦化后的半导体晶片的所述背面。
8. 根据权利要求 1 至 7 中的任一项所述的方法,其特征在于,贴附所述膜或者所述带,以使所述膜或者所述带至少覆盖所述半导体晶片上的所述背面电极。
9. 根据权利要求 1 至 8 中的任一项所述的方法,其特征在于,贴附所述膜或者所述带,以使所述膜或者所述带覆盖所述半导体晶片上的整个所述背面电极。
10. 根据权利要求 1 至 9 中的任一项所述的方法,其特征在于,贴附所述膜或者所述带,以使所述膜或者所述带从所述半导体晶片的背面边缘向外延伸。
11. 根据权利要求 10 所述的方法,其特征在于,所述膜或者所述带从所述半导体晶片的背面边缘向外延伸 1mm 以下。
12. 根据权利要求 1 至 11 中的任一项所述的方法,其特征在于,所述膜或者所述带在粘

贴步骤粘成在所述膜或者所述带被向外拉时有应力作用在所述膜或者所述带上的状态。

13. 根据权利要求 1 至 12 中的任一项所述的方法,其特征在于,所述膜或者所述带在粘贴步骤被加热至 40℃ 以上且 60℃ 以下。

14. 根据权利要求 1 至 13 中的任一项所述的方法,其特征在于,所述膜或者所述带的刚性低于所述半导体晶片的刚性。

15. 根据权利要求 1 至 14 中的任一项所述的方法,其特征在于,所述膜或者所述带的厚度为 40 μm 以上且 80 μm 以下。

16. 根据权利要求 1 至 15 中的任一项所述的方法,其特征在于,所述膜或者所述带包含选自以下组的一种聚合物作为主要成分之一:聚酰亚胺、聚苯硫醚、聚对苯二甲酸乙二酯和芳香族聚酰胺。

17. 根据权利要求 1 至 15 中的任一项所述的方法,其特征在于,在粘贴步骤使用展现出会因热量或者紫外线而降低的粘附力的所述膜或者所述带。

18. 根据权利要求 17 所述的方法,其特征在于,所述膜或者所述带包括粘附层,所述粘附层被贴附成使所述粘附层与所述半导体晶片的背面接触,以及所述粘附层被热量或者紫外线硬化,以使得其粘附力降低。

19. 根据权利要求 17 所述的方法,其特征在于,所述膜或者所述带包括粘附层,所述粘附层被贴附成使所述粘附层与所述半导体晶片的背面接触,以及所述粘附层包括主要由丙烯酸酯制成的聚合物作为主要成分。

20. 根据权利要求 17 所述的方法,其特征在于,所述膜或者所述带包括粘附层,所述粘附层被贴附成使所述粘附层与所述半导体晶片的背面接触,以及所述粘附层通过热量或者紫外线而其产生蒸汽,使得所述粘附力降低。

21. 根据权利要求 1 至 20 中的任一项所述的方法,其特征在于,所述背面电极包括层叠膜,所述层叠膜包括层叠为所述层叠膜的最外层的金电极层。

22. 根据权利要求 1 至 21 中的任一项所述的方法,其特征在于,所述镀膜由无电极镀覆方法形成。

23. 根据权利要求 1 至 22 中的任一项所述的方法,其特征在于,所述镀膜包括层叠膜,所述层叠膜包括由镍制成的第一镀层和在第一镀层上的第二镀层,第二镀层由金制成。

24. 根据权利要求 23 所述的方法,其特征在于,所述第一镀层在保持在 75℃ 以上且 85℃ 以下的无电极镀浴中镀覆。

25. 根据权利要求 23 或 24 所述的方法,其特征在于,所述第二镀层在保持在 70℃ 以上且 80℃ 以下的无电极镀浴中镀覆。

26. 根据权利要求 23 至 25 中的任一项所述的方法,其特征在于,所述第一镀层包括由镍和磷制成的合金,且所述第一镀层的磷浓度为 2wt% 以上且 8wt% 以下。

27. 根据权利要求 23 至 26 中的任一项所述的方法,其特征在于,所述镀膜的厚度为 3 μm 以上且 6 μm 以下。

28. 根据权利要求 1 至 27 中的任一项所述的方法,其特征在于,所述方法还包括在所述半导体晶片的背面上形成所述背面电极之前,在所述半导体晶片的正面上形成包含铝作为主要成分的电极的步骤;以及在镀覆步骤中包含铝作为其主要成分的所述镀膜在所述电极上形成。

29. 根据权利要求 1 至 28 中的任一项所述的方法,其特征在于,所述方法还包括在所述半导体晶片的背面上形成所述背面电极之前,从所述背面侧使所述半导体晶片减薄的步骤;以及所述背面电极在所述减薄后的半导体晶片的背面上形成。

30. 根据权利要求 29 所述的方法,其特征在于,所述半导体晶片在减薄步骤中厚度减薄至 $80\ \mu\text{m}$ 以上且 $140\ \mu\text{m}$ 以下。

31. 根据权利要求 1 至 30 中的任一项所述的方法,所述方法还包括以下步骤:等离子体处理,用等离子体对所述半导体晶片的背面进行处理,以去除粘贴在所述半导体晶片的背面的沉积物,等离子体处理步骤在形成所述背面电极的步骤之后、粘贴步骤之前进行。

32. 根据权利要求 31 所述的方法,其特征在于,所述半导体晶片的所述正面和所述背面在等离子体处理步骤中同时用等离子体处理,以同时去除粘贴至所述半导体晶片的所述正面和所述背面的沉积物。

33. 根据权利要求 31 或 32 所述的方法,其特征在于,在等离子体处理步骤中氧被用作原材料。

34. 根据权利要求 31 至 33 中的任一项所述的方法,其特征在于,在等离子体处理步骤中使用电容耦合的等离子体产生机构。

35. 根据权利要求 31 至 34 中的任一项所述的方法,其特征在于,在等离子体处理步骤中使用将多个所述半导体晶片一起处理的批量式等离子体处理装置。

36. 根据权利要求 35 所述的方法,其特征在于,在等离子体处理步骤中使用对所述半导体晶片的所述正面和所述背面同时进行处理等离子体处理装置。

半导体装置的制造方法

技术领域

[0001] 本发明涉及半导体装置的制造方法。

背景技术

[0002] 作为功率半导体器件之一的 IGBT (绝缘栅型双极晶体管), 具有 MOSFET (金属氧化物半导体场效应晶体管) 的高速开关特性及电压驱动性能、双极晶体管的低接通电压特性。IGBT 的应用范围从通用逆变器、AC 伺服器、不间断电源 (UPS) 及开关电源等, 扩大至混合动力车的升压 DC-DC 转换器。

[0003] 作为制造上述的半导体器件的方法, 专利文献 1 提出了如下所述的方法。

[0004] 在硅 (Si) 衬底的第一主面侧上形成表面构造。对第二主面进行抛光以使 Si 衬底减薄后, 在第二主面侧上形成缓冲层及集电极层。然后, 在集电极层上形成铝硅 (AlSi) 膜。铝硅膜的厚度为 $0.3\ \mu\text{m}$ 以上 $1.0\ \mu\text{m}$ 以下。铝硅膜中的 Si 浓度为 $0.5\text{wt}\%$ 以上 $2\text{wt}\%$ 以下, 优选的是 $1\text{wt}\%$ 以下。

[0005] 在形成 AlSi 膜之后, 通过真空蒸镀或者溅射来形成钛膜 (Ti 膜)、镍膜 (Ni 膜) 及金膜 (Au 膜) 等多个金属膜, 以形成集电极电极。Ti 膜、Ni 膜及 Au 膜分别是缓冲金属膜、焊接金属膜及保护金属膜。

[0006] 在正面及背面具有电极的半导体器件的安装中, 集电极电极等背面电极使用焊料被接合至用作散热器的金属板。发射极电极等正面电极主要通过使用铝线的引线键合技术来接合。但是, 最近, 正面电极有时通过焊接接合。通过采用焊接技术来接合正面电极, 可以大幅改善安装密度、电流密度、为实现更高开关速度而对布线电容的降低、以及半导体装置的冷却效率等。

[0007] 作为通过焊接在其上安装半导体器件的半导体装置, 专利文献 2 提出了如下半导体装置。

[0008] 在形成有半导体器件的各半导体芯片的表面, 利用焊料焊接用作散热器的金属板, 在半导体芯片的背面利用焊料焊接第二导体, 以及在散热器的正面利用焊料焊接第三导体。在散热器上形成有台阶部以形成减薄部, 以使散热器与第三导体的接合面积小于散热器与各半导体芯片的接合面积。在第二导体的背面与第三导体的表面露出的状态下, 将半导体芯片、散热器和第三导体用树脂密封。

[0009] 专利文献 3 提出了一种半导体装置, 包括: 半导体器件; 接合至该半导体器件的背面, 兼作电极和散热器的第一金属体; 接合在半导体器件的正面侧上, 兼作电极和散热器的第二金属体; 以及接合在半导体器件的正面与第二金属体之间的第三金属体。几乎整个装置都用树脂铸模。减薄半导体器件的厚度以减小半导体器件表面中的剪切应力、或者减小半导体器件与金属体接合的接合层中的形变成分, 并且通过铸模树脂约束保持整个装置。接合层由以锡为主要成分的焊料构成 (下文中称为 Sn 焊料)。

[0010] 专利文献 4 提出了一种半导体装置, 包括一对金属板之间的半导体器件。几乎整个半导体装置用树脂铸模而成。专利文献 4 提出的半导体装置便于防止在最终的接合至半

导体芯片的阶段中金属板运动而引起的产生半导体器件的失效、半导体装置的寿命缩短。

[0011] 实际上,在用焊料焊接半导体器件的表面电极的情况下,需要在表面电极上实施 Ni 等金属的镀覆。作为镀覆处理法,一般使用电镀法或无电极镀覆等。电镀法馈送外部电流来还原溶液中的金属离子并析出金属原子。无电极镀覆法在不使用电的情况下使溶液中的金属离子化学地还原以析出金属原子(参照以下非专利文献 1)。通过无电极镀覆法的金属沉积,与需要包括对电极或直流电源等电路的电镀法相比,便于简化制造装置和制造工艺。

[0012] 专利文献 5 提出了一种如下所述的半导体芯片。

[0013] 专利文献 5 提出的半导体芯片包括具有正面电极的半导体器件,对正面电极的表面施加无电极镀覆。半导体器件还包括接合至绝缘基板上所构成的电路图案的背面电极。表面电极接合至连接导体。在形成表面电极的 Al 层上,通过利用锌酸盐法的无电极镀覆法形成 Ni 层和层叠在 Ni 层上的 Au 层,以使电极膜的热导率均匀。形成在电极膜上以构成散热路径的连接导体和电极膜经由无铅焊料层彼此接合。

[0014] 图 24 是描述用于制造半导体芯片的常规制造方法的流程图。

[0015] 首先,在半导体晶片的正面侧上的表面部形成包括基极区或发射极区的 IGBT 的正面构造(步骤 S101)。

[0016] 然后,作为正面电极,形成与基极区及发射极区相接触的发射电极(步骤 S102)。

[0017] 然后,在半导体晶片的正面上形成聚酰亚胺保护膜,并且穿过该保护膜形成开口以使发射电极露出(步骤 S103)。保护膜覆盖在正面侧露出的半导体晶片表面。

[0018] 然后,从半导体晶片的背面侧进行背面磨削和蚀刻,以使半导体晶片减薄(步骤 S104)。

[0019] 然后,在半导体晶片的背面侧上的表面部,形成包括集电极区的背面半导体区域(步骤 S105)。

[0020] 然后,在半导体晶片的背面上,形成与集电极区相接触并且通过层叠多个金属电极层而形成的背面电极(步骤 S106)。

[0021] 然后,在半导体晶片的背面粘贴支承基板(步骤 S107)。

[0022] 然后,通过无电极镀覆处理,在半导体晶片的正面上,形成由无电极 Ni-磷(P)镀层及无电极 Au 镀层构成的无电极 Ni-P/Au 镀膜(步骤 S108)。

[0023] 然后,将半导体晶片切割成半导体芯片。因而,完成其上正面电极的表面被进行无电极镀覆处理的半导体芯片。

[0024] 专利文献 6 提出了一种用于制造如上所述的半导体芯片的制造方法。在形成于硅晶片的第一表面侧上的电极端子的表面施加无电极镀覆处理时,专利文献 6 中提出的制造方法在该晶片的整个第二表面贴附作为电绝缘材料的切割带。在将该晶片的整个第二表面绝缘后,专利文献 6 中提出的制造方法对电极端子的表面施加无电极镀覆处理。

[0025] 专利文献 7 提出了一种在将半导体晶片固定在支承基板的状态下,在半导体晶片上形成正面电极的方法。半导体芯片通过切割半导体晶片得到。半导体芯片包括主正面及主背面上的电极。在半导体芯片的主正面侧与主背面侧上,配置分别兼作电极与散热器的金属体。半导体芯片被安装在几乎整个装置用树脂铸模而成的半导体装置上。

[0026] 专利文献 8 提出了一种用于在半导体晶片的正面侧上形成镀膜以形成正面电极,

将半导体晶片从与正面相反侧的背面侧减薄,以及在减薄后的半导体晶片的背面上形成包括 Ni 膜的背面电极的方法。专利文献 8 提出的制造方法首先减薄半导体晶片,然后形成背面电极。在形成背面电极后,专利文献 8 提出的制造方法形成镀膜以仅形成正面电极。

[0027] 专利文献 9 提出了如下方法。

[0028] 将覆盖胶带粘贴到形成有背面电极膜的晶片的背面。然后,在镀覆槽内的无电极镀覆镍液中浸渍粘贴有覆盖胶带的晶片,以在形成于晶片的主面的布线膜上形成镀镍膜。然后,用与该镀镍膜相似的方法,在镀镍膜上形成 Au 镀膜,以形成由镀镍膜及 Au 镀膜构成的底层阻挡金属 (under barrier metal) 镀膜。当晶片主面弯曲成成形为凹形的情况下,对粘贴有覆盖胶带的晶片进行热处理。

[0029] 专利文献 10 提出了一种用于对通过带有框架的切割带所支承的半导体晶片施加镀覆处理和用于切割半导体晶片的方法。

[0030] 专利文献 11 提出了一种向半导体晶片粘贴保护带的方法。

[0031] 将确定了其位置的半导体晶片馈送到载放台上,吸附并固定至载放台上。保护带通过保护带切割器切割为其大小和形状与半导体晶片的一致。切割保护带的非粘着面由可上下移动和能够摇动及可从保护带切割器移动至载放台的吸附台进行吸附保持。在倾斜状态下的该吸附台被移到载放台上,以使保护带处于半导体晶片的正上方。使该吸附台下降,从而将倾斜保护带的下侧部分叠加在半导体晶片上。在真空气氛内使吸附台围绕倾斜吸附台的下侧部分进行水平摇动,用于按压从而使保护带的整个粘着面粘贴到半导体晶片上。

[0032] 专利文献 12 提出了一种预处理方法,用于在半导体芯片例如粘接有另一组组件的情形中处理粘接面。对一个或更多个粘接表面进行预处理后,进行粘接来连接两个或更多个基板。作为预处理,在大气压下使等离子体作用于一个或更多个粘接表面。

[0033] 专利文献 13 提出了如下所述的方法。

[0034] 粘贴到半导体晶片的表面保护带包括基底材料层和粘合剂材料层。基底材料层在与粘合剂材料层相接触的表面相反的表面具有狭缝。可对基底材料层实施物理或者化学处理,以便于提高与然后涂布在基底材料层上的粘合剂层的贴附性。化学处理包括离子体处理。

[0035] 专利文献 14 提出了一种在等离子体清洗机中清洗半导体晶片的正面及背面,来去除半导体晶片上的有机沉积物的方法。经由膜粘合剂将经清洗的半导体晶片粘贴至切割片材,以通过切割将半导体晶片连同其上的膜粘合剂分割为各个半导体器件。

[0036] 专利文献 1 :日本专利特开 2007-036211 号公报

[0037] 专利文献 2 :日本专利特开 2002-110893 号公报

[0038] 专利文献 3 :日本专利特开 2003-110064 号公报

[0039] 专利文献 4 :日本专利 3823974 号公报

[0040] 专利文献 5 :日本专利 4344560 号公报

[0041] 专利文献 6 :日本专利特开 2005-353960 号公报

[0042] 专利文献 7 :日本专利 3829860 号公报

[0043] 专利文献 8 :日本专利 4049035 号公报

[0044] 专利文献 9 :日本专利特开 2009-054965 号公报

[0045] 专利文献 10 :日本专利 4333650 号公报

[0046] 专利文献 11 :日本专利 3607143 号公报

[0047] 专利文献 12 :日本专利特表 2006-520088 号公报

[0048] 专利文献 13 :日本专利特开 2006-156567 号公报

[0049] 专利文献 14 :日本专利特开 2004-241443 号公报

[0050] 非专利文献 1 :Denki Mekki Kenkyuukai(电镀研究协会)的“Mudenkai Mekki Kiso to Ohyo(无电镀基础和应用)”(日文版),由工商每日新闻(Nikkan Kogyo Shimbun Ltd.)在1994年5月出版,第1至238页。

[0051] 然而,作为本发明人专心研究的结果,已经发现,在通过例如专利文献7或专利文献9所揭示的任一种技术制造半导体芯片的情况下,会造成如下所述的问题。

[0052] 图19~图22是描述半导体芯片的常规制造方法的半导体晶片的剖视图。图19~图22描述图24中的步骤S106以后的多个步骤。在图19~图22中,未示出半导体晶片的正面构造、也未示出半导体晶片上的发射电极及背面电极。

[0053] 如图19所示,在形成背面电极后(参照图24的步骤S106),半导体晶片120由于背面电极引起的拉伸应力处于向正面侧凸出弯曲的状态。

[0054] 由于由金属层构成的且用作为背面电极的层叠膜产生比作为正面电极形成的发射电极(参照图24的步骤S102)大的拉伸应力,因此半导体晶片120向正面侧凸出弯曲。若为了降低背面电极的接触电阻而进行例如350℃的热处理,则在半导体晶片120的背面侧产生更大的拉伸应力。在半导体晶片120的厚度例如减薄至80~140 μm 左右的情况(参照图24的步骤S104)下,半导体晶片120的翘曲 t_w 例如将为1~8mm左右(例如参照专利文献8的图6)。

[0055] 在专利文献7和专利文献9所揭示的技术中,解决了如上所述的半导体晶片120的翘曲 t_w 。如图20所示粘贴在半导体晶片120的背面的支承基板121解决半导体晶片120的翘曲 t_w (参照图24的步骤S107和专利文献7),这是因为大到足以使半导体晶片120保持平坦的应力从支承基板121施加至半导体晶片120。。

[0056] 即使如图21所示在半导体晶片120的正面上形成有镀膜122(参照图24的步骤S108),并且在半导体晶片120的正面侧产生镀膜122引起的拉伸应力,由于半导体晶片120被支承基板121支承,因此也将保持平坦的状态。

[0057] 即使由于在半导体晶片的正面上形成的镀膜,使半导体晶片向正面侧凹下弯曲,通过专利文献9所揭示的技术,通过对粘贴至半导体晶片的背面的带进行加热以向带施加应力,将解决在半导体晶片产生的翘曲。此情形未予示出。

[0058] 专利文献7和专利文献9中所揭示的技术解决了半导体晶片的翘曲。然而,已经发现,在去除粘贴在半导体晶片的背面的支承基板或带的情况下,半导体晶片会再次弯曲。

[0059] 例如,如果如图22所示去除粘贴至半导体晶片120的背面的支承基板,则半导体晶片将以与粘贴支承基板之前(参见图19)相反的状态向正面侧凹下弯曲。其原因如下所述可作出估计。

[0060] 由从支承基板121施加的应力迫使半导体晶片120处于平坦状态。在去除支承基板121之后,该平坦状态在半导体晶片120的背面侧保持。在半导体晶片120的正面侧,由在半导体晶片120的正面侧上形成的镀膜122产生拉伸应力。因此,与专利文献7中所述技术的描述相反,半导体晶片120从平坦状态向正面侧凹下弯曲。因此,估计当在半导体晶

片保持平坦的状态中向半导体晶片施加进一步的应力时、或者当去除用于将半导体晶片保持处于平坦状态的应力时,半导体晶片再次弯曲。

[0061] 图 23 是其中产生了翘曲的半导体芯片的剖视图。在图 23 中,未示出正面构造。在图 23 中,也未示出半导体晶片上的发射电极和背面电极。

[0062] 图 23 中的半导体芯片 101 通过将向正面侧凹下弯曲的半导体晶片(参见图 22)切分(切割)成芯片来制造。已经发现,当通过切分向正面侧凹下弯曲的半导体晶片获得半导体芯片 101 时,半导体芯片 101 将向正面侧凹下弯曲。换言之,在半导体芯片 101 中引起与在向正面侧凹下弯曲的半导体晶片引起的翘曲相同方向上的翘曲 t_c 。

[0063] 当半导体芯片 101 弯曲了 $30\ \mu\text{m}$ 长时,将引起以下所述的问题。

[0064] 在运送检查或筛选缺陷芯片中测量半导体芯片 101 的特性时,半导体芯片 101 将不被吸附至托架手柄,也不被吸附至测量平台,或者半导体芯片 101 将不被吸附至测量平台上的合适位置。然后,将不能准确地测量在半导体芯片 101 中形成的半导体器件的电特性。

[0065] 在用焊料将金属板焊接至半导体芯片 101 时,半导体芯片 101 与金属板之间的焊料层厚度被设计成在 70 至 $130\ \mu\text{m}$ 之间。如果半导体芯片 101 弯曲了 $30\ \mu\text{m}$ 长,则当通过用焊料焊接安装半导体芯片 101 时,因半导体芯片的翘曲 t_c 在焊料层中产生空隙。由于所产生的空隙,半导体芯片 101 将偏离合适位置,或者不可能安装半导体芯片 101。因此,将削弱无缺陷半导体装置产品的成品率。由于所产生的空隙,半导体装置的可靠性将被降低。

[0066] 或者,整个焊料层或焊料层的一部分由于半导体芯片 101 的翘曲 t_c 被减薄,从而导致半导体装置的寿命缩短,或者半导体装置的可靠性降低。此外,由于半导体芯片 101 的翘曲 t_c ,半导体芯片 101 或金属板将偏离正确的接合位置或者可引起短路故障,从而导致无缺陷半导体装置产品的低成品率。

[0067] 关于专利文献 9 中所揭示的技术,当背面电极和带之间的粘性低时,带可从半导体晶片剥落,并且镀覆液可进入半导体晶片和带之间。如果背面电极暴露于镀覆液,则电镀材料将在背面电极上异常析出,背面电极的边缘部分表面将变色(以下称作外观异常),并且将产生这种新问题。如果背面电极上产生外观异常,则背面电极向焊料的湿润性变差。若背面电极向焊料的湿润性不好,则在通过用焊料焊接安装半导体器件时,在背面电极与焊料层直接的边界中会产生空隙。所产生的空隙将降低半导体装置的可靠性。

[0068] 鉴于上述观点,本发明的第一目的是消除上述的问题。本发明的第二目的是提供一种便于提高半导体装置的可靠性的半导体装置的制造方法。本发明的第三目的是提供一种便于提高无缺陷半导体装置成品的成品率的半导体装置的制造方法。本发明的第四目的是提供一种便于防止表面电极的外观异常产生的半导体装置的制造方法。

发明内容

[0069] 根据所附权利要求 1 的主题,提供了一种用于制造半导体装置的方法,该方法包括以下步骤:

[0070] 在半导体晶片的背面上形成背面电极;

[0071] 将膜或者带粘贴至因形成有背面电极而处于弯曲状态的半导体晶片的背面,以维持半导体晶片的弯曲状态;以及

[0072] 在处于弯曲状态下的半导体晶片的正面镀覆镀膜,镀膜用作正面电极,镀覆步骤在粘贴步骤之后进行。

[0073] 根据所附权利要求 2 的主题,提供了一种用于制造半导体装置的方法,该方法包括以下步骤:

[0074] 在半导体晶片的背面上形成背面电极;

[0075] 将膜或者带粘贴至半导体晶片的背面以使半导体晶片形成弯曲状态,其中半导体晶片被弯曲成朝半导体晶片的正面侧凸出,粘贴步骤在形成步骤之后进行;以及

[0076] 在处于弯曲状态下的半导体晶片的正面镀覆镀膜,镀膜用作正面电极。

[0077] 根据所附权利要求 3 的主题,提供了一种用于制造半导体装置的方法,该方法包括以下步骤:

[0078] 将膜或者带粘贴至处于弯曲状态的半导体晶片的背面,其中由于在半导体晶片的背面上形成有背面电极,半导体晶片被弯曲成朝半导体晶片的正面侧凸出,以维持半导体晶片的弯曲状态;以及

[0079] 在处于弯曲状态的半导体晶片的正面镀覆镀膜,镀膜用作正面电极,镀覆步骤在粘贴步骤之后进行。

[0080] 根据所附权利要求 4 的主题,该方法还包括以下步骤:将半导体晶片切割成多个半导体芯片,切割步骤在镀覆步骤之后进行。

[0081] 根据所附权利要求 5 的主题,该方法还包括以下步骤:从半导体晶片剥离带或者膜,剥离步骤在镀覆步骤之后、切割步骤之前进行。

[0082] 根据所附权利要求 6 的主题,该方法还包括以下步骤:

[0083] 将金属体接合在通过切割步骤切割出的半导体芯片的正面侧和背面侧,金属体用作散热器,金属体分别与正面电极和背面电极电连接;以及

[0084] 至少将整个半导体芯片密封。

[0085] 根据所附权利要求 7 的主题,在粘贴步骤半导体晶片的正面被吸附到工作台,以使半导体晶片平坦化,并且膜或者带被粘贴到平坦化后的半导体晶片的背面。

[0086] 根据所附权利要求 8 的主题,贴附膜或者带,以使膜或者带至少覆盖半导体晶片上的背面电极。

[0087] 根据所附权利要求 9 的主题,贴附膜或者带,以使膜或者带覆盖半导体晶片上的整个背面电极。

[0088] 根据所附权利要求 10 的主题,贴附膜或者带,以使膜或者带从半导体晶片的背面边缘向外延伸。

[0089] 根据所附权利要求 11 的主题,膜或者带从半导体晶片的背面边缘向外延伸 1mm 以下。

[0090] 根据所附权利要求 12 的主题,膜或者带在粘贴步骤粘贴成在膜或者带被向外拉时有应力作用在膜或者带上的状态。

[0091] 根据所附权利要求 13 的主题,膜或者带在粘贴步骤被加热至 40℃ 以上且 60℃ 以下。

[0092] 根据所附权利要求 14 的主题,膜或者带的刚性低于半导体晶片的刚性。

[0093] 根据所附权利要求 15 的主题,膜或者带的厚度为 40 μ m 以上且 80 μ m 以下。

[0094] 根据所附权利要求 16 的主题,膜或者带包含选自以下组的一种聚合物作为主要成分之一:聚酰亚胺、聚苯硫醚、聚对苯二甲酸乙二酯和芳香族聚酰胺。

[0095] 根据所附权利要求 17 的主题,在粘贴步骤使用展现出会因热量或者紫外线而降低的粘附力的膜或者带。

[0096] 根据所附权利要求 18 的主题,膜或者带包括粘附层,粘附层被贴附成使粘附层与半导体晶片的背面接触,以及粘附层被热量或者紫外线硬化,以使得其粘附力降低。

[0097] 根据所附权利要求 19 的主题,膜或者带包括粘附层,粘附层被贴附成使粘附层与半导体晶片的背面接触,以及粘附层包括主要由丙烯酸酯制成的聚合物作为主要成分。

[0098] 根据所附权利要求 20 的主题,膜或者带包括粘附层,粘附层被贴附成使粘附层与半导体晶片的背面接触,以及粘附层通过热量或者紫外线而其产生蒸汽,使得粘附力降低。

[0099] 根据所附权利要求 21 的主题,背面电极包括层叠膜,层叠膜包括层叠为层叠膜的最外层的金电极层。

[0100] 根据所附权利要求 22 的主题,镀膜由无电极镀覆方法形成。

[0101] 根据所附权利要求 23 的主题,镀膜包括层叠膜,层叠膜包括由镍制成的第一镀层和在第一镀层上的第二镀层,第二镀层由金制成。

[0102] 根据所附权利要求 24 的主题,第一镀层在保持在 75°C 以上且 85°C 以下的无电极镀浴中镀覆。

[0103] 根据所附权利要求 25 的主题,第二镀层在保持在 70°C 以上且 80°C 以下的无电极镀浴中镀覆。

[0104] 根据所附权利要求 26 的主题,第一镀层包括由镍和磷制成的合金,且第一镀层的磷浓度为 2wt% 以上且 8wt% 以下。

[0105] 根据所附权利要求 27 的主题,镀膜的厚度为 3 μm 以上且 6 μm 以下。

[0106] 根据所附权利要求 28 的主题,该方法还包括:、在半导体晶片的背面上形成背面电极之前,在半导体晶片的正面上形成包含铝作为主要成分的电极的步骤;以及

[0107] 在镀覆步骤中包含铝作为其主要成分的镀膜在电极上形成。

[0108] 根据所附权利要求 29 的主题,该方法还包括:

[0109] 在半导体晶片的背面上形成背面电极之前,从背面侧使半导体晶片减薄的步骤;以及

[0110] 背面电极在减薄后的半导体晶片的背面上形成。

[0111] 根据所附权利要求 30 的主题,半导体晶片在减薄步骤中厚度减薄至 80 μm 以上且 140 μm 以下。

[0112] 根据所附权利要求 31 的主题,该方法还包括以下步骤:等离子体处理,用等离子体对半导体晶片的背面进行处理,以去除粘贴在半导体晶片的背面的沉积物,等离子体处理步骤在形成背面电极的步骤之后、粘贴步骤之前进行。

[0113] 根据所附权利要求 32 的主题,半导体晶片的正面和背面在等离子体处理步骤中同时用等离子体处理,以同时去除粘贴至半导体晶片的正面和背面的沉积物。

[0114] 根据所附权利要求 33 的主题,在等离子体处理步骤中氧被用作原材料。

[0115] 根据所附权利要求 34 的主题,在等离子体处理步骤中使用电容耦合的等离子体产生机构。

[0116] 根据所附权利要求 35 的主题,在等离子体处理步骤中使用将多个半导体晶片一起处理的批量式等离子体处理装置。

[0117] 根据所附权利要求 36 的主题,在等离子体处理步骤中使用对半导体晶片的正面和背面同时进行处理等离子体处理装置。

[0118] 根据本发明,在粘贴步骤中,带被粘贴至半导体晶片的背面,以使维持半导体晶片的弯曲状态,即其中半导体晶片被弯曲成朝正面侧凸出的状态。由于在弯曲状态中进行镀覆步骤,其中半导体晶片被弯曲成朝正面侧凸出,因此半导体晶片的正面侧和背面侧上的拉伸应力彼此平衡。因此,在将带去除后,使半导体晶片进入大致平坦的状态。因此,可减少从半导体晶片切割出来的半导体芯片的翘曲。由于减少了半导体芯片的翘曲,因此在测量半导体芯片的电特性时有可能使半导体芯片吸附在工作台的合适位置,并且可靠地测量半导体芯片的电特性。

[0119] 由于减少了半导体芯片的翘曲,因此在安装半导体芯片的步骤中,可防止因半导体芯片的翘曲而导致在焊料层中产生空隙。因此,可以防止焊料层中的空隙导致半导体芯片的安装位置偏离,或产生短路故障。还可防止半导体装置的使用寿命缩短。

[0120] 由于减少了半导体芯片的翘曲,因此在安装半导体芯片时,可防止焊料层的全部或者一部分变得比预定厚度薄。因此,可以防止不均匀的焊料层厚度导致半导体芯片的安装位置偏离,或产生短路故障。还可防止半导体装置的使用寿命缩短。

[0121] 在粘贴步骤中,整个背面电极用膜或者带(以下简称为“带”)覆盖。在粘贴步骤之前,通过进行等离子体处理步骤,可使背面电极与带之间的粘附力提高。因此,可用带可靠地保护背面电极。由于用带可靠地保护背面电极,所以在镀覆步骤中,镀覆液从不会进入背面电极与带之间。由于背面电极表面没有暴露在镀覆液中,所以可以防止背面电极向焊料的湿润性变差。因此,在用焊料焊接通过将半导体晶片切割为芯片来制造的半导体芯片时,可防止在背面电极与焊料层之间的边界中产生空隙。

[0122] 通过根据本发明的制造方法,可提高半导体装置的可靠性。通过根据本发明的制造方法,可在无缺陷产品成品率较高的情况下制造半导体装置。通过根据本发明的制造方法,可防止背面电极上产生外观异常。

附图说明

[0123] 图 1 是根据本发明的第一实施例的半导体装置的剖视图。

[0124] 图 2 是根据本发明的第一实施例的半导体晶片的俯视图。

[0125] 图 3 是示出了正面电极的根据本发明的第一实施例的半导体芯片的俯视图。

[0126] 图 4 是描述根据本发明的第一实施例的半导体芯片的制造方法的流程图。

[0127] 图 5 是描述根据本发明的第一实施例的半导体芯片的制造方法的第一剖视图。

[0128] 图 6 是描述根据本发明的第一实施例的半导体芯片的制造方法的第二剖视图。

[0129] 图 7 是描述根据本发明的第一实施例的半导体芯片的制造方法的第三剖视图。

[0130] 图 8 是描述根据本发明的第一实施例的半导体芯片的制造方法的第四剖视图。

[0131] 图 9 是描述根据本发明的第一实施例的半导体芯片的制造方法的第五剖视图。

[0132] 图 10 是描述根据本发明的第一实施例的半导体芯片的制造方法的第六剖视图。

[0133] 图 11 是描述根据本发明的第一实施例的半导体芯片的制造方法的第七剖视图。

- [0134] 图 12 是描述根据本发明的第一实施例的半导体芯片的制造方法的第八剖视图。
- [0135] 图 13 是描述根据本发明的第一实施例的半导体芯片的制造方法的第九剖视图。
- [0136] 图 14 是描述根据本发明的第一实施例的半导体芯片的制造方法的第十剖视图。
- [0137] 图 15 是示出在背面电极产生外观异常的半导体晶片的俯视图。
- [0138] 图 16 是描述根据本发明的第三实施例的等离子体处理装置的示意图。
- [0139] 图 17 是描述半导体芯片的翘曲长度的曲线图,其大小为 12 毫米见方。
- [0140] 图 18 是描述背面电极表面上的碳量的曲线图。
- [0141] 图 19 是描述半导体芯片的常规制造方法的第一剖视图。
- [0142] 图 20 是描述半导体芯片的常规制造方法的第二剖视图。
- [0143] 图 21 是描述半导体芯片的常规制造方法的第三剖视图。
- [0144] 图 22 是描述半导体芯片的常规制造方法的第四剖视图。
- [0145] 图 23 是其中产生了翘曲的半导体芯片的剖视图。
- [0146] 图 24 是描述半导体芯片的常规制造方法的流程图。

具体实施方式

[0147] 现参考示出本发明的优选实施例的所附图,在下文中具体描述本发明。在示出优选实施例的以下描述和附图中,相同的附图标记用来指示相同构成元件,且为简化目的不再对其进行重复的描述。

[0148] (第一实施例)

[0149] 图 1 是根据本发明的第一实施例的半导体装置的剖视图。在图 1 中,未示出正面构造。

[0150] 现在参照图 1,在半导体芯片 1 的正面上,形成用作发射电极的第一正面电极 2 和用作栅电极的第二正面电极 3。在半导体芯片 1 中形成诸如 IGBT 的半导体器件(未示出)。第一正面电极 2 由发射电极和覆盖发射电极的镀膜构成。在半导体芯片 1 的背面上形成有背面电极 4。背面电极 4 是例如集电电极。

[0151] 第一正面电极 2 经由焊料层 11 与金属板 5 接合。金属板 6 经由焊料层 12 接合至金属板 5 的与接合有第一正面电极 2 的表面相反的表面。第二正面电极 3 经由接合线 13 电连接至金属板 7,用于将半导体芯片 1 连接至例如外部装置(未示出)。背面电极 4 经由焊料层 14 与金属板 8 连接。金属板 6 与金属板 8 之间的各构成元件用树脂 9 密封。由于用树脂 9 密封,至少整个半导体芯片 1 用树脂 9 包封。

[0152] 金属板 5、6 和 8 具有将半导体芯片 1 产生的热量进行散热的散热器的功能。优选地,金属板 5、6 和 8 由展现优良热传导性的材料制成。优选地,金属板 5、6 和 8 可以是 Cu 板,其上以该顺序沉积和层叠有无电极镀 Ni-P 层和无电极镀 Au 层。通过对金属板 5、6 和 8 的表面施加如上所述的镀覆处理,Cu 板表面的焊接性和键合性提高。因此便于进行稳定的焊接。毫无问题,焊料层 11、12 和 14 也可以由诸如锡(Sn)-银(Ag)-铜(Cu)焊料或 Sn-Ni-Cu 焊料等无铅(Pb)焊料制成。毫无问题,接合线 13 可以是由 Al 或 Au 等制成的线。

[0153] 图 2 是根据本发明的第一实施例的半导体晶片的俯视图。

[0154] 如图 2 所示,半导体晶片 20 包括切割后用作半导体芯片 1 的区域。在切割后用作半导体芯片 1 的区域,形成有诸如 IGBT 的半导体器件(未示出)。在半导体晶片 20 中,切

割后用作半导体芯片 1 的区域例如形成为晶格图案。在半导体晶片 20 中,在相邻的半导体器件之间形成有切割线。

[0155] 图 3 是示出了正面电极的根据本发明的第一实施例的半导体芯片的俯视图。

[0156] 如图 3 所示,在半导体芯片 1 的正面上,分别形成有多个第一正面电极 2 和第二正面电极 3。第一正面电极 2 和第二正面电极 3 可形成为分别具有矩形的平面形状。第一正面电极 2 可比第二正面电极 3 宽。第二正面电极 3 可彼此并列地设置在半导体芯片 1 的边缘区域。图 3 的正面电极的排列是示例性的。正面电极的排列可根据在半导体芯片 1 中形成的半导体器件不同地变化。

[0157] 图 4 是描述根据本发明的第一实施例的半导体芯片的制造方法的流程图。图 5 ~ 图 10 是描述根据本发明的第一实施例的半导体芯片的制造方法的剖视图。在图 5 至 10 中,未示出正面构造。

[0158] 首先参照图 4,通过离子注入和散热,在半导体晶片 20 的正面的表面部中,形成包括基极区或发射极区的正面构造(未示出)(步骤 S1)。半导体晶片 20 的半径和厚度分别是 150mm 和 600 μm 。

[0159] 作为正面电极,形成以 Al 为主要成分的发射电极 21(步骤 S2、图 5)。发射电极 21 形成为使发射电极 21 与基极区和发射极区相接触。发射极电极 21 例如构成第一正面电极(参照图 1 和 3)。换言之,发射电极 21 为第一正面电极的最下层。

[0160] 然后,在半导体晶片 20 的正面上形成聚酰亚胺保护膜 22,且穿过聚酰亚胺保护膜 22 形成开口以使发射电极露出(步骤 S3、图 6)。保护膜 22 覆盖在正面侧露出的半导体晶片 20 表面。

[0161] 然后,从半导体晶片 20 的背面侧进行背面磨削和蚀刻,以使半导体晶片 20 减薄(步骤 S4、图 7:减薄步骤)。减薄后的半导体晶片 20 的厚度优选为 60 μm 以上 250 μm 以下。更优选的是,减薄后的半导体晶片 20 的厚度为 80 μm 以上 140 μm 以下。如果半导体晶片 20 的厚度为 80 μm 以上 140 μm 以下,则可期待减小跨 IGBT 的漂移区的电阻、改善饱和电压 $V_{ce(sat)}$ 与截止损耗 E_{off} 之间的折衷关系、以及通过改进半导体器件的散热性来提高半导体器件的耐热性。

[0162] 然后,利用离子注入和散热,在半导体晶片 20 的背面上的表面部形成诸如集电极区的背面半导体区(未示出)(步骤 S5)。然后,在半导体晶片 20 的背面上形成层叠有多个金属电极层而形成的背面电极 4(步骤 S6、图 8:形成背面电极步骤)。形成背面电极 4 以使背面电极 4 与集电极区相接触。然后,例如进行 350°C 的热处理,以在背面电极 4 与半导体晶片 20 所构成的硅衬底之间的边界中形成欧姆接触,从而降低背面电极 4 的接触电阻。

[0163] 在步骤 S6 中,背面电极 4 可形成为由通过例如溅射法层叠的多个电极层构成的层叠膜。例如,背面电极 4 可以是 AlSi 电极层、Ti 电极层、Ni 电极层及 Au 电极层以该顺序层叠而形成的层叠膜。AlSi 电极层、Ti 电极层、Ni 电极层及 Au 电极层的膜厚分别是 0.5 μm 、0.2 μm 、0.7 μm 和 0.1 μm 。通过将 Au 电极层设置为背面电极 4 的最外面层,可防止 Ni 电极层的氧化,并且可使背面电极 4 表面向焊料的湿润性良好。因此,在安装半导体芯片时,可以防止在半导体芯片与焊料层(参照图 1)之间的边界中产生空隙。结果,可以用焊料良好地焊接半导体芯片。

[0164] 然后,用等离子体对半导体晶片 20 的背面进行处理,以去除附着在半导体晶片 20

的背面的沉积物(步骤 S7:等离子体处理步骤)。同时,也可以用等离子体对半导体晶片 20 的正面进行处理,以去除附着在半导体晶片 20 的正面的沉积物。后面将详细描述等离子体处理的步骤。

[0165] 然后,向半导体晶片 20 的背面粘贴例如粘附力因热或者紫外线下降低的膜或者带(以下称作可去除胶带 23)(步骤 S8、图 9:粘贴步骤)。后面将详细描述粘贴步骤。

[0166] 然后,通过无电极镀覆,在半导体晶片 20 的正面上形成作为正面电极的镀膜 26(步骤 S9、图 10:镀覆步骤)。镀膜 26 可以是例如由 Ni 制成的第一镀层 24 和由 Au 制成的第二镀层 25 以该顺序层叠而成的层叠膜(无电极 Ni/Au 镀膜)。后面将详细描述镀覆步骤。

[0167] 然后,通过向可去除胶带 23 照射 X 射线,使可去除胶带 23 的粘附力下降。从半导体晶片 20 剥离可去除胶带 23(未示出:剥离步骤)。然后,将半导体晶片 20 切割为芯片,以切出半导体芯片 1(未示出:切割步骤)。

[0168] 然后,如图 1 所示,用焊料将与第一正面电极 2(镀膜 26)和背面电极 4 电连接的金属板 5、6 和 8 分别焊接至半导体芯片 1 的正面和背面(接合步骤)。经由接合线 13 将金属板 7 连接至第二正面电极 3。

[0169] 然后,将整个半导体芯片 1 例如用树脂 9 密封(密封步骤)。取决于在半导体芯片 1 形成的半导体器件,可使用各种密封剂。例如,可以将陶瓷或低熔点玻璃用于密封。通过密封,完成图 1 所示的半导体装置。

[0170] 图 11~图 14 是描述根据本发明的第一实施例的半导体芯片的制造方法的剖视图。在图 11 至 14 中,未示出正面构造。在图 11 至 14 中,也未示出半导体晶片上的发射电极和背面电极。在图 11~图 14 中,详细示出图 4 的步骤 S6 以后的多个步骤。

[0171] 在形成背面电极的步骤(参照图 4 的步骤 S6)之后,如图 11 所示,半导体晶片 20 由于背面电极(未示出)引起的拉伸应力而处于弯曲状态,其中半导体晶片 20 被弯曲成朝正面侧凸出。

[0172] 在进行等离子体处理步骤(参照图 4 的步骤 S7)后,如图 12 所示进行粘贴步骤,以将可去除胶带 23 粘贴至半导体晶片 20 的背面(参照图 4 的步骤 S8),以使维持半导体晶片 20 的弯曲状态,其中半导体晶片 20 被弯曲成朝正面侧凸出。

[0173] 在粘贴步骤中,使半导体晶片 20 的正面吸附至工作台(未示出),且以使半导体晶片 20 为平坦化的状态,将可去除胶带 23 粘贴至半导体晶片 20 的背面。由于可去除胶带 23 的刚性低于半导体晶片 20 的刚性,因此在将半导体晶片 20 从工作台解除吸附后,半导体晶片 20 维持弯曲状态,其中半导体晶片 20 朝正面侧凸出弯曲。

[0174] 然后,如图 13 所示进行镀覆步骤,以在朝正面侧凸出弯曲的半导体晶片 20 的正面上形成镀膜 26(参照图 4 的步骤 S9)。镀膜 26 通过无电极镀覆在朝正面侧凸出弯曲的半导体晶片 20 上形成。

[0175] 然后,如图 14 所示进行剥离步骤,以从半导体晶片 20 剥离可去除胶带 23。通过剥离步骤,可使半导体晶片 20 解除因可去除胶带 23 引起的应力。因为使半导体晶片 20 解除因可去除胶带 23 引起的应力,所以镀膜 26 向半导体晶片 20 的正面施加使半导体晶片 20 朝正面侧凹下变形的拉伸应力。

[0176] 在半导体晶片 20 的背面侧上,背面电极(未示出)施加使半导体晶片 20 朝正面

侧凸出变形的拉伸应力。即,在镀覆步骤一结束(参照图 13),在半导体晶片 20 内,施加至正面侧和背面侧的拉伸应力彼此平衡。由于拉伸应力的平衡,在剥离可去除胶带 23 时,可以使半导体晶片 20 处于大致平坦化的状态。

[0177] 下面将详细描述等离子体处理的步骤。

[0178] 本发明的发明人已经发现,若在背面电极表面附着有机沉积物,则可去除胶带 23 的粘附性下降,镀覆液将进入背面电极与可去除胶带 23 之间,且背面电极将容易产生外观异常。外来物质在半导体晶片 20 的背面的沉积,推测例如是通过空气中的碳化氢(C_xH_y)自然吸附在电极表面上,或者在搬运半导体晶片 20 时夹钳或自动运送机构的机器人接触晶片背面,或者在自动运送机构的工作台上放置晶片等此类一般制造步骤中产生的。外来物质在半导体晶片 20 的背面的沉积,可以由从与其他步骤共用的晶片盒的沉积引起。进一步地,因为油在用于形成背面电极的溅射装置或真空沉积装置的油密封旋转泵向真空槽侧逆扩散而污染晶片。

[0179] 所以,进行等离子体处理步骤,以去除附着在半导体晶片 20 的背面的有机材料等沉积物。通过等离子体处理,在后续的粘贴步骤中,可以使半导体晶片 20 的背面与可去除胶带 23 之间的粘附性提高。由于半导体晶片 20 的背面与可去除胶带 23 之间的粘附性提高,因此在半导体晶片 20 的正面上形成镀膜 26 时,可以防止镀覆液进入半导体晶片 20 的背面与可去除胶带 23 之间。据此,可以解决如下所述的问题。

[0180] 图 15 是示出在背面电极上产生的外观异常的半导体晶片的俯视图。

[0181] 在半导体晶片 20 与可去除胶带 23 的粘附性不那么好的情况下,镀覆液将从半导体晶片 20 的边缘区域进入半导体晶片 20 与可去除胶带 23 之间。如图 15 所示,会产生外观异常 41,诸如背面电极 40 的边缘区域表面上的沉积物的异常析出,以及背面电极 40 的边缘区域表面的变色等。可以通过用等离子体对半导体晶片 20 的背面进行处理来防止发生这样的问题。

[0182] 在等离子体处理步骤中,对半导体晶片 20 的正面及背面同时进行等离子体处理,以去除半导体晶片 20 的正面上的例如聚酰亚胺保护膜的残渣。通过用等离子体对半导体晶片 20 的正面和背面同时进行处理,可毫无问题地去除半导体晶片 20 的正面上的沉积物和半导体晶片 20 的背面上的沉积物。

[0183] 可以在对半导体晶片 20 的正面进行镀覆处理之前,毫无问题地去除半导体晶片 20 的正面上的沉积物。通过以上所述的等离子体处理,如下所述的在正面电极中产生的问题得以避免,可以提高半导体晶片 20 与可去除胶带 23 之间的粘附性,并且可以防止在镀覆步骤中在背面电极 40 上产生外观异常 41。与对半导体晶片 20 的正面与背面分别进行等离子体处理的情况相比,可以减少等离子体处理的步骤数量。

[0184] 当在半导体晶片 20 的正面上形成保护膜 22 时(图 4 的步骤 S3),在保护膜 22 的开口部露出的发射电极 21 上会留下聚酰亚胺残渣。如果发射电极 21 的表面上有聚酰亚胺残渣,则无法在发射电极 21 上生长正常的镀镍层(第一镀层 24)。由于聚酰亚胺残渣耐化学试剂性较高,因此通过镀覆步骤之前进行的对发射极电极 21 表面脱脂的步骤、用强碱性的蚀刻液去除发射极电极 21 表面的钝化膜的步骤无法去除聚酰亚胺残渣。所以,需要通过半导体晶片 20 的正面进行等离子体处理,来去除聚酰亚胺残渣。

[0185] 下面将详细描述粘贴步骤。

[0186] 在粘贴步骤中,将可去除胶带 23 粘贴至半导体晶片 20 的背面,以至少覆盖背面电极 4。优选地,可去除胶带 23 被粘贴至半导体晶片 20 的背面,以覆盖半导体晶片 20 的整个背面。通过该处理,在镀覆步骤中,可以保护背面电极 4 不受镀覆液的影响。由于半导体晶片 20 通过可去除胶带 23 增强,因此可以使半导体晶片 20 的强度提高。

[0187] 需要将可去除胶带 23 粘贴至半导体晶片 20 的背面,以使可去除胶带 23 从半导体晶片 20 的背面边缘向外延伸。通过使可去除胶带 23 从半导体晶片 20 的背面边缘向外延伸,在将半导体晶片 20 收纳在晶片盒内,或者半导体晶片 20 接触夹具时,可以防止半导体晶片 20 损坏。

[0188] 但是,若可去除胶带 23 从半导体晶片 20 的背面边缘向外延伸的宽度(以下称作“可去除胶带 23 的延伸宽度”)过宽,则难以将半导体晶片 20 收纳至晶片盒内。因此,可去除胶带 23 的延伸宽度优选为 1mm 以下。

[0189] 在其中将可去除胶带 23 的边缘向外侧拉伸以对可去除胶带 23 施加拉伸应力的状态下,将可去除胶带 23 粘贴至半导体晶片 20 的背面也是有效的。可通过在长度方向上将卷绕为卷的可去除胶带 23 拉出来施加拉伸应力,或者通过拉伸可去除胶带 23 的切出矩形片的四个角落来均匀地施加拉伸应力。通过对可去除胶带 23 施加拉伸应力,在可去除胶带 23 收缩的方向上向半导体晶片 20 的背面侧施加应力。当在可去除胶带 23 的收缩方向上向半导体晶片 20 的背面侧施加应力时,粘贴有可去除胶带 23 的半导体晶片 20 维持其弯曲状态,即半导体晶片 20 弯曲成朝正面侧凸出。

[0190] 在粘贴步骤中,在将可去除胶带 23 粘贴至半导体晶片 20 时,将半导体晶片 20 加热至 40℃ 以上 60℃ 以下也是有效的。由于加热,在可去除胶带 23 被加热至 40℃ 以上 60℃ 以下的温度的状态下,可去除胶带 23 被粘贴至半导体晶片 20 的背面。通过将经加热的可去除胶带 23 粘贴至半导体晶片 20 的背面,在可去除胶带 23 热收缩的方向上向半导体晶片 20 的背面侧施加应力。当在可去除胶带 23 的热收缩方向上向半导体晶片 20 的背面侧施加应力时,其背面上粘贴有可去除胶带 23 的半导体晶片 20 维持其弯曲状态,即半导体晶片 20 弯曲成朝正面侧凸出。

[0191] 在粘贴步骤中,如专利文献 11 中所述地,在真空腔室内将可去除胶带 23 粘贴至半导体晶片 20 是有效的。通过在真空腔室内将可去除胶带 23 粘贴至半导体晶片 20,可去除胶带 23 在不产生任何空隙的情况下粘贴至半导体晶片 20 的背面。由于在可去除胶带 23 与半导体晶片 20 之间的边界中没有产生任何空隙,因此可防止镀覆液进入半导体晶片 20 和可去除胶带 23 之间的界面。

[0192] 优选可去除胶带 23 的刚性低于半导体晶片 20 的刚性。优选地,可去除胶带 23 的厚度为 5 μm 以上 500 μm 以下。更优选地,可去除胶带 23 的厚度为 40 μm 以上 80 μm 以下。如果可去除胶带 23 的厚度为 40 μm 以上 80 μm 以下,则将半导体晶片 20 维持于弯曲成朝正面侧凸出的状态将更为容易。

[0193] 优选可去除胶带 23 耐受无电极镀覆液。可去除胶带 23 包含聚酰亚胺膜 (PI)、聚苯硫醚 (PPS)、聚对苯二甲酸乙二醇酯 (PET) 及芳族聚酰胺 (aramid :PA) 中的任一个作为主成分是有有效的。

[0194] 可去除胶带 23 在与半导体晶片 20 的背面相接触表面上包括粘合层是有有效的。粘合层由于热或者紫外线固化且粘附力下降是有有效的。粘合层包含以丙烯酸酯 (CH₂ =

CHCOOR) 为主要原料的聚合物作为主要成分是有有效的。粘合层由于热或者紫外线而从粘合层产生蒸汽且粘附力下降是有有效的。

[0195] 下面将详细描述镀覆步骤。

[0196] 在镀覆步骤中, 半导体晶片 20 在背面粘贴有可去除胶带 23 的情况下浸浴在无电极镀浴中。如上所述, 通过在半导体晶片 20 上将例如由 Ni 构成的第一镀层 24 和由 Au 构成的第二镀层 25 按该顺序层叠 (参照图 10), 形成镀膜 26。第一镀层 24 及第二镀层 25 的膜厚分别为 $5\mu\text{m}$ 和 $0.03\mu\text{m}$ 是有有效的。

[0197] 优选地, 第一镀层 24 通过在保持在 75°C 以上 85°C 以下的无电极镀浴中进行镀覆处理而形成。优选地, 第二镀层 25 通过在保持在 70°C 以上 80°C 以下的无电极镀浴中进行镀覆处理而形成。通过在如上所述的各个温度范围内形成第一镀层 24 及第二镀层 25, 可提高镀层的析出速度。可以防止无电极镀覆液自然分解。

[0198] 第一镀层 24 是由 Ni 和 P 构成的合金层 (无电极 Ni-P 镀层) 是有有效的。优选第一镀层 24 中 P 的浓度为 2wt% 以上 8wt% 以下。其中的 P 浓度在上述范围内的第一镀层 24 在一般室温下向半导体晶片 20 施加拉伸应力。换言之, 第一镀层 24 施加使半导体晶片 20 朝正面侧凹下变形的拉伸应力。换言之, 第一镀层 24 施加拉伸应力, 该拉伸应力使弯曲成朝正面侧凸出的半导体晶片 20 变为平坦。因此, 在将可去除胶带 23 从半导体晶片 20 剥离后, 减少半导体晶片 20 的翘曲 (例如参照非专利文献 1 的第 36 页)。

[0199] 通过使第一镀层 24 的膜厚适当增减, 可以间接地控制半导体晶片 20 的翘曲长度。将包括第一镀层 24 的镀膜 26 的厚度设置为 $3\mu\text{m}$ 以上 $6\mu\text{m}$ 以下是有有效的。具体而言, 包括无电极 Ni-P 第一镀层 24 的镀膜 26、即无电极 Ni-P/Au 镀膜, 对于将弯曲成朝正面侧凸出的半导体晶片 20 平坦化是最为有效的。

[0200] 如上所述, 根据本发明的第一实施例, 在粘贴步骤中, 整个背面电极 4 用可去除胶带 23 覆盖。在进行粘贴步骤之前, 通过进行等离子体处理步骤, 可使背面电极 4 与可去除胶带 23 之间的粘附力提高。所以, 可由可去除胶带 23 可靠地保护背面电极 4。通过用可去除胶带 23 保护背面电极 4, 镀覆液决不会进入背面电极 4 与可去除胶带 23 之间。因此, 可以防止在背面电极 4 表面产生外观异常 41。由于可以防止在背面电极 4 表面产生外观异常 41, 所以可以防止背面电极 4 向焊料的湿润性变差。由于背面电极 4 向焊料的湿润性没有变差, 因此在安装通过切割半导体晶片 20 而制造的半导体芯片 1 时, 可以防止在背面电极 4 与焊料层 14 之间的边界中产生空隙。由于用焊料将半导体芯片 1 与金属板 8 不产生任何空隙地彼此焊接, 因此可以提高半导体装置的可靠性。

[0201] 如上所述, 依次进行粘贴步骤及镀覆步骤, 并且通过切割大致平坦的半导体晶片 20 来制造半导体芯片 1。因此, 可以减少半导体芯片 1 的翘曲。因为减少了半导体芯片 1 的翘曲, 所以半导体芯片 1 可准确地吸附在工作台的适当位置以测量半导体芯片 1 的电特性。因此, 可靠地测量半导体芯片 1 的电特性。

[0202] 由于减少了半导体芯片 1 的翘曲, 因此在安装半导体芯片 1 时, 可以防止在焊料层 11、12、14 中产生因半导体芯片 1 的翘曲导致的空隙。因此, 可防止出现焊料层 11、12 和 14 中的空隙所导致的半导体芯片 1 与正确位置的安装位置偏离, 并且防止产生短路故障。因此, 可制造无缺陷产品成品率较高的半导体装置。

[0203] 由于可防止在焊料层 11、12 和 14 中产生空隙, 因此可防止半导体装置的寿命缩

短。所以,可以提高半导体装置的可靠性。

[0204] 由于减少了半导体芯片 1 的翘曲,因此在安装半导体芯片 1 时,可防止焊料层 11、12 和 14 的全部或者一部分变得比预定厚度薄。因此,可以防止半导体芯片 1 偏离正确安装位置,并且防止产生短路故障。因此,可制造无缺陷产品成品率较高的半导体装置。

[0205] 由于可以防止焊料层 11、12 和 14 的全部或者一部分薄于预定的厚度,因此可以防止半导体装置的寿命缩短。所以,可以提高半导体装置的可靠性。

[0206] (第二实施例)

[0207] 将可去除胶带 23 粘贴至半导体晶片 20 的背面以有意使半导体晶片 20 弯曲成朝正面侧凸出也是有效的。

[0208] 根据第二实施例,在粘贴步骤中粘贴可去除胶带 23,以使得与半导体晶片 20 在形成背面电极的步骤中的弯曲状态相比,半导体晶片 20 弯曲成更朝正面侧凸出。例如,以与根据第一实施例相同的方式加热可去除胶带 23,或者向可去除胶带 23 施加拉伸应力是有效的。

[0209] 根据第二实施例,如上所述在使半导体晶片 20 弯曲成朝正面侧进一步凸出后进行镀膜步骤。如果以与根据第一实施例相同的方式保持仅由背面电极 4 造成的弯曲状态,则有时半导体晶片 20 的正面侧上产生的拉伸应力将大于在半导体晶片 20 的背面侧上产生的拉伸应力。但是,通过根据第二实施例的技术,有可能使在半导体晶片 20 的正面侧及背面侧上产生的拉伸应力彼此平衡。所以,以与根据第一实施例相同的方式,使半导体晶片 20 处于根据第二实施例的大致平坦状态。根据第二实施例的其它步骤及条件与根据第一实施例的相同。

[0210] 如果在形成背面电极的步骤后半导体晶片 20 不弯曲成朝正面侧凸出,则在粘贴步骤中,毫无问题地可有意使半导体晶片 20 弯曲成朝正面侧凸出。换言之,如果在形成背面电极的步骤后半导体晶片 20 平坦、或者向正面侧凹下弯曲,则在粘贴步骤中,通过有意使半导体晶片 20 弯曲成朝正面侧凸出,可以得到同样的效果。

[0211] 如上所述,通过根据第二实施例的技术,可得到与通过根据第一实施例的技术所获得的效果相似的效果。

[0212] (第三实施例)

[0213] 图 16 是描述根据本发明的第三实施例的等离子体处理装置的示意图。

[0214] 如图 16 所示,等离子体处理装置 30 包括电容耦合型 (CCP) 等离子体产生机构,该等离子体产生机构由其间放置半导体晶片 20 的一对扁平电极 31 和 32 构成。电极 31 与接地连接。电极 32 与高频电源 33 连接。该对电极 31 和电极 32 像电容器一样发挥作用。在电极 31 与电极 32 之间是支承多个半导体晶片 20 的石英舟 34。

[0215] 石英舟 34 包括支承电极 31 侧上的半导体晶片 20 边缘的 4 个杆状支承部、以及连接至支承部的端部的例如板状连接部 (未示出)。各支承部放置成与电极 31 和 32 的表面平行。各支承部包括宽至能保持半导体晶片 20 的边缘部分的凹槽。半导体晶片 20 与石英舟 34 垂直地得到支承,且电极 31 侧上的其四个边缘部分置于各支承部的凹槽中。换言之,半导体晶片 20 被放置在石英舟 34 上,以使得半导体晶片 20 的正面与电极 31 垂直。

[0216] 石英舟 34 被成形为其除支承半导体晶片 20 的部分 (支承部和连接部) 外的部分打开作为原料气体的通气口。由于以上所述的构造,原料气体平行于各半导体晶片 20 之间

的半导体晶片 20 表面流动。由于半导体晶片 20 的正面和背面同时暴露于原料气体,因此有可能用等离子体对半导体晶片 20 的正面和背面同时进行处理。等离子体处理装置 30 可以是能同时汇集处理多个半导体晶片 20 的批量处理 (batch) 式处理装置。如上所述的等离子体处理装置 30 在结合第一至第三实施例所述的等离子体处理步骤中使用。

[0217] 在等离子体处理步骤中,也可使用采用氧气 (O_2) 作为原料气体的等离子体。或者,也可使用采用四氟化甲烷 (CF_4) 和氧气 (O_2) 作为原料气体的等离子体。使用如上所述的那些等离子体使得提高去除附着在半导体晶片的正面和背面的有机物的能力成为可能。在等离子体处理步骤中,将高频电源 33 的高频功率设置为 900W (13.56MHz) 是有效的。将导入至等离子体处理装置 30 内的氧的流量设置为 80sccm 是有效的。将等离子体处理装置 30 内部的压强设置为 18Pa 是有效的。

[0218] 通过使用如上所述的等离子体处理装置 30,可以避免如下所述的问题。

[0219] 在镀覆步骤之前的预处理中,在含有 pH1 以下的强酸性的预处理液和 pH12 以上的强碱性的预处理液中浸渍半导体晶片 20。在镀覆步骤中,在例如 70°C 以上 85°C 以下的比较高温的镀覆液中浸渍半导体晶片 20。可去除胶带 23 (参照图 9、12 等) 用来保护半导体晶片 20 不受预处理液或镀覆液的影响。

[0220] 但是,可去除胶带 23 粘贴至作为背面电极 4 的最外层的 Au 电极层的粘附力,与其粘贴至硅 (Si) 或 Al、不锈钢 (SUS) 等的粘附力相比较低。因此,难以确保背面电极 4 与可去除胶带 23 的粘性。

[0221] 如果背面电极 4 表面上存在有机沉积物,则背面电极 4 与可去除胶带 23 之间的粘性将进一步下降。通过如上所述进行等离子体处理步骤,有可能去除附着在背面电极 4 表面的有机沉积物。因此,以与根据第一实施例同样的方式,可提高背面电极 4 和可去除胶带 23 之间的粘性。

[0222] 如果采用筒式的感应耦合型等离子体处理装置,将获得类似的效果。其它步骤及条件与根据第一实施例的相同。

[0223] 如上所述,通过根据第三实施例的技术,可得到与通过根据第一实施例的技术所获得的效果相似的效果。

[0224] (实例 1)

[0225] 图 17 是描述其大小为 12 毫米见方的半导体芯片的翘曲长度的曲线图。

[0226] 首先,制备晶片尺寸为 6 英寸的半导体晶片。该半导体晶片包括在其上形成的背面电极。该半导体晶片的翘曲为 2 至 5mm。

[0227] 然后,根据第一实施例,依次进行粘贴步骤和镀覆步骤 (参照图 12、13)。换言之,通过粘贴步骤,将可去除胶带粘贴至半导体晶片的背面。

[0228] 然后,通过切割半导体晶片 20 来制造半导体芯片 1 (以下称为“实例 1”)。

[0229] 为了进行比较,将支承基板粘贴至半导体晶片的背面并进行镀覆处理 (参照图 20 和 21)。然后,通过切割半导体晶片来制造半导体芯片 1 (以下称为“常规示例”)。制造半导体芯片的其它条件与制造实例 1 的半导体芯片的条件一样。

[0230] 然后,测量实例 1 和常规示例中的翘曲 t_c (参照图 23)。

[0231] 如图 17 所示,根据实例 1 的半导体芯片的翘曲长度为 $4\mu m$ 左右。虽然未示出,但在切割前,根据实例 1 的半导体晶片 20 为大致平坦。估计实例 1 的翘曲减小,因为通过进

行根据第一实施例的粘贴步骤和镀覆步骤可避免半导体晶片 20 的翘曲。因此,发现通过采用根据本发明第一实施例的制造方法,可减少半导体芯片的翘曲。

[0232] 另一方面,根据常规示例的半导体芯片的翘曲长度为 $29\ \mu\text{m}$ 左右。因此,显而易见,通过常规制造方法制造的半导体芯片的翘曲长度大于半导体晶片的翘曲长度。

[0233] 通过本发明人进行的研究,已经发现在诸如运送检查、或者筛选缺陷芯片中的评估(测量)半导体芯片的电特性时引起的问题可通过将半导体芯片的翘曲长度抑制在 5 至 $10\ \mu\text{m}$ 来防止发生。因此,通过采用根据本发明的制造方法,可避免评估半导体芯片的电特性时产生的问题。

[0234] 还发现,安装半导体芯片时产生的问题可通过也在安装半导体芯片的在背后中将半导体芯片的翘曲长度抑制在 5 至 $10\ \mu\text{m}$ 来避免。因此,通过采用根据本发明的制造方法,可避免安装半导体芯片时产生的问题。

[0235] (实例 2)

[0236] 图 18 是描述背面电极表面上的碳量的曲线图。

[0237] 在图 18 中,通过 X 射线光电子能谱分析(下文中称为 ESCA),测量背面电极上的碳(C)含量。首先,根据第一实施例制备其上形成有背面电极的半导体晶片(下文中称为“实例 2 的半导体晶片”)。在实例 2 的半导体晶片上,测量等离子体处理步骤前的碳量和等离子体处理步骤后的碳量。

[0238] 如图 18 中所述,等离子体处理前的碳量是 65at%。等离子体处理后的碳量是 36at%。因此,可发现通过进行等离子体处理步骤,可减少附着在背面电极表面的沉积物。在此,at%意味着“原子百分比”,表示 100 个原子中所包含的碳原子的数量。

[0239] 尽管结合 IGBT 描述了本发明,但本发明也适用于包括正面电极和背面电极的半导体器件,诸如 MOSFET(金属氧化物半导体场效应晶体管)、FWD(续流二极管)等。

[0240] 等离子体处理步骤不仅可施加至产生了上述翘曲的半导体晶片,而且可施加至包括要进行镀覆处理的表面和要粘贴带的表面的半导体晶片。在这种情况下,以与根据上述实施例一样的方式,在进行镀覆步骤和粘贴步骤之前,用等离子体对要进行镀覆步骤的表面和要粘贴带的表面进行处理。可同时用等离子体对要进行镀覆步骤的表面和要粘贴带的表面进行处理。

[0241] 工业实用性

[0242] 如上所述,根据本发明的制造方法对于制造器件厚度较薄的半导体芯片是有用的。具体而言,根据本发明的制造方法适于制造诸如通用逆变器、AC 伺服器、不间断电源(UPS)、开关电源和混合动力车的升压 DC-DC 转换器中使用的 IGBT 等半导体装置。

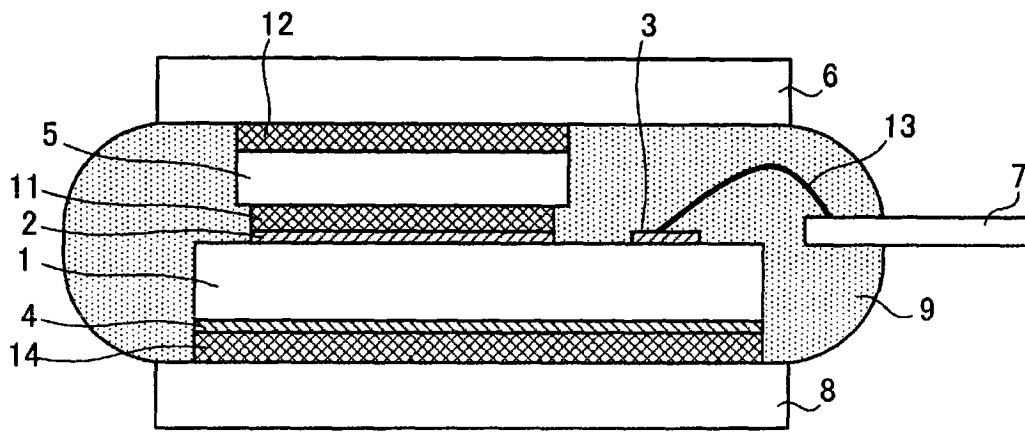


图 1

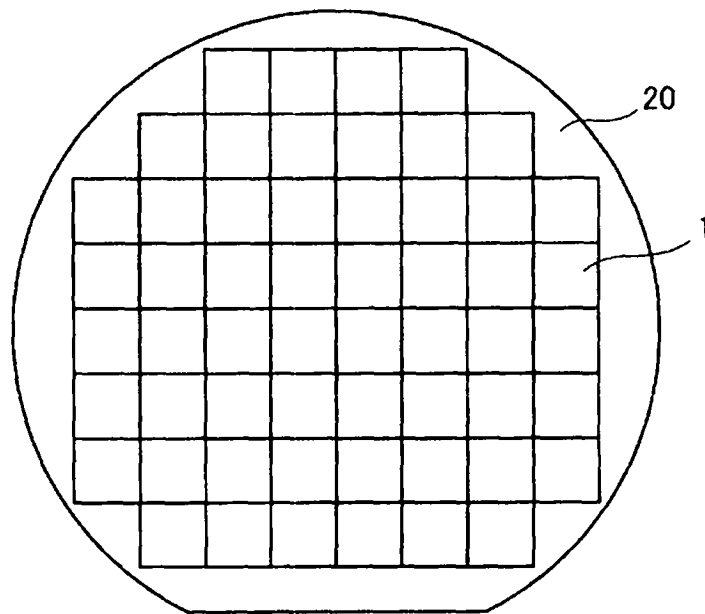


图 2

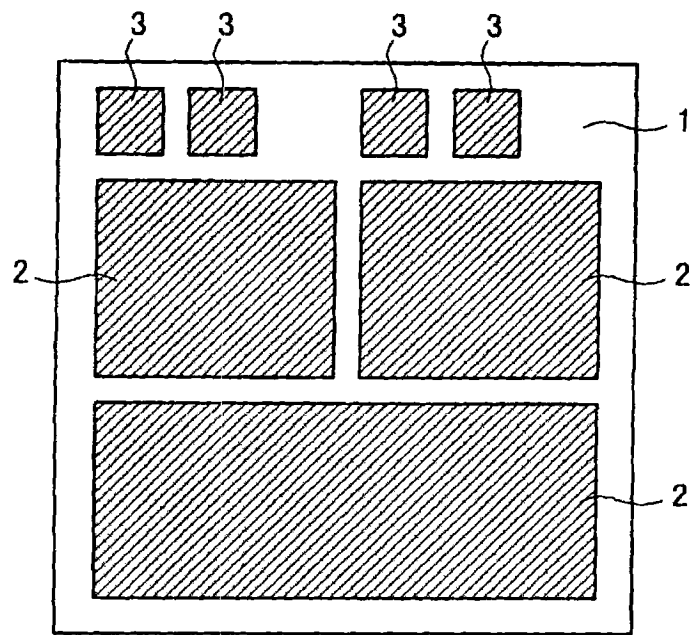


图 3

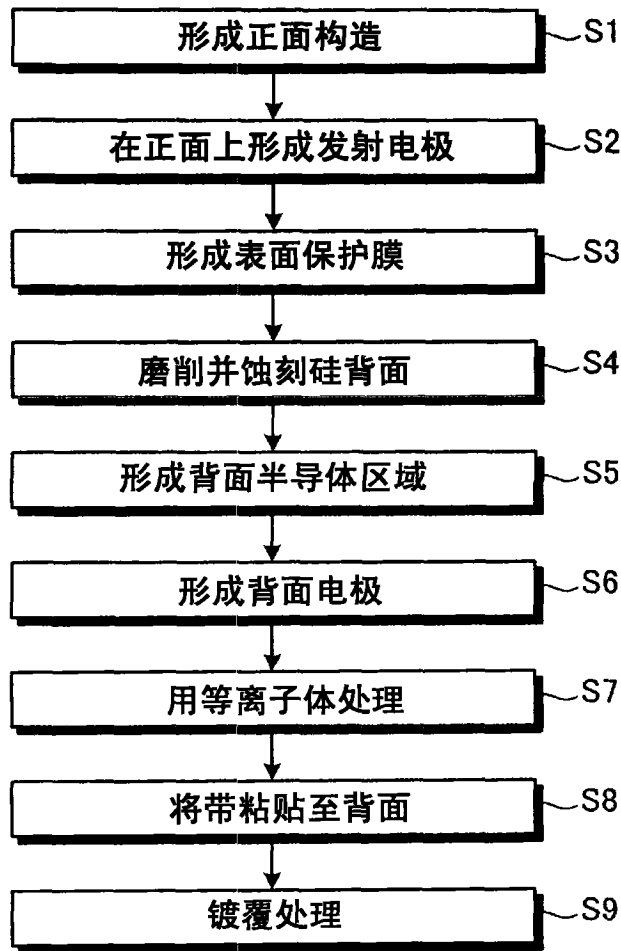


图 4

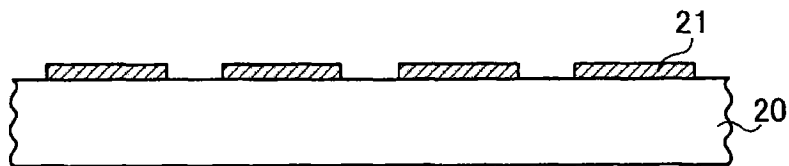


图 5

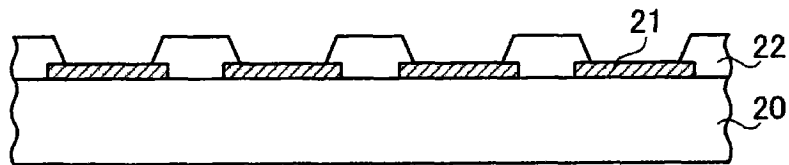


图 6

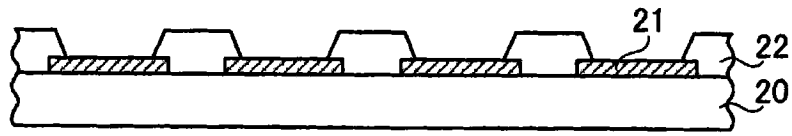


图 7

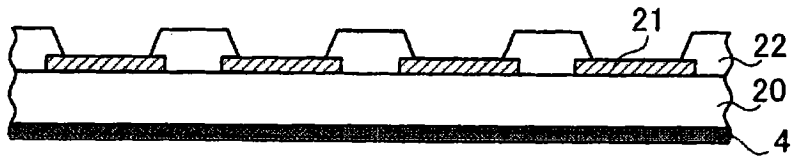


图 8

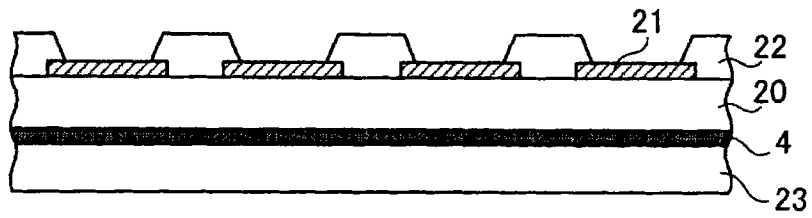


图 9

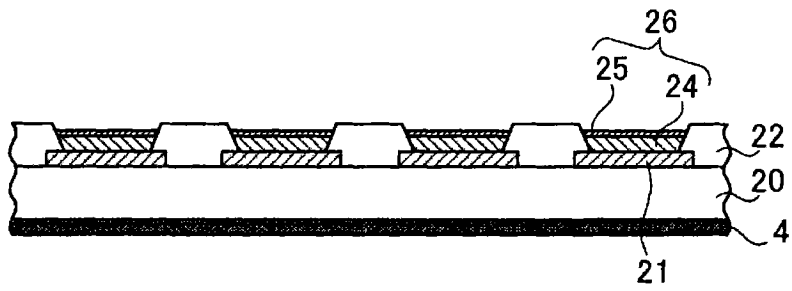


图 10

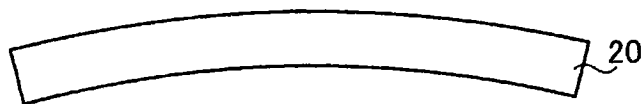


图 11

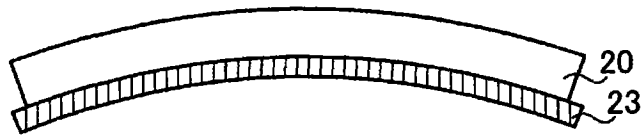


图 12

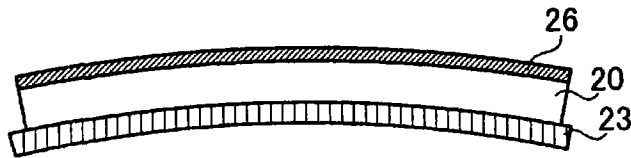


图 13



图 14

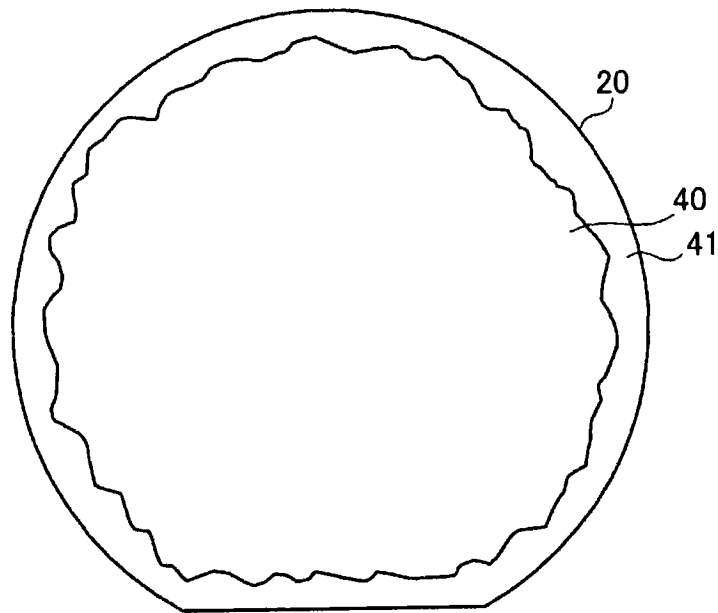


图 15

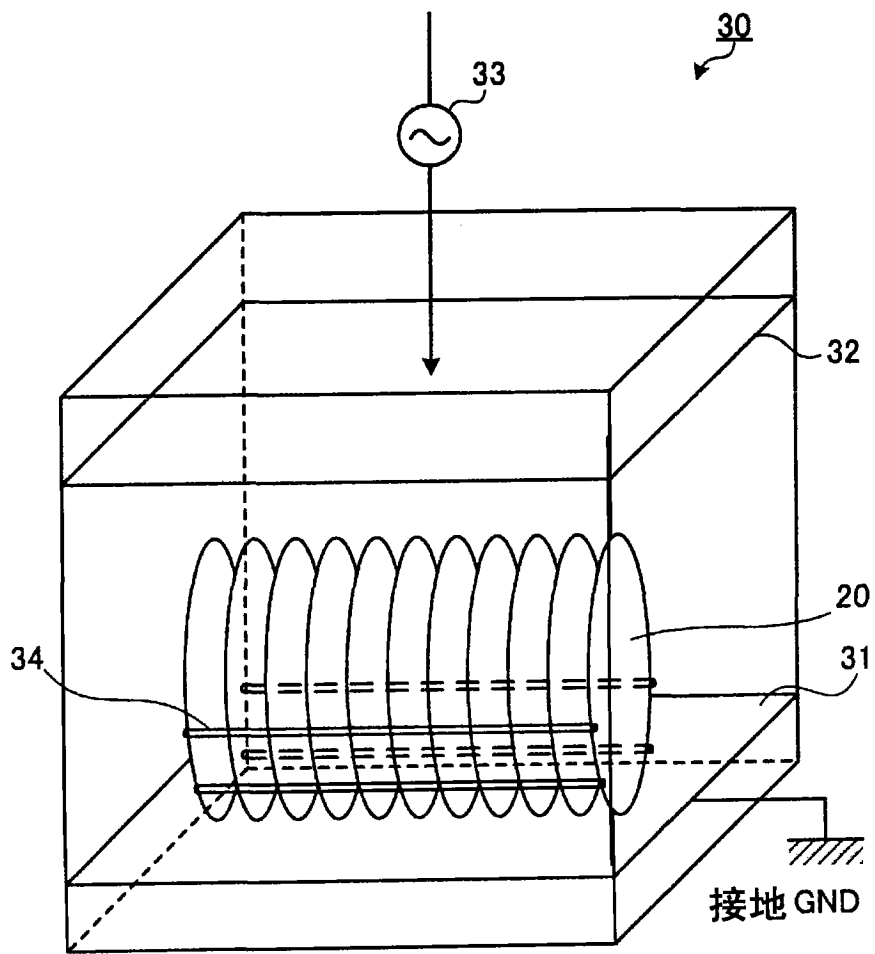


图 16

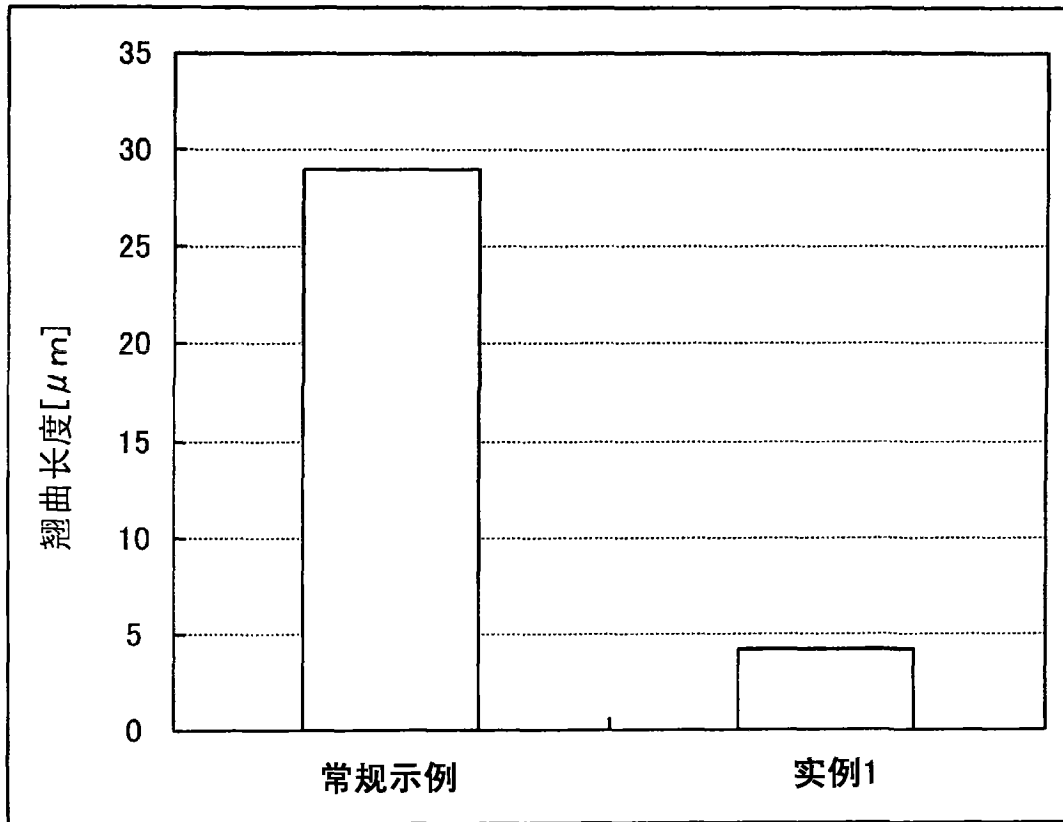


图 17

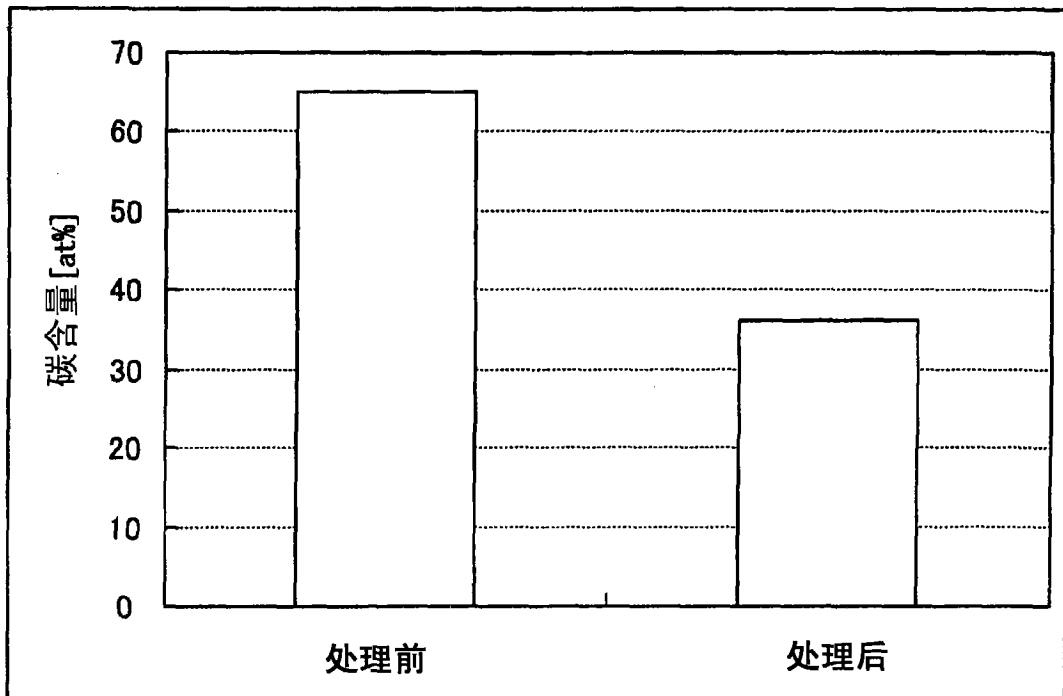


图 18

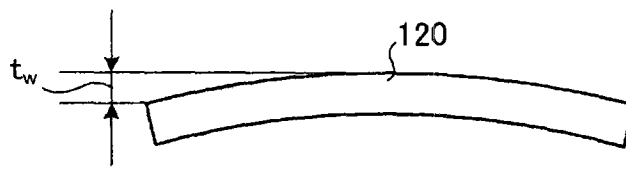


图 19

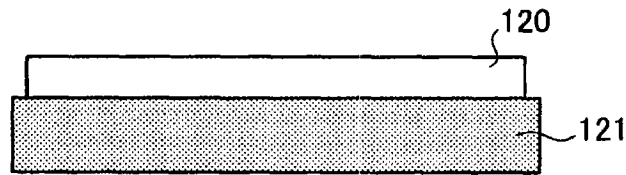


图 20

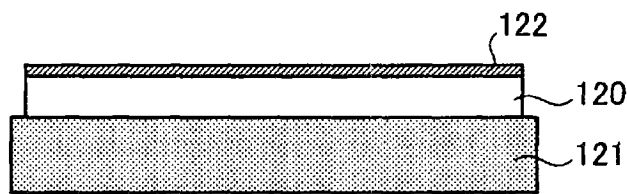


图 21



图 22

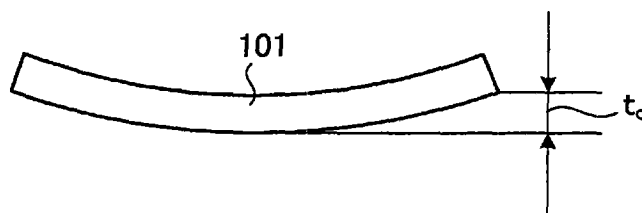


图 23

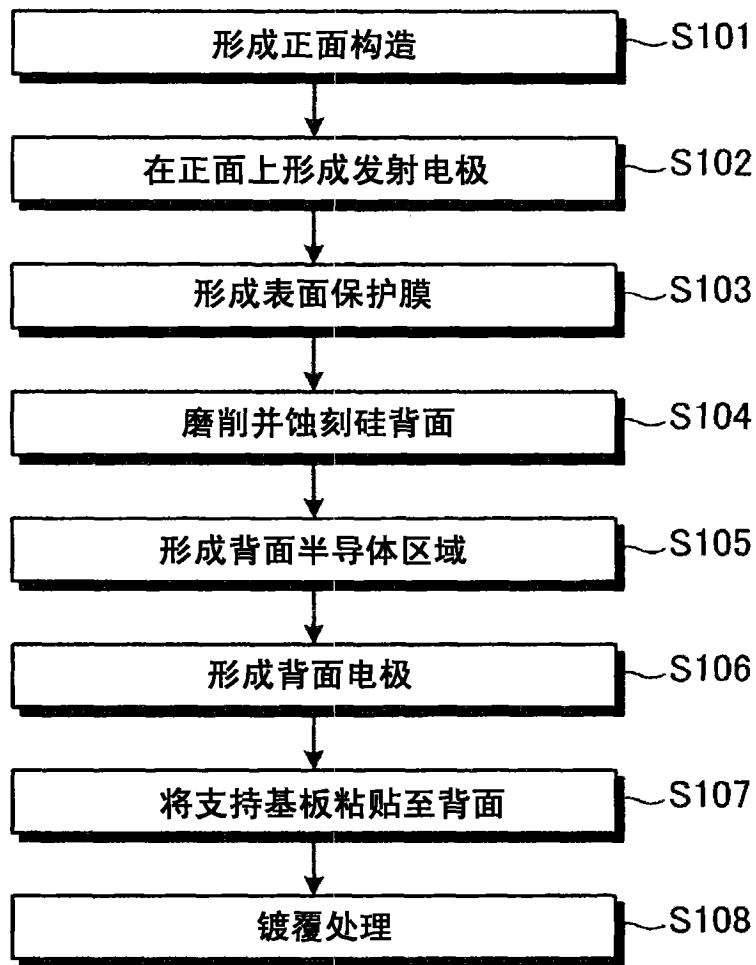


图 24