

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5236924号
(P5236924)

(45) 発行日 平成25年7月17日 (2013. 7. 17)

(24) 登録日 平成25年4月5日 (2013. 4. 5)

(51) Int. Cl.

F I

H O 1 L 33/00 (2010. 01)

H O 1 L 33/00 Z

H O 1 L 21/28 (2006. 01)

H O 1 L 21/28 3 O 1 B

請求項の数 22 (全 16 頁)

(21) 出願番号 特願2007-265763 (P2007-265763)
 (22) 出願日 平成19年10月11日 (2007. 10. 11)
 (65) 公開番号 特開2009-94408 (P2009-94408A)
 (43) 公開日 平成21年4月30日 (2009. 4. 30)
 審査請求日 平成22年10月7日 (2010. 10. 7)

(73) 特許権者 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2 1 番地
 (74) 代理人 100083806
 弁理士 三好 秀和
 (74) 代理人 100133514
 弁理士 寺山 啓進
 (74) 代理人 100122910
 弁理士 三好 広之
 (74) 代理人 100117064
 弁理士 伊藤 市太郎
 (72) 発明者 高尾 将和
 京都府京都市右京区西院溝崎町2 1 番地
 ローム株式会社内

最終頁に続く

(54) 【発明の名称】 半導体発光素子およびその製造方法

(57) 【特許請求の範囲】

【請求項 1】

半導体基板と、前記半導体基板の第1表面に配置された第1金属層と、前記半導体基板の第2表面に配置された第2金属層とを備える半導体基板構造と、

前記半導体基板構造上に配置され、第3金属層と、前記第3金属層上に配置され、透明絶縁膜と前記透明絶縁膜を貫通する電流制御電極からなる電流制御層と、前記電流制御層上に配置されるエピタキシャル成長層と、前記エピタキシャル成長層上に配置される表面電極とを備える発光ダイオード構造とから構成され、

前記第1金属層および前記第3金属層を用いて、前記半導体基板構造と、前記発光ダイオード構造を貼り付け、

前記エピタキシャル成長層は、矩形の平面パターンを有し、

前記表面電極は、

前記矩形の平面パターン上の中心部に配置された中心電極と、

前記矩形の平面パターンの四隅に隣接して配置された複数の周辺電極と、

前記中心電極と前記周辺電極とを接続する複数の結合電極とを備え、

前記電流制御電極は、前記矩形の平面パターンの周辺部において密度が高く、前記矩形の平面パターンの中央部分において密度が低くなるように、前記中心電極が形成されている領域以外の領域に分布されることを特徴とする半導体発光素子。

【請求項 2】

前記周辺電極は、開口部を有することを特徴とする請求項 1 に記載の半導体発光素子。

【請求項 3】

前記開口部は矩形であることを特徴とする請求項 2 に記載の半導体発光素子。

【請求項 4】

前記開口部は実質的に円形であることを特徴とする請求項 2 に記載の半導体発光素子。

【請求項 5】

前記周辺電極は、前記結合電極に直交する部分を有することを特徴とする請求項 1 に記載の半導体発光素子。

【請求項 6】

前記第 1 金属層および前記第 3 金属層を熱圧着によって貼り付けることによって、前記半導体基板構造と、前記発光ダイオード構造を貼り付けることを特徴とする請求項 1 に記載の半導体発光素子。

10

【請求項 7】

前記半導体基板は G a A s で形成されることを特徴とする請求項 1 ~ 6 のいずれか 1 項に記載の半導体発光素子。

【請求項 8】

前記エピタキシャル成長層は G a A s 層で形成されることを特徴とする請求項 1 ~ 7 のいずれか 1 項に記載の半導体発光素子。

【請求項 9】

前記第 1 金属層、前記第 2 金属層、前記第 3 金属層、前記表面電極および前記電流制御電極は、いずれも金属層で形成されることを特徴とする請求項 1 ~ 8 のいずれか 1 項に記載の半導体発光素子。

20

【請求項 10】

前記透明絶縁膜は、シリコン酸化膜、シリコン窒化膜、S i O N 膜、S i O x N y 膜、或いはこれらの多層膜のいずれかにより形成されることを特徴とする請求項 1 ~ 9 のいずれか 1 項に記載の半導体発光素子。

【請求項 11】

エピタキシャル成長層と、
前記エピタキシャル成長層の第 1 表面に配置された表面電極と、
前記エピタキシャル成長層の第 2 表面に配置された透明絶縁膜と、
前記透明絶縁膜を貫通して前記第 2 表面に配置された電流制御電極と、
前記透明絶縁膜および前記電流制御電極上に配置される金属層とを備え、
前記エピタキシャル成長層は、矩形の平面パターンを有し、
前記表面電極は、
前記矩形の平面パターン上の中心部に配置された中心電極と、
前記矩形の平面パターンの四隅に隣接して配置された複数の周辺電極と、
前記中心電極と前記周辺電極とを接続する複数の結合電極とを備え、
前記電流制御電極は、前記矩形の平面パターンの周辺部において密度が高く、前記矩形の平面パターンの中央部分において密度が低くなるように、前記中心電極が形成されている領域以外の領域に分布されることを特徴とする半導体発光素子。

30

【請求項 12】

前記周辺電極は、開口部を有することを特徴とする請求項 11 に記載の半導体発光素子。

40

【請求項 13】

前記周辺電極は、前記結合電極に直交する部分を有することを特徴とする請求項 11 に記載の半導体発光素子。

【請求項 14】

前記開口部は矩形であることを特徴とする請求項 12 に記載の半導体発光素子。

【請求項 15】

前記開口部は実質的に円形であることを特徴とする請求項 12 に記載の半導体発光素子。

50

【請求項 16】

前記エピタキシャル成長層はGaAs層で形成されることを特徴とする請求項11～15のいずれか1項に記載の半導体発光素子。

【請求項 17】

前記表面電極、前記金属層、および前記電流制御電極は、いずれも金属で形成されることを特徴とする請求項11～16のいずれか1項に記載の半導体発光素子。

【請求項 18】

前記透明絶縁膜は、シリコン酸化膜、シリコン窒化膜、SiON膜、SiO_xN_y膜、或いはこれらの多層膜のいずれかにより形成されることを特徴とする請求項11～17のいずれか1項に記載の半導体発光素子。

10

【請求項 19】

半導体基板を準備する工程と、
前記半導体基板の第1表面上に第1金属層を形成する工程と、
前記半導体基板の第2表面上に第2金属層を形成する工程と、
エピタキシャル成長層を準備する工程と、
前記エピタキシャル成長層の第1表面上に透明絶縁膜を形成する工程と、
前記透明絶縁膜を貫通して、前記エピタキシャル成長層に接続される複数の電流制御電極を形成する工程と、

前記透明絶縁膜および前記複数の電流制御電極からなる電流制御層上に第3金属層を形成する工程と、

20

前記第1金属層および前記第3金属層を熱圧着により貼り付ける工程と、
前記エピタキシャル成長層の第2表面上に、表面電極の矩形の平面パターンを形成する工程と

を有し、

前記表面電極は、

前記矩形の平面パターン上の中心部に配置された中心電極と、

前記矩形の平面パターンの四隅に隣接して配置された複数の周辺電極と、

前記中心電極と前記周辺電極とを接続する複数の結合電極とを備え、

前記電流制御電極は、前記矩形の平面パターンの周辺部において密度が高く、前記矩形の平面パターンの中央部分において密度が低くなるように、前記中心電極が形成されている領域以外の領域に分布されることを特徴とする半導体発光素子の製造方法。

30

【請求項 20】

エピタキシャル成長層を準備する工程と、

前記エピタキシャル成長層の第1表面に透明絶縁膜を形成する工程と、

前記透明絶縁膜を貫通して前記第1表面に電流制御電極を形成する工程と、

前記透明絶縁膜および前記電流制御電極からなる電流制御層上に金属層を形成する工程と、

前記エピタキシャル成長層の第2表面に表面電極の矩形の平面パターンを形成する工程と

を有し、

40

前記表面電極は、

前記矩形の平面パターン上の中心部に配置された中心電極と、

前記矩形の平面パターンの四隅に隣接して配置された複数の周辺電極と、

前記中心電極と前記周辺電極とを接続する複数の結合電極とを備え、

前記電流制御電極は、前記矩形の平面パターンの周辺部において密度が高く、前記矩形の平面パターンの中央部分において密度が低くなるように、前記中心電極が形成されている領域以外の領域に分布されることを特徴とする半導体発光素子の製造方法。

【請求項 21】

前記エピタキシャル成長層はGaAs層で形成されることを特徴とする請求項19又は20に記載の半導体発光素子の製造方法。

50

【請求項 22】

前記透明絶縁膜は、シリコン酸化膜、シリコン窒化膜、 SiON 膜、 SiO_xN_y 膜、
或いはこれらの多層膜のいずれかにより形成されることを特徴とする請求項 19～21の
いずれか 1 項に記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体発光素子およびその製造方法に関し、特に、電流の制御が可能になり、
電流密度が最適化でき、高輝度化が可能な半導体発光素子およびその製造方法に関する
。

10

【背景技術】

【0002】

発光ダイオード（LED：Light Emitting Diode）を高輝度化するために、光の反射層
として、基板と、多重量子井戸（MQW：Multi-Quantum Well）層からなる活性層との間
に金属反射層を形成する構造が提案されている。このような金属反射層を形成する方法と
して、例えば、発光ダイオード層の基板のウェハボンディング（貼付け）技術が開示され
ている（例えば、特許文献 1 および特許文献 2 参照。）。

【0003】

一方、表面電極パターン形状を加工することで、電極直下の無効な発光を相対的に減少
させて外部量子効率を改善する LED についても、既に開示されている（例えば、特許文
献 3 および 4 参照。）。

20

【0004】

一般に、LED は電流密度を大きくしても発光効率が無限に大きくならない。これは、
温度が上昇すると発光再結合が減少する原因によるために起こる。そこで、チップサイズ
に対して発光効率が最適な電流密度になるようにする必要がある。

【0005】

しかし、高電流を印加するときに、チップサイズを大きくすることは、製品の大きさ上
、困難になる。また、小さいチップを並列に接続することで、電流を分散し、最適な電流
密度にすることは可能であるが、パッケージが大きくなり、ダイボンディングやワイヤボ
ンディング等の組立実装工程が複雑になる。したがって、従来の LED 構造では、最適な
電流密度制御をすることが不可能であった。

30

【特許文献 1】特開平 6 - 302857 号公報

【特許文献 2】米国特許第 5,376,580 号明細書

【特許文献 3】特開平 05 - 145119 号公報

【特許文献 4】特開平 06 - 005921 号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

そこで、導通電流を制御することで、チップサイズを一定にして、小さいチップを並べ
るのではない方法で、最適な電流密度を得る LED 構造を製作することが課題となる。

40

【0007】

本発明の目的は、電流の制御が可能になり、電流密度が最適化でき、高輝度化が可能な
半導体発光素子およびその製造方法を提供することにある。

【0008】

本発明の目的は、ウェハボンディング技術を用いて、電流の制御が可能になり、電流密
度が最適化でき、高輝度化が可能な半導体発光素子およびその製造方法を提供すること
にある。

【課題を解決するための手段】

【0009】

上記目的を達成するための本発明の一態様によれば、半導体基板と、前記半導体基板の

50

第1表面に配置された第1金属層と、前記半導体基板の第2表面に配置された第2金属層とを備える半導体基板構造と、前記半導体基板構造上に配置され、第3金属層と、前記第3金属層上に配置され、透明絶縁膜と前記透明絶縁膜を貫通する電流制御電極からなる電流制御層と、前記電流制御層上に配置されるエピタキシャル成長層と、前記エピタキシャル成長層上に配置される表面電極とを備える発光ダイオード構造とから構成され、前記第1金属層および前記第3金属層を用いて、前記半導体基板構造と、前記発光ダイオード構造を貼り付け、前記エピタキシャル成長層は、矩形の平面パターンを有し、前記表面電極は、前記矩形の平面パターン上の中心部に配置された中心電極と、前記矩形の平面パターンの四隅に隣接して配置された複数の周辺電極と、前記中心電極と前記周辺電極とを接続する複数の結合電極とを備え、前記電流制御電極は、前記矩形の平面パターンの周辺部において密度が高く、前記矩形の平面パターンの中央部分において密度が低くなるように、前記中心電極が形成されている領域以外の領域に分布される半導体発光素子が提供される。

10

【0010】

本発明の他の態様によれば、エピタキシャル成長層と、前記エピタキシャル成長層の第1表面に配置された表面電極と、前記エピタキシャル成長層の第2表面に配置された透明絶縁膜と、前記透明絶縁膜を貫通して前記第2表面に配置された電流制御電極と、前記透明絶縁膜および前記電流制御電極上に配置される金属層とを備え、前記エピタキシャル成長層は、矩形の平面パターンを有し、前記表面電極は、前記矩形の平面パターン上の中心部に配置された中心電極と、前記矩形の平面パターンの四隅に隣接して配置された複数の

20

【0011】

本発明の他の態様によれば、半導体基板を準備する工程と、前記半導体基板の第1表面上に第1金属層を形成する工程と、前記半導体基板の第2表面上に第2金属層を形成する工程と、エピタキシャル成長層を準備する工程と、前記エピタキシャル成長層の第1表面上に透明絶縁膜を形成する工程と、前記透明絶縁膜を貫通して、前記エピタキシャル成長層に接続される複数の電流制御電極を形成する工程と、前記透明絶縁膜および前記複数の

30

【0012】

本発明の他の態様によれば、エピタキシャル成長層を準備する工程と、前記エピタキシャル成長層の第1表面に透明絶縁膜を形成する工程と、前記透明絶縁膜を貫通して前記第1表面に電流制御電極を形成する工程と、前記透明絶縁膜および前記電流制御電極からなる電流制御層上に金属層を形成する工程と、前記エピタキシャル成長層の第2表面に表面電極の矩形の平面パターンを形成する工程とを有し、前記表面電極は、前記矩形の平面パターン上の中心部に配置された中心電極と、前記矩形の平面パターンの四隅に隣接して配置された複数の周辺電極と、前記中心電極と前記周辺電極とを接続する複数の結合電極とを備え、前記電流制御電極は、前記矩形の平面パターンの周辺部において密度が高く、前記矩形の平面パターンの中央部分において密度が低くなるように、前記中心電極が形成されている領域以外の領域に分布される半導体発光素子の製造方法が提供される。

40

50

【 0 0 1 3 】

本発明の第 1 の実施の形態によれば、基板と半導体エピタキシャル成長層との間に透明絶縁膜を入れ、その透明絶縁膜をパターンングすることで、電流の流れる場所を制限するようにした点に特徴を有する。

【 0 0 1 4 】

本発明の第 2 の実施の形態によれば、半導体エピタキシャル成長層に透明絶縁膜を配置し、その透明絶縁膜をパターンングすることで、電流の流れる場所を制限するようにした点に特徴を有する。

【 発明の効果 】

【 0 0 1 5 】

10

本発明の半導体発光素子およびその製造方法によれば、電流の制御が可能になり、電流密度が最適化でき、高輝度化が可能な半導体発光素子およびその製造方法を提供することができる。

【 0 0 1 6 】

本発明の半導体発光素子およびその製造方法によれば、ウェハボンディング技術を用いて、電流の制御が可能になり、電流密度が最適化でき、高輝度化が可能な半導体発光素子およびその製造方法を提供することができる。

【 発明を実施するための最良の形態 】

【 0 0 1 7 】

次に、図面を参照して、本発明の実施の形態を説明する。以下の図面の記載において、同一または類似の部分には同一または類似の符号を付している。ただし、図面は模式的なものであり、現実のものとは異なることに留意すべきである。また、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。

20

【 0 0 1 8 】

また、以下に示す実施の形態は、この発明の技術的思想を具体化するための装置や方法を例示するものであって、この発明の技術的思想は、各構成部品の配置などを下記のものに特定するものでない。この発明の技術的思想は、特許請求の範囲において、種々の変更を加えることができる。

【 0 0 1 9 】

[第 1 の実施の形態]

30

(基本素子構造)

図 1 は、本発明の第 1 の実施の形態に係る半導体発光素子の基本的な模式的断面構造図を示す。

【 0 0 2 0 】

本発明の第 1 の実施の形態に係る半導体発光素子の基本的な模式的断面構造は、図 1 に示すように、半導体基板 1 0 と、半導体基板 1 0 の第 1 の表面に配置された金属層 2 2 と、半導体基板 1 0 の第 2 の表面に配置された透明絶縁膜 1 2 と、透明絶縁膜 1 2 上に配置されたエピタキシャル成長層 1 4 と、エピタキシャル成長層 1 4 上に配置された表面電極 1 6 とを備える。透明絶縁膜 1 2 には、後述するように、パターンングされて複数の電流制御電極 1 8 (図 4) が形成され、半導体基板 1 0 とエピタキシャル成長層 1 4 とを電気的に接続する。

40

【 0 0 2 1 】

半導体基板 1 0 とエピタキシャル成長層 1 4 は、後述するように、例えば、ウェハボンディング技術 (貼付け技術) を用いて形成される。

【 0 0 2 2 】

図 2 は、表面電極 1 6 の平面パターン構成例を示す。

【 0 0 2 3 】

エピタキシャル成長層 1 4 は、図 2 に示すように、例えば、矩形の平面パターンを有し、表面電極 1 6 は、矩形の平面パターン上の中心部に配置された中心電極 2 4 と、中心電極 2 4 に接続され、中心電極 2 4 から矩形の対角線方向に延伸する結合電極 2 6 と、結合

50

電極 26 に接続され、かつ矩形の四隅に配置された周辺電極 25 とを備える。

【0024】

周辺電極 25 は、開口部 28 を有する。図 2 の例では、開口部 28 は矩形である。

【0025】

図 3 は、透明絶縁膜 12 の模式的平面パターン構成例を示す。

【0026】

透明絶縁膜 12 には、図 3 に示すように、パターンニングされた穴部分に電流制御電極 18 を形成する。電流制御電極 18 の分布は、エピタキシャル成長層 14 の矩形パターンの周辺部において密度が高く、中央部分においては密度は低くなるように配置する。すなわち、図 3 に示す透明絶縁膜 12 のパターン例では、中心部分に電流が流れないように、電流制御電極 18 のパターンが配置されている。

10

【0027】

透明絶縁膜 12 を形成した後、オーミックコンタクトを取るための電流制御電極 18 用のパターンニングを行うとき、LED の導通電流の制御可能なパターン配置にする。また、表面電極 16 を形成するとき、透明絶縁膜 12 のパターンに合わせて形成する。

【0028】

図 2 に示す表面電極 16 の平面パターン例と組み合わせることで、エピタキシャル成長層 14 の矩形の平面パターン上の中心部から四隅に配置された周辺電極 25 方向へ LED 電流を導通させることが容易となる。

【0029】

20

図 4 は、本発明の第 1 の実施の形態に係る半導体発光素子の基本的な説明図であって、図 4 (a) は、4 分割 LED の透明絶縁膜の平面パターン構成例、図 4 (b) は、4 分割 LED の表面電極の平面パターン構成例、図 4 (c) は、4 分割 LED の表面電極と透明絶縁膜の平面パターンとの上下の配置関係を説明する図、図 4 (d) は、4 分割 LED の模式的回路構成図、図 4 (e) は、エピタキシャル成長層 14 およびエピタキシャル成長層 14 上に配置された透明絶縁膜 12 と電流制御電極 18 からなる電流制御層の模式的鳥瞰図、図 4 (f) は、上下面に金属層を形成した半導体基板 10 と図 4 (e) の構造を貼り合せ技術によって積層化した構造の模式的鳥瞰図、図 4 (g) は、表面電極 16 の平面パターン構造を形成した模式的鳥瞰図を示す。

【0030】

30

本発明の第 1 の実施の形態に係る半導体発光素子においては、図 4 (a) に示すように、透明絶縁膜 12 と電流制御電極 18 からなる電流制御層のパターンを用いる。図 4 (b) に示す表面電極 16 のパターンを使用し、図 4 (c) に示すように、仮想的に 1 個の LED を素子内部で分割し、4 個の LED を並べて光らせた状態と同様に配置することができる。

【0031】

チップ分割の一例としては、例えば、図 4 (a) に示すように、電流制御層 (12, 18) において、中心部分の抵抗を上げ、電流経路を 4 つに分割するパターンを使用する。

【0032】

図 4 (b) に示すように、表面電極 16 のパターンにおいては、4 経路に電流を流すパターンを用いている。

40

【0033】

結果として、図 4 (c) および図 4 (d) に示すように、仮想的に 4 分割された 4 個の LED を並列に接続した状態と同様の LED が構成される。

【0034】

(形成方法)

(a) まず、図 4 (e) に示すように、エピタキシャル成長層 14 を準備し、エピタキシャル成長層 14 上に、透明絶縁膜 12 と電流制御電極 18 からなる電流制御層 (12, 18) を形成する。透明絶縁膜 12 は、例えば、シリコン酸化膜からなる。電流制御電極 18 は、例えば金属からなる。

50

(b) 次に、図 4 (f) に示すように、上下面に金属層 2 0 , 2 2 を形成した半導体基板 1 0 を準備し、図 4 (e) の構造と貼り合せ技術によって貼り合せ、積層化する。金属層 2 0 , 2 2 は、例えば金層からなる。すなわち、貼り付け技術を用いて、半導体基板 1 0 とエピタキシャル成長層 1 4 との間に透明絶縁膜 1 2 と電流制御電極 1 8 からなる電流制御層 (1 2 , 1 8) を埋め込む。貼り合せに使用された金属層 2 0 は、第 1 の実施の形態に係る半導体発光素子の金 (A u) ミラー層として機能する。

(c) 次に、図 4 (g) に示すように、エピタキシャル成長層 1 4 上に表面電極 1 6 の平面パターン構造を形成する。表面電極 1 6 の平面パターンは、透明絶縁膜 1 2 と電流制御電極 1 8 からなる電流制御層 (1 2 , 1 8) の平面パターンと合わせて形成する。

【 0 0 3 5 】

10

結果として、電流制御層 (1 2 , 1 8) の平面パターンを使うことで電流の流れを制御することができ、4 箇所の開口部 2 8 が発光する半導体発光素子が得られる。

【 0 0 3 6 】

(チップサイズと電流密度の最適化)

図 5 は、本発明の第 1 の実施の形態に係る半導体発光素子において、大きな L E D (図 5 (a)) と、4 分割 L E D (図 5 (b)) の模式的構成図を示す。さらに、図 6 は、本発明の第 1 の実施の形態に係る半導体発光素子において、ピッチサイズをパラメータとする光束 $\Phi_w(1m)$ と順方向電流 $I_F(mA)$ との関係を表す。

【 0 0 3 7 】

一般に、L E D の発光効率 η_i は、次式で表される。

20

【 0 0 3 8 】

$$\eta_i = B \tau_n (p_0 + n_0 + \tau_n J / q d) \quad \dots (1)$$

ここで、B は発光再結合定数、 τ_n は電子のライフタイム、 p_0 は正孔の不純物密度、 n_0 は電子の不純物密度、J は電流密度、q は素電荷量、d は活性層の厚さを示す。

【 0 0 3 9 】

一般に、L E D は電流密度を大きくしても発光効率が無限に大きくならない。

【 0 0 4 0 】

例えば、図 6 に示すように、順方向電流密度 $I_F(mA)$ を増加しても、光束 $\Phi_w(1m)$ は、無限に大きくならない。ピッチサイズをパラメータとすると、光束 $\Phi_w(1m)$ の値は、図 6 に示すように、ピーク値を有し、適正な順方向電流 $I_F(mA)$ の値が存在することが

30

【 0 0 4 1 】

このようなピーク値を有する理由は、図 6 に示すように、順方向電流 $I_F(mA)$ を増加しても、温度が上昇し、温度が上昇すると発光再結合が減少するためである。

【 0 0 4 2 】

そこで、チップサイズに対して発光効率が最適な電流密度になるようにする必要がある。

【 0 0 4 3 】

分割 L E D (図 5 (b)) の構成を採用し、かつ各個別に分割された微小 L E D の発光効率が最適となるように微小 L E D の電流密度を最適化することによって、全体として同一電流を導通させたとしても、大きな L E D (図 5 (a)) と比較して、高輝度化を達成することができる。尚、分割 L E D は、4 分割に限定されないことは明らかである。

40

【 0 0 4 4 】

複数個の L E D を並べるのでは、ワイヤボンディングためのパッドが複数個必要となり、配線が複雑になり、実装上の困難さが伴うのに対して、本発明の第 1 の実施の形態に係る半導体発光素子においては、電流制御層 (1 2 , 1 8) を利用することによって、実装上の困難さも解消することができる。

【 0 0 4 5 】

(素子構造)

図 7 は、本発明の第 1 の実施の形態に係る半導体発光素子の表面電極の別の平面パター

50

ン構成図を示す。また、図 8 は、本発明の第 1 の実施の形態に係る半導体発光素子の表面電極の更に別の平面パターン構成図を示す。

【 0 0 4 6 】

図 9 (f) は、本発明の第 1 の実施の形態に係る半導体発光素子の模式的鳥瞰図を示す。

【 0 0 4 7 】

本発明の第 1 の実施の形態に係る半導体発光素子は、図 9 (f) に示すように、半導体基板 1 0 と、半導体基板 1 0 の第 1 表面に配置された金属層 2 1 と、半導体基板 1 0 の第 2 表面に配置された金属層 2 2 とを備える半導体基板構造と、半導体基板構造上に配置され、金属層 2 0 と、金属層 2 0 上に配置され、透明絶縁膜 1 2 と電流制御電極 1 8 からなる電流制御層 (1 2 , 1 8) と、電流制御層 (1 2 , 1 8) 上に配置されるエピタキシャル成長層 1 4 と、エピタキシャル成長層 1 4 上に配置される表面電極 1 6 とを備える発光ダイオード構造とから構成される。

10

【 0 0 4 8 】

本発明の第 1 の実施の形態に係る半導体発光素子は、金属層 2 1 および金属層 2 0 を用いて、半導体基板構造と、発光ダイオード構造を貼り付けることを特徴とする。

【 0 0 4 9 】

また、図 2 , 図 7 および図 8 に示すように、エピタキシャル成長層 1 4 は、矩形の平面パターンを有し、表面電極 1 6 は、矩形の平面パターン上の中心部に配置された中心電極 2 4 と、中心電極 2 4 に接続され、中心電極 2 4 から矩形の対角線方向に延伸する結合電極 2 6 と、結合電極 2 6 に接続され、かつ矩形の四隅に配置された周辺電極 2 5 とを備える。

20

【 0 0 5 0 】

また、図 2 および図 7 に示すように、周辺電極は、開口部 2 8 を備えていても良い。

【 0 0 5 1 】

また、図 2 に示すように、開口部 2 8 は矩形であっても良い。

【 0 0 5 2 】

また、図 7 に示すように、開口部 2 8 は、真円、実質的に円形、楕円、長円などであっても良い。

【 0 0 5 3 】

30

また、図 8 に示すように、周辺電極 3 2 は、結合電極 2 6 に直交する部分を備えていても良い。また、周辺電極 3 2 は、複数本配置されていても良い。また、複数本配置されている場合、周辺電極 3 2 の長さは互いに異なっても良い。

【 0 0 5 4 】

さらに、ここでは図示されていないが、周辺電極 3 2 は、フラクタル図形の構造に配置されていても良い。

【 0 0 5 5 】

第 1 の実施の形態に係る半導体発光素子は、第 1 金属層 2 1 および第 3 金属層 2 0 を熱圧着によって貼り付けることによって、半導体基板構造と、発光ダイオード構造を貼り付けることができる。

40

【 0 0 5 6 】

貼付けの温度条件は、例えば、約 2 5 0 ~ 7 0 0 、望ましくは 3 0 0 ~ 4 0 0 であり、熱圧着の圧力は、例えば、約 1 0 M P a ~ 2 0 M P a 程度である。

【 0 0 5 7 】

また、第 1 の実施の形態に係る半導体発光素子において、半導体基板は G a A s で形成されていても良い。

【 0 0 5 8 】

また、第 1 の実施の形態に係る半導体発光素子において、金属層 2 0 , 2 1 , 2 2 、電流制御電極 1 8 、および表面電極 1 6 は、いずれも金属で形成されていても良い。

【 0 0 5 9 】

50

また、第 1 の実施の形態に係る半導体発光素子において、透明絶縁膜 12 は、シリコン酸化膜、シリコン窒化膜、SiON 膜、SiO_xN_y 膜、或いはこれらの多層膜のいずれかにより形成されていても良い。

【0060】

(製造方法)

図 9 は、本発明の第 1 の実施の形態に係る半導体発光素子の製造方法の説明図である。

【0061】

本発明の第 1 の実施の形態に係る半導体発光素子の製造方法は、図 9 に示すように、半導体基板 10 を準備する工程と、半導体基板 10 の第 1 表面上に第 1 金属層 21 を形成する工程と、半導体基板 10 の第 2 表面上に第 2 金属層 22 を形成する工程と、エピタキシャル成長層 14 を準備する工程と、エピタキシャル成長層 14 上に透明絶縁膜 12 を形成する工程と、透明絶縁膜 12 をパターンニングして、エピタキシャル成長層 14 に接続される複数の電流制御電極 18 を形成する工程と、透明絶縁膜 12 および複数の電流制御電極 18 からなる電流制御層 (12, 18) 上に第 3 金属層 20 を形成する工程と、第 1 金属層 21 および第 3 金属層 20 を熱圧着により貼り付ける工程とを有する。

【0062】

以下に製造工程を説明する。

(a) まず、図 9 (a) に示すように、エピタキシャル成長層 14 上に透明絶縁膜 12 と電流制御電極 18 からなる電流制御層 (12, 18) を形成する。

(b) 次に、図 9 (b) に示すように、電流制御層 (12, 18) 上に金属層 20 を形成する。金属層 20 は、例えば、金蒸着によって形成することができる。

(c) 次に、図 9 (c) に示すように、半導体基板 10 の上下面に第 1 金属層 21, 第 2 金属層 22 をそれぞれ形成する。第 1 金属層 21 および第 2 金属層 22 もまた、例えば、金蒸着によって形成することができる。

(d) 次に、図 9 (d) に示すように、第 3 金属層 20 と第 1 金属層 21 を熱圧着によって貼り付けることによって、半導体基板構造と、発光ダイオード構造を貼り付ける。貼付けの温度条件は、例えば、約 250 ~ 700、望ましくは 300 ~ 400 であり、熱圧着の圧力は、例えば、約 10 MPa ~ 20 MPa 程度である。

(e) 次に、図 9 (e) に示すように、エピタキシャル成長層 14 上に表面電極 16 のパターンを形成する。表面電極 16 もまた、例えば、金蒸着によって形成することができる。

(f) 最終的に、図 9 (f) に示すように、完成された構造の半導体発光素子を得る。結果として、電流制御層 (12, 18) の平面パターンを使うことで電流の流れを制御することができ、4 箇所の開口部 28 が発光する半導体発光素子が得られる。

【0063】

本発明の第 1 の実施の形態に係る半導体発光素子の製造方法においては、エピタキシャル成長層 14 と半導体基板 10 との間に、透明絶縁膜 12 および複数の電流制御電極 18 からなる電流制御層 (12, 18) を介在させている。このような電流制御層 (12, 18) は、エピタキシャル成長層 14 上へのエピタキシャル成長では形成することはできない。このため、本発明の第 1 の実施の形態に係る半導体発光素子の製造方法においては、貼り付け技術を使用している。

【0064】

このような電流制御層 (12, 18) の特徴は、エピタキシャル成長層 14 と半導体基板 10 との間にシリコン酸化膜などの高抵抗の材料を介在させることにより、表面電極 16 の特に中央電極 24 の直下に電流を流れにくくすることができる点にある。

【0065】

本発明の第 1 の実施の形態によれば、電流密度の制御が可能になり、電流密度が最適化でき、高輝度化が可能な半導体発光素子およびその製造方法を提供することができる。

【0066】

本発明の第 1 の実施の形態によれば、ウェハボンディング技術を用いて、電流密度の制

10

20

30

40

50

御が可能になり、電流密度が最適化でき、高輝度化が可能な半導体発光素子およびその製造方法を提供することができる。

【 0 0 6 7 】

[第 2 の実施の形態]

(素子構造)

図 1 0 (d) は、本発明の第 2 の実施の形態に係る半導体発光素子の模式的鳥瞰図を示す。

【 0 0 6 8 】

本発明の第 2 の実施の形態に係る半導体発光素子は、図 1 0 (d) に示すように、エピタキシャル成長層 1 4 と、エピタキシャル成長層 1 4 の第 1 表面に配置された表面電極 1 6 と、エピタキシャル成長層 1 4 の第 2 表面に配置された透明絶縁膜 1 2 と、透明絶縁膜 1 2 をパターニングして第 2 表面に配置された電流制御電極 1 8 と、透明絶縁膜 1 2 および電流制御電極 1 8 からなる電流制御層 (1 2 , 1 8) 上に配置される金属層 2 0 とを備える。

10

【 0 0 6 9 】

また、図 2 , 図 7 および図 8 に示すように、エピタキシャル成長層 1 4 は、矩形の平面パターンを有し、表面電極 1 6 は、矩形の平面パターン上の中心部に配置された中心電極 2 4 と、中心電極 2 4 に接続され、中心電極 2 4 から矩形の対角線方向に延伸する結合電極 2 6 と、結合電極 2 6 に接続され、かつ矩形の平面パターンの四隅に配置された周辺電極 2 2 , 3 2 とを備える。

20

【 0 0 7 0 】

また、図 2 および図 7 に示すように、周辺電極 2 2 は、開口部 2 8 を有する。

【 0 0 7 1 】

開口部 2 8 は、図 2 に示すように、矩形であっても良い。

【 0 0 7 2 】

また、図 7 に示すように、開口部 2 8 は、真円、実質的に円形、或いはまた、楕円、長円などであっても良い。

【 0 0 7 3 】

また、図 8 に示すように、周辺電極 3 2 は、結合電極 2 6 に直交する部分を備えていても良い。また、周辺電極 3 2 は、複数本配置されていても良い。また、複数本配置されている場合、周辺電極 3 2 の長さは互いに異なっても良い。

30

【 0 0 7 4 】

さらに、ここでは図示されていないが、周辺電極 3 2 は、フラクタル図形の構造に配置されていても良い。

【 0 0 7 5 】

また、本発明の第 2 の実施の形態に係る半導体発光素子において、半導体エピタキシャル成長層は G a A s 層で形成されていても良い。

【 0 0 7 6 】

また、表面電極 1 6 と、電流制御電極 1 8 と、金属層 2 0 は、いずれも金属で形成されていても良い。

40

【 0 0 7 7 】

また、本発明の第 2 の実施の形態に係る半導体発光素子において、透明絶縁膜 1 2 は、シリコン酸化膜、シリコン窒化膜、S i O N 膜、S i O x N y 膜、或いはこれらの多層膜のいずれかにより形成される。

【 0 0 7 8 】

(製造方法)

図 1 0 は、本発明の第 2 の実施の形態に係る半導体発光素子の製造方法の説明図である。

【 0 0 7 9 】

本発明の第 2 の実施の形態に係る半導体発光素子の製造方法は、図 1 0 に示すように、

50

エピタキシャル成長層 14 を準備する工程と、前記エピタキシャル成長層の第 1 表面に透明絶縁膜 12 を形成する工程と、透明絶縁膜 12 をパターニングしてエピタキシャル成長層 14 の第 1 表面に電流制御電極 18 を形成する工程と、エピタキシャル成長層 14 の第 2 表面に表面電極 16 を形成する工程とを備える。

【0080】

以下に製造工程を説明する。

(a) まず、図 10 (a) に示すように、エピタキシャル成長層 14 上に透明絶縁膜 12 と電流制御電極 18 からなる電流制御層 (12, 18) を形成する。

(b) 次に、図 10 (b) に示すように、電流制御層 (12, 18) 上に金属層 20 を形成する。

(c) 次に、図 10 (c) に示すように、エピタキシャル成長層 14 上に表面電極 16 のパターンを形成する。

(d) 最終的に、図 10 (d) に示すように、完成された構造の半導体発光素子を得る。

【0081】

本発明の第 2 の実施の形態によれば、電流密度の制御が可能になり、電流密度が最適化でき、高輝度化が可能な半導体発光素子およびその製造方法を提供することができる。

【0082】

[その他の実施の形態]

上記のように、本発明は第 1 乃至第 2 の実施の形態によって記載したが、この開示の一部をなす論述および図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例および運用技術が明らかとなろう。

【0083】

本発明の第 1 乃至第 2 の実施の形態に係る半導体発光素子およびその製造方法においては、半導体基板として主として GaAs 基板を例に説明したが、Si、Ge、SiGe、SiC、GaN 基板、或いは SiC 上の GaN エピタキシャル基板なども十分に利用可能である。

【0084】

本発明の第 1 乃至第 2 の実施の形態に係る半導体発光素子として、主として LED を例に説明したが、レーザダイオード (LD: Laser Diode) を構成してもよく、その場合には、面発光レーザ (VCSEL: Vertical Cavity Surface Emitting Laser Diode)、分布帰還型 (DFB: Distributed Feedback) LD、分布ブラッグ反射型 (DBR) LD などを構成しても良い。

【0085】

また、本発明の第 1 乃至第 2 の実施の形態に係る半導体発光素子およびその製造方法においては、GaAs 系のエピタキシャル成長層を利用する例を説明したが、例えば、AlInGaP 系の材料を適用することもできる。

【0086】

このように、本発明はここでは記載していない様々な実施の形態などを含むことは勿論である。したがって、本発明の技術的範囲は上記の説明から妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

【産業上の利用可能性】

【0087】

本発明の実施の形態に係る半導体発光素子およびその製造方法は、GaAs 基板、Si 基板等の不透明基板を有する LED 素子、LD 素子等の半導体発光素子全般に利用可能である。

【図面の簡単な説明】

【0088】

【図 1】本発明の第 1 の実施の形態に係る半導体発光素子の基本的な模式的断面構造図。

【図 2】本発明の第 1 および第 2 の実施の形態に係る半導体発光素子の表面電極の平面パターン構成図。

【図 3】本発明の第 1 および第 2 の実施の形態に係る半導体発光素子の透明絶縁膜の平面パターン構成図。

【図 4】本発明の第 1 の実施の形態に係る半導体発光素子の基本的な説明図であって、(a) 4 分割 L E D の透明絶縁膜の平面パターン構成例、(b) 4 分割 L E D の表面電極の平面パターン構成例、(c) 4 分割 L E D の表面電極と透明絶縁膜の平面パターンとの上下の配置関係を説明する図、(d) 4 分割 L E D の模式的回路構成図、(e) エピタキシャル成長層 1 4 およびエピタキシャル成長層 1 4 上に配置された透明絶縁膜 1 2 と電流制御電極 1 8 からなる電流制御層の模式的鳥瞰図、(f) 上下面に金属層を形成した半導体基板 1 0 と図 4 (e) の構造を貼り合せ技術によって積層化した構造の模式的鳥瞰図、(g) 表面電極 1 6 の平面パターン構造を形成した模式的鳥瞰図。

10

【図 5】本発明の第 1 の実施の形態に係る半導体発光素子において、(a) 大きな L E D 、(b) 4 分割 L E D の模式的構成図。

【図 6】本発明の第 1 の実施の形態に係る半導体発光素子において、ピッチサイズをパラメータとする光束 Φ_w (l m) と順方向電流 I_F (m A) との関係を表す特性図。

【図 7】本発明の第 1 および第 2 の実施の形態に係る半導体発光素子の表面電極の別の平面パターン構成図。

【図 8】本発明の第 1 および第 2 の実施の形態に係る半導体発光素子の表面電極の更に別の平面パターン構成図。

【図 9】本発明の第 1 の実施の形態に係る半導体発光素子の製造方法の説明図であって、(a) エピタキシャル成長層 1 4 上に透明絶縁膜 1 2 と電流制御電極 1 8 からなる電流制御層 (1 2 , 1 8) を形成し、さらに第 3 金属層 2 0 を形成する工程図、(b) 電流制御層 (1 2 , 1 8) 上に第 3 金属層 2 0 を形成した構造の模式的鳥瞰図、(c) 上下面に第 1 金属層 2 1 , 第 2 金属層 2 2 を形成した半導体基板 1 0 の模式的鳥瞰図、(d) 第 3 金属層 2 0 と第 1 金属層 2 1 を熱圧着により貼り合せた構造の模式的鳥瞰図、(e) エピタキシャル成長層 1 4 上に表面電極 1 6 のパターンを形成する工程図、(f) 完成された構造の模式的鳥瞰図。

20

【図 1 0】本発明の第 2 の実施の形態に係る半導体発光素子の製造方法の説明図であって、(a) エピタキシャル成長層 1 4 上に透明絶縁膜 1 2 と電流制御電極 1 8 からなる電流制御層 (1 2 , 1 8) を形成し、さらに第 3 金属層 2 0 を形成する工程図、(b) 電流制御層 (1 2 , 1 8) 上に第 3 金属層 2 0 を形成した構造の模式的鳥瞰図、(c) エピタキシャル成長層 1 4 上に表面電極 1 6 のパターンを形成する工程図、(d) 完成された構造の模式的鳥瞰図。

30

【符号の説明】

【 0 0 8 9 】

1 0 ... 半導体基板

1 2 ... 透明絶縁膜

1 4 ... エピタキシャル成長層

1 6 ... 表面電極

1 8 ... 電流制御電極

2 0 , 2 1 , 2 2 ... 金属層 (A u 層)

2 4 ... 中心電極

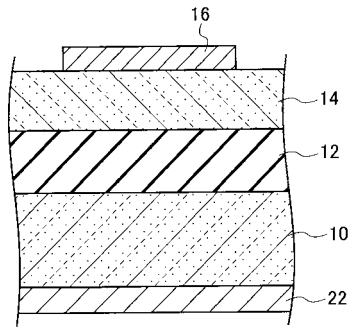
2 5 , 3 2 ... 周辺電極

2 6 ... 結合電極

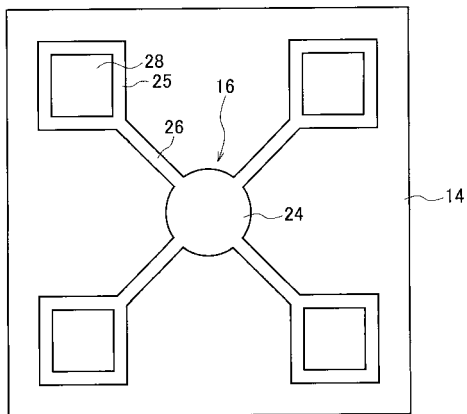
2 8 ... 開口部

40

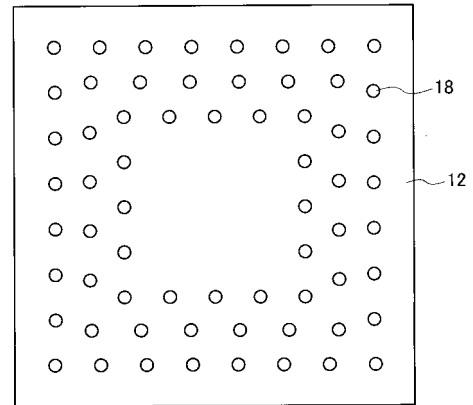
【図 1】



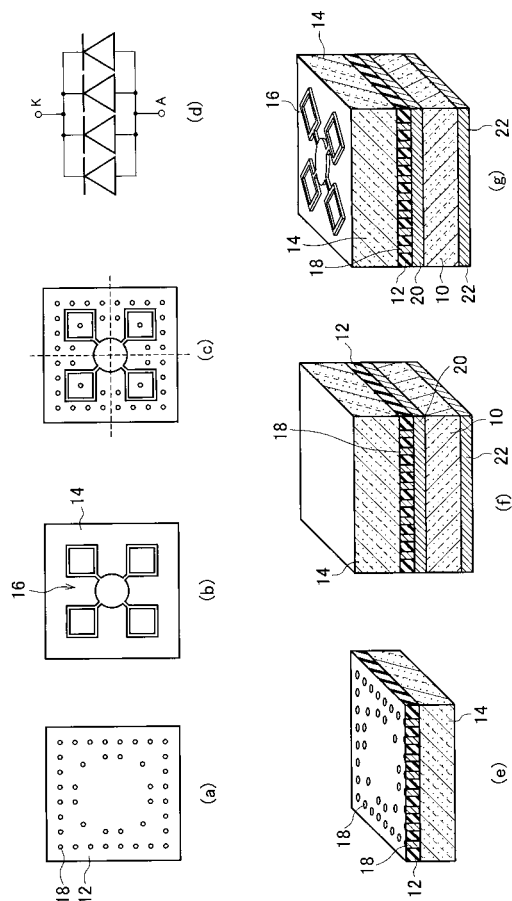
【図 2】



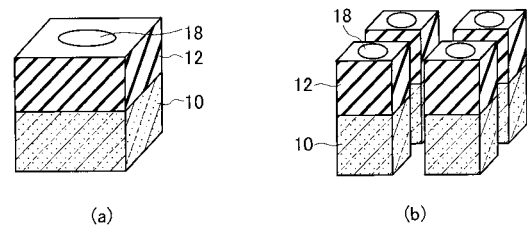
【図 3】



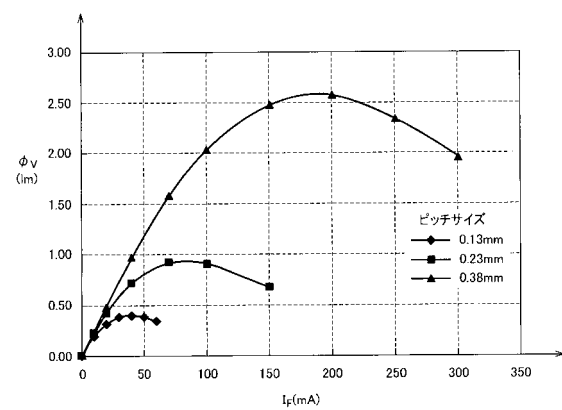
【図 4】



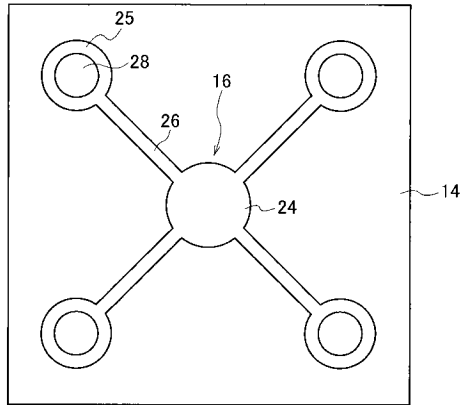
【図 5】



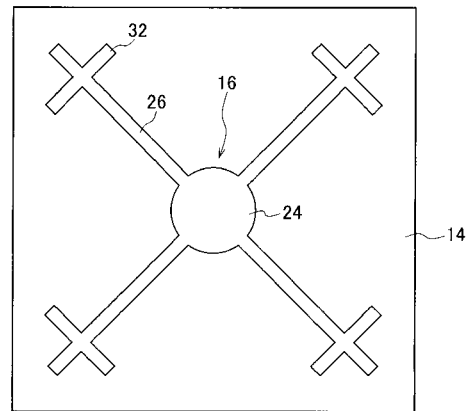
【図 6】



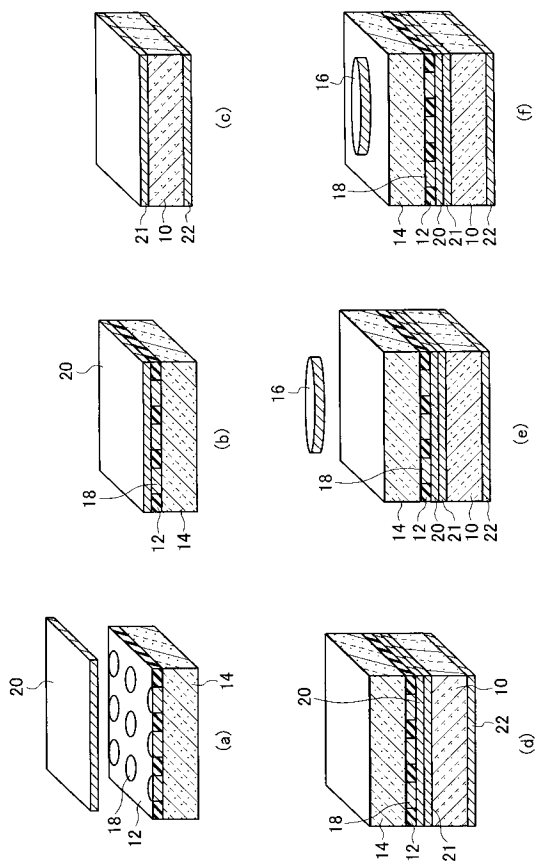
【図 7】



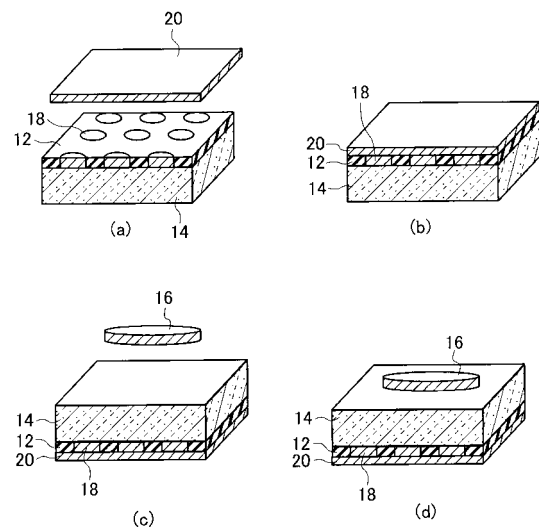
【図 8】



【図 9】



【図 10】



フロントページの続き

(72)発明者 千田 和彦
京都府京都市右京区西院溝崎町2 1 番地 ローム株式会社内

審査官 佐藤 俊彦

(56)参考文献 特開2007-221029(JP,A)
特開平05-243612(JP,A)
特開2002-344016(JP,A)
特開2004-296979(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 33/00 - 33/64