

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 7 月 28 日 (28.07.2022)



(10) 国际公布号
WO 2022/155802 A1

- (51) 国际专利分类号:
H03F 3/45 (2006.01) **H03F 1/38** (2006.01)
- (21) 国际申请号: PCT/CN2021/072804
- (22) 国际申请日: 2021 年 1 月 20 日 (20.01.2021)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 深圳市汇顶科技股份有限公司 (SHENZHEN GOODIX TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市福田区腾飞工业大厦B座13层, Guangdong 518045 (CN)。
- (72) 发明人: 李博 (LI, Bo); 中国广东省深圳市福田区腾飞工业大厦B座13层, Guangdong 518045 (CN)。

(74) 代理人: 北京天驰君泰律师事务所 (TIAN TAI LAW FIRM); 中国北京市朝阳区北辰东路8号汇宾大厦6层, Beijing 100101 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(54) Title: INSTRUMENTATION AMPLIFIER, RELATED CHIP, AND ELECTRONIC APPARATUS

(54) 发明名称: 仪表放大器及相关芯片及电子装置

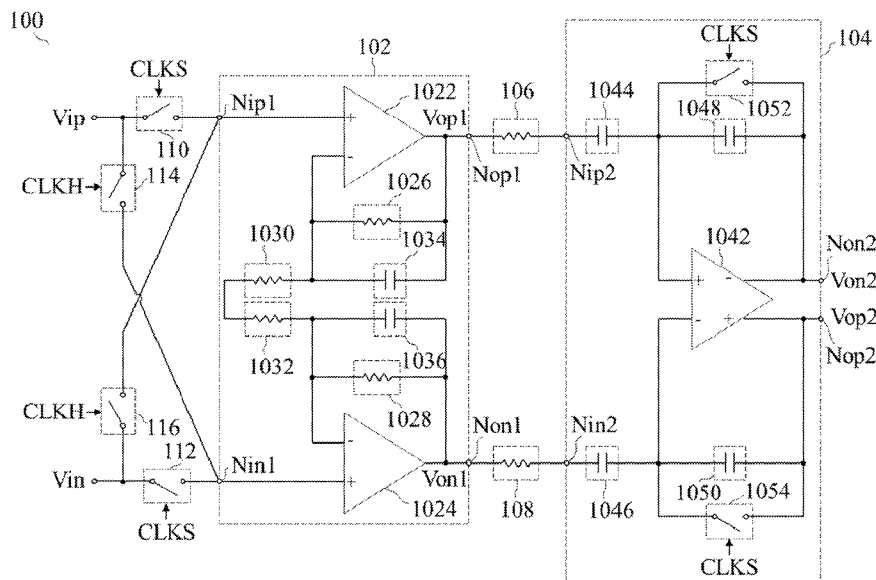


图1

(57) Abstract: An instrumentation amplifier (100), a related chip, and an electronic apparatus. The instrumentation amplifier (100) is configured to sequentially operate in a sampling phase and a holding phase, to generate a second positive output signal (Vop2) and a second negative output signal (Von2) according to a positive input signal (Vip) and a negative input signal (Vin). The instrumentation amplifier (100) comprises: a first-stage amplifier (102) and a second-stage amplifier (104), and the second-stage amplifier (104) comprises: a fully differential amplifier (1042), a first input capacitor (1044), a second input capacitor (1046), a first feedback capacitor (1050), and a second feedback capacitor (1054).

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(1048), a second feedback capacitor (1050), a first switch (1052), and a second switch (1054). The first switch (1052) is coupled to two ends of the first feedback capacitor (1048), and the first switch (1052) is turned on in the sampling stage and turned off in the holding stage. The second switch (1054) is coupled to two ends of the second feedback capacitor (1050), and the second switch (1054) is turned on in the sampling stage and turned off in the holding stage.

(57) 摘要: 一种仪表放大器(100)及相关芯片和电子装置。仪表放大器(100)用来依序操作在采样阶段以及保持阶段,以依据正输入信号(V_{ip})及负输入信号(V_{in})来产生第二正输出信号(V_{op2})及第二负输出信号(V_{on2}),仪表放大器(100)包括: 第一级放大器(102)以及第二级放大器(104),第二级放大器(104)包括: 全差分放大器(1042)、第一输入电容(1044)、第二输入电容(1046)、第一反馈电容(1048)、第二反馈电容(1050)、第一开关(1052)以及第二开关(1054)。第一开关(1052)耦接于第一反馈电容(1048)的两端,第一开关(1052)在采样阶段导通,以及在保持阶段不导通。第二开关(1054)耦接于第二反馈电容(1050)的两端,第二开关(1054)在采样阶段导通,以及在保持阶段不导通。

仪表放大器及相关芯片及电子装置

技术领域

- 5 本申请涉及一种放大器，尤其涉及一种仪表放大器及相关芯片及电子装置。

背景技术

- 10 随着电子技术的飞速发展，运算放大电路也得到广泛的应用。仪表放大器的效能优于运算放大器，可以在抑制共模信号的同时放大差分输入信号。然而，当应用在对于信噪比要求极高的系统中，往往需要复杂的设计及/或耗费较高的功耗，使仪表放大器的成本上升，因此，如何设计出兼具低成本与高信噪比的仪表放大器，已成为本领域亟需解决的问题之一。

15

发明内容

 本申请的目的之一在于公开一种仪表放大器及相关芯片及电子装置，来解决上述问题。

- 20 本申请的一实施例公开了一种仪表放大器，所述仪表放大器用来操作在采样阶段以及保持阶段，以依据正输入信号及负输入信号来产生第二正输出信号及第二负输出信号，所述仪表放大器包括：第一级放大器，具有第一正输入端、第一负输入端、第一正输出端以及第一负输出端，所述第一级放大器提供第一增益，且所述第一级放大器：在所述采样阶段，从所述第一正输入端接收所述正输入信号，以及从
25 所述第一负输入端接收所述负输入信号，并产生所述采样阶段之第一正输出信号，并将所述第一正输出信号从所述第一正输出端输出，以

及产生采样阶段之第一负输出信号，并将所述第一负输出信号从所述第一负输出端输出，其中， $(\text{所述采样阶段之所述第一正输出信号} - \text{所述采样阶段之所述第一负输出信号}) = (\text{所述采样阶段之所述正输入信号} - \text{所述采样阶段之所述负输入信号}) * \text{所述第一增益}$ ；以及在

5 所述保持阶段，从所述第一正输入端接收所述负输入信号，以及从所述第一负输入端接收所述正输入信号，并产生所述保持阶段之第一正输出信号，所述保持阶段之所述第一正输出信号从所述第一正输出端输出，以及产生所述保持阶段之第一负输出信号，所述保持阶段之所述第一负输出信号从所述第一负输出端输出，其中， $(\text{所述保持阶段之所述第一正输出信号} - \text{所述保持阶段之所述第一负输出信号}) = (\text{所述保持阶段之所述负输入信号} - \text{所述保持阶段之所述正输入信号}) * \text{所述第一增益}$ ；以及第二级放大器，具有第二正输出端、第二负输出端、耦接至所述第一级放大器的所述第一正输出端的第二正输入端、以及耦接至所述第一级放大器的所述第一负输出端的第二负输入端，

15 所述第二级放大器包括：差分放大器，具有正输入端、负输入端、正输出端以及负输出端，所述差分放大器的所述正输出端作为所述第二级放大器的所述第二正输出端，用来输出所述第二正输出信号，所述差分放大器的所述负输出端作为所述第二级放大器的所述第二负输出端，用来输出所述第二负输出信号；第一输入电容，所述第一输入电容耦接于所述第二正输入端以及所述差分放大器的正输入端之间；第二输入电容，所述第二输入电容耦接于所述第二负输入端以及所述差分放大器的负输入端之间；第一反馈电容，所述第一反馈电容耦接于所述差分放大器的所述正输入端以及所述差分放大器的负输出端之间；第二反馈电容，所述第二反馈电容耦接于所述差分放大器的所述负输入端以及所述差分放大器的正输出端之间；第一开关，耦接于所述第一反馈电容的两端，所述第一开关在所述采样阶段导通，以及在所述保持阶段不导通；以及第二开关，耦接于所述第二反馈电容的两端，所述第二开关在所述采样阶段导通，以及在所述保持阶段不导通。

20

25

30 本申请的一实施例公开了一种芯片，包括上述的仪表放大器。

本申请的一实施例公开了一种电子装置，包括上述的芯片。

本申请的仪表放大器通过创新的采样阶段及保持阶段的设置，可以在不增加功耗的情况下提高信噪比。

5 附图说明

图 1 为本申请的仪表放大器的实施例的示意图。

图 2 为图 1 的仪表放大器在采样阶段的等效示意图。

图 3 为图 1 的仪表放大器在保持阶段的等效示意图。

10 图 4 为本申请的仪表放大器设置于模拟数字转换器之前的实施例的示意图。

图 5 为图 4 的仪表放大器和模拟数字转换器的时序图。

具体实施方式

15 以下揭示内容提供了多种实施方式或例示，其能用以实现本揭示内容的不同特征。下文所述之组件与配置的具体例子系用以简化本揭示内容。当可想见，这些叙述仅为例示，其本意并非用于限制本揭示内容。举例来说，在下文的描述中，将一第一特征形成于一第二特征上或之上，可能包括某些实施例其中所述的第一与第二特征彼此直接接触；且也可能包括某些实施例其中还有额外的组件形成于上述第一
20 与第二特征之间，而使得第一与第二特征可能没有直接接触。此外，本揭示内容可能会在多个实施例中重复使用组件符号和/或标号。此种重复使用乃是基于简洁与清楚的目的，且其本身不代表所讨论的不同实施例和/或组态之间的关系。

25 虽然用以界定本申请较广范围的数值范围与参数皆是约略的数值，此处已尽可能精确地呈现具体实施例中的相关数值。然而，任何数值本质上不可避免地含有因个别测试方法所致的标准偏差。在此处，

「约」通常系指实际数值在一特定数值或范围的正负 10%、5%、1% 或 0.5% 之内。或者是，「约」一词代表实际数值落在平均值的可接受标准误差之内，视本申请所属技术领域中具有通常知识者的考虑而定。当可理解，除了实验例之外，或除非另有明确的说明，此处所用的所有范围、数量、数值与百分比（例如用以描述材料用量、时间长短、温度、操作条件、数量比例及其他相似者）均经过「约」的修饰。因此，除非另有相反的说明，本说明书与附随申请专利范围所揭示的数值参数皆为约略的数值，且可视需求而更动。至少应将这些数值参数理解为所指出的有效位数与套用一般进位法所得到的数值。在此处，将数值范围表示成由一端点至另一端点或介于二端点之间；除非另有说明，此处所述的数值范围皆包括端点。

图 1 为本申请的仪表放大器 100 的实施例的示意图，具体来说，图 1 的仪表放大器 100 用来依序操作在采样阶段以及保持阶段，以依据正输入信号 V_{ip} 及负输入信号 V_{in} 来产生第二正输出信号 V_{op2} 及第二负输出信号 V_{on2} 。具体来说，仪表放大器 100 具有正输入端及负输入端，分别用来固定地接收正输入信号 V_{ip} 及负输入信号 V_{in} 。仪表放大器 100 并依据控制信号 $CLKH$ 及控制信号 $CLKS$ 来在所述采样阶段切换为第一组态；以及依据控制信号 $CLKH$ 及控制信号 $CLKS$ 来在所述保持阶段切换为第二组态。其中所述第一组态的等效示意图绘示于图 2；所述第二组态的等效示意图绘示于图 3。

仪表放大器 100 包括第一级放大器 102 以及第二级放大器 104。第二级放大器 104 耦接于第一级放大器 102 之后。仪表放大器 100 还包括开关 110、112、114 及 116。通过控制开关 110、112、114 及 116，可以将仪表放大器 100 的所述正输入端及所述负输入端对应地耦接至第一级放大器 102 的第一正输入端 N_{ip1} 及第一负输入端 N_{in1} ，或将仪表放大器 100 的所述正输入端及所述负输入端对应地耦接至第一级放大器 102 的第一负输入端 N_{in1} 及第一正输入端 N_{ip1} ，以使仪表放大器 100 于所述采样阶段及所述保持阶段之间切换。

在本实施例中，开关 110 耦接于第一级放大器 102 的第一正输入

端 Nip1 及仪表放大器 100 的所述正输入端之间，开关 110 在所述采样阶段导通，以及在所述保持阶段不导通；开关 112 耦接于第一级放大器 102 的第一负输入端 Nin1 及仪表放大器 100 的所述负输入端之间，开关 112 在所述采样阶段导通，以及在所述保持阶段不导通；开关 114 耦接于第一级放大器 102 的第一负输入端 Nin1 及仪表放大器 100 的所述正输入端之间，开关 114 在所述采样阶段不导通，以及在所述保持阶段导通；开关 116 耦接于第一级放大器 102 的第一正输入端 Nip1 及仪表放大器 100 的所述负输入端之间，开关 116 在所述采样阶段不导通，以及在所述保持阶段导通。

以下将先针对第一级放大器 102 在所述采样阶段以及所述保持阶段的操作进行说明，然后再针对第二级放大器 104 在所述采样阶段以及所述保持阶段的操作进行说明。

第一级放大器的概述

第一级放大器 102 用来提供第一增益，且第一级放大器 102 具有第一正输入端 Nip1、第一负输入端 Nin1、第一正输出端 Nop1 以及第一负输出端 Non1。

第一级放大器的信号部分

在所述采样阶段，控制信号 CLKS 使图 1 中的开关 110 及 112 导通；以及控制信号 CLKH 使图 1 中的开关 114 及 116 不导通。因此，如图 2 所示，第一级放大器 102 在所述采样阶段，从第一正输入端 Nip1 接收正输入信号 Vip，以及从第一负输入端 Nin1 接收负输入信号 Vin，并产生所述采样阶段之第一正输出信号 Vop1，以及产生采样阶段之第一负输出信号 Von1，第一正输出信号 Vop1 从第一正输出端 Nop1 输出，第一负输出信号 Von1 从第一负输出端 Non1 输出，其中：

$$(\text{所述采样阶段之第一正输出信号 Vop1}-\text{所述采样阶段之第一负输出信号 Von1})=(\text{所述采样阶段之正输入信号 Vip}-\text{所述采样阶段之负输入信号 Vin}) * \text{所述第一增益}。$$

在所述保持阶段，控制信号 CLKS 使图 1 中的开关 110 及 112 不

导通；以及控制信号 CLKH 使图 1 中的开关 114 及 116 导通，也就是使进入第一级放大器 102 的正输入信号 Vip 和负输入信号 Vin 交换。因此，如图 3 所示，第一级放大器 102 在所述保持阶段，从第一正输入端 Nip1 接收负输入信号 Vin，以及从第一负输入端 Nin1 接收正输入信号 Vip，并产生所述保持阶段之第一正输出信号 Vop1，以及产生所述保持阶段之第一负输出信号 Von1，第一正输出信号 Vop1 从第一正输出端 Nop1 输出，第一负输出信号 Von1 从第一负输出端 Non1 输出，其中：

（所述保持阶段之第一正输出信号 Vop1-所述保持阶段之第一负输出信号 Von1）=（所述保持阶段之负输入信号 Vin-所述保持阶段之所述正输入信号 Vip）*所述第一增益。

第一级放大器的噪声部分

此外，在信号输入第一级放大器 102 时，会产生输入噪声，并经第一级放大器 102 放大后输出。具体来说，在所述采样阶段，第一级放大器 102 还会产生所述采样阶段之第一正输出噪声 Vop1_N，以及产生所述采样阶段之第一负输出噪声 Von1_N，第一正输出噪声 Vop1_N 从第一正输出端 Nop1 输出，第一负输出噪声 Von1_N 从第一负输出端 Non1 输出，其中：

（所述采样阶段之第一正输出噪声 Vop1_N-所述采样阶段之第一负输出噪声 Von1_N）=所述采样阶段之输入噪声 Vin_N*所述第一增益。

在所述保持阶段，第一级放大器 102 还会产生所述保持阶段之第一正输出噪声 Vop1_N，以及产生所述保持阶段之第一负输出噪声 Von1_N，第一正输出噪声 Vop1_N 从第一正输出端 Nop1 输出，第一负输出噪声 Von1_N 从第一负输出端 Non1 输出，其中：

（所述保持阶段之第一正输出噪声 Vop1_N-所述保持阶段之第一负输出噪声 Von1_N）=所述保持阶段之输入噪声 Vin_N*所述第一增益。

在本实施例中，第一级放大器 102 包括：第一放大器 1022、第二放大器 1024、第一反馈电阻 1026、第二反馈电阻 1028、第一输入电阻 1030、第二输入电阻 1032、第三反馈电容 1034 以及第四反馈电容 1036。其中第一放大器 1022 的正输入端作为第一级放大器 102 的第一正输入端 Nip1，第二放大器 1024 的正输入端作为第一级放大器 102 的第一负输入端 Nin1。第一反馈电阻 1026 具有第一电阻值 R_F ，第一反馈电阻 1026 耦接于第一放大器 1022 的负输入端以及第一放大器 1022 的输出端之间。第二反馈电阻 1028 和第一反馈电阻 1026 匹配，即第二反馈电阻 1028 也具有第一电阻值 R_F ，第二反馈电阻 1028 耦接于第二放大器 1024 的负输入端以及第二放大器 1024 的输出端之间。第一输入电阻 1030 具有第二电阻值 R_I ，第二输入电阻 1032 和第一输入电阻 1030 匹配，即第二输入电阻 1032 也具有第二电阻值 R_I ，第一输入电阻 1030 及第二输入电阻 1032 串接于第一放大器 1022 的负输入端以及第二放大器 1024 的负输入端之间。第三反馈电容 1034 和第一反馈电阻 1026 并联设置；以及第四反馈电容 1036 和第二反馈电阻 1028 并联设置。

其中，第一放大器 1022、第一反馈电阻 1026、第一输入电阻 1030 以及第三反馈电容 1034 的连接方式使第一放大器 1022 配置形成第一反相放大器，并具有增益 $-1 \cdot R_F/R_I$ ；第二放大器 1024、第二反馈电阻 1028、第二输入电阻 1032 以及第四反馈电容 1036 的连接方式使第二放大器 1024 配置形成第二反相放大器，并具有增益 $-1 \cdot R_F/R_I$ 。因此第一级放大器 102 的整体的第一增益为 $-1 \cdot R_F/R_I$ 。在本实施例中， R_F/R_I 的值会设计为大于 1 以符合高增益的需求。然而应注意的是，本申请的第一级放大器 102 的作法并不限于上述实施方式。

25 第二级放大器的概述

第二级放大器 104，具有第二正输入端 Nip2、第二负输入端 Nin2、第二正输出端 Nop2 以及第二负输出端 Non2。其中第二正输入端 Nip2 耦接至第一级放大器 102 的第一正输出端 Nop1，以及第二负输入端 Nin2 耦接至第一级放大器 102 的第一负输出端 Non1。第二级放大器

104 包括全差分放大器 1042、第一输入电容 1044、第二输入电容 1046、第一反馈电容 1048、第二反馈电容 1050、第一开关 1052 以及第二开关 1054。

其中全差分放大器 1042 具有正输入端、负输入端、正输出端以及负输出端，全差分放大器 1042 的正输出端作为第二级放大器 104 的第二正输出端 Nop2，用来输出第二正输出信号 Vop2；以及全差分放大器 1042 的负输出端作为第二级放大器 104 的第二负输出端 Non2，用来输出第二负输出信号 Von2。第一输入电容 1044 具有第一电容值 CL，第一输入电容 1044 耦接于第二正输入端 Nip2 以及全差分放大器 1042 的正输入端之间。第二输入电容 1046 匹配第一输入电容 1044，即第二输入电容 1046 也具有第一电容值 CL，第二输入电容 1046 耦接于第二负输入端 Nin2 以及全差分放大器 1042 的负输入端之间。第一反馈电容 1048 具有第二电容值 CF，第一反馈电容 1048 耦接于全差分放大器 1042 的正输入端以及全差分放大器 1042 的负输出端之间，第二反馈电容 1050 匹配第一反馈电容 1048，即第二反馈电容 1050 也具有第二电容值 CF，第二反馈电容 1050 耦接于全差分放大器 1042 的负输入端以及全差分放大器 1042 的正输出端之间。第一开关 1052 耦接于第一反馈电容 1048 的两端，第二开关 1054 耦接于第二反馈电容 1050 的两端。

20 第二级放大器的信号部分

在所述采样阶段，第一开关 1052 以及第二开关 1054 依据控制信号 CLKS 的控制而导通。如图 2 所示，第二级放大器 104 处在重置状态，第一输入电容 1044 对第一级放大器 102 产生的所述采样阶段之第一正输出信号 Vop1 进行采样并储存对应的电荷 Qp，第二输入电容 1046 对第一级放大器 102 产生的所述采样阶段之第一负输出信号 Von1 进行采样并储存对应的电荷 Qn。

接着，第一开关 1052 以及第二开关 1054 依据控制信号 CLKS 的控制而不导通，使仪表放大器 100 进入所述保持阶段。如图 3 所示，第一输入电容 1044 的关于信号的电荷 Qp 会转移到第一反馈电容

1048, 第二输入电容 1046 的关于信号的电荷 Q_n 会转移到第二反馈电容 1050, 依据图 3 的示意图, 等效于对所述采样阶段之第一正输出信号 V_{op1} 及所述采样阶段之第一负输出信号 V_{on1} 进行正相放大, 并在第二正输出端 $Nop2$ 和第二负输出端 $Non2$ 之间贡献第一信号电压为:

(所述采样阶段之第一正输出信号 V_{op1} -所述采样阶段之第一负输出信号 V_{on1})*第二增益=(所述采样阶段之正输入信号 V_{ip1} -所述采样阶段之负输入信号 V_{in1})*所述第一增益*所述第二增益。

其中所述第二增益为 CL/CF 。也就是说, 第一级放大器 102 在所述采样阶段输出的第一正输出信号 V_{op1} 和第一负输出信号 V_{on1} , 会在所述保持阶段反映在第二级放大器 104 的输出, 更具体地说, 第一正输出信号 V_{op1} 和第一负输出信号 V_{on1} 在所述采样阶段时的电压差, 会等到所述保持阶段, 才在第二正输出端 $Nop2$ 和第二负输出端 $Non2$ 之间贡献所述第一信号电压。

此外, 在所述保持阶段, 所述保持阶段之第一正输出信号 V_{op1} 从第一级放大器 102 的第一正输出端 $Nop1$ 输出, 以及所述保持阶段之第一负输出信号 V_{on1} 从第一级放大器 102 的第一负输出端 $Non1$ 输出, 依据图 3 的示意图, 第二级放大器 104 等效于对所述保持阶段之第一正输出信号 V_{op1} 及所述保持阶段之第一负输出信号 V_{on1} 进行反相放大, 并在第二正输出端 $Nop2$ 和第二负输出端 $Non2$ 之间贡献第二信号电压为:

(所述保持阶段之第一正输出信号 V_{op1} -所述保持阶段之第一负输出信号 V_{on1})*(-1*所述第二增益)=(所述保持阶段之正输入信号 V_{ip1} -所述保持阶段之负输入信号 V_{in1})*所述第一增益*所述第二增益。

也就是说, 第一级放大器 102 在所述保持阶段输出的第一正输出信号 V_{op1} 和第一负输出信号 V_{on1} , 会立即在所述保持阶段反应在第二级放大器 104 的输出, 更具体地说, 第一正输出信号 V_{op1} 和第一负输出信号 V_{on1} 在所述保持阶段时的电压差, 会立即在第二正输出端 $Nop2$ 和第二负输出端 $Non2$ 之间贡献所述第二信号电压。因此在

所述保持阶段，第二级放大器 104 输出的关于信号的电压（即仪表放大器 100 输出的信号）会是所述第一信号电压叠加所述第二信号电压。即：

（第二正输出信号 V_{op2} -第二负输出信号 V_{on2} ）=所述第一信号电压+所述第二信号电压=（所述采样阶段之正输入信号 V_{ip1} -所述采样阶段之负输入信号 V_{in1} ）*所述第一增益*所述第二增益+（所述保持阶段之正输入信号 V_{ip1} -所述保持阶段之负输入信号 V_{in1} ）*所述第一增益*所述第二增益。

可以得知对于信号电压来说，本申请的仪表放大器 100 可以将所述采样阶段和所述保持阶段的输入信号造成的输出信号相加，等于是得到的两倍的信号量，换句话说，相较于一般的作法，本申请的仪表放大器 100 得到的信号量是倍增的。

第二级放大器的噪声部分

第二级放大器 104 也会将第一级放大器 102 输出的噪声放大。具体来说，在所述采样阶段，所述第一输入电容 1044 对第一级放大器 102 产生的所述采样阶段之第一正输出噪声 V_{op1_N} 进行采样并储存对应的电荷 Q_{Np} ，第二输入电容 1046 对第一级放大器 102 产生的所述采样阶段之第一负输出噪声 V_{on1_N} 进行采样并储存对应的电荷 Q_{Nn} 。

类似地，进入所述保持阶段后，第一输入电容 1044 的关于噪声的电荷 Q_{Np} 会转移到第一反馈电容 1048，以及第二输入电容 1046 的关于噪声的电荷 Q_{Nn} 会转移到第二反馈电容 1050，并在第二正输出端 N_{op2} 和第二负输出端 N_{on2} 之间贡献第一噪声电压为：

（所述采样阶段之第一正输出噪声 V_{op1_N} -所述采样阶段之第一负输出噪声 V_{on1_N} ）*所述第二增益=所述采样阶段之输入噪声 V_{in_N} *所述第一增益*所述第二增益。

也就是说，第一级放大器 102 在所述采样阶段收到的输入噪声 V_{in_N} ，会在所述保持阶段反应在第二级放大器 104 的输出，更具体

地说，第一正输出噪声 V_{op1_N} 和第一负输出噪声 V_{on1_N} 在所述采样阶段时的电压差，会等到所述保持阶段，才在第二正输出端 $Nop2$ 和第二负输出端 $Non2$ 之间贡献所述第一噪声电压。

此外，在所述保持阶段，所述保持阶段之第一正输出噪声 V_{op1_N} 从第一级放大器 102 的第一正输出端 $Nop1$ 输出，以及所述保持阶段之第一负输出噪声 V_{on1_N} 从第一级放大器 102 的第一负输出端 $Non1$ 输出，并在第二级放大器 104 的第二正输出端 $Nop2$ 和第二负输出端 $Non2$ 之间贡献第二噪声电压为：

（所述保持阶段之第一正输出噪声 V_{op1_N} -所述保持阶段之第一负输出噪声 V_{on1_N} ）*（-1*所述第二增益）= -1*所述保持阶段之输入噪声 V_{in_N} *所述第一增益*所述第二增益。

也就是说，第一级放大器 102 在所述保持阶段收到的输入噪声 V_{in_N} ，会立即在所述保持阶段反应在第二级放大器 104 的输出，更具体地说，第一正输出噪声 V_{op1_N} 和第一负输出噪声 V_{on1_N} 在所述保持阶段时的电压差，会立即在第二正输出端 $Nop2$ 和第二负输出端 $Non2$ 之间贡献所述第二噪声电压。因此在所述保持阶段，第二级放大器 104 输出的关于噪声的电压（即仪表放大器 100 输出的噪声）会是所述第一噪声电压叠加所述第二噪声电压。即：

所述第一噪声电压+所述第二噪声电压=所述采样阶段之输入噪声 V_{in_N} *所述第一增益*所述第二增益-1*所述保持阶段之输入噪声 V_{in_N} *所述第一增益*所述第二增益。

可以得知对于噪声电压来说，本申请的仪表放大器 100 可以将所述采样阶段和所述保持阶段的输入噪声 V_{in_N} 造成的输出噪声相减，因为所述采样阶段之输入噪声 V_{in_N} 和所述保持阶段之输入噪声 V_{in_N} 之间有时间差，故对越低频的信号，能够相减的越完全，也就是抑制效果越好。以热噪声（即白噪声，具有全频带噪声一致的特性）为例，仪表放大器 100 输出的噪声量只会是一般作法的 1.4 倍，换句话说，相较于一般的作法，本申请的仪表放大器 100 得到的噪声量并不是倍增的，但相较于一般的作法，本申请的仪表放大器 100 得到的

信号量倍增，因此最终的信噪比相较于一般的作法可提升 1.4 倍。

由于仪表放大器 100 可以得到加倍的信号量，因此在某些实施例中，在仪表放大器 100 的第二级放大器 104 和现有的仪表放大器的第二级放大器具有相同增益的情况下，可将第一级放大器 102 的所述第一增益设计为一般现有的仪表放大器的第一级放大器的增益的一半，即可达到一样的整体增益，在不增加功耗的情况下，信噪比可提升为现有的仪表放大器的 1.4 倍。

在某些实施例中，可以如图 1 所示，仪表放大器 100 可额外加入第一电阻 106 耦接于第一级放大器 102 的第一正输出端 Nop1 以及第二级放大器 104 的第二正输入端 Nip2 之间；以及加入第二电阻 108 耦接于第一级放大器 102 的第一负输出端 Non1 以及第二级放大器 104 的第二负输入端 Nin2 之间。第一电阻 106 以及第二电阻 108 可用于提供滤波的效果，以进一步降低特定频带的噪声。

在某些实施例中，仪表放大器 100 可设置于模拟数字转换器之前，如图 4 所示，仪表放大器 100 可设置于模拟数字转换器 402 之前，模拟数字转换器 402 受控制信号 `adc_s` 控制来对第二正输出信号 `Vop2` 和第二负输出信号 `Von2` 进行采样。图 5 为仪表放大器 100 的控制信号 `CLKH`、控制信号 `CLKS` 和模拟数字转换器 402 的控制信号 `adc_s` 的时序图，其中在时间点 `t1` 至 `t2`，控制信号 `CLKS` 由低电平转变为高电平以使开关 110、开关 112、开关 1052 及开关 1054 导通，控制信号 `CLKH` 保持低电平以使开关 114 及开关 116 不导通，以使仪表放大器 100 进入采样阶段，此阶段控制信号 `adc_s` 保持低电平，使模拟数字转换器 402 不进行转换。在时间点 `t2` 至 `t3`，控制信号 `CLKS` 由高电平转变为低电平以使开关 110、开关 112、开关 1052 及开关 1054 不导通，控制信号 `CLKH` 由低电平转变为高电平以使开关 114 及开关 116 导通，以使仪表放大器 100 进入保持阶段，此阶段控制信号 `adc_s` 由低电平转变为高电平，使模拟数字转换器 402 进行转换。图 5 的操作可持续重复地进行。

本申请还提供了一种芯片，其包括仪表放大器 100，在某些实施

例中，所述芯片还包括模拟数字转换器 402。本申请还提供了一种电子装置，包括仪表放大器 100 或所述芯片。

上文的叙述简要地提出了本申请某些实施例之特征，而使得本申请所属技术领域具有通常知识者能够更全面地理解本揭示内容的多种态样。本申请所属技术领域具有通常知识者当可明了，其可轻易地利用本揭示内容作为基础，来设计或更动其他工艺与结构，以实现与此处所述之实施方式相同的目的和/或达到相同的优点。本申请所属技术领域具有通常知识者应当明白，这些均等的实施方式仍属于本揭示内容之精神与范围，且其可进行各种变更、替代与更动，而不会悖离本揭示内容之精神与范围。

权 利 要 求 书

1. 一种仪表放大器，其特征在于，所述仪表放大器用来操作在采样阶段以及保持阶段，以依据正输入信号及负输入信号来产生第二正输出信号及第二负输出信号，所述仪表放大器包括：

第一级放大器，具有第一正输入端、第一负输入端、第一正输出
5 端以及第一负输出端，所述第一级放大器提供第一增益，且所述
第一级放大器：

在所述采样阶段，从所述第一正输入端接收所述正输入信号，
以及从所述第一负输入端接收所述负输入信号，并产生所
述采样阶段之第一正输出信号，并将所述第一正输出信号
10 从所述第一正输出端输出，以及产生采样阶段之第一负输
出信号，并将所述第一负输出信号从所述第一负输出端输
出，其中，（所述采样阶段之所述第一正输出信号-所述采
样阶段之所述第一负输出信号）=（所述采样阶段之所述
正输入信号-所述采样阶段之所述负输入信号）*所述第
15 一增益；以及

在所述保持阶段，从所述第一正输入端接收所述负输入信号，
以及从所述第一负输入端接收所述正输入信号，并产生所
述保持阶段之第一正输出信号，所述保持阶段之所述第一
正输出信号从所述第一正输出端输出，以及产生所述保持
20 阶段之第一负输出信号，所述保持阶段之所述第一负输
出信号从所述第一负输出端输出，其中，（所述保持阶段之
所述第一正输出信号-所述保持阶段之所述第一负输出信
号）=（所述保持阶段之所述负输入信号-所述保持阶段
之所述正输入信号）*所述第一增益；以及

25 第二级放大器，具有第二正输出端、第二负输出端、耦接至所述
第一级放大器的所述第一正输出端的第二正输入端、以及耦接
至所述第一级放大器的所述第一负输出端的第二负输入端，所
述第二级放大器包括：

差分放大器，具有正输入端、负输入端、正输出端以及负
30 输出端，所述差分放大器的所述正输出端作为所述第二

级放大器的所述第二正输出端，用来输出所述第二正输出信号，所述差分放大器的所述负输出端作为所述第二级放大器的所述第二负输出端，用来输出所述第二负输出信号；

- 5 第一输入电容，所述第一输入电容耦接于所述第二正输入端以及所述差分放大器的正输入端之间；
 第二输入电容，所述第二输入电容耦接于所述第二负输入端以及所述差分放大器的负输入端之间；
 第一反馈电容，所述第一反馈电容耦接于所述差分放大器的
10 所述正输入端以及所述差分放大器的负输出端之间；
 第二反馈电容，所述第二反馈电容耦接于所述差分放大器的所述负输入端以及所述差分放大器的正输出端之间；
 第一开关，耦接于所述第一反馈电容的两端，所述第一开关在所述采样阶段导通，以及在所述保持阶段不导通；
15 以及
 第二开关，耦接于所述第二反馈电容的两端，所述第二开关在所述采样阶段导通，以及在所述保持阶段不导通。

2. 如权利要求 1 所述的仪表放大器，其特征在于，所述第一级放大器包括：

- 20 第一反相放大器，其中所述第一反相放大器的正输入端作为所述第一级放大器的所述第一正输入端，所述第一反相放大器的输出端作为所述第一级放大器的所述第一正输出端；以及
 第二反相放大器，其中所述第二反相放大器的正输入端作为所述第一级放大器的所述第一负输入端，所述第二反相放大器的输出端作为所述第一级放大器的所述第一负输出端。
25

3. 如权利要求 2 所述的仪表放大器，其特征在于，所述第一反相放大器包括：

 第一放大器，其中所述第一放大器的正输入端作为所述第一反相放大器的所述正输入端，所述第一放大器的输出端作为

所述第一反相放大器的所述输出端；

第一反馈电阻，具有第一电阻值，所述第一反馈电阻耦接于所述
所述第一放大器的负输入端以及所述第一放大器的所述输出
端之间；

- 5 第一输入电阻，具有第二电阻值； 以及
 第三反馈电容，和所述第一反馈电阻并联设置； 以及
所述第二反相放大器包括：

 第二放大器，其中所述第二放大器的正输入端作为所述第二反
 相放大器的所述正输入端，所述第二放大器的输出端作为
10 所述第二反相放大器的所述输出端；

 第二反馈电阻，具有所述第一电阻值，所述第二反馈电阻耦接
 于所述第二放大器的负输入端以及所述第二放大器的所述
输出端之间；

- 第二输入电阻，具有所述第二电阻值，所述第一输入电阻及所
15 述第二输入电阻串接于所述第一放大器的所述负输入端以
 及所述第二放大器的所述负输入端之间； 以及
 第四反馈电容，和所述第二反馈电阻并联设置。

4. 如权利要求 1 所述的仪表放大器，其特征在于，所述仪表放大器
还包括：

- 20 正输入端，用于接收所述正输入信号；
 负输入端，用于接收所述负输入信号；
 第三开关，耦接于所述第一级放大器的所述第一正输入端及所述
 仪表放大器的所述正输入端之间，所述第三开关在所述采样阶
 段导通，以及在所述保持阶段不导通；

- 25 第四开关，耦接于所述第一级放大器的所述第一负输入端及所述
 仪表放大器的所述负输入端之间，所述第四开关在所述采样阶
 段导通，以及在所述保持阶段不导通；

- 第五开关，耦接于所述第一级放大器的所述第一负输入端及所述
 仪表放大器的所述正输入端之间，所述第五开关在所述采样阶
30 段不导通，以及在所述保持阶段导通； 以及

第六开关，耦接于所述第一级放大器的所述第一正输入端及所述仪表放大器的所述负输入端之间，所述第六开关在所述采样阶段不导通，以及在所述保持阶段导通。

5. 如权利要求 1 所述的仪表放大器，其特征在于，还包括：

5 第一电阻，耦接于所述第一级放大器的所述第一正输出端以及所述第二级放大器的所述第二正输入端之间；以及
第二电阻，耦接于所述第一级放大器的所述第一负输出端以及所述第二级放大器的所述第二负输入端之间。

6. 如权利要求 1-5 中任一项所述的仪表放大器，其特征在于，所述第
10 一输入电容与所述第二输入电容的电容值相同，所述第一反馈电容与所述第二反馈电容的电容值相同。

7. 如权利要求 1 所述的仪表放大器，其特征在于，在所述采样阶段，
所述第一输入电容对所述第一级放大器产生的所述采样阶段之所述
15 所述第一正输出信号进行采样，所述第二输入电容对所述第一级放大器产生的所述采样阶段之所述第一负输出信号进行采样，且所述
所述第一输入电容对所述第一级放大器产生的所述采样阶段之第一
正输出噪声进行采样，所述第二输入电容对所述第一级放大器产生
的所述采样阶段之第一负输出噪声进行采样。

8. 如权利要求 7 所述的仪表放大器，其特征在于，在所述保持阶段：
20 所述第一输入电容将在所述采样阶段对所述第一级放大器产生的
所述采样阶段之所述第一正输出信号进行采样得到的电荷转移到
所述第一反馈电容，以及所述第二输入电容将在所述采样阶段对
所述第一级放大器产生的所述采样阶段之所述第一负输出信号进
行采样得到的电荷转移到所述第二反馈电容，并在
25 所述第二正输出端和所述第二负输出端之间贡献第一信号电压为：

（所述采样阶段之所述第一正输出信号-所述采样阶段之

所述第一负输出信号)*第二增益=(所述采样阶段之所述正输入信号-所述采样阶段之所述负输入信号)*所述第一增益*所述第二增益; 以及

所述第一输入电容将在所述采样阶段对所述第一正输出噪声进行采样所得到的电荷转移到所述第一反馈电容, 以及所述第二输入电容将所述采样阶段对所述第一负输出噪声进行采样所得到的电荷转移到所述第二反馈电容, 并在所述第二正输出端和所述第二负输出端之间贡献第一噪声电压, 所述第一噪声电压为:

(所述采样阶段之所述第一正输出噪声-所述采样阶段之所述第一负输出噪声)*所述第二增益=所述采样阶段之所述输入噪声*所述第一增益*所述第二增益。

9. 一种芯片, 其特征在于, 包括:

如权利要求 1 至 8 中任一项所述的仪表放大器。

10. 如权利要求 9 所述的芯片, 其特征在于, 还包括:

模拟数字转换器, 具有正输入端及负输入端相对应地耦接于所述仪表放大器的所述第二级放大器的所述第二正输出端及所述第二负输出端。

11. 一种电子装置, 其特征在于, 包括:

如权利要求 9 至 10 中任一项所述的芯片。

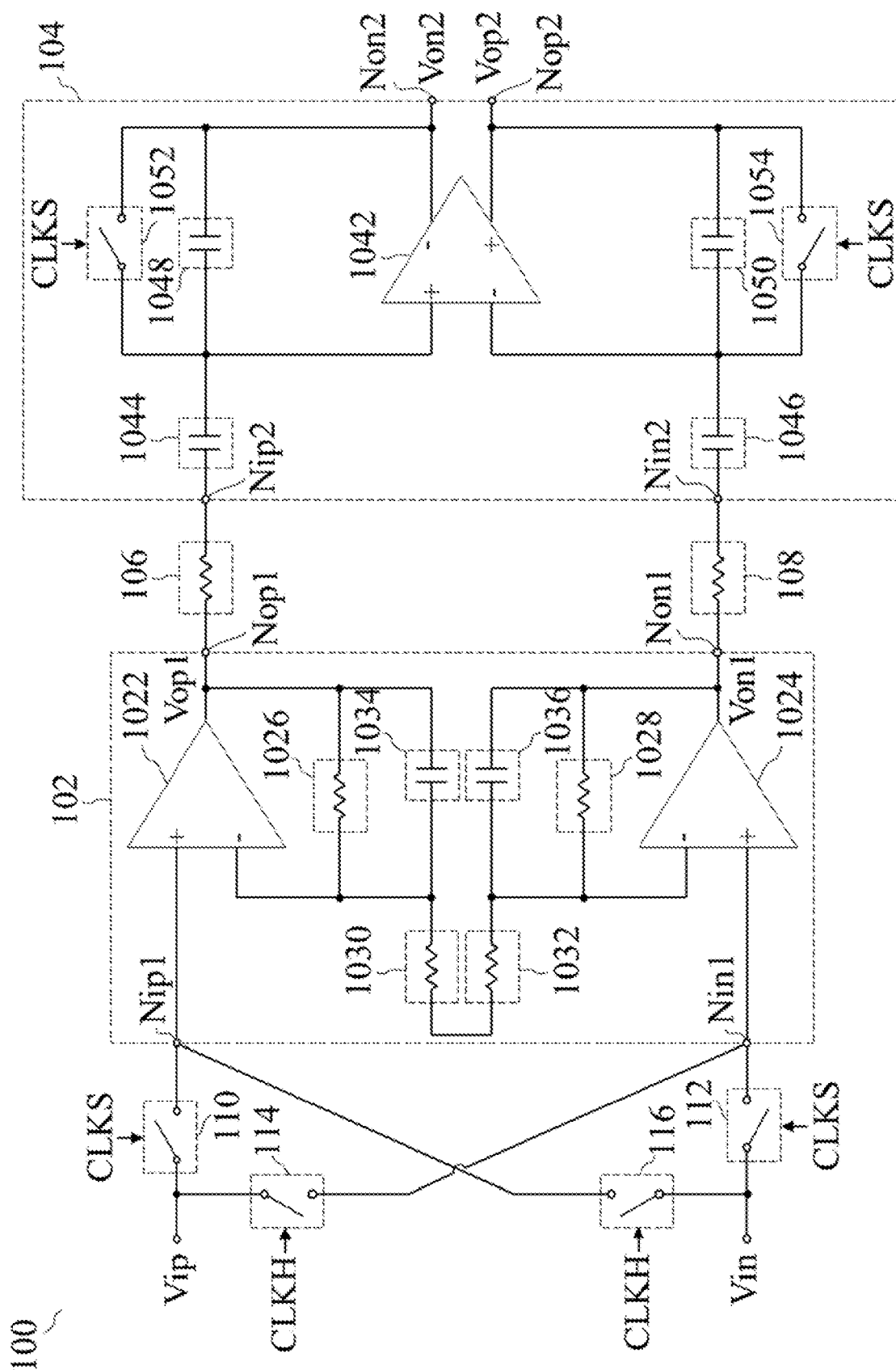


图 1

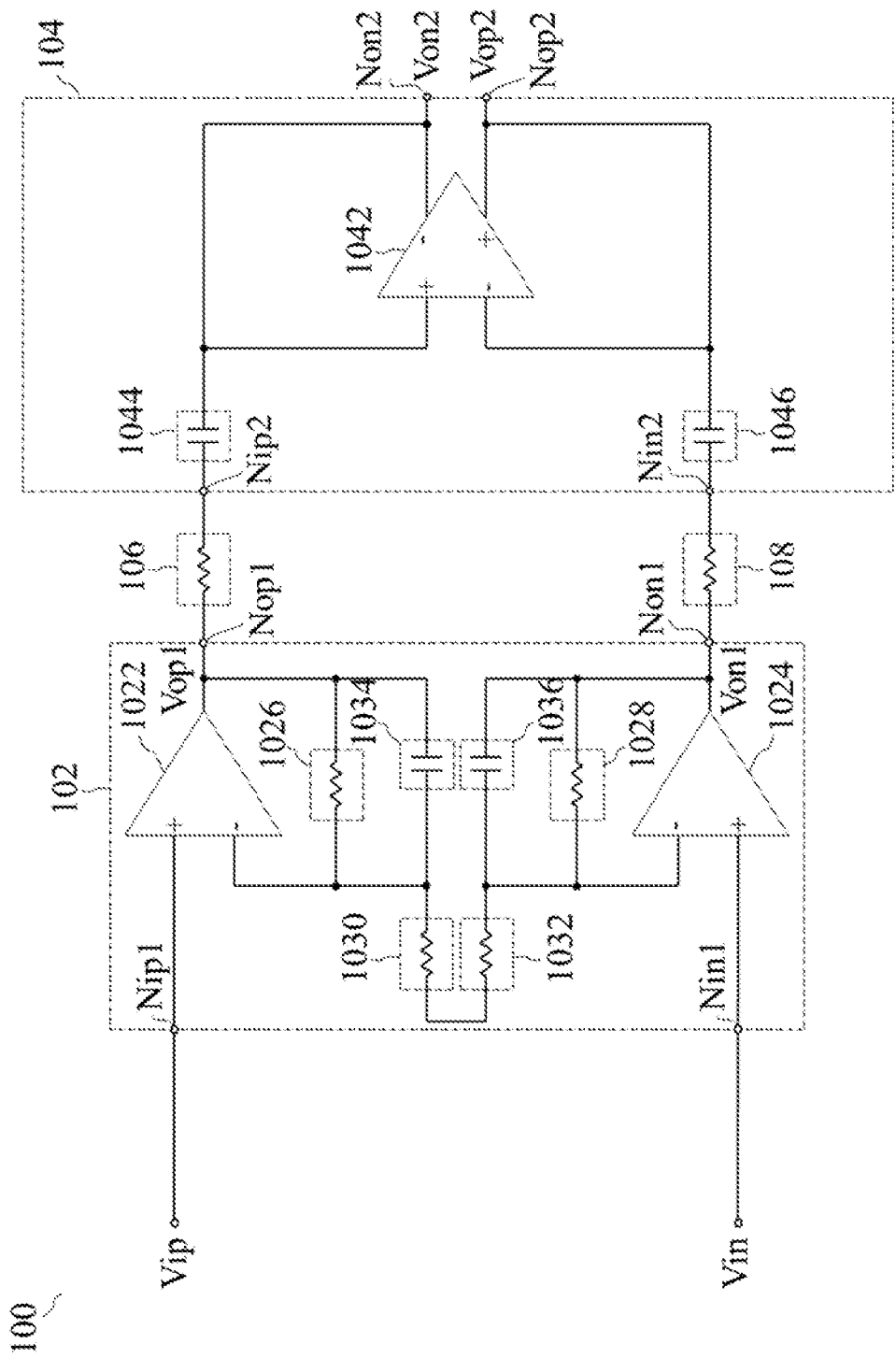


图2

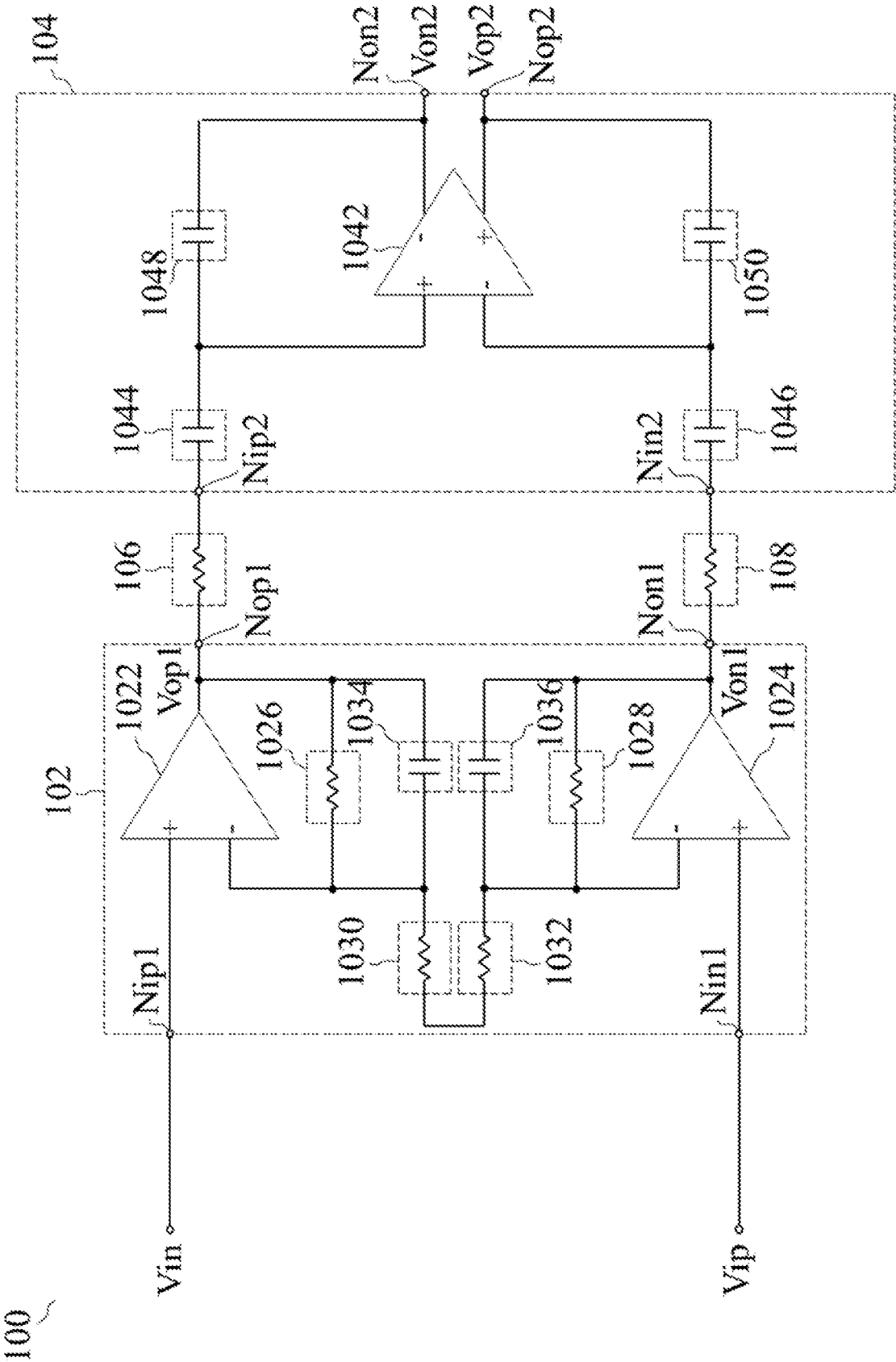


图 3

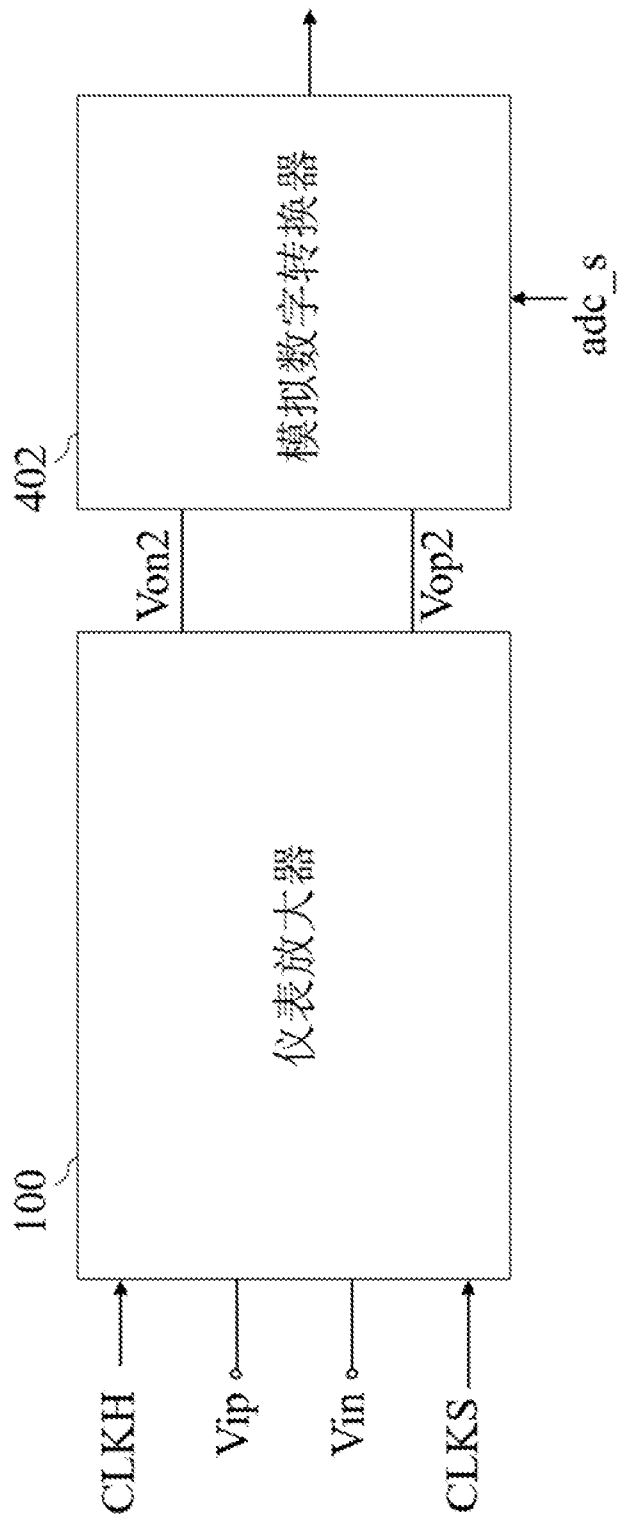
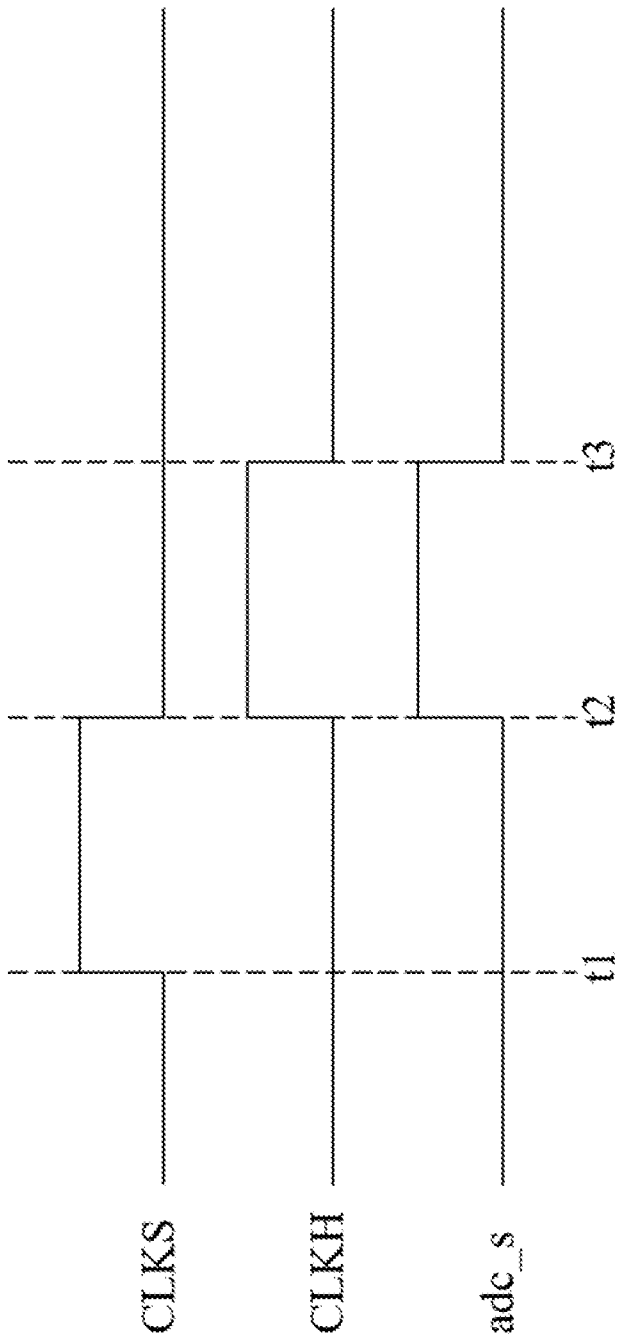


图4



5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/072804

A. CLASSIFICATION OF SUBJECT MATTER

H03F 3/45(2006.01)i; H03F 1/38(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 汇顶科技, 仪表, 放大器, 运算, 放大, 采样, 保持, 电容, 电阻, 差分, 一级, 二级, 开关, 反馈, 增益, 信噪比, sampl+, hold+, capac+ s parall+ s switch+, differen+ 2d amplif+, clos+, on

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	TW 201731209 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 01 September 2017 (2017-09-01) description, pages 12-18, and figures 1-3	1-11
Y	CN 107294501 A (SOUTH CHINA UNIVERSITY OF TECHNOLOGY) 24 October 2017 (2017-10-24) description, paragraphs [0049]-[0151], and figures 2-4	1-11
A	CN 211955788 U (HANGZHOU SILAN MICROELECTRONICS CO., LTD.) 17 November 2020 (2020-11-17) entire document	1-11
A	CN 101414487 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL) 22 April 2009 (2009-04-22) entire document	1-11
A	CN 105490649 A (VANGO (HANGZHOU) TECHNOLOGY CO., LTD.) 13 April 2016 (2016-04-13) entire document	1-11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

08 October 2021

Date of mailing of the international search report

20 October 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/072804**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2016056707 A1 (LINEAR TECHNOLOGY CORPORATION) 25 February 2016 (2016-02-25) entire document	1-11
A	CN 111555721 A (ST MICROELECTRONICS S.R.L.) 18 August 2020 (2020-08-18) entire document	1-11

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2021/072804

Patent document cited in search report				Publication date (day/month/year)		Patent family member(s)	Publication date (day/month/year)
TW	201731209	A	01 September 2017	US	8803559	B2	12 August 2014
				TW	I677186	B	11 November 2019
				TW	I591956	B	11 July 2017
				JP	2012239167	A	06 December 2012
				KR	20120122901	A	07 November 2012
				KR	101919056	B1	15 November 2018
				JP	5938263	B2	22 June 2016
				US	2012274386	A1	01 November 2012
				TW	201301748	A1	01 January 2013
CN	107294501	A	24 October 2017	CN	107294501	B	24 November 2020
CN	211955788	U	17 November 2020	None			
CN	101414487	A	22 April 2009	CN	101414487	B	13 April 2011
CN	105490649	A	13 April 2016	US	2016079941	A1	17 March 2016
				CN	105490649	B	02 November 2018
				US	9634626	B2	25 April 2017
US	2016056707	A1	25 February 2016	US	9685933	B2	20 June 2017
CN	111555721	A	18 August 2020	US	2020259474	A1	13 August 2020

国际检索报告

国际申请号

PCT/CN2021/072804

A. 主题的分类

H03F 3/45 (2006.01) i; H03F 1/38 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

H03F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNPAT, CNKI, WPI, EP0D0C: 汇顶科技, 仪表, 放大器, 运算, 放大, 采样, 保持, 电容, 电阻, 差分, 一级, 二级, 开关, 反馈, 增益, 信噪比, sampl+, hold+, capacit+ s parall+ s switch+, differen+ 2d amplif+, clos+, on

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	TW 201731209 A (半导体能源研究所股份有限公司) 2017年 9月 1日 (2017 - 09 - 01) 说明书第12-18页, 图1-3	1-11
Y	CN 107294501 A (华南理工大学) 2017年 10月 24日 (2017 - 10 - 24) 说明书第[0049]-[0151]段, 图2-4	1-11
A	CN 211955788 U (杭州士兰微电子股份有限公司) 2020年 11月 17日 (2020 - 11 - 17) 全文	1-11
A	CN 101414487 A (北京大学深圳研究生院) 2009年 4月 22日 (2009 - 04 - 22) 全文	1-11
A	CN 105490649 A (万高杭州科技有限公司) 2016年 4月 13日 (2016 - 04 - 13) 全文	1-11
A	US 2016056707 A1 (LINEAR TECHNOLOGY CORPORATION) 2016年 2月 25日 (2016 - 02 - 25) 全文	1-11
A	CN 111555721 A (意法半导体股份有限公司) 2020年 8月 18日 (2020 - 08 - 18) 全文	1-11

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2021年 10月 8日

国际检索报告邮寄日期

2021年 10月 20日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)

中国 北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

徐锦丹

电话号码 86-(10)-53962464

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/072804

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
TW	201731209	A	2017年 9月 1日	US	8803559	B2	2014年 8月 12日
				TW	1677186	B	2019年 11月 11日
				TW	1591956	B	2017年 7月 11日
				JP	2012239167	A	2012年 12月 6日
				KR	20120122901	A	2012年 11月 7日
				KR	101919056	B1	2018年 11月 15日
				JP	5938263	B2	2016年 6月 22日
				US	2012274386	A1	2012年 11月 1日
				TW	201301748	A1	2013年 1月 1日
CN	107294501	A	2017年 10月 24日	CN	107294501	B	2020年 11月 24日
CN	211955788	U	2020年 11月 17日	无			
CN	101414487	A	2009年 4月 22日	CN	101414487	B	2011年 4月 13日
CN	105490649	A	2016年 4月 13日	US	2016079941	A1	2016年 3月 17日
				CN	105490649	B	2018年 11月 2日
				US	9634626	B2	2017年 4月 25日
US	2016056707	A1	2016年 2月 25日	US	9685933	B2	2017年 6月 20日
CN	111555721	A	2020年 8月 18日	US	2020259474	A1	2020年 8月 13日