

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第3区分
 【発行日】平成29年10月26日(2017.10.26)

【公開番号】特開2016-62355(P2016-62355A)
 【公開日】平成28年4月25日(2016.4.25)
 【年通号数】公開・登録公報2016-025
 【出願番号】特願2014-190390(P2014-190390)
 【国際特許分類】

G 0 6 F 1/08 (2006.01)

G 0 6 F 1/12 (2006.01)

【F I】

G 0 6 F 1/04 3 2 0 A

G 0 6 F 1/04 3 4 0 A

【手続補正書】

【提出日】平成29年9月14日(2017.9.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

クロック信号を出力するクロック源と、
 前記クロック源が出力した前記クロック信号の周波数を分周する第1分周回路と、
 前記クロック源が出力した前記クロック信号を第1周波数又は前記第1周波数より小さい第2周波数で出力する周波数可変回路と、
 前記周波数可変回路が出力したクロック信号の周波数を分周する第2分周回路と、
 を備え、

前記周波数可変回路は、

所定の指示に従って、前記クロック源から入力された前記クロック信号を前記第2周波数で出力し、

他の所定の指示に従って、前記クロック源から入力された前記クロック信号を一時的に前記第1周波数で出力して、その後、当該クロック信号の出力を停止し、

前記第2分周回路から出力されるクロック信号と前記第1分周回路から出力されるクロック信号とが同期するよう、前記停止したクロック信号の出力を再開する、

ことを特徴とする半導体集積回路。

【請求項2】

前記周波数可変回路は、前記クロック源から入力された前記クロック信号のトグルを間引く間引き回路である、ことを特徴とする請求項1に記載の半導体集積回路。

【請求項3】

前記周波数可変回路は、前記他の所定の指示に従って、予め決まった数のトグルを一時的に出力し、その後、クロック信号の出力を停止する、ことを特徴とする請求項1又は2に記載の半導体集積回路。

【請求項4】

前記第1分周回路から出力されたクロック信号をゲートする第1クロックゲート回路と、

前記第2分周回路から出力されたクロック信号をゲートする第2クロックゲート回路と、
 とをさらに備え、

前記第1クロックゲート回路及び前記第2クロックゲート回路は、前記所定の指示に従って、入力されたクロック信号をゲートする、

ことを特徴とする請求項1乃至3の何れか1項に記載の半導体集積回路。

【請求項5】

前記周波数可変回路は、前記第1分周回路から出力されるクロック信号が次のサイクルで特定の状態になるタイミングで、クロック信号の出力を再開する、ことを特徴とする請求項1乃至4の何れか1項に記載の半導体集積回路。

【請求項6】

前記クロック源から出力されるクロック信号の周波数を分周する第3分周回路、をさらに備え、

前記第1分周回路の分周比は、前記第3分周回路の分周比より大きい、ことを特徴とする請求項1乃至5の何れか1項に記載の半導体集積回路。

【請求項7】

前記周波数可変回路から出力されるクロック信号の周波数を分周する第4分周回路、をさらに備え、

前記第2分周回路の分周比は、前記第4分周回路の分周比より大きい、ことを特徴とする請求項1乃至6の何れか1項に記載の半導体集積回路。

【請求項8】

請求項1乃至7のいずれか1項に記載の半導体集積回路を備え、

通常モードと該通常モードよりも消費電力が低い省電力モードとで動作可能であり、前記通常モードから前記省電力モードに移行する際に、前記所定の指示が出力され、前記省電力モードから前記通常モードに移行する際に、前記他の所定の指示が出力される、ことを特徴とする装置。

【請求項9】

前記装置は、スキャナ及び前記スキャナで読み取った画像データに対して画像処理を行うスキャナ画像処理手段を備えた装置であり、

前記第1分周回路から出力されたクロック信号および前記第2分周回路から出力されたクロック信号の少なくとも1つは、前記スキャナ画像処理手段に出力される、

ことを特徴とする請求項8に記載の装置。

【請求項10】

前記装置は、プリンタ及びプリンタに出力される画像データに対して画像処理を行うプリンタ画像処理手段を備えた装置であり、

前記第1分周回路から出力されたクロック信号および前記第2分周回路から出力されたクロック信号の少なくとも1つは、前記プリンタ画像処理手段に出力される、

ことを特徴とする請求項8に記載の装置。

【請求項11】

半導体集積回路におけるクロックの制御方法であって、

第1分周回路によって、クロック源が出力した前記クロック信号の周波数を分周するステップと、

周波数可変回路によって、前記クロック源が出力した前記クロック信号を第1周波数又は前記第1周波数より小さい第2周波数で出力するステップと、

第2分周回路によって、前記周波数可変回路が出力したクロック信号の周波数を分周するステップと、

を含み、

前記周波数可変回路において、

所定の指示に従って、前記クロック源から入力された前記クロック信号を前記第2周波数で出力し、

他の所定の指示に従って、前記クロック源から入力された前記クロック信号を一時的に前記第1周波数で出力して、その後、当該クロック信号の出力を停止し、

前記第2分周回路から出力されるクロック信号と前記第1分周回路から出力されるク

ロック信号とが同期するよう、前記停止したクロック信号の出力を再開する、
ことを特徴とするクロックの制御方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明に係る半導体集積回路は、クロック信号を出力するクロック源と、前記クロック源が出力した前記クロック信号の周波数を分周する第1分周回路と、前記クロック源が出力した前記クロック信号を第1周波数又は前記第1周波数より小さい第2周波数で出力する周波数可変回路と、前記周波数可変回路が出力したクロック信号の周波数を分周する第2分周回路と、を備え、前記周波数可変回路は、所定の指示に従って、前記クロック源から入力された前記クロック信号を前記第2周波数で出力し、他の所定の指示に従って、前記クロック源から入力された前記クロック信号を一時的に前記第1周波数で出力して、その後、当該クロック信号の出力を停止し、前記第2分周回路から出力されるクロック信号と前記第1分周回路から出力されるクロック信号とが同期するよう、前記停止したクロック信号の出力を再開する、ことを特徴とする。