



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년10월11일
(11) 등록번호 10-2715784
(24) 등록일자 2024년10월07일

(51) 국제특허분류(Int. Cl.)

H04L 25/08 (2006.01)

(52) CPC특허분류

H04L 25/08 (2013.01)

H04L 25/028 (2013.01)

(21) 출원번호 10-2023-0052017

(22) 출원일자 2023년04월20일

심사청구일자 2023년04월20일

(56) 선행기술조사문헌

KR1020130070248 A*

KR1020210033056 A*

KR1020210125611 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

고려대학교 산학협력단

서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)

(72) 발명자

김철우

서울특별시 강남구 선릉로 221

김성철

서울특별시 동대문구 왕산로 122 (용두동)

(뒷면에 계속)

(74) 대리인

특허법인주연케이알피

전체 청구항 수 : 총 10 항

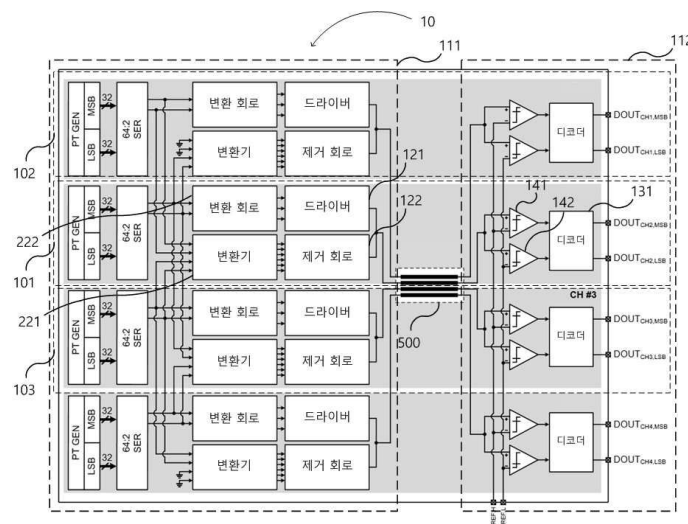
심사관 : 황철규

(54) 발명의 명칭 크로스토크를 제거할 수 있는 용량성 구동 채널을 위한 PAM-4 송수신기 및 그 동작 방법

(57) 요약

본 발명은 PAM-4 송수신기에 관한 것으로, 좀 더 자세하게는 크로스토크를 제거할 수 있는 용량성 구동 채널을 위한 PAM-4 송수신기 및 그 동작 방법에 관한 것이다. 본 발명의 일 실시 예에 따른 PAM-4 송수신기는, 송신단에 배치되는 커플링 캐패시터를 통해, 제1 입력 신호에 기반하여 생성된 PAM-4 신호를 송수신하는 제1 채널 및 상기 제1 채널과 인접하게 배치되는 제2 채널 및 제3 채널을 포함하고, 상기 제1 채널은, 상기 제2 채널의 제2 입력 신호 및 상기 제3 채널의 제3 입력 신호를 수신하는 변환기, 및 상기 변환기와 연결되고, 상기 제2 입력 신호 및 상기 제3 입력 신호로 인해 상기 제1 채널에 발생하는 크로스토크를 제거하는 제거 회로를 포함하고, 상기 제거 회로는, 상기 제2 입력 신호 및 상기 제3 입력 신호에 기반하여, 상기 크로스토크와 대응되는 보상 신호를 출력할 수 있다.

대표도 - 도1



(72) 발명자

심진철

서울특별시 성북구 삼선교로8길 16(삼선동1가)

권영욱

서울특별시 강남구 개포로20길 49(개포동, 파크타운)

소준섭

서울특별시 서초구 양재대로2길 90(우면동, 서초힐스)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711193394
과제번호	2022-0-01171-002
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기획평가원
연구사업명	PIM인공지능반도체핵심기술개발
연구과제명	PIM 고속 데이터 송수신을 위한 지능형 PHY 인터페이스 기술 개발
기 여 율	1/1
과제수행기관명	고려대학교산학협력단
연구기간	2023.01.01 ~ 2023.12.31

명세서

청구범위

청구항 1

PAM-4 송수신기에 있어서,

송신단에 배치되는 커플링 캐패시터를 통해, 제1 입력 신호에 기반하여 생성된 PAM-4 신호를 송수신하는 제1 채널; 및

상기 제1 채널과 인접하게 배치되는 제2 채널 및 제3 채널을 포함하고,

상기 제1 채널은:

상기 제2 채널의 제2 입력 신호 및 상기 제3 채널의 제3 입력 신호를 수신하는 변환기, 및

상기 변환기와 연결되고, 상기 제2 입력 신호 및 상기 제3 입력 신호로 인해 상기 제1 채널에 발생하는 크로스토크를 제거하는 제거 회로를 포함하고,

상기 제거 회로는, 상기 제2 입력 신호 및 상기 제3 입력 신호에 기반하여, 상기 크로스토크와 대응되는 보상 신호를 출력하고,

상기 제1 채널의 수신단은 제1 비교기, 제2 비교기 및 디코더를 포함하고,

상기 제1 비교기는 상기 송신단으로부터 수신된 수신 신호와 제1 기준 전압을 비교하여 제1 비교 결과를 출력하고,

상기 제2 비교기는 상기 수신 신호와 제2 기준 전압을 비교하여 제2 비교 결과를 출력하고,

상기 디코더는 상기 제1 비교 결과와 상기 제2 비교 결과가 동일한지 여부에 근거하여 LSB를 출력하는, PAM-4 송수신기.

청구항 2

제1항에 있어서,

상기 변환기는, 상기 제2 입력 신호 및 상기 제3 입력 신호에 기반하여, 상기 제1 채널에 발생하는 상기 크로스토크의 성분을 판단하고,

상기 제거 회로는, 상기 판단된 크로스토크의 성분과 반대되는 반대 성분을 포함하는 상기 보상 신호를 출력하는, PAM-4 송수신기.

청구항 3

제2항에 있어서,

상기 제거 회로는 복수의 트랜지스터를 포함하고,

상기 크로스토크의 성분에 기반하여, 상기 복수의 트랜지스터 중 적어도 일부를 활성화함으로써, 상기 반대 성분을 포함하는 상기 보상 신호를 출력하는, PAM-4 송수신기.

청구항 4

제1항에 있어서,

상기 제1 채널은,

상기 제1 입력 신호로부터 4개의 신호 레벨을 갖는 상기 PAM-4 신호를 생성하는 드라이버를 포함하고,

상기 PAM-4 신호에 상기 보상 신호를 결합하여 송신하는, PAM-4 송수신기.

청구항 5

제4항에 있어서,

상기 드라이버는:

상기 제1 입력 신호에 포함된 MSB 입력 및 LSB 입력에 기반하여, 기 설정된 가중치를 갖는 3개의 비트 출력을 생성하고,

상기 3개의 비트 출력을 이용하여, 상기 4개의 신호 레벨을 갖는 PAM-4 신호를 생성하는, PAM-4 송수신기.

청구항 6

제4항에 있어서,

상기 제1 채널은, 상기 드라이버와 연결되는 전원을 더 포함하고,

상기 PAM-4 신호 중 기 설정된 패턴을 갖는 신호가 발생하는 경우, 상기 전원을 이용하여 상기 PAM-4 신호가 송신되는 경로에 입력 전압을 인가하는, PAM-4 송수신기.

청구항 7

삭제

청구항 8

제1항에 있어서,

상기 제1 비교 결과는 상기 수신 신호와 상기 제1 기준 전압 간의 제1 전압 마진을 포함하고,

상기 제2 비교 결과는 상기 수신 신호와 상기 제2 기준 전압 간의 제2 전압 마진을 포함하고,

상기 디코더는, 상기 제1 전압 마진 및 상기 제2 전압 마진의 크기를 비교하여 MSB 출력을 생성하는, PAM-4 송수신기.

청구항 9

고밀도 채널로 연결된 송신단 및 수신단을 포함하는 송수신기에 있어서,

상기 송신단은:

커플링 캐패시터를 포함하고, 제1 입력 신호로부터 4-레벨을 갖는 PAM-4 신호를 생성하는 드라이버, 및 적어도 하나의 인접 채널로부터 제2 입력 신호를 수신하고, 상기 제2 입력 신호로 인해 발생하는 크로스토크에 대응되는 보상 신호를 출력하는 제거 회로를 포함하고,

상기 PAM-4 신호에 상기 보상 신호를 결합한 전송 신호를 출력하고,

상기 수신단은:

제1 비교기, 제2 비교기 및, 상기 제1 비교기 및 상기 제2 비교기와 연결되는 디코더를 포함하고,

상기 제1 비교기 및 상기 제2 비교기를 이용하여, 상기 전송 신호를 제1 기준 전압 및 제2 기준 전압과 비교하고,

상기 비교 결과에 기반하여, 상기 디코더를 통해 상기 제1 입력 신호와 대응되는 출력 신호를 생성하고,

상기 디코더는:

상기 제1 비교기의 제1 비교 결과와 상기 제2 비교기의 제2 비교 결과가 동일한지 여부에 근거하여, LSB 출력을 생성하고,

상기 제1 비교 결과에 포함된 제1 전압 마진 및 상기 제2 비교 결과에 포함된 제2 전압 마진의 크기를

비교하여, MSB 출력을 생성하는, 송수신기.

청구항 10

제9항에 있어서,

상기 드라이버는:

상기 제1 입력 신호에 포함되는 MSB 입력 및 LSB 입력에 기반하여, 3개의 비트 출력을 생성하고,

상기 3개의 비트 출력을 이용하여, 상기 4-레벨을 갖는 PAM-4 신호를 생성하는, 송수신기.

청구항 11

제9항에 있어서,

상기 제거 회로는:

상기 제2 입력 신호에 기반하여, 상기 크로스토크의 성분을 판단하고,

상기 크로스토크의 성분의 반대 성분을 포함하는, 상기 보상 신호를 출력하는, 송수신기.

청구항 12

삭제

발명의 설명

기술 분야

[0001] 본 발명은 PAM-4 송수신기에 관한 것으로, 좀 더 자세하게는 크로스토크를 제거할 수 있는 용량성 구동 채널을 위한 PAM-4 송수신기 및 그 동작 방법에 관한 것이다.

배경 기술

[0002] 데이터 전송량의 증가에 따라, 짧은 길이와 큰 병렬 채널을 갖는 송수신기(transceiver)에 대한 요구가 증가하고 있다.

[0003] 이러한 요구에 대한 응답으로, 신호의 대역폭을 증가시키고 전력 소모를 감소시키기 위해, 출력단에 커플링 캐패시터를 연결하는 용량성 구동 채널(capacitive-driven channel) 방식이 활용되고 있다.

[0004] 또한, 0과 1의 2개의 레벨을 이용하는 NRZ(Non-Return-to-Zero) 변조 방식을 벗어나 00, 01, 10, 11의 4개의 레벨을 이용하는 PAM-4(Pulse Amplitude Modulation-4) 변조 방식이 각광받고 있다.

[0005] PAM-4 변조 방식을 이용하면 하나의 UI(Unit Interval)에 2-비트의 신호를 송수신할 수 있어 동일 주파수에서 NRZ 변조 방식 대비 2배의 데이터를 송수신할 수 있다는 이점이 있다. 그러나, 이와 동시에 전압 마진이 작아지게 되며, 여러 노이즈, 채널 간 간섭, 신호 반사(Reflection) 등에 대해 신호의 무결성을 보장하기 어려워진다는 문제가 있다.

[0006] 특히, 채널의 밀도가 높아질수록 인접한 채널들 사이에서 커플링(coupling)되는 성분들에 의해, 신호 간의 간섭이 발생할 수 있다. 또한, 채널의 길이가 짧은 경우, 용량성 커플링(capacitive coupling)에 의한 신호 간의 간섭이 발생할 수 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 송신단에 커플링 캐패시터를 배치함으로써, 용량성 구동 채널을 위한 PAM-4 송수신기를 제공하는 것에 목적이 있다.

[0008] 본 발명은 크로스토크에 대한 보상 신호를 출력하는 제거 회로를 구현함으로써, 인접 채널의 신호에 의해 발생하는 크로스토크를 제거할 수 있는 PAM-4 송수신기를 제공하는 것에 목적이 있다.

과제의 해결 수단

- [0009] 본 발명의 일 실시 예에 따른 PAM-4 송수신기는, 송신단에 배치되는 커플링 캐패시터를 통해, 제1 입력 신호에 기반하여 생성된 PAM-4 신호를 송수신하는 제1 채널 및 상기 제1 채널과 인접하게 배치되는 제2 채널 및 제3 채널을 포함하고, 상기 제1 채널은, 상기 제2 채널의 제2 입력 신호 및 상기 제3 채널의 제3 입력 신호를 수신하는 변환기, 및 상기 변환기와 연결되고, 상기 제2 입력 신호 및 상기 제3 입력 신호로 인해 상기 제1 채널에 발생하는 크로스토크를 제거하는 제거 회로를 포함하고, 상기 제거 회로는, 상기 제2 입력 신호 및 상기 제3 입력 신호에 기반하여, 상기 크로스토크와 대응되는 보상 신호를 출력할 수 있다.
- [0010] 일 실시 예에 따른 상기 변환기는, 상기 제2 입력 신호 및 상기 제3 입력 신호에 기반하여, 상기 제1 채널에 발생하는 상기 크로스토크의 성분을 판단하고, 상기 제거 회로는, 상기 판단된 크로스토크의 성분과 반대되는 반대 성분을 포함하는 상기 보상 신호를 출력할 수 있다.
- [0011] 일 실시 예에 따르면, 상기 제거 회로는 복수의 트랜지스터를 포함하고, 상기 크로스토크의 성분에 기반하여, 상기 복수의 트랜지스터 중 적어도 일부를 활성화함으로써, 상기 반대 성분을 포함하는 상기 보상 신호를 출력할 수 있다.
- [0012] 일 실시 예에 따르면, 상기 제1 채널은, 상기 제1 입력 신호로부터 4개의 신호 레벨을 갖는 상기 PAM-4 신호를 생성하는 드라이버를 포함하고, 상기 PAM-4 신호에 상기 보상 신호를 결합하여 송신할 수 있다.
- [0013] 일 실시 예에 따르면, 상기 드라이버는, 상기 제1 입력 신호에 포함된 MSB 입력 및 LSB 입력에 기반하여, 기 설정된 가중치를 갖는 3개의 비트 출력을 생성하고, 상기 3개의 비트 출력을 이용하여, 상기 4개의 신호 레벨을 갖는 PAM-4 신호를 생성할 수 있다.
- [0014] 일 실시 예에 따르면, 상기 제1 채널은, 상기 드라이버와 연결되는 전원을 더 포함하고, 상기 PAM-4 신호 중 기 설정된 패턴을 갖는 신호가 발생하는 경우, 상기 전원을 이용하여 상기 PAM-4 신호가 송신되는 경로에 입력 전압을 인가할 수 있다.
- [0015] 일 실시 예에 따르면, 상기 제1 채널의 수신단은 제1 비교기, 제2 비교기 및 디코더를 포함하고, 상기 제1 비교기는 상기 송신단으로부터 수신된 수신 신호와 제1 기준 전압을 비교하여 제1 비교 결과를 출력하고, 상기 제2 비교기는 상기 수신 신호와 제2 기준 전압을 비교하여 제2 비교 결과를 출력하고, 상기 디코더는 상기 제1 비교 결과와 상기 제2 비교 결과가 동일한지 여부에 근거하여 LSB 출력을 생성할 수 있다.
- [0016] 일 실시 예에 따르면, 상기 제1 비교 결과는 상기 수신 신호와 상기 제1 기준 전압 간의 제1 전압 마진을 포함하고, 상기 제2 비교 결과는 상기 수신 신호와 상기 제2 기준 전압 간의 제2 전압 마진을 포함하고, 상기 디코더는, 상기 제1 전압 마진 및 상기 제2 전압 마진의 크기를 비교하여 MSB 출력을 생성할 수 있다.
- [0017] 일 실시 예에 따른 고밀도 채널로 연결된 송신단 및 수신단을 포함하는 송수신기에 있어서, 상기 송신단은, 커플링 캐패시터를 포함하고, 제1 입력 신호로부터 4-레벨을 갖는 PAM-4 신호를 생성하는 드라이버, 및 적어도 하나의 인접 채널로부터 제2 입력 신호를 수신하고, 상기 제2 입력 신호로 인해 발생하는 크로스토크에 대응되는 보상 신호를 출력하는 제거 회로를 포함하고, 상기 PAM-4 신호에 상기 보상 신호를 결합한 전송 신호를 출력하고, 상기 수신단은, 제1 비교기, 제2 비교기 및, 상기 제1 비교기 및 상기 제2 비교기와 연결되는 디코더를 포함하고, 상기 제1 비교기 및 상기 제2 비교기를 이용하여, 상기 전송 신호를 제1 기준 전압 및 제2 기준 전압과 비교하고, 상기 비교 결과에 기반하여, 상기 디코더를 통해 상기 제1 입력 신호와 대응되는 출력 신호를 생성할 수 있다.
- [0018] 일 실시 예에 따르면, 상기 드라이버는, 상기 제1 입력 신호에 포함되는 MSB 입력 및 LSB 입력에 기반하여, 3개의 비트 출력을 생성하고, 상기 3개의 비트 출력을 이용하여, 상기 4-레벨을 갖는 PAM-4 신호를 생성할 수 있다.
- [0019] 일 실시 예에 따르면, 상기 제거 회로는, 상기 제2 입력 신호에 기반하여, 상기 크로스토크의 성분을 판단하고, 상기 크로스토크의 성분의 반대 성분을 포함하는, 상기 보상 신호를 출력할 수 있다.
- [0020] 일 실시 예에 따르면, 상기 디코더는, 상기 제1 비교기의 제1 비교 결과 및 상기 제2 비교기의 제2 비교 결과가 동일한지 여부에 근거하여, LSB 출력을 생성하고, 상기 제1 비교 결과에 포함된 제1 전압 마진 및 상기 제2 비교 결과에 포함된 제2 전압 마진의 크기를 비교하여, MSB 출력을 생성할 수 있다.

발명의 효과

- [0021] 본 발명의 PAM-4 송수신기는 용량성 구동 채널을 통해 PAM-4 신호를 송수신함으로써, 출력 신호의 대역폭을 증가시킬 수 있다.
- [0022] 또한, 본 발명의 PAM-4 송수신기는 송신되는 신호에, 인접 채널의 입력 신호에 기반한 보상 신호를 함께 주입함으로써, 송수신되는 신호의 무결성을 향상시킬 수 있다.

도면의 간단한 설명

- [0023] 도 1은 본 발명의 일 실시 예에 따른 PAM-4 송수신기의 회로도다.
- 도 2a는, 도 1의 드라이버의 일 예를 도시한다.
- 도 2b는, 도 1의 변환 회로의 일 예를 도시한다.
- 도 2c는, 도 2b의 변환 회로에 입력되는 데이터 및 변환 회로로부터 출력되는 데이터를 포함하는 표를 도시한다.
- 도 2d는, 도 2a의 드라이버에 의해 생성되는 PAM-4 신호를 도시한다.
- 도 3a는 본 발명에 따른 송신단과 연결되는 전원을 도시한다.
- 도 3b는, 도 3a의 전원이 입력되는 경우의 PAM-4 신호를 도시한다.
- 도 4a는, 도 1의 제거 회로를 포함하는 송신단을 도시한다.
- 도 4b는, 제2 채널 및 제3 채널의 입력에 따른 제거 회로의 출력을 포함하는 표를 도시한다.
- 도 4c는, 도 1의 제거 회로의 회로도의 일 예를 도시한다.
- 도 4d는, 본 발명에 따른 제거 회로와 연결되는 변환기의 일 예를 도시한다.
- 도 5a는, 본 발명에 따른 제1 비교기, 제2 비교기 및 디코더를 포함하는 수신단을 도시한다.
- 도 5b는, 본 발명에 따른 PAM-4 신호와 기준 전압을 도시한다.
- 도 5c는, 도 5a의 디코더가 제1 비교기 및 제2 비교기의 비교 결과에 기반하여 LSB 출력을 결정하는 로직을 도시한다.
- 도 5d는, 도 5a의 디코더가 제1 비교기 및 제2 비교기의 비교 결과에 기반하여 MSB 출력을 결정하는 로직을 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0024] 이하, 첨부된 도면을 참조하여 본 개시(present disclosure)를 설명한다. 본 개시는 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들이 도면에 예시되고 관련된 상세한 설명이 기재되어 있다. 그러나, 이는 본 개시를 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 개시의 사상 및 기술 범위에 포함되는 모든 변경 및/또는 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 도면의 설명과 관련하여, 유사한 구성요소에 대해서는 유사한 참조 부호가 사용되었다.
- [0025] 본 개시 가운데 사용될 수 있는 "포함한다" 또는 "포함할 수 있다" 등의 표현은 개시된 해당 기능, 동작 또는 구성요소 등의 존재를 가리키며, 추가적인 하나 이상의 기능, 동작 또는 구성요소 등을 제한하지 않는다. 또한, 본 개시에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0026] 본 개시에서 "또는" 등의 표현은 함께 나열된 단어들의 어떠한, 그리고 모든 조합을 포함한다. 예를 들어, "A 또는 B"는, A를 포함할 수도, B를 포함할 수도, 또는 A 와 B 모두를 포함할 수도 있다.
- [0027] 본 개시 가운데 "제1," "제2," "첫째," 또는 "둘째," 등의 표현들이 본 개시의 다양한 구성요소들을 수식할 수 있지만, 해당 구성요소들을 한정하지 않는다. 예를 들어, 상기 표현들은 해당 구성요소들의 순서 및/또는 중요

도 등을 한정하지 않는다. 상기 표현들은 한 구성요소를 다른 구성요소와 구분 짓기 위해 사용될 수 있다. 예를 들어, 제1 사용자 기기와 제2 사용자 기기는 모두 사용자 기기이며, 서로 다른 사용자 기기를 나타낸다. 예를 들어, 본 개시의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.

[0028] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해될 수 있어야 할 것이다.

[0029] 본 개시에서 사용한 용어는 단지 특정한 실시 예를 설명하기 위해 사용된 것으로, 본 개시를 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0030] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 개시가 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 개시에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0031] 도 1은 본 발명의 일 실시 예에 따른 PAM-4 송수신기의 회로도다.

[0032] 도 1을 참조하면, 일 실시 예에 따른 PAM-4 송수신기(10)는 고밀도 채널(500)로 연결되어 PAM-4(pulse amplitude modulation-4) 신호를 송수신하는 송신단(111) 및 수신단(112)을 포함할 수 있다.

[0033] 일 실시 예에 따르면, 송신단(111)은 입력 신호를 PAM-4 신호로 변환하여 송신할 수 있다. 또한, 수신단(112)은 수신한 PAM-4 신호를 디코딩하여 입력 신호와 대응되는 출력 신호를 출력할 수 있다.

[0034] 또한, PAM-4 송수신기(10)는 PAM-4 신호를 송수신하기 위한 복수의 채널을 포함할 수 있다.

[0035] 보다 구체적으로, PAM-4 송수신기(10)는 PAM-4 신호를 송수신하기 위한 구성을 포함하는 제1 채널(101)을 포함할 수 있다. 또한, PAM-4 송수신기(10)는 제1 채널(101)과 대응되는 구성을 가지고, 제1 채널(101)과 인접하게 배치되는 제2 채널(102) 및 제3 채널(103)을 포함할 수 있다.

[0036] 이 때, 복수의 채널 각각의 송신단은 입력 신호로부터 PAM-4 신호를 생성하여 송신하는 드라이버, 및 크로스토크(또는, 노이즈)를 제거하기 위한 보상 신호를 생성하는 제거 회로를 포함할 수 있다.

[0037] 또한, 복수의 채널 각각의 수신단은 수신한 신호를 입력 신호와 대응되는 출력 신호로 변환하는, 비교기 및 디코더를 포함할 수 있다.

[0038] 예를 들어, 제1 채널(101)의 송신단은 입력 신호로부터 4-레벨의 PAM-4 신호를 생성하는 드라이버(121) 및 크로스토크를 제거하기 위한 보상 신호를 생성하는 제거 회로(122)를 포함할 수 있다. 또한, 제1 채널(101)의 수신단은 수신된 PAM-4 신호를 변환하여 입력 신호와 대응되는 출력 신호를 생성하는 제1 비교기(141), 제2 비교기(142) 및 디코더(131)를 포함할 수 있다.

[0039] 또한, 일 실시 예에 따르면, 각 채널의 송신단(111)은 PAM-4 신호가 송신되는 경로에 배치되는 커플링 캐패시터(예: 도 2a의 커플링 캐패시터(201))를 포함할 수 있다.

[0040] 즉, 본 발명에 따른 PAM-4 송수신기(10)는 송신단(111)이 커플링 캐패시터(201)를 포함함으로써, 용량성 구동 채널(capacitive-driven channel)을 통해 PAM-4 신호를 송수신하는 송수신기(transceiver)로 참조될 수 있다.

[0041] 앞서 살핀 바와 같이, 본 발명에 따른 PAM-4 송수신기(10)는, 송신단(111)이 커플링 캐패시터(201)를 포함하는, 용량성 구동 채널을 통해 PAM-4 신호를 송수신함으로써, 출력 신호의 대역폭을 증가시킬 수 있다.

[0042] 또한, 본 발명에 따른 PAM-4 송수신기(10)는 용량성 구동 채널을 통해 PAM-4 신호를 송수신함으로써, 신호를 송수신하기 위해 요구되는 전력 소모를 감소시킬 수 있다.

[0043] 도 2a는, 도 1의 드라이버의 일 예를 도시한다. 도 2b는, 도 1의 변환 회로의 일 예를 도시한다. 도 2c는, 도 2b의 변환 회로에 입력되는 데이터 및 변환 회로로부터 출력되는 데이터를 포함하는 표를 도시한다. 도 2d는 도 2a의 드라이버에 의해 생성되는 PAM-4 신호를 도시한다.

[0044] 도 2a를 참조하면, 일 실시 예에 따른 드라이버(121)는 입력 신호를 변환하는 변환 회로(222) 및 변환된 신호가

송신되는 경로에 배치되는 커플링 캐패시터(201)를 포함할 수 있다. 본 발명에 따른 PAM-4 송수신기는 용량성 구동 채널을 통해 PAM-4 신호를 송수신할 수 있다.

- [0045] 단, 드라이버(121)는 변환 회로(222)와 일체로 형성되는 것으로 도시되어 있으나, 이에 한정되는 것은 아니다. 다른 예로써 도 1을 참조하면, 변환 회로(222)는 별도의 구성으로 형성되어 드라이버(121)와 연결될 수 있다.
- [0046] 또한, 도 2b를 참조하면, 변환 회로(222)는 복수의 논리 게이트로 형성될 수 있다. 예를 들어, 변환 회로(222)는 적어도 하나의 AND 게이트 및 적어도 하나의 인버터로 형성될 수 있으나, 변환 회로(222)의 회로 구성은 상술한 예시에 한정되는 것은 아니다.
- [0047] 도 1 및 도 2a 내지 도 2d를 함께 참조하면, 일 실시 예에 따른 드라이버(121)는 변환 회로(222)로부터 수신한 신호에 기반하여, 4-레벨을 갖는 PAM-4 신호를 생성하도록 구성될 수 있다. 보다 구체적으로, 드라이버(121)는 변환 회로(222)에 입력된 MSB 입력 및 LSB 입력에 기반하여, 4개의 신호 레벨을 갖는 PAM-4 신호를 생성할 수 있다.
- [0048] 이를 위해, 먼저, 드라이버(121)는 변환 회로(222)를 이용하여 MSB 입력 및 LSB 입력을 동일한 가중치(thermometer weight)를 갖는 3개의 비트로 변환할 수 있다. 이 때, MSB 입력 및 LSB 입력은 이진 가중치(binary weight)를 갖는 것으로 참조될 수 있다.
- [0049] 예를 들어, 드라이버(121)는, 변환 회로(222)를 이용하여 MSB 입력과 LSB 입력을 각각 “1”의 가중치를 갖는 3개의 비트로 변환할 수 있다.
- [0050] 도 2c를 참조하면, 드라이버(121)는 MSB 입력이 “1”이고 LSB 입력이 “0”인 경우, 변환 회로(222)를 이용하여 수신한 입력 신호를 각각 “1”의 가중치를 갖는 “011”의 비트를 생성할 수 있다. 단, 각각의 입력 또는 출력의 가중치, 및 비트의 수는 상술한 예시에 한정되는 것은 아니다.
- [0051] 이 때, 변환 회로(222)는 이진 가중치를 갖는 MSB 입력 및 LSB 입력을 thermometer 가중치를 갖는 3-비트 신호로 변환하는 B2T 변환기(binary to thermometer converter)로 이해될 수 있다.
- [0052] 나아가, 드라이버(121)는 3-비트 신호를 이용하여, 도 2d에 도시된 바와 같이 서로 다른 4-레벨(예: 000, 001, 011, 111)을 갖는 PAM-4 신호를 생성할 수 있다.
- [0053] 즉, 본 발명에 따른 드라이버(121)는, 동일한 가중치를 갖는 3 비트 신호를 이용하여, 서로 다른 4개의 신호 레벨을 갖는 PAM-4 신호를 생성할 수 있다.
- [0054] 상술한 구성을 통해, 본 발명에 따른 PAM-4 송수신기(10)는 서로 다른 방향으로 변화하는 신호(또는, 서로 다른 엣지(edge))로 인한 신호의 간섭을 방지할 수 있다.
- [0055] 또한, PAM-4 송수신기(10)는 신호 송신을 위해 요구되는 전력 소모를 감소시키고, 송신되는 신호의 품질을 향상시킬 수 있다.
- [0056] 도 3a는 본 발명에 따른 송신단과 연결되는 전원을 도시한다. 도 3b는, 도 3a의 전원이 입력되는 경우의 PAM-4 신호를 도시한다.
- [0057] 도 3a를 참조하면, 일 실시 예에 따른 제1 채널(101)은 드라이버(121)(또는 송신단)와 연결되는 전원(401)을 더 포함할 수 있다.
- [0058] 보다 구체적으로, 제1 채널(101)은 드라이버(121)로부터 출력된 PAM-4 신호가 송신되는 경로와 연결되어, 전압을 인가하는 전원(401)을 더 포함할 수 있다. 이 때, 전원(401)은 직류 전원(DC(direct current) supply)으로 참조될 수 있다.
- [0059] 일 실시 예에 따르면, PAM-4 송수신기(10)는 전원(401)을 이용하여 PAM-4 신호 중 기 설정된 패턴을 갖는 신호가 발생하는 경우, PAM-4 신호의 송신 경로에 전압(예: VDD)을 인가할 수 있다.
- [0060] 예를 들어, PAM-4 신호가 “000”의 비트로 생성되는 경우, PAM-4 송수신기(10)는 전원(401)과 연결된 트랜지스터를 활성화(또는, 온(on))할 수 있다. 또는, PAM-4 신호가 가장 높은 레벨을 갖는 경우, PAM-4 송수신기(10)는 전원(401)과 연결된 트랜지스터를 활성화(또는, 온(on))할 수 있다.
- [0061] 이를 통해, PAM-4 송수신기(10)는 전원(401)을 이용하여 PAM-4 신호의 송신 경로 상에 전압을 인가할 수 있다.
- [0062] 즉, PAM-4 송수신기(10)는 기 설정된 패턴이 발생하는 일정한 확률에 따라, 송신되는 신호에 바이어스 전압

(bias voltage)을 강제할 수 있다.

- [0063] 상술한 구성을 통해, 본 발명의 실시 예에 따른 PAM-4 송수신기(10)는 송수신 채널의 플로팅(floating)으로 인해 수신단에서 발생할 수 있는 오류(error)를 방지할 수 있다.
- [0064] 도 4a는, 도 1의 제거 회로를 포함하는 송신단을 도시한다. 도 4b는, 제2 채널 및 제3 채널의 입력에 따른 제거 회로의 출력을 포함하는 표를 도시한다. 도 4c는, 도 1의 제거 회로의 회로도의 일 예를 도시한다. 도 4d는, 본 발명에 따른 제거 회로와 연결되는 변환기의 일 예를 도시한다.
- [0065] 도 4a 내지 도 4d를 함께 참조하면, 일 실시 예에 따른 제1 채널(101)은 크로스토크를 제거하기 위한 제거 회로(122)를 포함할 수 있다.
- [0066] 보다 구체적으로, 제1 채널(101)은 제2 채널(102)의 제2 입력 신호 및 제3 채널(103)의 제3 입력 신호를 수신하는 변환기(221)를 포함할 수 있다. 또한, 제1 채널(101)은 제2 입력 신호 및 제3 입력 신호에 의해 제1 채널(101)에 발생하는 크로스토크를 제거하기 위한 보상 신호(502)를 출력하는 제거 회로(122)를 포함할 수 있다.
- [0067] 이 때, 도 4a를 참조하면, 일 실시 예에 따른 제거 회로(122)는 단일한 보조 앰프로 참조될 수 있으나, 이에 한정되는 것은 아니다.
- [0068] 또한, 도 4d를 참조하면, 변환기(221)는 복수의 논리 게이트로 형성될 수 있다. 예를 들어, 변환기(221)는 적어도 하나의 AND 게이트 및 적어도 하나의 인버터로 형성될 수 있으나, 변환기(221)의 회로 구성은 상술한 예시에 한정되는 것은 아니다.
- [0069] 먼저, 제거 회로(122)는 변환기(221)를 이용하여 제2 입력 신호 및 제3 입력 신호를 기 설정된 개수의 비트로 변환할 수 있다. 보다 구체적으로, 변환기(221)는 각 채널의 입력 신호에 포함된 MSB 입력 및 LSB 입력에 대해서로 다른 가중치를 적용함으로써, 기 설정된 개수의 비트로 변환할 수 있다.
- [0070] 예를 들어, 변환기(221)는 제2 입력 신호 및 제3 입력 신호에 포함된 각각의 MSB 입력에 “2”의 가중치를 적용하고, 각각의 LSB 입력에 “1”의 가중치를 적용할 수 있다. 이를 통해, 변환기(221)는 제2 입력 신호 및 제3 입력 신호로부터 6 비트의 신호를 생성할 수 있다. 이 때, 6 비트의 신호는 각각 제2 입력 신호의 성분(501A) 및 제3 입력 신호의 성분(501B)을 포함하는 것으로 이해될 수 있다.
- [0071] 또한, 이 때, 변환기(221)는 4 비트의 이진 가중(binary weight) 신호를 6 비트의 thermometer weight 신호로 변환하는 B2T 4-to-6 변환기(binary to thermometer 4-to-6 converter)로 이해될 수 있다. 다만, 변환기(221)에 대한 입력 또는 출력 신호의 비트 수가 이에 한정되는 것은 아니다.
- [0072] 이어서, 제거 회로(122)는 변환기(221)를 통해 획득한 제2 입력 신호의 성분(501A) 및 제3 입력 신호의 성분(501B)에 기반하여, 제1 채널(101)에 발생하는 크로스토크의 성분을 판단할 수 있다.
- [0073] 예를 들어, 도 4a를 참조하면, 제거 회로(122)는 제2 입력 신호의 성분(501A) 및 제3 입력 신호의 성분(501B)이 각각 “+3”인 것에 응답하여, 제1 채널(101)에 발생하는 크로스토크의 성분을 “+6”으로 판단할 수 있다.
- [0074] 도 4b를 참조하면, 제거 회로(122)는 제2 입력 신호의 성분(501A) 및 제3 입력 신호의 성분(501B)이 각각 “11”인 것에 응답하여, 제1 채널(101)에 발생하는 크로스토크의 성분을 “111111”으로 판단할 수 있다.
- [0075] 나아가, 제거 회로(122)는 판단된 크로스토크의 성분과 반대되는 반대 성분을 포함하는 보상 신호(502)를 출력할 수 있다.
- [0076] 예를 들어, 도 4a를 참조하면, 제거 회로(122)는 크로스토크의 성분이 “+6”으로 판단된 경우, “-6”의 성분을 갖는 보상 신호(502)를 출력할 수 있다.
- [0077] 이를 위해, 도 4c를 참조하면, 제거 회로(122)는 복수의 트랜지스터를 포함할 수 있다. 일 실시 예에 따르면, 제거 회로(122)는 판단된 크로스토크의 성분에 기반하여, 복수의 트랜지스터 중 적어도 일부를 활성화(또는, 온)할 수 있다.
- [0078] 보다 구체적으로, 제거 회로(122)는 크로스토크의 비트가 0인 경우 PMOS를 활성화하여 출력을 전원과 단락시킬 수 있다. 또한, 제거 회로(122)는 크로스토크의 비트가 1인 경우 NMOS를 활성화하여 출력을 그라운드(ground)와 단락시킬 수 있다.
- [0079] 예를 들어, 크로스토크가 “001111”로 판단된 경우, 제거 회로(122)는 제1 NMOS(551b), 제2 NMOS(552b), 제3 NMOS(553b), 제4 NMOS(554b), 제5 PMOS(555a), 및 제6 PMOS(556a)를 활성화할 수 있다. 이를 통해, 제거 회로

(122)는 “110000”의 성분을 갖는 보상 신호(502)를 출력할 수 있다.

- [0080] 나아가, 제거 회로(122)는 생성된 보상 신호(502)를 드라이버(121)에서 출력되는 PAM-4 신호에 주입할 수 있다. 따라서, PAM-4 송수신기(10)의 송신단은 드라이버(121)에서 생성된 PAM-4 신호에 보상 신호(502)가 결합된 전송 신호를 수신단으로 송신할 수 있다.
- [0081] 다른 실시 예에 따르면, 제거 회로(122)는 인접한 채널들의 신호 성분(예: 501A, 501B)이 상쇄되어 크로스토크가 발생하지 않는 것으로 판단한 경우, 보상 신호(502)를 출력하지 않을 수 있다.
- [0082] 예를 들어, 제거 회로(122)는 제2 입력 신호의 성분(501A)이 “+3”의 성분을 가지고, 제3 입력 신호의 성분(501B)이 “-3”의 신호를 갖는 경우, 두 성분이 상쇄됨으로써, 크로스토크가 발생하지 않는 것으로 판단할 수 있다. 이 때, 제거 회로(122)는 보상 신호(502)를 생성하지 않을 수 있다.
- [0083] 이를 통해, 본 발명에 따른 PAM-4 송수신기(10)는 제거 회로(122)의 동작에 필요한 전력 소모를 절감할 수 있다.
- [0084] 앞서 살핀 바와 같이, 본 발명의 실시 예에 따른 PAM-4 송수신기(10)는 제거 회로(122)를 이용하여, 인접한 채널의 신호로 인해 발생하는 크로스토크와 대응되는 보상 신호를 생성할 수 있다. 나아가, PAM-4 송수신기(10)는 생성된 보상 신호를 송수신되는 PAM-4 신호에 결합(또는, 주입)함으로써, PAM-4 신호의 크로스토크를 제거할 수 있다.
- [0085] 이를 통해, 본 발명의 실시 예에 따른 PAM-4 송수신기(10)는 인접한 채널 간의 커플링(coupling)으로 인한 간섭을 최소화하고, 송수신되는 신호의 무결성을 향상시킬 수 있다.
- [0086] 도 5a는, 본 발명에 따른 제1 비교기, 제2 비교기 및 디코더를 포함하는 수신단을 도시한다. 도 5b는 본 발명에 따른 PAM-4 신호와 기준 전압을 도시한다. 도 5c는 도 5a의 디코더가 제1 비교기 및 제2 비교기의 비교 결과에 기반하여 LSB 출력을 결정하는 로직을 도시한다. 도 5d는, 도 5a의 디코더가 제1 비교기 및 제2 비교기의 비교 결과에 기반하여 MSB 출력을 결정하는 로직을 도시한다.
- [0087] 도 5a 내지 도 5d를 함께 참조하면, 일 실시 예에 따른 PAM-4 송수신기(10)의 수신단(112)은 제1 비교기(141), 제2 비교기(142) 및 디코더(131)를 이용하여, 수신된 신호(D_{IN})로부터 입력 신호와 대응되는 출력 신호를 출력할 수 있다.
- [0088] 도 5a를 참조하면, 일 실시 예에 따른 수신단(112)은 수신된 신호(D_{IN})와 제1 기준 전압($V_{REF, H}$)을 비교하는 제1 비교기(141) 및 수신된 신호(D_{IN})와 제2 기준 전압($V_{REF, L}$)을 비교하는 제2 비교기(142)를 포함할 수 있다.
- [0089] 이 때, 도 5b를 참조하면, 제1 기준 전압($V_{REF, H}$)은 4개의 전압 레벨(11, 10, 00, 01)로 구성된 PAM-4 신호(D_{IN}) 중 “11” 레벨과 “10” 레벨 사이의 전압으로 설정될 수 있다. 또한, 제2 기준 전압($V_{REF, L}$)은 PAM-4 신호(D_{IN}) 중 “00” 레벨과 “01” 레벨 사이의 전압으로 설정될 수 있다.
- [0090] 이 때, 4개의 전압 레벨 각각은 데이터 인코딩을 통해 “11” “10” “00” “01”의 데이터가 할당될 수 있다.
- [0091] 또한, 수신단(112)은 제1 비교기(141) 및 제2 비교기(142)와 연결되는 디코더(131)를 포함할 수 있다.
- [0092] 일 실시 예에 따르면, 디코더(131)는 제1 비교기(141)의 제1 비교 결과 및 제2 비교기(142)의 제2 비교 결과에 기반하여, MSB 출력 및 LSB 출력을 포함하는 출력 신호를 생성할 수 있다.
- [0093] 보다 구체적으로, 디코더(131)는 제1 비교 결과 및 제2 비교 결과에 기반하여, 서로 다른 도메인(domain) 상에서 각각 MSB 출력 및 LSB 출력을 결정할 수 있다.
- [0094] 예를 들어, 디코더(131)는 제1 비교 결과와 제2 비교 결과가 동일한지 여부에 근거하여 LSB 출력을 결정할 수 있다. 또한, 디코더(131)는 제1 비교 결과와 제2 비교 결과 각각에 포함된 전압 마진의 크기에 근거하여, MSB 출력을 결정할 수 있다.
- [0095] 일 실시 예에 따르면, 디코더(131)는 전압 도메인(voltage domain)에서 제1 비교 결과 및 제2 비교 결과가 동일한지 여부에 근거하여, LSB 출력을 결정할 수 있다.
- [0096] 예를 들어, 수신된 신호가 “11” 레벨을 갖는 경우, 해당 신호의 전압 레벨은 제1 기준 전압 및 제2 기준 전압보다 높은 값을 가지므로, 제1 비교 결과와 제2 비교 결과는 “H”로 출력될 수 있다. 따라서, 제1 비교 결과

및 제2 비교 결과가 “H” 로 동일한 값을 가지므로, 디코더(131)는 LSB 출력을 “1” 로 결정할 수 있다.

- [0097] 다른 예를 들어, 수신된 신호가 “10” 레벨을 갖는 경우, 해당 신호의 전압 레벨은 제1 기준 전압보다 낮고 제2 기준 전압 보다 높은 값을 가지므로, 제1 비교 결과는 “L” 로 출력되고, 제2 비교 결과는 “H” 로 출력될 수 있다. 따라서, 제1 비교 결과와 제2 비교 결과가 서로 다른 값을 가지므로, 디코더(131)는 LSB 출력을 “0” 으로 결정할 수 있다.
- [0098] 또한, 디코더(131)는 시간 도메인(time domain)에서 제1 비교 결과에 포함된 제1 전압 마진과 제2 비교 결과에 포함된 제2 전압 마진의 크기에 근거하여, MSB 출력을 결정할 수 있다. 이 때, 제1 전압 마진은 수신된 신호의 전압 레벨과 제1 기준 전압 간의 차이(또는, 마진)로 이해될 수 있다. 또한, 제2 전압 마진은 수신된 신호의 전압 레벨과 제2 기준 전압 간의 차이로 이해될 수 있다.
- [0099] 예를 들어, 수신된 신호가 “11” 의 전압 레벨을 갖는 경우, 해당 신호의 전압 레벨과 제1 기준 전압 간의 제1 전압 마진이, 제2 기준 전압과의 제2 전압 마진보다 작으므로, 디코더(131)는 MSB 출력을 “1” 로 결정할 수 있다.
- [0100] 다른 예를 들어, 수신된 신호가 “01” 레벨을 갖는 경우, 해당 신호의 전압 레벨과 제1 기준 전압 간의 제1 전압 마진이 제2 기준 전압과의 제2 전압 마진보다 크므로, 디코더(131)는 MSB 출력을 “0” 으로 결정할 수 있다.
- [0101] 이를 위해, 디코더(131)는 시간 도메인에서 제1 전압 마진 및 제2 전압 마진을 비교하기 위하여 시간 비교기(time comparator) 회로를 더 포함할 수 있다. 이 때, 시간 비교기 회로는 클럭(CK) 신호에 의해 새로고침(refresh)되고, 새로고침 이후 최초로 발생하는 신호를 감지할 수 있다.
- [0102] 앞서 살핀 바와 같이, 본 발명의 실시 예에 따른 PAM-4 송수신기(10)(또는, 디코더(131))는 제1 비교기(141) 및 제2 비교기(142)와 제1 기준 전압 및 제2 기준 전압을 이용하여, 서로 다른 도메인 상에서 신호를 디코딩할 수 있다.
- [0103] 이를 통해, PAM-4 송수신기(10)는 PAM-4 신호의 디코딩에 요구되는 비교기 및 기준 전압의 소요를 절감할 수 있다.
- [0104] 이상과 같이 본 발명에 대해서 예시한 도면을 참조로 하여 설명하였으나, 본 명세서에 개시된 실시 예와 도면에 의해 본 발명이 한정되는 것은 아니며, 본 발명의 기술사상의 범위 내에서 통상의 기술자에 의해 다양한 변형이 이루어질 수 있음은 자명하다. 아울러 앞서 본 발명의 실시 예를 설명하면서 본 발명의 구성에 따른 작용 효과를 명시적으로 기재하여 설명하지 않았을 지라도, 해당 구성에 의해 예측 가능한 효과 또한 인정되어야 함은 당연하다.

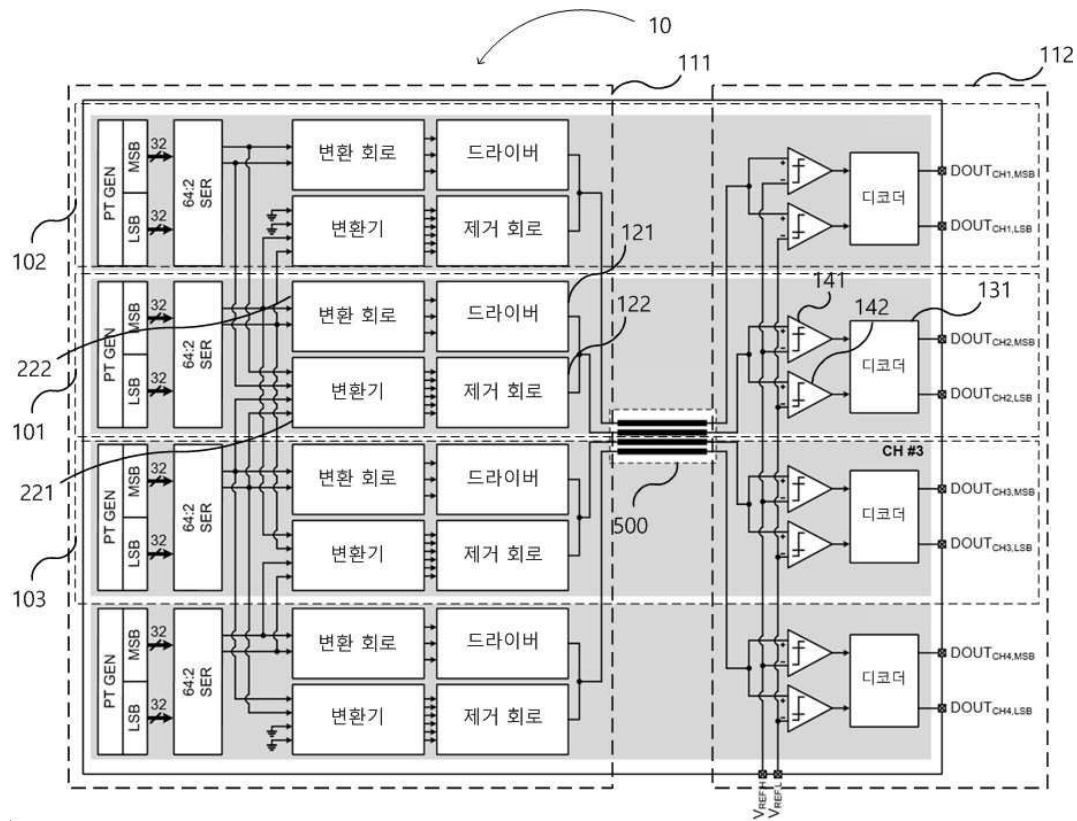
부호의 설명

- [0105] 10: PAM-4 송수신기
 101: 제1 채널
 102: 제2 채널
 103: 제3 채널
 111: 송신단
 112: 수신단
 121: 드라이버
 122: 제거 회로
 131: 디코더
 141: 제1 비교기
 142: 제2 비교기
 201: 커플링 캐패시터
 221: 변환기

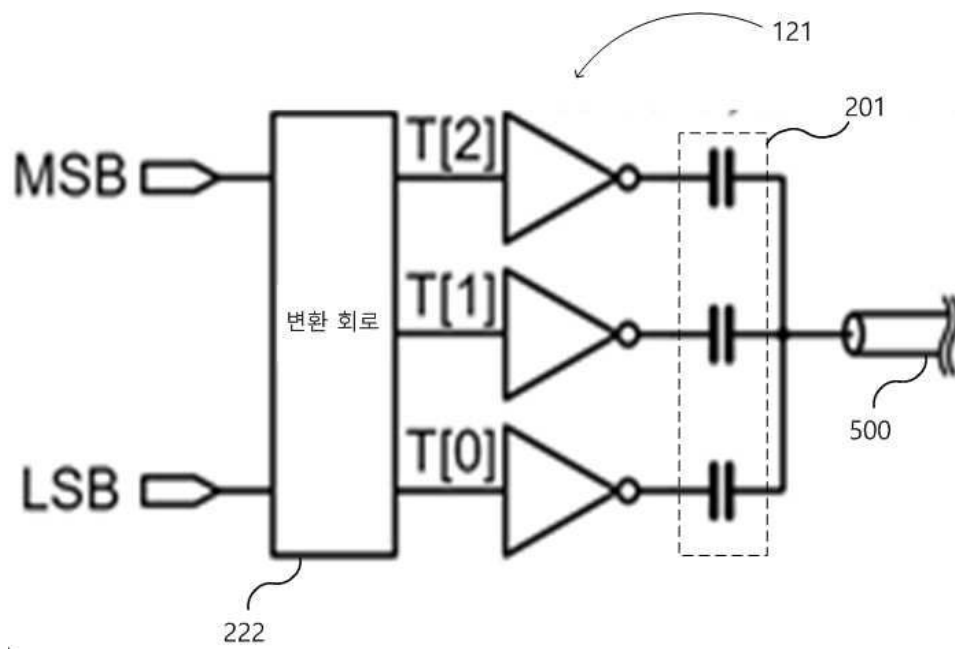
222: 변환 회로
 401: 전원
 500: 고밀도 채널
 501A, 501B: 성분
 502: 보상 신호
 551a 내지 556a: NMOS
 551b 내지 556b: PMOS

도면

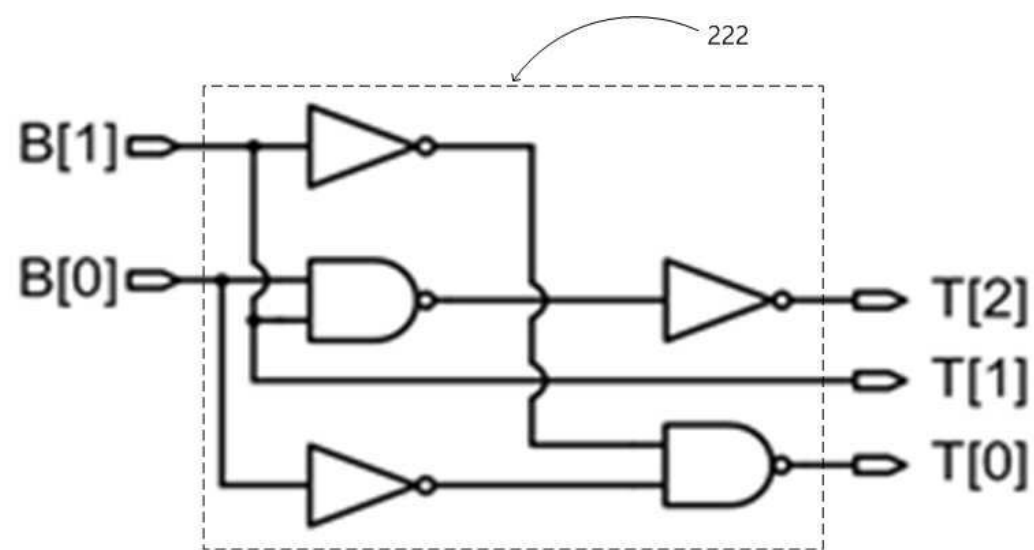
도면1



도면2a



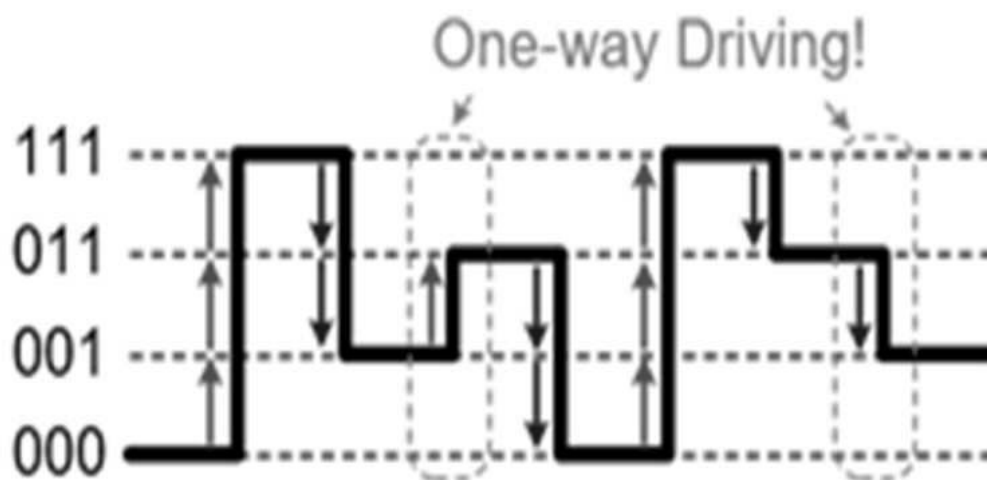
도면2b



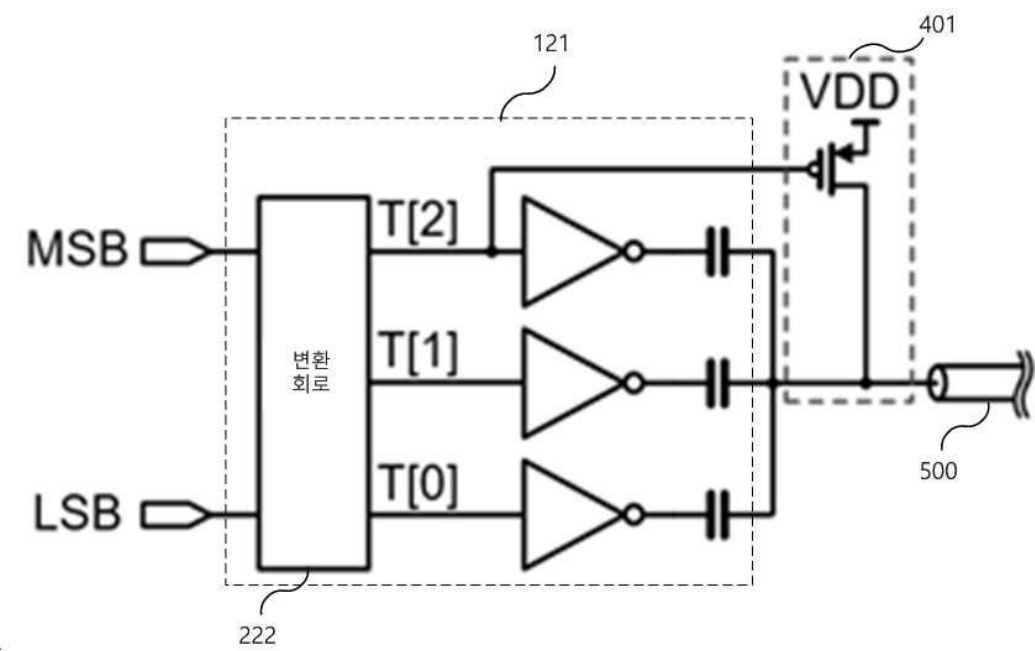
도면2c

B[1]	B[0]	T[2]	T[1]	T[0]
0	0	0	0	0
0	1	0	0	1
1	0	0	1	1
1	1	1	1	1

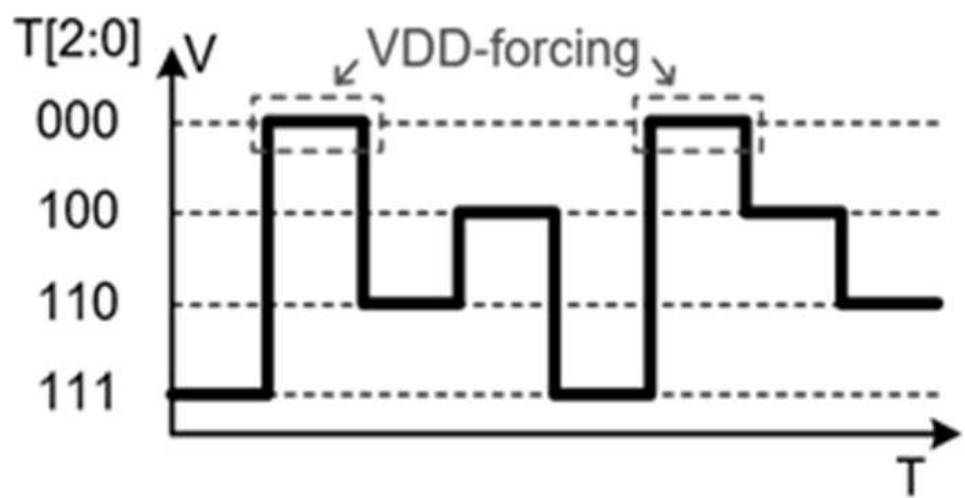
도면2d



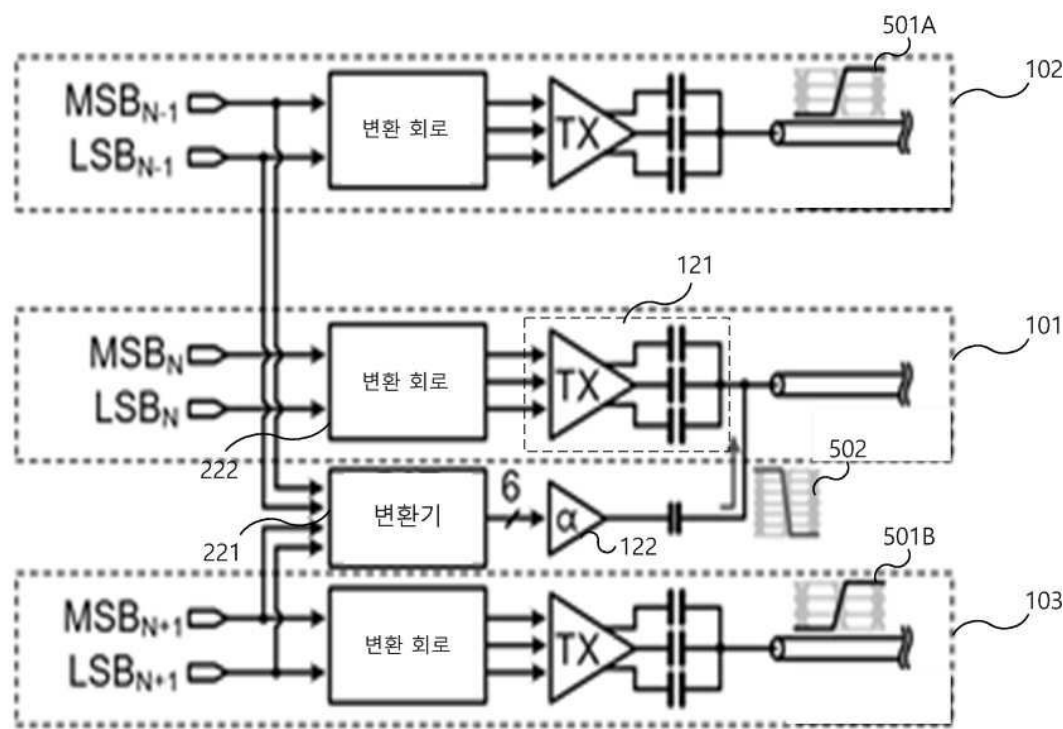
도면3a



도면3b



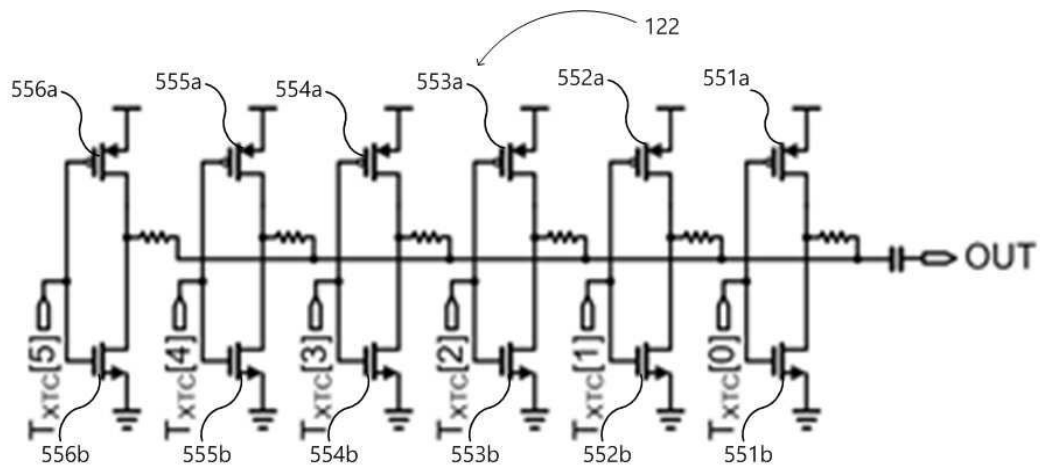
도면4a



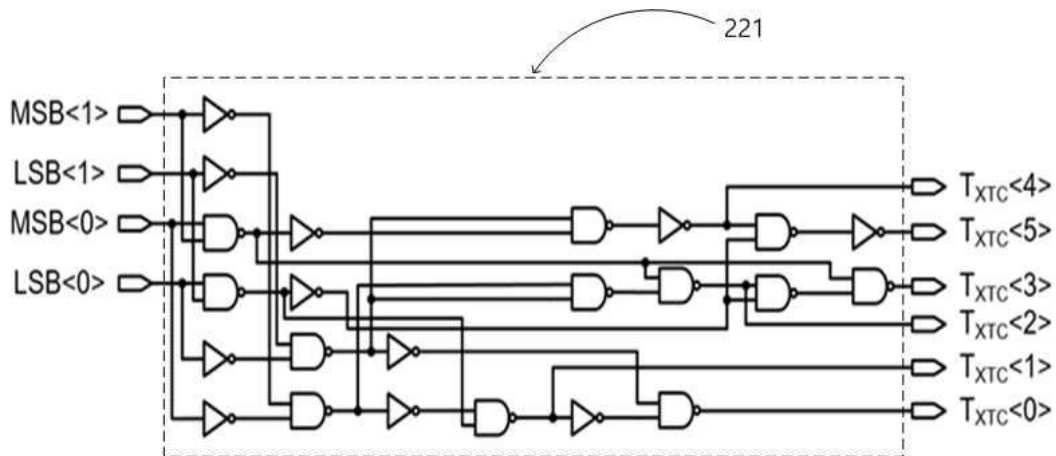
도면4b

CH _{N-1}		CH _{N+1}		T _{XTC} [5:0]
MSB	LSB	MSB	LSB	
0	0	0	0	000000
0	0	0	1	000001
0	1	0	0	
0	1	0	1	000011
0	0	1	0	
1	0	0	0	
0	0	1	1	000111
1	0	0	1	
0	1	1	0	
1	1	0	0	
0	1	1	1	001111
1	1	0	1	
1	0	1	0	
1	0	1	1	011111
1	1	1	0	
1	1	1	1	111111

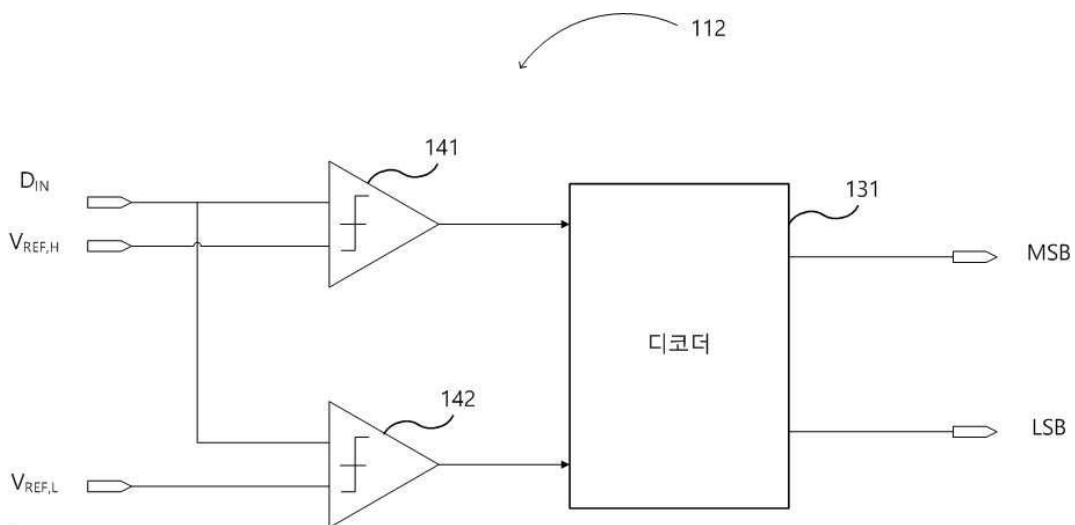
도면4c



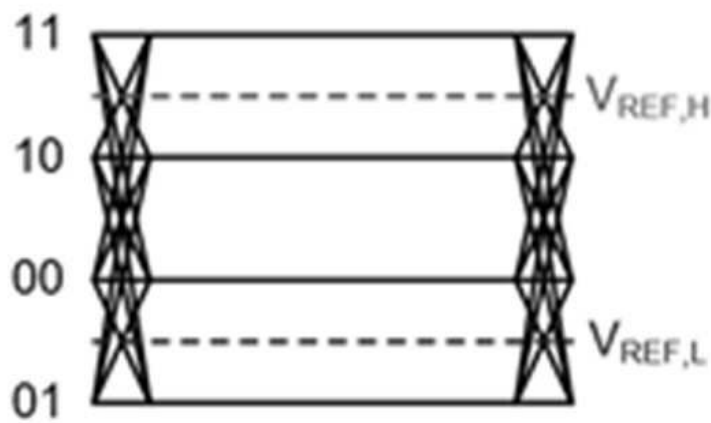
도면4d



도면5a



도면5b



도면5c

Voltage domain (LSB)

	COMP _H	COMP _L
11	H	H
10	L	H
00	L	H
01	L	L

$$LSB = COMP1 + \overline{COMP2}$$

도면5d

Time domain (MSB)

	COMP _H	COMP _L
11	Slow	Fast
10	Slow	Fast
00	Fast	Slow
01	Fast	Slow

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 1

【변경전】

PAM-4 송수신기에 있어서,

송신단에 배치되는 커플링 캐패시터를 통해, 제1 입력 신호에 기반하여 생성된 PAM-4 신호를 송수신하는 제1 채널; 및

상기 제1 채널과 인접하게 배치되는 제2 채널 및 제3 채널을 포함하고,

상기 제1 채널은:

상기 제2 채널의 제2 입력 신호 및 상기 제3 채널의 제3 입력 신호를 수신하는 변환기, 및

상기 변환기와 연결되고, 상기 제2 입력 신호 및 상기 제3 입력 신호로 인해 상기 제1 채널에 발생하는 크로스토크를 제거하는 제거 회로를 포함하고,

상기 제거 회로는, 상기 제2 입력 신호 및 상기 제3 입력 신호에 기반하여, 상기 크로스토크와 대응되는 보상 신호를 출력하고,

상기 제1 채널의 수신단은 제1 비교기, 제2 비교기 및 디코더를 포함하고,

상기 제1 비교기는 상기 송신단으로부터 수신된 수신 신호와 제1 기준 전압을 비교하여 제1 비교 결과를 출력하고,

상기 제2 비교기는 상기 수신 신호와 제2 기준 전압을 비교하여 제2 비교 결과를 출력하고,

상기 디코더는 상기 제1 비교 결과와 상기 제2 비교 결과가 동일한지 여부에 근거하여 LSB를 출력하는, PAM-4 송수신기.

【변경후】

PAM-4 송수신기에 있어서,

송신단에 배치되는 커플링 캐패시터를 통해, 제1 입력 신호에 기반하여 생성된 PAM-4 신호를 송수신하는 제1 채널; 및

상기 제1 채널과 인접하게 배치되는 제2 채널 및 제3 채널을 포함하고,

상기 제1 채널은:

상기 제2 채널의 제2 입력 신호 및 상기 제3 채널의 제3 입력 신호를 수신하는 변환기, 및

상기 변환기와 연결되고, 상기 제2 입력 신호 및 상기 제3 입력 신호로 인해 상기 제1 채널에 발생하는 크로스토크를 제거하는 제거 회로를 포함하고,

상기 제거 회로는, 상기 제2 입력 신호 및 상기 제3 입력 신호에 기반하여, 상기 크로스토크와 대응되는 보상 신호를 출력하고,

상기 제1 채널의 수신단은 제1 비교기, 제2 비교기 및 디코더를 포함하고,

상기 제1 비교기는 상기 송신단으로부터 수신된 수신 신호와 제1 기준 전압을 비교하여 제1 비교 결과를 출력하고,

상기 제2 비교기는 상기 수신 신호와 제2 기준 전압을 비교하여 제2 비교 결과를 출력하고,

상기 디코더는 상기 제1 비교 결과와 상기 제2 비교 결과가 동일한지 여부에 근거하여 LSB를 출력하는, PAM-4 송수신기.