



(12)发明专利

(10)授权公告号 CN 106575652 B

(45)授权公告日 2019.11.05

(21)申请号 201580043480.2

(22)申请日 2015.08.13

(65)同一申请的已公布的文献号  
申请公布号 CN 106575652 A

(43)申请公布日 2017.04.19

(30)优先权数据  
62/070,027 2014.08.14 US

(85)PCT国际申请进入国家阶段日  
2017.02.13

(86)PCT国际申请的申请数据  
PCT/US2015/045022 2015.08.13

(87)PCT国际申请的公布数据  
W02016/025693 EN 2016.02.18

(73)专利权人 欧克特沃系统有限责任公司  
地址 美国德克萨斯州

(72)发明人 M·穆尔图萨 G·A·弗朗茨

(74)专利代理机构 北京派特恩知识产权代理有限公司 11270  
代理人 胡春光 张颖玲

(51)Int.Cl.  
H01L 27/02(2006.01)

(56)对比文件  
US 5696029 A,1997.12.09,  
US 2008/0290486 A1,2008.11.27,  
US 2008/0290486 A1,2008.11.27,  
US 2011/0233753 A1,2011.09.29,  
US 2010/0052135 A1,2010.03.04,

审查员 朱永全

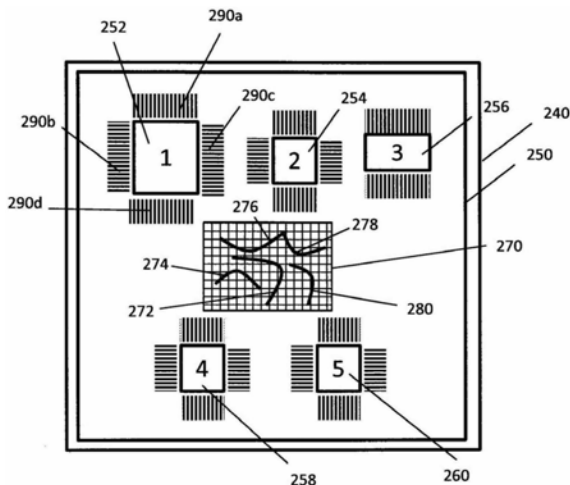
权利要求书3页 说明书7页 附图10页

(54)发明名称

用于系统级封装(SIP)器件的改良基板

(57)摘要

公开了能将专用、通用或标准基板用于类似系统SIP装配的方法、系统和器件。由系统的互连方案限定的所需的定制是在封装装配过程中通过在垫上使用引线接合而建立适当的连接进行的,所述垫布置在基板上并且为定制的目的而有意地留下了开口。引线接合链接可根据给定系统设计的需要来改变。



1. 一种封装,包括:

基板,所述基板包含一个或多个导电层,其中,所述导电层中的一个或多个使用多个通孔中的至少一个通孔连接到所述基板的表面上的一个或多个器件引线接合垫,

其中,所述基板包括在所述基板的所述表面上的多个配置垫,所述多个配置垫布置在至少一个阵列中并用所述多个通孔中的一个或多个通孔连接到所述一个或多个导电层;

具有外部连接器的多个电路,所述多个电路使用一个或多个器件引线接合垫装配在所述基板的所述表面上;

其中,所述一个或多个器件引线接合垫的至少一个器件引线接合垫通过所述基板的所述一个或多个导电层电连接到所述多个配置垫中的至少一个配置垫;和

一个或多个接合线,所述接合线使用所述配置垫中的两个或更多个互连所述多个电路的多个部分,

其中,所述多个电路、所述基板和所述接合线都包含在封装内。

2. 根据权利要求1所述的封装,其中,所述一个或多个器件引线接合垫、所述多个电路和所述多个配置垫位于所述基板的顶面上。

3. 根据权利要求1所述的封装,其中,所述基板进一步包括:

与在所述封装外部上的另一组外部连接器互连的预选的输入和输出。

4. 根据权利要求1所述的封装,其中,所述多个电路包括下面的一个或多个:

传感器、存储器、数字部件、模拟部件以及其他分立器件,电源管理部件、其他SIP、基板、通信部件或非硅基电路。

5. 根据权利要求1所述的封装,其中,所述多个配置垫中的至少一个是跳线垫。

6. 根据权利要求1所述的封装,其中,所述基板是配置成应用于具有不同部件或操作特性的系统的通用基板。

7. 一种用于系统集成的封装,包括:

基板,所述基板包含在所述基板上表面上的多个芯片垫,

其中,所述多个芯片垫中的每个芯片垫都有一个或多个关联的器件引线接合垫,

其中,所述基板包含一个或多个导电层,所述导电层具有使用至少一个通孔连接到所述基板的所述上表面上的多个配置垫的刻蚀部分,

其中,所述配置垫布置在至少一个阵列中;

装配在所述基板的所述上表面上的所述芯片垫上的多个电路,所述多个电路具有与所述器件引线接合垫中的一个或多个分开连接的外部连接器;和

一个或多个接合线,所述一个或多个接合线使用所述基板的所述上表面上的所述配置垫中的一个或多个互连所述多个电路的多个部分。

8. 一种基板,包括:

在所述基板内的多个导电层,所述多个导电层包含刻蚀部分;

在所述基板的表面上的多个配置垫,所述多个配置垫布置在与所述刻蚀部分互连的至少一个阵列中;以及

布置在所述基板的所述表面上的多个芯片垫,

其中,每个芯片垫都具有一个或多个关联的器件引线接合垫,所述器件引线接合垫与所述刻蚀部分互连,以使所述关联的器件引线接合垫中的一个或多个与所述多个配置垫互

连。

9. 根据权利要求8所述的基板,其中,所述基板进一步包括:

至少一个电感器,该至少一个电感器具有与所述至少一个电感器关联的接合垫。

10. 根据权利要求9所述的基板,其中,所述基板进一步包括:

用于一个或多个电容器的一个或多个附件。

11. 一种用于互连基板(250)上的电路(302、304)的方法(600),包括:

(601) 在包括多个配置垫(360、362)的基板上布置多个电路,所述多个配置垫(360、362)布置在所述基板的表面上的阵列(306)中,

其中,所述多个电路与所述多个配置垫中的至少两个垫电连接;和

(602) 使用连接两个或更多个配置垫的引线接合(368),在所述电路中的至少两个之间产生预选的互连。

12. 根据权利要求11所述的方法,进一步包括:

使用所述基板中的导电层,在所述电路的多个部分之间产生预选的固定互连。

13. 根据权利要求11或12所述的方法,其中,所述配置垫中的至少一个是跳线垫,并且在所述电路中的至少两个之间使用引线接合的预选的互连包括与所述跳线垫的连接。

14. 根据权利要求11或12所述的方法,其中,所述电路中的至少一个包括下面的一个或多个:

传感器、存储器、数字器件、模拟器件以及其他分立器件和部件。

15. 根据权利要求11或12所述的方法,其中,至少一个基板具有在所述基板内的至少一个金属层。

16. 根据权利要求11或12所述的方法,其中,多个电路中的每个都包括至少一个外部连接器,所述方法进一步包括:

电连接所述外部连接器至引线接合垫。

17. 根据权利要求14所述的方法,其中,所述其他分立器件和部件是电源管理器件、其他SIP、基板、通信或非硅基电路。

18. 一种组装集成系统的方法(700),包括:

(701) 在第一基板(250)上以第一配置布置多个第一电路(302、304),所述第一基板(250)具有多个芯片垫(252、254、256、258、260)、多个引线接合垫(290a、290b、290c、290d)和布置在所述基板的表面上的阵列(306)中的多个配置垫(360、362),

其中,所述多个电路中的每个与所述多个引线垫中的至少一个电连接(330、332),并且其中,所述多个引线接合垫中的每个与所述多个配置垫中的至少一个电连接(340、342);

(702) 使用互连所述多个第一电路的接合线(368)连接所述多个配置垫中的两个或更多个,以形成第一集成系统;

(703) 在第二基板上以第二配置布置多个第二电路,

其中,第二基板具有与第一基板相同的布局 and 结构;和

(704) 使用互连所述多个第二电路的接合线连接第二基板的多个配置垫中的两个或更多个,以形成第二集成系统,

其中,第一集成系统不同于第二集成系统。

19. 根据权利要求18所述的方法,其中,所述电路中的至少一个包括下面的一个或多

个：

传感器、存储器、数字器件、模拟器件以及其他分立器件和部件。

20. 根据权利要求18或19所述的方法，其中，至少一个基板具有在所述基板内的至少一个金属层。

21. 根据权利要求18或19所述的方法，其中，多个电路中的每个都包括至少一个外部连接器，所述方法进一步包括：

电连接所述外部连接器至引线接合垫。

22. 根据权利要求18或19所述的方法，其中，所述配置垫中的至少一个是跳线垫。

23. 根据权利要求19所述的方法，其中，所述其他分立器件和部件是电源管理器件、其他SIP、基板、通信或非硅基电路。

## 用于系统级封装(SIP)器件的改良基板

### 技术领域

[0001] 本公开涉及在单个封装中封装一个、两个或更多个半导体电路和其他器件。

### 背景技术

[0002] 系统级封装(“SIP”)在半导体工业中可用于将多个集成电路、其他器件和无源部件装配在一个封装中。SIP具有吸引力是因为它们能使微电子系统小型化。例如,尺寸为数万平方厘米的印刷电路板(“PCB”)可被小型化成约5平方厘米或更小的单个封装。SIP能用不同器件制造技术来集成器件,例如,数字器件、模拟器件、存储器以及其他装置和部件(例如,要不然不能或不可实现像专用集成电路(“ASIC”)或片上系统(“SoC”)一样集成在单个硅电路中的分立电路、器件、传感器、电源管理器件和其他SIP)。SoC是指用在半导体工业中的、在单片硅上包含不同功能电路块以形成一个系统电路的器件。SIP中所使用的分立电路可包括非硅基电路。

[0003] SIP的另一个好处是,它能够在进一步将一些或所有部件集成为单片硅电路以产生SoC之前建立测试系统的原型。

[0004] 对于常规SIP,也被称为多芯片模块(MCM),每个新的常规SIP系统都需要有独特的定制基板。这种定制基板通常包括独特的设计、大量的工程和大量的制造准备成本,从而导致高的成本和较长的周期时间。这些都是必须低成本和快速成型情况下的明显的障碍。这些附加成本和较长周期时间还妨碍了低容量系统发展到利用使用SIP以将多个芯片集成到系统中的附加好处。因此,存在未得到满足的需求,需要可改变的基板和PCB,其仍能对SIP执行所有这些重要功能。

### 发明内容

[0005] 根据一些实施例,系统设计和板(PCB)设计的简化可通过减少SIP中所使用的层数,允许对一组系统通过采用引线接合阵列来重复使用单个基板来实现。引线接合阵列允许根据一组系统中的每个系统所需的引线接合连接来改变引线接合连接,提供可改变的基板和PCB。

[0006] 在一些实施例中,提供了用于SIP器件的改良基板。

[0007] 根据一些实施例,提供了一种为预选系统选择性互连单个封装中的多个电路的系统。该系统使用一种基板,该基板在其表面上包含预选数量的器件垫,其中每个器件垫都有预选数量的器件引线接合垫。该基板还可包含在基板内的预选的导电层,其中每个导电层都包含蚀刻部分。基板的表面还包含预选数量的配置垫,该配置垫布置在阵列中并且使用多个通孔连接到所述导电层的预选的蚀刻部分。每个都有用于分离装配的外部连接器的多个电路可布置在基板上的器件垫上,并可连接到与芯片垫关联的器件引线接合垫。此外,这些电路随后可使用器件引线接合垫和配置垫互连。为了互连电路以形成集成系统,可使用预选数量的接合线互连基板的表面上的配置垫。电路、基板和引线接合都可包含在封装内。

[0008] 根据一些实施例,提供了一种改良的集成系统,其具有封装和安装在基板上的多

个电路,其中所述各个电路之间的基板互连的一部分由所述基板中的互连产生,所述各个电路之间的附加的预选的互连在装配过程中使用引线接合技术预先设定。

[0009] 在一些方面,实施例能够将通用或标准基板用于一组使用SIP装配的类似系统。所需的系统定制可由系统的独特的预选互连方案限定,所需的系统定制是在装配过程中通过以下步骤完成:用引线接合在放置配置垫之间建立适当的预选链接,所述配置垫战略性地布置在基板的表面上,并且为了能根据系统中使用的系统部件和系统应用制造多个不同和独特的定制引线接合链接模式的目,所述配置垫被有意地留下开口或不连接。这些引线接合链接可根据系统设计的要求改变,例如仅是在最终封装之前改变。在一些情况下,可将通用或标准基板用于在部件、预期用途、操作特性和/或复杂性方面有显著差异的系统。

[0010] 根据一些实施例,除了表面上的例如处理电源轨道和其他常见互连的接合线之外,基板还可具有用于互连电路的不同部分的多个导电层,使得可变互连可在表面上,固定互连可被嵌入在基板中。对于一些实现方式,引线接合链接可作为基板的附加层,从而减少了在基板内的导电层的数量。引线接合链接给重新配置或重新编程用于新系统实现方式的基板和相关部件提供了灵活性。

[0011] 根据一些实施例,提供了一种电路安装结构。该结构可包含用于安装用于电路和器件的垫的引线框架、用于与电路互连的引线指状物和可附接到框架的互连轨道。

[0012] 根据另一实施例,提供了一种使在基板上的电路互连的方法。在该方法中,在包含配置垫阵列的基板上布置多个电路。该电路与至少一个配置垫电连接。然后使用导电层在电路的多个部分之间产生互连。还可使用连接一个或多个配置垫的接合线在电路之间产生互连。

[0013] 在一些实施例中,提供了一种引线框架。该引线框架可包含外部支撑框架、可拆卸地附接到框架的多个引线指状物、使用引线指状物可拆卸地附接到框架的多个芯片垫和可拆卸地附接到框架的多个内部互连轨道。

[0014] 根据另一实施例,提供了一种在基板上互连电路的方法。在该方法中,在基板上布置多个电路。在基板的表面上,配置垫布置在阵列中。多个电路与至少两个配置垫连接。然后使用互连至少两个电路的引线接合产生在两个配置垫之间的连接。

[0015] 根据另一实施例,提供了一种用于组装集成系统的方法。在该方法中,在第一基板上以第一配置布置多个第一电路。在基板的表面上有多个芯片垫和多个引线接合垫。在一些方面,多个电路中的每个电路与多个引线接合垫中的至少一个引线接合垫电连接。在基板的表面上还有布置在阵列中的多个配置垫。然后可使用互连多个第一电路的接合线连接多个配置垫中两个或更多个配置垫以形成第一集成系统。还在第二基板上以第二配置布置第二组电路,其中第二基板具有与第一基板相同的布局 and 结构。在一些情况下,第一和第二基板可以是相同的。然后使用互连多个第二电路的接合线连接第二基板的多个配置垫中的两个或更多个配置垫以形成第二集成系统,其中第二集成系统不同于第一集成系统。在一些情况下,第一和第二系统可在部件、预期用途、操作特性和/或复杂性方面有显著差异。

[0016] 结合附图,本发明的这些和其他特征根据下面的详细公开,对于本领域的技术人员将变得显而易见。

## 附图说明

[0017] 附图包括在本文中并构成了说明书的一部分,其示例了本公开的各种实施例,并连同说明书一起,进一步用来解释了本公开的原理,并且使所属领域技术的人员能够实施和使用本公开的实施例。在附图中,相同的附图标记表示相同或功能相似的元件。

[0018] 图1A是示出现有系统板的图。

[0019] 图1B是示出现有SIP实现方式的图。

[0020] 图1C是示出现有SIP实现方式的图。

[0021] 图2是示出根据示例性实施例的形成在可配置的SIP基板上的系统的图。

[0022] 图3A是示出根据示例性实施例的2芯片系统的图。

[0023] 图3B是图3A所示出的阵列的放大图。

[0024] 图4是示出根据示例性实施例的系统的图。

[0025] 图5是示出根据示例性实施例的2芯片引线框架的图。

[0026] 图6是图示根据示例性实施例的使基板上的电路互连的方法的流程图。

[0027] 图7是图示根据示例性实施例的用于系统集成的方法的流程图。

## 具体实施方式

[0028] 现在参考图1A,该图示出了之上装配有独立的封装部件102、104、106、108、110的现有系统印刷电路板(“PCB”)100的轮廓。部件102、104、106、108和110之间的线120、122、124和126描绘了在PCB 100中或在PCB 100的表面上的相同或不同导电层中的互连金属导电迹线。虽然为了便于说明的目的将连接120、122、124和126描绘成单线,但每个都可以是在部件102、104、106、108、110之间的多个不同的互连。

[0029] 现在参考图1B,该图示出了具有未封装的代表器件的、用于类似器件组102、104、106、108和110的现有SIP配置130。在图1B中,硅芯片140、142、144、146和148代表并代替了图1A的器件102、104、106、108和110,并且被组装到了SIP基板130上并被引线接合到了该基板。该SIP基板具有用于每个芯片的芯片附着垫和引线接合垫,为了便于说明的目的,其被统称为用于芯片140的156a、156b、156c、156d,对于剩余的芯片142(引线接合垫154)、144(引线接合垫152)、146(引线接合垫150)、148(引线接合垫158)是类似的。对应的互连位于SIP基板内,并用代表性互连160、162、164和166来描绘。虽然为了便于说明的目的描述为单线,但每个互连都可以代表多个这样的互连。因为芯片的尺寸通常要比安装在图1A的PCB 100上的独立的封装部件102、104、106、108和110小很多,所以产生的SIP尺寸非常小。尽管如此,用于图1B的SIP的基板板130必须是为任何给定的系统设计而定制的,因为所需系统需要代表性芯片140、142、144、146和148之间的独特互连。SIP的优点包括节省空间、降低功耗、提高性能以及能够使用用不同技术制造的器件。缺点是每个SIP基板130要定制加工并且要图案化有独特的布线160、162、164和166,因为每个系统都有自己独特的网表。这将导致更高级的设计、加工和更多的鉴定成本和更长的制作样品的研制周期。

[0030] 参考图1C,该图示出了现有的SIP,其描绘了芯片垫172、174、176、178和180以及用于芯片172的引线接合垫188a、b、c、d,剩下的芯片174、176、178和180类似。在这个例子中,为了必要的互连,例如,通过在PCB 170中蚀刻金属迹线190、192、194和196使基板硬连线,如所示,具有各种线190、192、194、196。例如,互连190将一个芯片172的一个接合垫188c连

接到不同芯片180的接合垫186c。虽然为了便于说明的目的描述为单一互连,但每个互连190、192、194、196都可代表在芯片的多个垫之间的多个这样的互连。这些互连可在PCB 170的表面上或者可嵌入在基板中作为一个或多个金属层,该一个或多个金属层在装配PCB时可被分别蚀刻并可与其他金属层适当绝缘,但可通过半导体领域所公知的所谓通孔连接到芯片的引线接合垫。

[0031] 参考图2,该图示出了包含可配置的SIP基板250的封装240的实施例,可配置的SIP基板250包括芯片垫252、254、256、258和260。该图还描绘了用于芯片垫252的引线接合垫290(a-d)。芯片垫254、256、258和260也可相似地与引线接合垫关联。基板250进一步包括配置垫的阵列270。芯片垫252可用于安装芯片,而引线接合垫290(a-d)可用于在基板和芯片之间或在基板和电路之间进行局部连接。阵列270中的配置垫电耦合到引线接合垫,以随后用于互连独立的芯片或电路。

[0032] 根据一些实施例,接合线(也被称为引线接合)可用于在阵列270的选择的配置垫之间形成连接以使选择的电路互连。根据一些方面,配置垫阵列270位于基板250的中心。在一些实施例中,基板250是使用蚀刻的导电层和用于固定或硬连线的通孔的PCB。在一些方面,基板250仅被部分完成,并且不具备所有的所需系统连接,诸如在图1C中所描绘的互连190、192、194和196。附加连接可通过在选择的配置垫之间的引线接合连接来提供。

[0033] 继续参考图2所描绘的实施例,配置垫的阵列270被描绘为制造在SIP基板(或PCB)250的表面上的中心位置处,但是也可以位于任何其他的所需位置处。阵列270中的每个配置垫在SIP基板(或PCB)250上可分别互连到用于芯片252的一个或多个独特的独立的引线接合垫290(a-d),对于其他各个芯片254、256、258和260,情况类似。此外,可以存在包括在阵列270中的配置垫,其不直接连接到称为跳线垫的引线接合垫,该跳线垫可用作在垫之间制造较长距离连接的跳线连接器。在一些方面,电路(例如,1-5)之间的任何所需的或预选的互连都可使用阵列的垫上的任何可选的引线接合图案(例如,272、274、276、278和280)通过引线接合来完成。例如,这可包括使用一个或多个跳线垫。

[0034] 在一些方面,为了便于产生预选的和可改变的引线接合连接,配置垫阵列270将垫从电路/芯片位置调换到中央位置或任何其他方便的位置。该引线接合图案272、274、276、278和280可在组装时进行改变,以在根据所需系统应用的不同系统芯片和用于所需系统的芯片或部件之间实现所需的互连。一些部件可能是电性相同的,但可由不同厂家制造并具有不同的引脚。使用配置垫,诸如阵列270中所示的那些,可容易地对相同的等效部件进行不同供应商部件的替换。相似地,本文所示的能封装多个系统的实施例可在使用通用或标准基板的部件、预期用途和/或复杂性方面有显著差异。

[0035] 根据一些实施例的SIP能用不同器件制造技术集成器件,诸如数字器件、模拟器件、存储器和其他器件和部件(诸如包括要不然不能或不可实现像ASIC或SoC一样集成在单个硅电路中的器件、传感器、电源管理器件以及甚至其他SIP的分立电路)。SIP中所使用的这些其他分立电路可包括非硅基电路。

[0036] 参考图3A,其示出了根据一些实施例的二芯片SIP基板300。在图3A中,电路302和304具有外部垫。例如,电路302共有24个外部垫,电路304有16个外部垫。在一些实施例中,电路302和304可以是独立器件。

[0037] 电路302和304还分别包括电连接到引线接合垫310和312的部件,诸如用于封装电



路的相关引线指状物或用于未封装芯片的接合线。该部件可用于经由引线指状物(或接合线)将电路302或电路304电连接到基板表面上的引线接合垫。如图3A所示,引线指状物330将电路302连接到引线接合垫310,引线指状物332将电路304连接到引线接合垫312。为了便于描绘的目的,可存在在电路302、304和其他外部垫之间的其他互连,但它们没有被单独标记。还可描绘配置垫的阵列306,其与图2中的配置垫的阵列270类似。使用电连接340和342将阵列306中的配置垫电耦合到引线接合垫310和312,允许配置垫随后能用来使各个电路302、304互连。为了便于描绘的目的,可存在在电路302、304与附加引线接合垫和配置垫之间的其他互连,但它们没有被单独标记。

[0038] 参考图3B,其提供了图3A的阵列306的放大图。在这个例子中,用于图3A的电路302的引线指状物(或接合线)330在配置垫阵列306中有至少一个相关的配置垫360。引线接合垫310可通过引线指状物330连接到电路302,引线接合垫310还可使用电连接340连接到配置垫360。相似地,对于用于电路304的引线指状物(或接合线)332,可有对应的垫362。引线接合垫312可通过引线指状物332连接到电路304,引线接合垫312还可使用电连接342连接到配置垫362。可存在在电路302、304和配置垫阵列306之间的其他连接,但为了便于说明的目的它们没有被标记。虽然被描述为在基板300的中心,但配置垫阵列306可以是在基板300上的各种位置处的多个阵列。在阵列306中的任何配置垫和与电路相关的外部垫之间的互连可使用在基板的各层中的导电蚀刻来制造。阵列中的任何配置垫都可具有与阵列中的其它垫或基板上的其它元件的多个互连。对于示例性基板,PCB 300的起始点可使用蚀刻的导电层和用于固定的或硬连线的连接的通孔,并且对于所有的系统连接(诸如先前在图1C中描绘但没有在图3B中描绘的互连190、192、194、和196),仅部分完成PCB 300的起始点,或者PCB 300的起始点可仅仅依靠用于所有所需互连的(包括用于输入、输出和电源的无基板连接(off-substrate connection))阵列306。

[0039] 继续参考图3B,配置垫361表明多个配置垫可被连接到单个引线接合垫和电路302。这种连接可发生在内部。这种连接还可提供冗余,并且可有助于促进电路302和/或电路304的引线接合。图3B描绘了电连接到电路302的如“未填充的”矩形的配置垫,并描绘了电连接到电路304的如“用交叉平行线画出阴影的”矩形的配置垫。阵列306还可具有未连接到基板内的任何层的附加跳线垫364。图3B描绘了如“填充的”矩形的跳线垫364。这些跳线垫364可安置在基板的表面上,并且可用于例如连接相互远离的配置垫360和362。如果有移动引线接合路径的其他原因,跳线垫364还可用于诸如避免包含高频信号的导线之间的串扰。从用接合线368形成的连接看,也可在不使用跳线垫364的情况下进行互连。多个这样的互连接合线可用于在位于基板上的芯片之间产生适当的互连。因此,可以在装配期间很容易地对基板上的系统的功能进行编程,并且凭借在代表基板上的电路的、阵列中的配置垫之间的不同接合线组,使用互连的不同预选组如需要那样改变基板上的系统的功能。

[0040] 参考图4,其示出了基板400。根据一些实施例,在芯片垫402周围提供附加的电源和接地连接,诸如电源环420和接地环422。这些环420、422允许从芯片或芯片上的任何外围位置灵活地引线接合电源和接地。描绘了每个都具有相关芯片垫的附加电路或芯片404、406、408和410。还描绘了配置垫的阵列480。此外,虽然描绘了用于芯片402、404的电感器450和去耦电容器垫432、434,但可如此放置和使用其它无源电路元件(如电阻)。描绘了在用于芯片408、410的芯片引线接合垫附近的类似电容器垫。电感器450被描绘为经由接合线

490与用于芯片垫406的引线接合垫互连。虽然没有示出,但接合线490也可与阵列480中的任何垫互连,而不是与用于芯片垫406的引线接合垫互连。以类似的方式,对于基板400上的、在装配过程中位于芯片垫位置402、404、406、408和410处的部件(其可以是有源和/或无源元件),接合线482、484以阵列形式进行互连。PCB 400可使用蚀刻的导电层和用于固定或硬连线的连接的通孔,或可依靠使用阵列480进行所有互连。

[0041] 参考图5,其示出了根据一些实施例的2芯片引线框架封装500。该封装500包括2个芯片垫502、504。接合线520、522、524和526示例了用于封装500的芯片与引线510、512、514和516之间的互连。金属轨道550设置在互连到引线框架支撑结构的封装的中间。这种金属轨道550可用作连接到芯片504的远侧上的垫的跳线轨道,或者它可被用作作为电源和接地轨道。在图5中仅示出了2个这样的轨道550、552。接合线530、532示例了在装配过程中制造的芯片与金属轨道550之间的互连。引线框架封装可包含多个这样的轨道。这些轨道在引线框架制造过程中被连接到引线框架支撑结构的其余部分,但当移除引线框架支撑结构的其余部分时,从轨道延伸到引线框架结构的支撑部分会在封装分离操作过程中被修剪掉并被隔离开。在图5中,图3B的阵列306用金属轨道或指状物550、552来代替,金属轨道或指状物550、552提供与垫阵列一样的功能以进行可选的互连。在引线框架封装的情况下,相关联的引线框架可被引线接合到隔离的引线框架垫,该隔离的引线框架垫可用作用于连接包含在引线框架封装内的两个或更多个不同芯片的接合点,或者可被用作用于连接同一芯片的两个或更多个部分的接合点。

[0042] 现在参考图6,其示出了用于使基板上的电路互连的方法的流程图600。在方法600的第一步601中,在基板(例如基板250)上布置多个电路。该电路可以是一个或多个传感器、存储器、数字器件、模拟器件、或者其他分立器件和部件(诸如电源管理器件、其他SIP、基板、通信或非硅基电路)。在示例性实施例中,基板包含布置在基板表面上的阵列270中的配置垫,并且多个电路电连接到至少两个配置垫。在步骤602中,使用引线接合连接两个或更多个配置垫,以使至少两个电路互连。

[0043] 现在参考图7,其示出了系统集成的方法的流程图700。在方法700的第一步701中,在第一基板(诸如基板250)的芯片垫上,以第一配置布置多个第一电路。在示例性实施例中,第一基板上的电路与用于电连接到基板的引线接合垫关联。此外,引线接合垫电连接到配置垫。配置垫可以以阵列形式(诸如配置垫的阵列270)布置。在一些实施例中,多个电路包括用于在引线接合垫处电连接到基板的至少一个外部连接器。此外,电路可以是传感器、存储器、数字器件、模拟器件、或者其他分立器件和部件(诸如电源管理器件、其他SIP、基板、通信或非硅基电路)中的一个或多个。

[0044] 在步骤702中,使用例如互连多个第一电路的接合线连接两个或更多个配置垫以形成第一集成系统。在示例性实施例中,阵列的至少一个配置垫是未直接连接到引线接合垫的跳线垫。在一些实施例中,跳线垫可用于连接配置垫。配置垫可以以使引线长度最短的方式连接。

[0045] 在步骤703中,在第二基板的芯片垫上以第二配置布置第二组电路。在示例性实施例中,第二配置不同于第一配置;然而,第二基板具有与第一基板相同的布局 and 结构。在一些方面,第一和第二基板可以是相同的。第二基板上的电路与用于电连接到第二基板的引线接合垫关联。此外,引线接合垫电连接至配置垫。配置垫可以以阵列形式布置。此外,第二

组电路可以是传感器、存储器、数字器件、模拟器件或者其他分立器件和部件(诸如电源管理器件、其他SIP、基板、通信或非硅基电路)中的一个或多个。

[0046] 在步骤704中,使用互连多个第二电路的接合线连接第二基板上的两个或更多个配置垫以形成第二集成系统。在示例性实施例中,阵列的至少一个配置垫是未直接连接到芯片垫的跳线垫。在一些实施例中,跳线垫可用于连接配置垫。配置垫可以以使引线长度最短的方式连接。根据一些方面,第二集成系统不同于第一集成系统。在一些实施例中,第一和第二系统可在使用通用或标准基板的部件、预期用途和/或复杂性方面有显著差异。

[0047] 虽然本公开已经描述了一些示例性实施例,但本发明不必限于这些实施例。因此,本文未描述的其他实施例、变化和改进行不被排除在本发明的范围外。这些变化包括但不限于新的基板材料,可被附着到基板的、未讨论的但半导体技术所公知的不同类型的器件,或者可采用的新的封装构思。在不偏离本发明的精神和范围的情况下,可以进行附属权利要求所限定的各种变更、替换和改变。

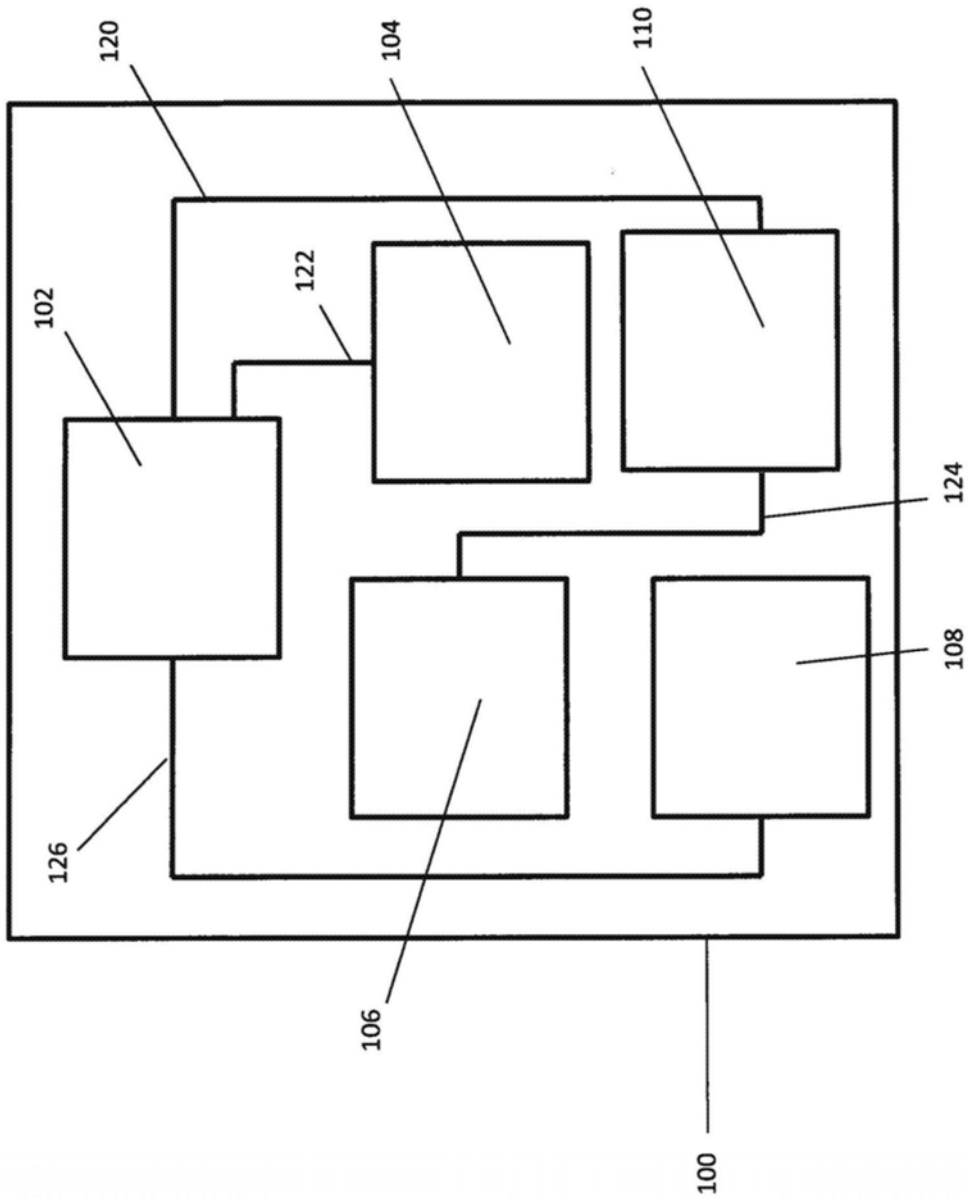


图1A  
现有技术

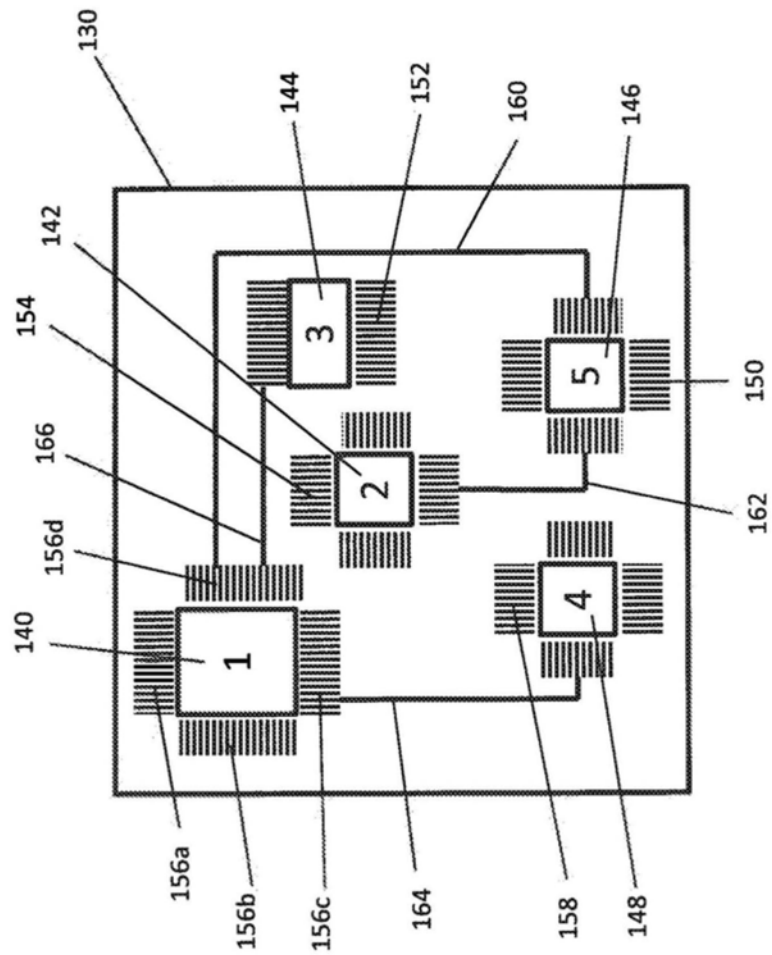


图1B  
现有技术

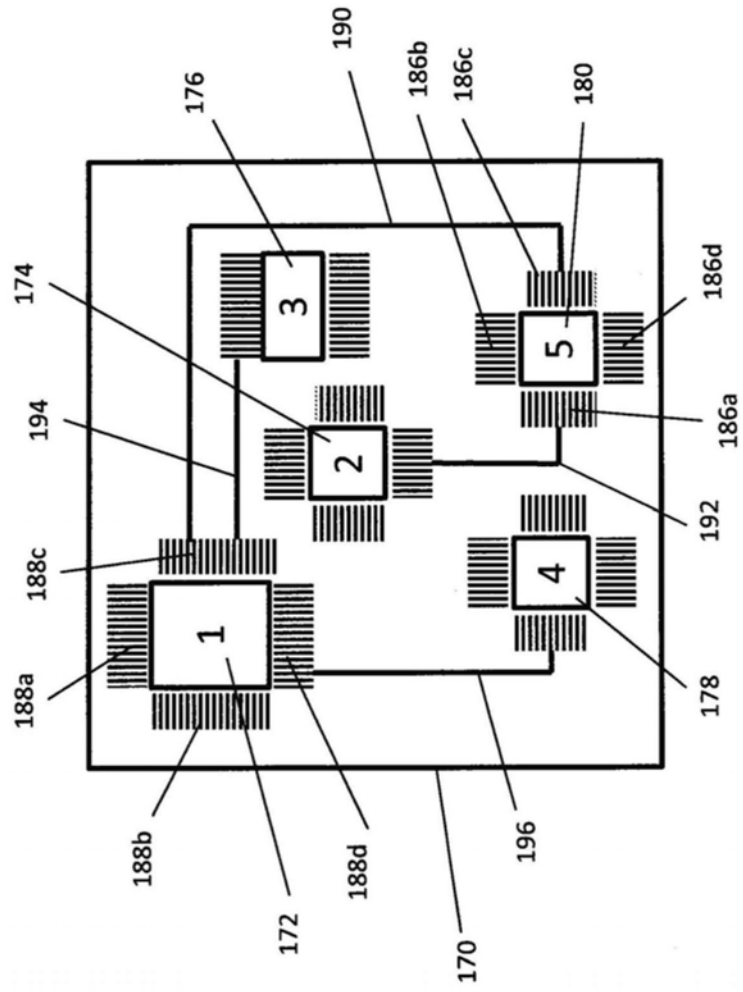


图1C  
现有技术

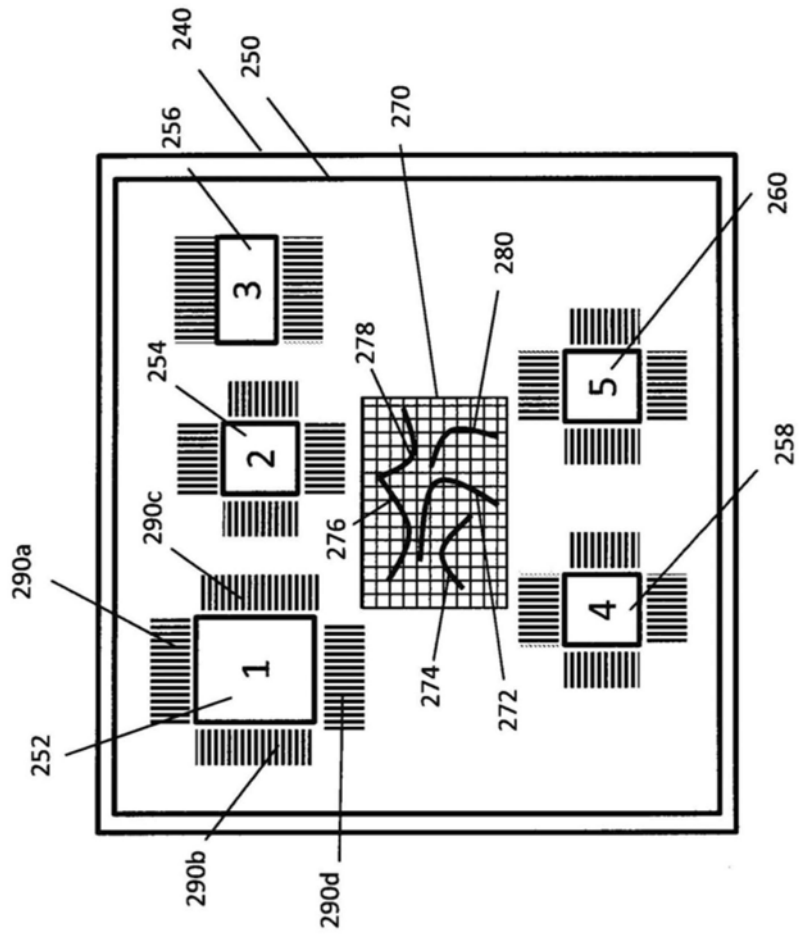


图2

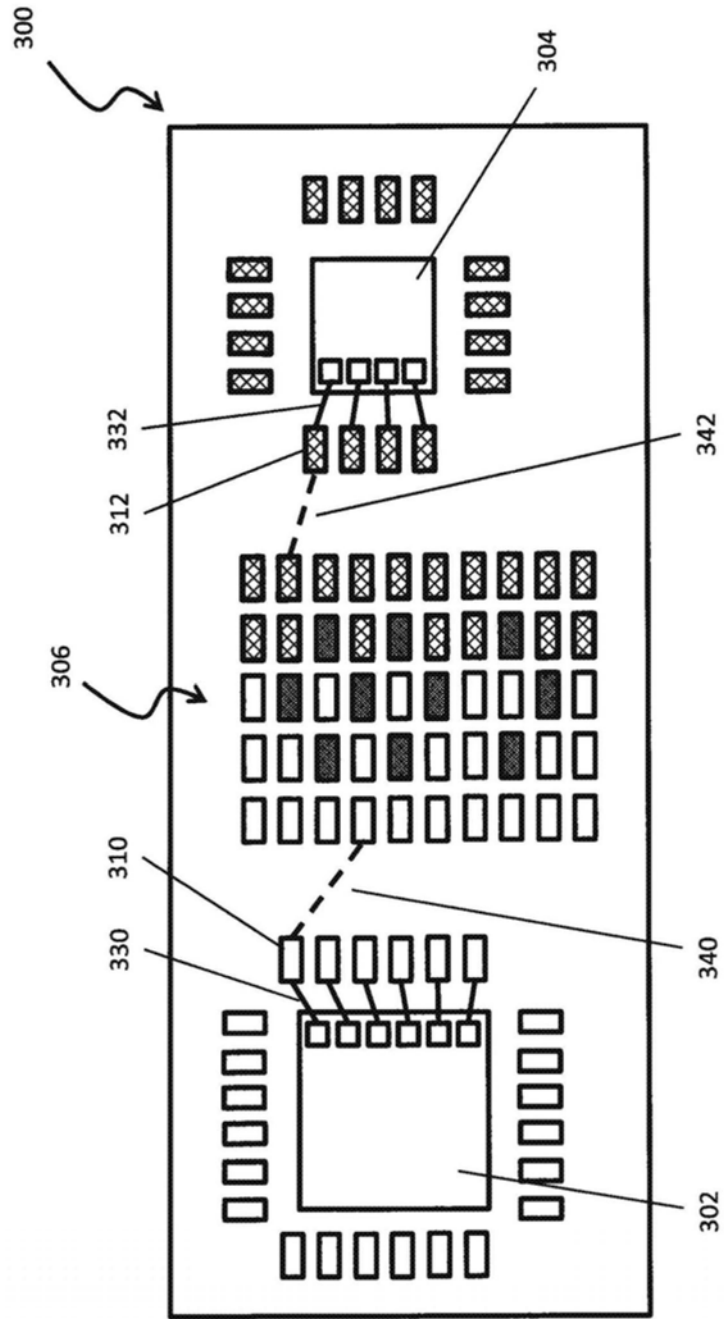


图3A



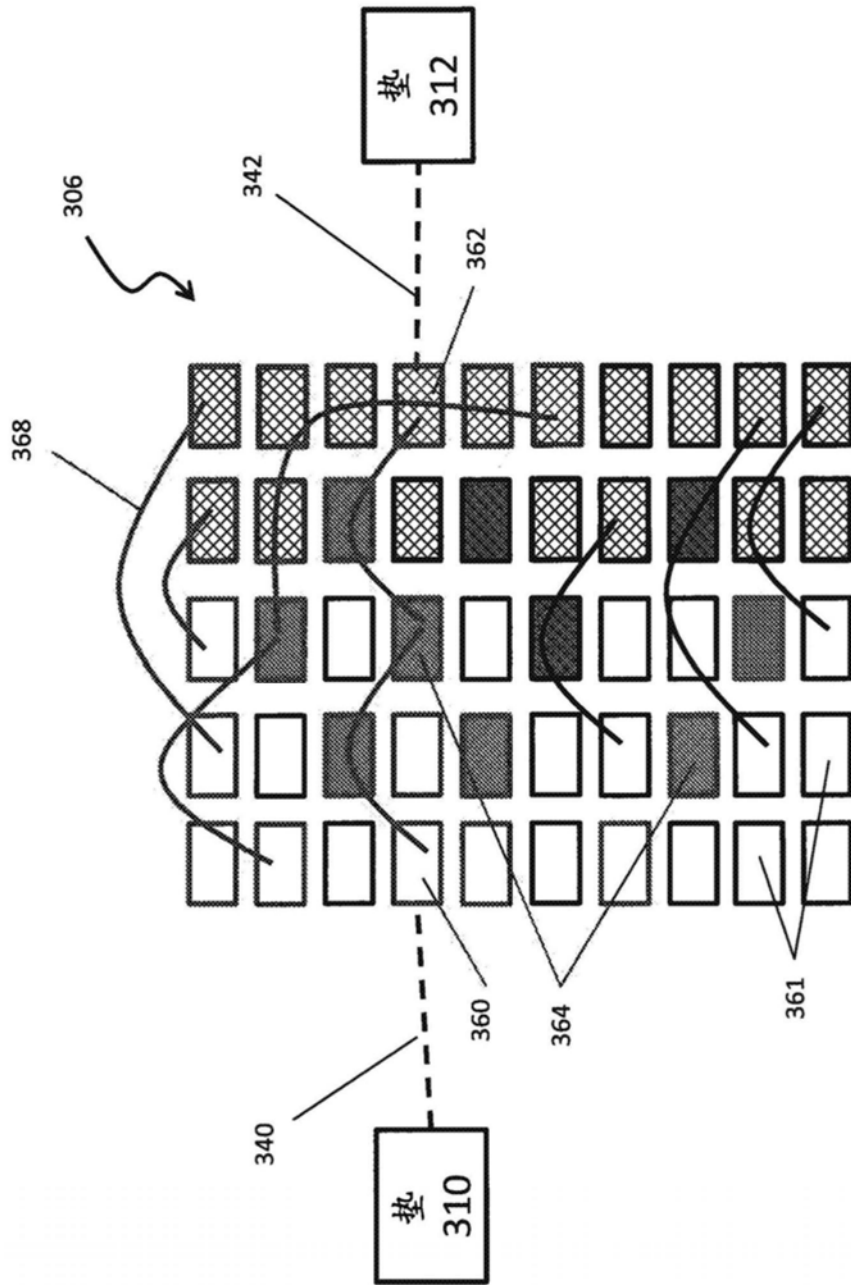


图3B

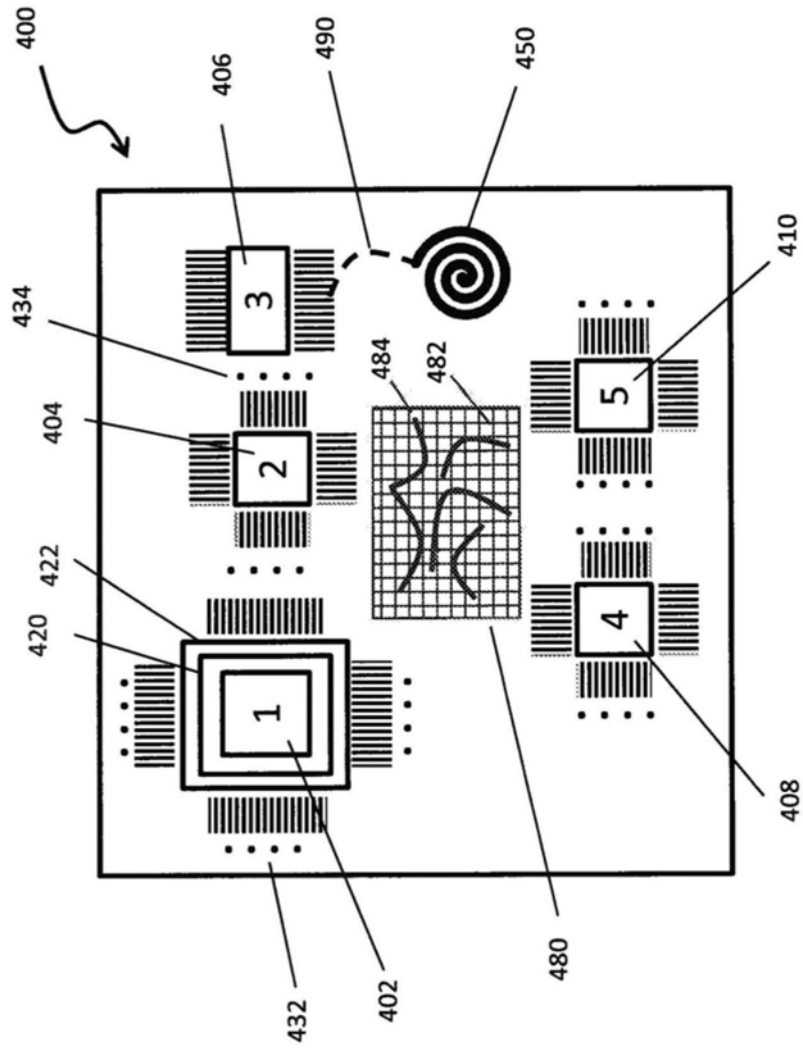


图4

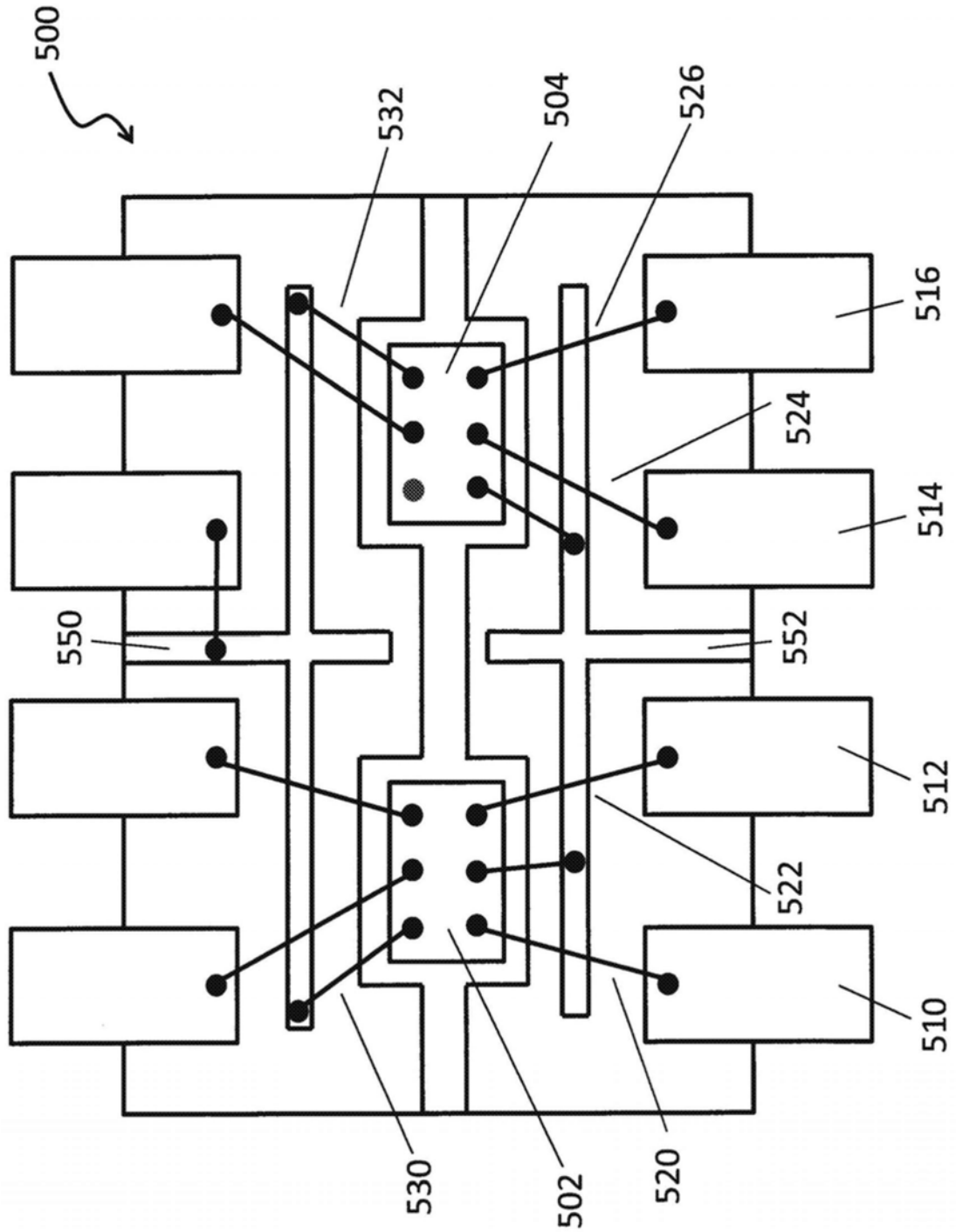


图5

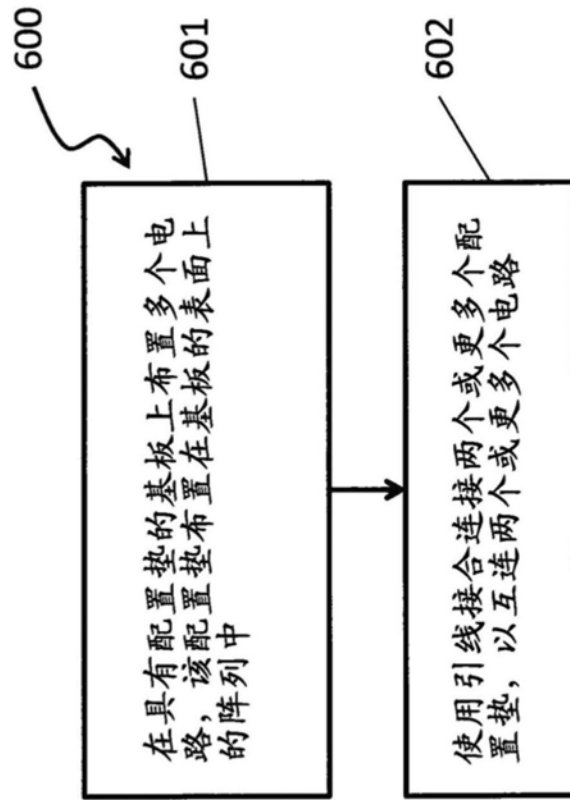


图6

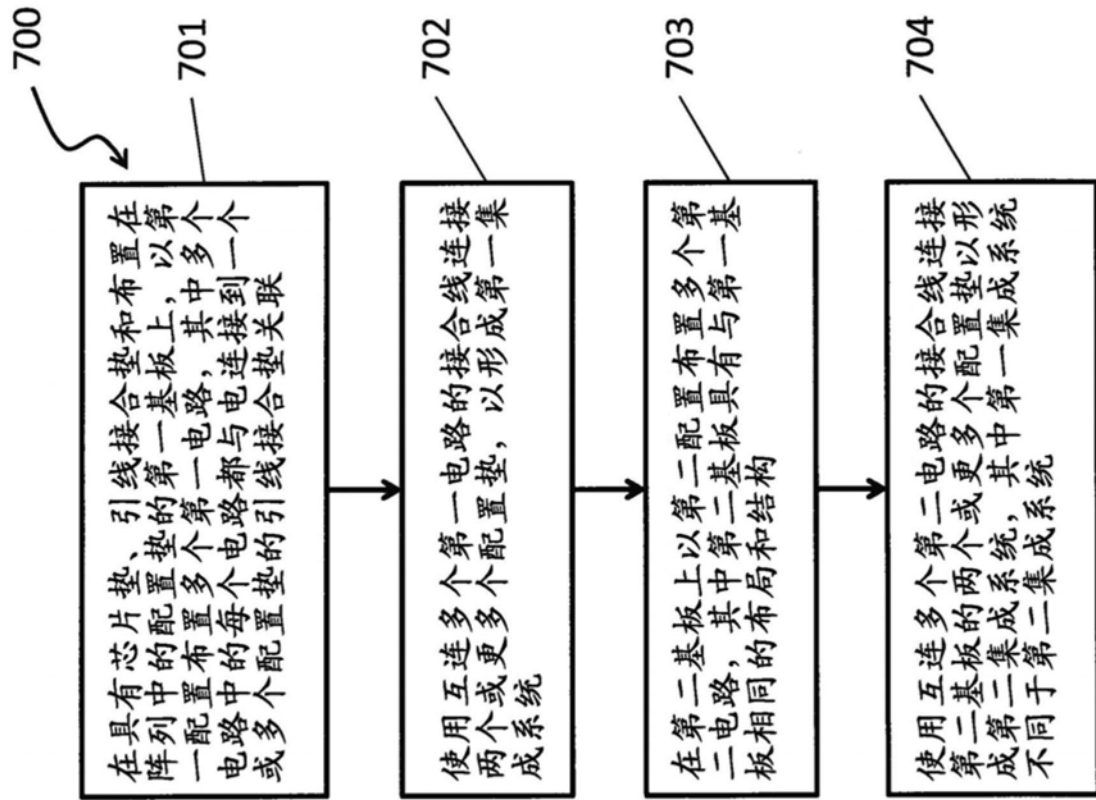


图7