

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
24. Mai 2018 (24.05.2018)



(10) Internationale Veröffentlichungsnummer
WO 2018/091334 A1

(51) Internationale Patentklassifikation:
G06F 12/14 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2017/078628

(22) Internationales Anmeldedatum:
08. November 2017 (08.11.2017)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2016 222 695.9
17. November 2016 (17.11.2016) DE

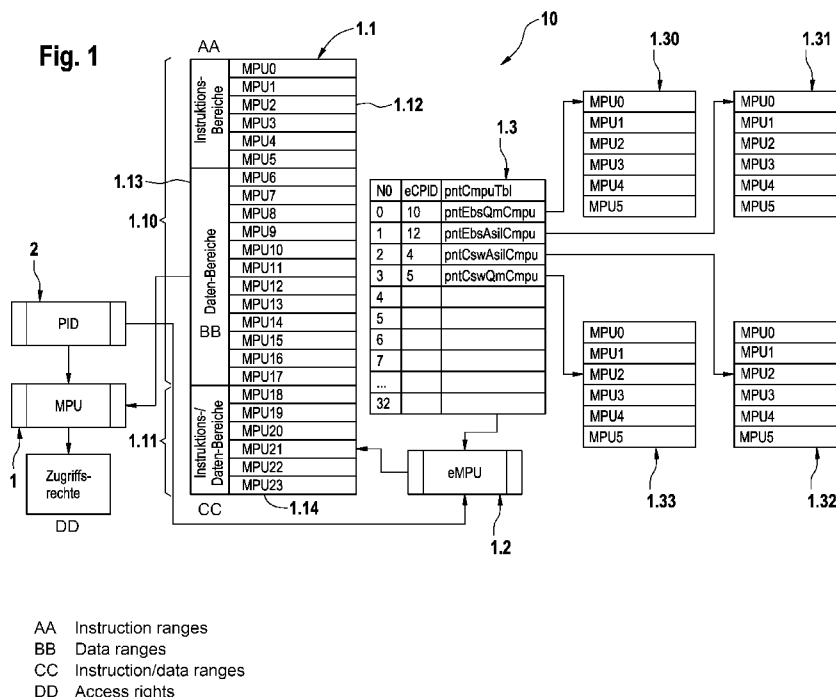
(71) Anmelder: **CONTINENTAL TEVES AG & CO. OHG**
[DE/DE]; Guerickestr. 7, 60488 Frankfurt (DE).

(72) Erfinder: **BOARTA, Marius**; Eschersheimer Landstr.
383, 60320 Frankfurt am Main (DE). **BEYER, Sebastian**; Karl-Klee-Weg 32, 60488 Frankfurt am Main (DE).
GEMUENDE, Mike; Freiherr-von-Wallbrunn-Straße 16a,
55288 Partenheim (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(54) Title: METHOD FOR THE AUTOMATIC AND DYNAMIC RECONFIGURATION OF A MEMORY PROTECTION UNIT AND MICROCONTROLLER HAVING A MEMORY PROTECTION UNIT

(54) Bezeichnung: VERFAHREN ZUR AUTOMATISCHEN UND DYNAMISCHEN RE-KONFIGURATION EINER SPEICHERSCHUTZ-EINHEIT SOWIE EIN MIKROCONTROLLER MIT EINER SPEICHERSCHUTZ-EINHEIT



(57) Abstract: The invention relates to a method for configuring a memory protection unit (MPU, 1) of a microcontroller (MCU, 10), in which method a descriptor table (1.1) is provided for the memory protection unit (MPU, 1), the entries of which descriptor table have access permission data, by means of which access permissions for memory ranges of a physical memory are defined, which comprise at least one section of a process identification (process ID) of a process that triggers a memory access operation, a process identification (process ID) of the process that initiates a memory access operation is compared with the access permission data and



(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

is executed if the memory access operation matches, a further memory protection unit (eMPU, 1.2) having a further descriptor table (1.3) is provided, the entries of which descriptor table refer to at least one configuration table (1.30, 1.31, 1.32, 1.33) in accordance with a process identification, and, in a reprogramming process with a process identification referring to the further descriptor table (1.3), a defined partial range (1.11) of the descriptor table (1.1) is configured with the entries of the configuration table (1.30, 1.31, 1.32, 1.33) that belongs to the process identification. The invention further relates to a microcontroller (10) for performing the method according to the invention.

(57) Zusammenfassung: Die Erfindung betrifft ein Verfahren zur Konfiguration einer Speicherschutz-Einheit (MPU, 1) eines Mikrocontrollers (MCU, 10), bei welchem für die Speicherschutz-Einheit (MPU, 1) eine Deskriptor-Tabelle (1.1) bereitgestellt wird, deren Einträge Zugriffszulassungsdaten aufweisen, mit welchen Zugriffszulassungen für Speicherbereiche eines physikalischen Speichers definiert werden, welche zumindest einen Abschnitt einer Prozesskennung (Prozess-ID) eines einen Speicherzugriffsvorgang auslösenden Prozesses umfassen, eine Prozesskennung (Prozess-ID) des einen Speicherzugriffsvorgang initiiierenden Prozesses mit den Zugriffszulassungsdaten verglichen werden und bei einer Übereinstimmung der Speicherzugriffsvorgang ausgeführt wird, eine weitere Speicherschutz-Einheit (eMPU, 1.2) mit einer weiteren Deskriptor-Tabelle (1.3) bereitgestellt wird, deren Einträge in Abhängigkeit einer Prozesskennung auf wenigstens eine Konfigurations-Tabelle (1.30, 1.31, 1.32 1.33) verweisen, und bei einem Umprogrammierungs-Prozess mit einer auf die weitere Deskriptor-Tabelle (1.3) verweisenden Prozesskennung ein definierter Teilbereich (1.11) der Deskriptor-Tabelle (1.1) mit den Einträgen der der Prozesskennung zugehörigen Konfigurations-Tabelle (1.30, 1.31, 1.32 1.33) konfiguriert wird. Die Erfindung betrifft ferner einen Mikrocontroller (10) zur Durchführung des erfindungsgemäßen Verfahrens.

Verfahren zur automatischen und dynamischen Re-Konfiguration einer Speicherschutz-Einheit sowie ein Mikrocontroller mit einer Speicherschutz-Einheit

Die Erfindung betrifft ein Verfahren zur Konfiguration einer eine Deskriptor-Tabelle aufweisende Speicherschutz-Einheit eines Mikrocontrollers. Die Erfindung betrifft ferner einen Mikrocontroller mit einer Speicherschutz-Einheit zur Durchführung des erfindungsgemäßen Verfahrens.

Steuergeräte in Fahrzeugen sind bekannt und bestehen aus einem oder mehreren Prozessoren als Mikrocontroller und darauf ausgeführter Software, die in einen technischen Anwendungskontext, bspw. der Motorsteuerung eingebunden ist. Auf einem solchen Steuergerät können verschiedene Anwendungen realisiert werden, die auf denselben Speicherbereich zugreifen und damit Probleme verursachen können.

Als Speicherschutzkonzept ist der Einsatz einer Speicherschutz-Einheit (MPU, Memory Protection Unit) als separate Hardware-Komponente bekannt, die in einem Mikrocontroller des Steuergerätes integrierbar ist oder auch als vom Mikrocontroller getrennte Komponente realisiert werden kann.

Der Speicherschutz dient üblicherweise der Umsetzung von Zugriffsrechten auf Speicherbereiche eines physikalischen Speichers und ermöglicht dadurch die Abschottung von Anwendungsprozessen voneinander und vom Betriebssystem.

Ein Beispiel einer Speicherschutz-Einheit zur Spezifizierung von Zugriffsrechten bzw. Zugriffszulassungen seitens eines von einem Betriebssystem initiierten Prozesses bzw. Task (auch Thread genannt) auf Speicherbereiche eines physikalischen Speichers ist in Figur 2 dargestellt.

Die Figur 2 zeigt in einer schematischen Darstellung eine in einem Steuergerät eines Fahrzeugs eingebetteten Mikrocontroller 10' mit einer Speicherschutz-Einheit 1' und einer dieser Spei-

cherschutz-Einheit 1' zugeordneten Deskriptor-Tabelle 1.1'. Die Konfiguration dieser Speicherschutz-Einheit 1' ist in der Deskriptor-Tabelle 1.1' gespeichert. Der Mikrocontroller 10' kann mit einem oder mit mehreren Mikrocontroller-Kernen ausgestattet sein.

Mit einer Prozess-Kennung (PID, Process Identifier) wird ein auf dem Mikrocontroller 10' laufender Prozess, welcher von dem Betriebssystem des Mikrocontrollers 10' initiiert wird, eindeutig identifiziert. Damit können auf der Basis solcher PID's auch die Zugriffsrechte bzw. Zugriffszulassungen des zugehörigen Prozesses verwaltet und gesteuert werden. Hierzu dient die Deskriptor-Tabelle 1.1'.

Die Deskriptor-Tabelle 1.1' weist drei Bereiche auf, nämlich einen Bereich 1.12' (Instruction Regions) mit 6 Einträgen MPU0 bis MPU5, einen Bereich 1.13' (Data Regions) mit 12 Einträgen MPU6 bis MPU17 und schließlich den dritten Bereich 1.14' (Instruction/Data Regions) mit 6 Einträgen MPU18 bis MPU23. Insgesamt weist diese Deskriptor-Tabelle 1.1' somit 24 Einträge auf. Jeder Deskriptor-Eintrag weist Zugriffszulassungsdaten auf, mit welchen Speicherzugriffsvorgänge auf einen physikalischen Speicher verwaltet werden. Solche Zugriffszulassungsdaten können als Prozess-Kennung (Process Identifier, PID) mit einer Bit-Maske realisiert werden, so dass diese Zugriffszulassungsdaten nur einen Abschnitt der PID aufweisen.

Bevor der Zugriff eines von dem Betriebssystem des Mikrocontrollers 10' initiierten Prozesses auf bestimmte Speicherbereiche eines physikalischen Speichers (in Figur 2 nicht dargestellt) erfolgt, wird die PID dieses Prozesses bitweise mit den Bits der Bit-Maske verglichen und bei einer Übereinstimmung der Zugriff auf den Speicher zugelassen.

Diese Prozess-Identifizierung eines auf einem Kern des Mikrocontrollers 10' laufenden Prozesses übernimmt gemäß Figur 2 eine PID-Einheit 2', die die Prozess-Kennung dieses aktuellen Prozesses der Speicherschutz-Einheit 1' zuführt, diese Pro-

zess-Kennung PID mit den Bits aus der Bit-Maske der Einträge der Deskriptor-Tabelle 1.1' vergleicht und bei einer Übereinstimmung mit einer der Einträge den Zugriff auf den durch diese Prozess-Kennung PID spezifizierten Speicherbereich freigibt, so
5 dass dieser aktuelle Prozess einen Speicherzugriffsvorgang auf diesen Speicherbereich ausführen kann.

Es ist auch möglich, dass jeder Deskriptor-Eintrag eine PID darstellt und dass bspw. nur n Bits mit den höchsten oder den
10 niedrigsten Stellenwerten als Zugriffszulassungsdaten verwendet werden. Auch damit können mit einem solchen Deskriptor-Eintrag mehrere Prozesse mit unterschiedlichen PIDs angesprochen werden. Wird als Zugriffszulassungsdatum die vollständige PID verwendet, kann natürlich nur dieser diese PID aufweisende Prozess an-
15 gesprochen werden.

Mit zunehmend komplexer werdenden Software, die von dem Mikrocontroller 10' ausgeführt wird, steigt auch der Bedarf an Deskriptor-Einträgen. Bei einem Kontextwechsel zu einem anderen
20 Prozess ist es daher erforderlich, zumindest einen Teil der Deskriptor-Tabelle 1.1' umzukonfigurieren. Eine solche Umkonfiguration wird von dem Betriebssystem durchgeführt und verbraucht Laufzeit, die von der Anzahl der umkonfigurierten Deskriptor-Einträge abhängt. Dies führt in nachteiliger Weise
25 zur Zunahme der Laufzeit bei einem Kontextwechsel.

Bei einem Kontextwechsel wird die Bearbeitung des aktuellen Prozesses unterbrochen und ein anderer Prozess aktiviert, der vor der Unterbrechung inaktiv war. An einem Kontextwechsel sind somit
30 zwei Prozesse beteiligt, einerseits der suspendierte Prozess und andererseits der nach der Unterbrechung aktivierte Prozess.

Die Aufgabe der Erfindung besteht darin, ein Verfahren zur Konfiguration einer eine Deskriptor-Tabelle aufweisende
35 Speicherschutz-Einheit (MPU) anzugeben, welches für einen Kontextwechsel möglichst wenig Laufzeit verbraucht. Ferner ist es Aufgabe der Erfindung, zur Durchführung des erfindungsgemäßen Verfahrens einen Mikrocontroller (MCU) mit einer Speicher-

schutz-Einheit (MPU) anzugeben.

Die erstgenannte Aufgabe wird gelöst durch ein Verfahren mit den Merkmalen des Patentanspruchs 1.

5

Bei diesem Verfahren zur Konfiguration einer Speicherschutz-Einheit (MPU) eines Mikrocontrollers (MCU) wird
- für die Speicherschutz-Einheit eine Deskriptor-Tabelle bereitgestellt, deren Einträge Zugriffszulassungsdaten aufweisen, mit welchen Zugriffszulassungen für Speicherbereiche eines physikalischen Speichers definiert werden, wobei Zugriffszulassungsdaten verwendet werden, welche zumindest einen Abschnitt einer Prozesskennung (Prozess-ID) eines einen Speicherzugriffsvorgang auslösenden Prozesses umfassen,

10

15

- eine Prozesskennung (Prozess-ID) des einen Speicherzugriffsvorgang initiierenden Prozesses mit den Zugriffszulassungsdaten verglichen und bei einer Übereinstimmung der Speicherzugriffsvorgang ausgeführt,,

20

- eine weitere Speicherschutz-Einheit mit einer weiteren Deskriptor-Tabelle bereitgestellt, deren Einträge in Abhängigkeit einer Prozesskennung auf wenigstens eine Konfigurations-Tabelle verweisen, und

25

- bei einem Umprogrammierungs-Prozess mit einer auf die weitere Deskriptor-Tabelle verweisende Prozesskennung ein definierter Teilbereich der Deskriptor-Tabelle mit den Einträgen der der Prozesskennung zugehörigen Konfigurations-Tabelle konfiguriert.

30

Bei diesem erfindungsgemäßen Verfahren wird also wenigstens eine weitere Deskriptor-Tabelle bereitgestellt, die über eine Hardware-Komponente, nämlich einer weiteren Speicherschutz-Einheit (eMPU) verwaltet wird. Bei einem Wechsel der Prozesskennung (PID) wird ein definierter Teilbereich der Deskriptor-Tabelle mit dieser Hardware eMPU umprogrammiert, indem entsprechend der Prozesskennung der Eintrag in der weiteren Deskriptor-Tabelle der weiteren Speicherschutz-Einheit eMPU ausgewählt und die zugehörige bzw. referenzierte Konfigurations-Tabelle in den definierten Teilbereich der De-

35

skriptor-Tabelle geladen wird.

Diese Erweiterung mittels der weiteren Speicherschutz-Einheit eMPU und der wenigstens einen zugehörigen weiteren De-

5 skriptor-Tabelle wird die Funktionalität der Deskriptor-Tabelle nicht beeinflusst, da die in der Deskriptor-Tabelle spezifizierten Zugriffszulassungen nach wie vor anhand der Prozesskennung bestimmt werden.

10 Nach einer vorteilhaften Ausgestaltung der Erfindung werden die Zugriffszulassungsdaten erzeugt, indem die mit einer Bit-Maske belegten Prozess-Kennungen (PID) in der Deskriptor-Tabelle gespeichert werden. Nach einer alternativen Realisierung werden Prozess-Kennungen in der Deskriptor Tabelle gespeichert, wobei
15 als Zugriffszulassungsdaten lediglich die n Bits entweder mit den höchsten oder den niedrigsten Stellen der Prozess-Kennungen verwendet werden.

Nach einer weiteren vorteilhaften Weiterbildung der Erfindung
20 wird die Deskriptor-Tabelle in einen ersten Abschnitt mit Einträgen für eine statische Konfiguration und in einen zweiten Abschnitt mit Einträgen für eine dynamische Konfiguration geteilt, wobei der zweite Abschnitt als definierter Teilbereich mittels der weiteren Deskriptor-Tabelle konfiguriert wird. Die
25 statische Konfiguration kann während des Betriebs der Mikroprozessor-Einheit nicht verändert werden.

Diese Konfiguration des zweiten Abschnitts der Deskriptor-Tabelle für die dynamische Konfiguration ist in der
30 wenigstens einen Konfigurations-Tabelle gespeichert. Diese Konfiguration-Tabelle kann in einem Flash-Speicher oder in einem RAM-Speicher abgelegt werden.

Es können mehrerer solcher Konfiguration-Tabellen bereitgestellt werden,
35 welche über die Prozess-Kennung der weiteren Deskriptor-Tabelle der weiteren Speicherschutz-Einheit referenziert werden.

Die zweitgenannte Aufgabe wird gelöst durch einen Mikrocontroller (MCU) mit einer Speicherschutz-Einheit (MPU) mit den Merkmalen gemäß des Patentanspruches 5.

- 5 Ein solcher Mikrocontroller (MCU) umfasst:
- eine Speicherschutz-Einheit (MPU) mit einer Deskriptor-Tabelle, deren Einträge Zugriffszulassungsdaten aufweisen, welche Zugriffszulassungen für Speicherbereiche eines physikalischen Speichers definieren, wobei Zugriffszulassungsdaten verwendet werden, welche zumindest einen Abschnitt einer Prozesskennung (Prozess-ID) eines Speicherzugriffsvorgang auslösenden Prozesses umfassen,
 - eine weitere Speicherschutz-Einheit (eMPU) mit einer weiteren Deskriptor-Tabelle, deren Einträge in Abhängigkeit einer Prozesskennung auf wenigstens eine Konfigurations-Tabelle verweisen, wobei
 - die weitere Speicherschutz-Einheit (eMPU) ausgebildet ist, bei einem Umprogrammierungs-Prozess mit einer auf die weitere Deskriptor-Tabelle verweisenden Prozesskennung einen definierten Teilbereich der Deskriptor-Tabelle mit den Einträgen der der Prozesskennung zugehörigen Konfigurations-Tabelle zu konfigurieren.

Die im Zusammenhang mit dem erfindungsgemäßen Verfahren aufgeführten Vorteile weist auch dieser erfindungsgemäße Mikrocontroller auf.

Eine vorteilhafte Ausgestaltung der Erfindung sieht vor, dass die Deskriptor-Tabelle der Speicherschutz-Einheit in einen ersten Abschnitt mit Einträgen für eine statische Konfiguration und einen zweiten Abschnitt mit Einträgen für eine dynamische Konfiguration aufgeteilt ist. Dieser zweite Abschnitt wird dann mittels den Einträgen der wenigstens einen Konfigurations-Tabelle umprogrammiert.

35

Das erfindungsgemäße Verfahren und ein Mikrocontroller (MCU) mit einer Speicherschutz-Einheit zur Durchführung des erfindungsgemäßen Verfahrens wird nachfolgend anhand eines Aus-

föhrungsbeispiels unter Bezugnahme auf die beigefügten Figuren beschrieben und erläutert. Es zeigen:

Figur 1 eine schematische Darstellung eines Mikrocontrollers (MCU) mit einer Speicherschutz-Einheit (MPU) und einer weiteren Speicherschutz-Einheit (eMPU) zur Erläuterung des erfindungsgemäßen Verfahrens, und

Figur 2 eine schematische Darstellung eines Mikrocontrollers mit einer Speicherschutz-Einheit gemäß Stand der Technik.

Da der Mikrocontroller 10' mit einer Speicherschutz-Einheit 1' gemäß Figur 2 bereits in der Beschreibungseinleitung beschrieben wurde, wird im Zusammenhang mit der Beschreibung des Mikrocontrollers 10 gemäß Figur 1 lediglich hierauf verwiesen.

Der Mikrocontroller 10 gemäß Figur 1 umfasst eine Speicherschutz-Einheit (MPU) 1 mit einer Deskriptor-Tabelle 1.1 sowie eine weitere Speicherschutz-Einheit (eMPU) 1.2 mit einer weiteren Deskriptor-Tabelle 1.3.

Die Konfiguration der Speicherschutz-Einheit (MPU) 1 ist in dieser Deskriptor-Tabelle 1.1 gespeichert. Der Mikrocontroller 10 kann mit einem oder mit mehreren Mikrocontroller-Kernen ausgestattet sein.

Die Deskriptor-Tabelle 1.1 weist drei Bereiche auf, nämlich einen Bereich 1.12 (Instruction Regions) mit 6 Einträgen MPU0 bis MPU5, einen Bereich 1.13 (Data Regions) mit 12 Einträgen MPU6 bis MPU17 und schließlich den dritten Bereich 1.14 (Instruction/Data Regions) mit 6 Einträgen MPU18 bis MPU23. Insgesamt weist diese Deskriptor-Tabelle 1.1 somit 24 Einträge auf. Jeder Deskriptor-Eintrag ist mit Zugriffszulassungsdaten spezifiziert, das heißt es werden dadurch Zugriffszulassungen eines von dem Betriebssystem des Mikrocontrollers 10 initiierten Prozesses zur Durchführung eines Speicherzugriffsvorganges für bestimmte Speicherbereiche eines physikalischen Speichers (in Figur 1

nicht dargestellt) des Mikrocontrollers 10 definiert. Diese Zugriffszulassungsdaten umfassen wenigstens einen Abschnitt einer Prozesskennung (Process Identifier, PID). Daher werden als Zugriffszulassungsdaten die Prozesskennungen zusammen mit
5 jeweils einer Bit-Maske in der Deskriptor-Tabelle 1.1 als Deskriptor-Eintrag gespeichert. Es ist auch möglich die Prozesskennungen als Deskriptor-Eintrag zu speichern und als Zugriffszulassungsdaten lediglich die n Bits entweder mit den höchsten oder den niedrigsten Stellenwerten zu verwenden.

10

Wie bereits im Zusammenhang mit Figur 2 erläutert, wird mittels einer PID-Einheit 2 die Prozess-Kennung (PID) eines aktuellen Speicherzugriffs-Prozesses der Speicherschutz-Einheit 1 zuführt und mit den Zugriffszulassungsdaten aus der Deskriptor-Tabelle
15 1.1 verglichen. Bei einer Übereinstimmung mit einer der Einträge wird der Zugriff auf den durch die Prozess-Kennung PID spezifizierten Speicherbereich freigegeben, so dass der Speicherzugriffsvorgang durchgeführt werden kann.

20 Die Deskriptor-Tabelle 1.1 weist zwei Abschnitte 1.10 und 1.11 auf, wobei der erste Abschnitt 1.10 eine statische Konfiguration für die Speicherschutz-Einheit 1 enthält, während der zweite Abschnitt 1.11 zur dynamischen Konfiguration dient. Der erste Abschnitt 1.10 umfasst die Bereiche 1.12 und 1.13 entsprechend
25 der Deskriptor-Tabelle 1.1', während der zweite Abschnitt 1.11 dem Bereich 1.14 der Deskriptor-Tabelle 1.1' nach Figur 2 entspricht.

Damit enthält die Deskriptor-Tabelle 1.1 gemäß Figur 1 einen
30 Abschnitt 1.10 mit 6 Instruktions-Bereichen (background Instruction Regions) und 12 Daten-Bereichen (Background Data Regions), während der dynamische Konfigurations-Abschnitt 1.11 6 Instruktionen/Daten-Bereiche (Dynamic Regions Instruktion/Data) aufweist.

35

Die weitere Speicherschutz-Einheit (eMPU) 1.2 dient zur Umprogrammierung des dynamischen Konfigurations-Abschnittes 1.11. Die zugehörigen Konfigurationen sind in Konfigurations-Tabellen

1.30, 1.31, 1.32 und 1.33 gespeichert, die jeweils Einträge MPU0 bis MPU5 aufweisen. Auf diese Konfigurations-Tabellen 1.30, 1.31, 1.32 und 1.33 wird in einer weiteren Deskriptor-Tabelle 1.3 der weiteren Speicherschutz-Einheit 1.2 mittels Zugriffszulassungsdaten (PID) referenziert. Mit dem Zugriffszulassungsdatum 10 wird in der weiteren Deskriptor-Tabelle 1.3 auf die Konfigurations-Tabelle 1.30, mit dem Zugriffszulassungsdatum 12 wird auf die Konfigurations-Tabelle 1.31, mit dem Zugriffszulassungsdatum 4 wird auf die Konfigurations-Tabelle 1.32 und mit dem Zugriffszulassungsdatum 5 wird auf die Konfigurations-Tabelle 1.33 verwiesen. Auch diese Zugriffszulassungsdaten der weiteren Deskriptor-Tabelle 1.3 werden dadurch erzeugt, dass Prozesskennungen (PID) zusammen mit jeweils einer Bit-Maske gespeichert werden. Diese Zugriffszulassungsdaten können auch die n Bits entweder der höchsten oder der niedrigsten Stellenwerte einer Prozesskennung (PID) darstellen.

Die Prozesskennung eines von dem Betriebssystem des Mikrocontrollers 10 veranlassten Prozesses zur Durchführung eines Speicherzugriffsvorganges wird von der PID-Einheit 2 identifiziert und nicht nur der Speicherschutz-Einheit 1, sondern auch der weiteren Speicherschutz-Einheit 1.2 zugeführt, die die Prozesskennung PID mit den in der weiteren Deskriptor-Tabelle 1.3 abgelegten Zugriffszulassungsdaten vergleicht. Wechselt der Prozess auf einen Umprogrammierungs-Prozess mit einer auf die weiteren Deskriptor-Tabellen 1.30, 1.31, 1.32 und 1.33 verweisenden Zugriffszulassungsdaten wird mittels der weiteren Speicherschutz-Einheit 1.2 der dynamische Abschnitt 1.11 der Deskriptor-Tabelle 1.1 umprogrammiert.

Bei einem Kontextwechsel auf einen Prozess mit bspw. einem Zugriffszulassungsdatum 4 wird der dynamische Abschnitt 1.11 mit der Konfigurations-Tabelle 1.32 umprogrammiert, während mit einem Zugriffszulassungsdatum 10 der dynamische Abschnitt 1.11 mit der Konfigurations-Tabelle 1.30 umprogrammiert wird.

Mit einer solchen Hardware-Komponente (eMPU) 1.2 können mehrere Bereiche der Deskriptor-Tabelle 1.1 der Speicherschutz-Einheit

1 mittels der Deskriptor-Tabellen 1.30 bis 1.33 statisch definiert werden, welche dann mittels dieser weiteren Speicherschutz-Einheit 1.2 automatisch, also dynamisch umgeschaltet und die entsprechende Bereiche der Deskriptor-Tabelle 1.1
5 umprogrammiert werden. Hierfür wird keine Software-Laufzeit verbraucht.

Das erfindungsgemäße Verfahren kann unter Verwendung des entsprechenden Mikrocontrollers für Sicherheitsanwendungen im
10 Fahrzeug eingesetzt werden oder dort, wo eine sichere Speicher-Partitionierung erforderlich ist.

Patentansprüche

1. Verfahren zur Konfiguration einer Speicherschutz-Einheit (MPU, 1) eines Mikrocontrollers (MCU, 10), bei welchem
5 - für die Speicherschutz-Einheit (MPU, 1) eine Deskriptor-Tabelle (1.1) bereitgestellt wird, deren Einträge Zugriffszulassungsdaten aufweisen, mit welchen Zugriffszulassungen für Speicherbereiche eines physikalischen Speichers definiert werden, wobei Zugriffszulassungsdaten
10 verwendet werden, welche zumindest einen Abschnitt einer Prozesskennung (Prozess-ID) eines einen Speicherzugriffsvorgang auslösenden Prozesses umfassen,
 - eine Prozesskennung (Prozess-ID) des einen Speicherzugriffsvorgang initiiierenden Prozesses mit den Zugriffszulassungsdaten verglichen werden und bei einer Übereinstimmung der Speicherzugriffsvorgang ausgeführt wird,
15 - eine weitere Speicherschutz-Einheit (eMPU, 1.2) mit einer weiteren Deskriptor-Tabelle (1.3) bereitgestellt wird, deren Einträge in Abhängigkeit einer Prozesskennung auf
20 wenigstens eine Konfigurations-Tabelle (1.30, 1.31, 1.32 1.33) verweisen, und
 - bei einem Umprogrammierungs-Prozess mit einer auf die weitere Deskriptor-Tabelle (1.3) verweisenden Prozesskennung ein definierter Teilbereich (1.11) der Deskriptor-Tabelle (1.1) mit den Einträgen der der Prozesskennung zugehörigen Konfigurations-Tabelle (1.30, 1.31, 1.32 1.33) konfiguriert wird.
2. Verfahren nach Anspruch 1, bei welchem als Zugriffszulassungsdaten mit einer Bit-Maske belegte Prozess-Kennungen (PID) in der Deskriptor-Tabelle (1.1) gespeichert werden.
3. Verfahren nach Anspruch 1, bei welchem Prozess-Kennungen (PID) in der Deskriptor-Tabelle (1.1) gespeichert werden, wobei als Zugriffszulassungsdaten die n Bits entweder mit den
35 höchsten oder den niedrigsten Stellenwerten verwendet werden.

4. Verfahren nach einem der vorhergehenden Ansprüche, bei welchem die Deskriptor-Tabelle (1.1) in einen ersten Abschnitt (1.10) mit Einträgen für eine statische Konfiguration und in einen zweiten Abschnitt (1.11) mit Einträgen für eine dynamische Konfiguration geteilt wird, wobei der zweite Abschnitt (1.11) als definierter Teilbereich mittels der weiteren Deskriptor-Tabelle (1.3) konfiguriert wird.

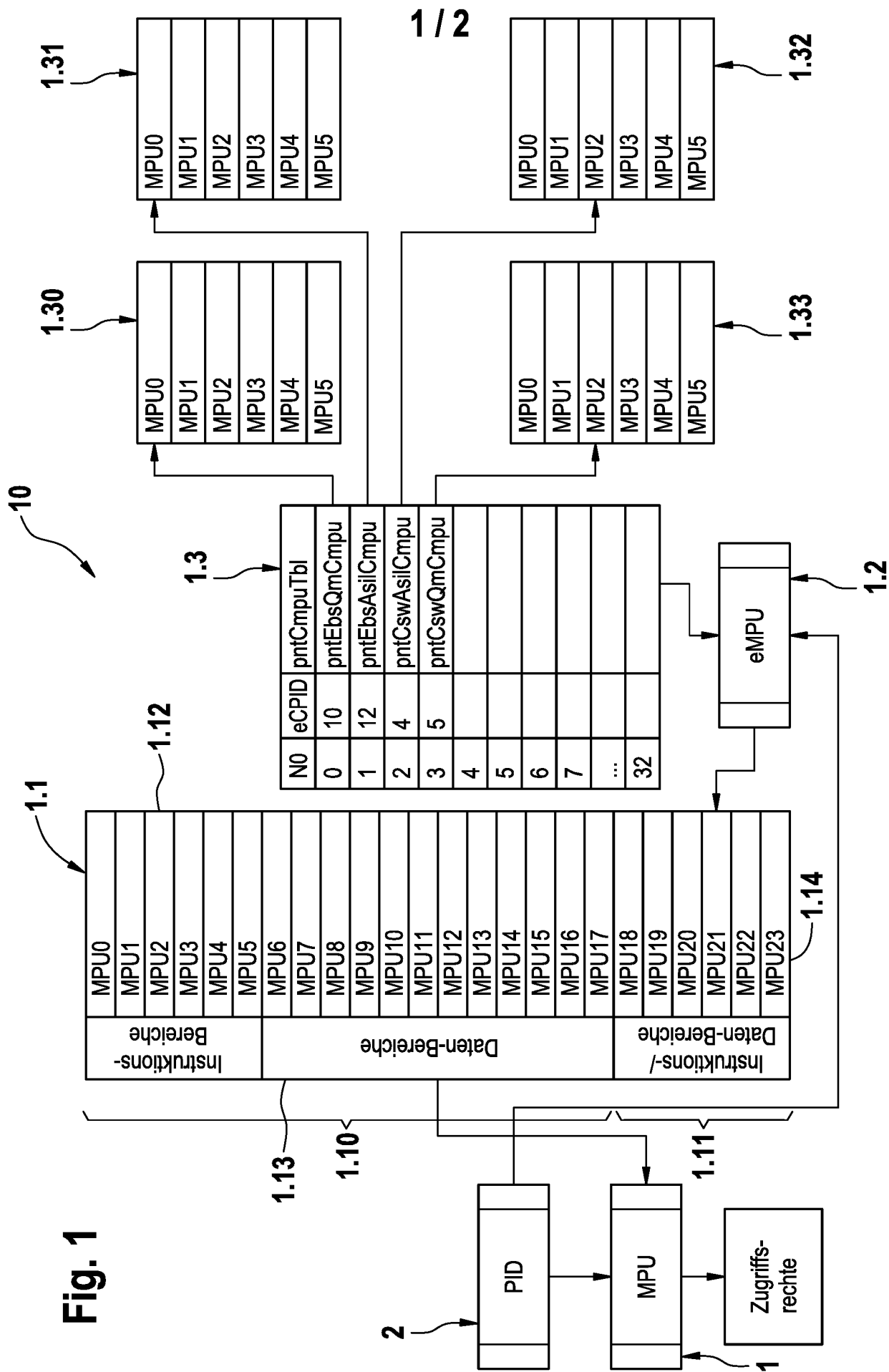
10 5. Mikrocontroller (MCU, 10), umfassend

- eine Speicherschutz-Einheit (MPU, 1) mit einer Deskriptor-Tabelle (1.1), deren Einträge Zugriffszulassungsdaten aufweisen, mit welchen Zugriffszulassungen für Speicherbereiche eines physikalischen Speichers definiert werden, wobei
- 15 - Zugriffszulassungsdaten verwendet werden, welche zumindest einen Abschnitt einer Prozesskennung (Prozess-ID) eines einen Speicherzugriffsvorgang auslösenden Prozesses umfassen,
- 20 - eine weitere Speicherschutz-Einheit (eMPU, 1.2) mit einer weiteren Deskriptor-Tabelle (1.3), deren Einträge in Abhängigkeit einer Prozesskennung auf wenigstens eine Konfigurations-Tabelle (1.30, 1.31, 1.32 1.33) verweisen, wobei
- 25 - die weitere Speicherschutz-Einheit (1.2) ausgebildet ist, bei einem Umprogrammierungs-Prozess mit einer auf die weitere Deskriptor-Tabelle (1.3) verweisenden Prozesskennung einen definierten Teilbereich (1.11) der Deskriptor-Tabelle (1.1) mit den Einträgen der der Prozesskennung zugehörigen Konfigurations-Tabelle (1.30, 1.31, 1.32 1.33) zu konfigurieren.
- 30

6. Mikrocontroller (10) nach Anspruch 3, bei welcher die Deskriptor-Tabelle (1.1) in einen ersten Abschnitt (1.10) mit Einträgen für eine statische Konfiguration und einen

35 zweiten Abschnitt (1.11) mit Einträgen für eine dynamische

Konfiguration aufgeteilt ist.



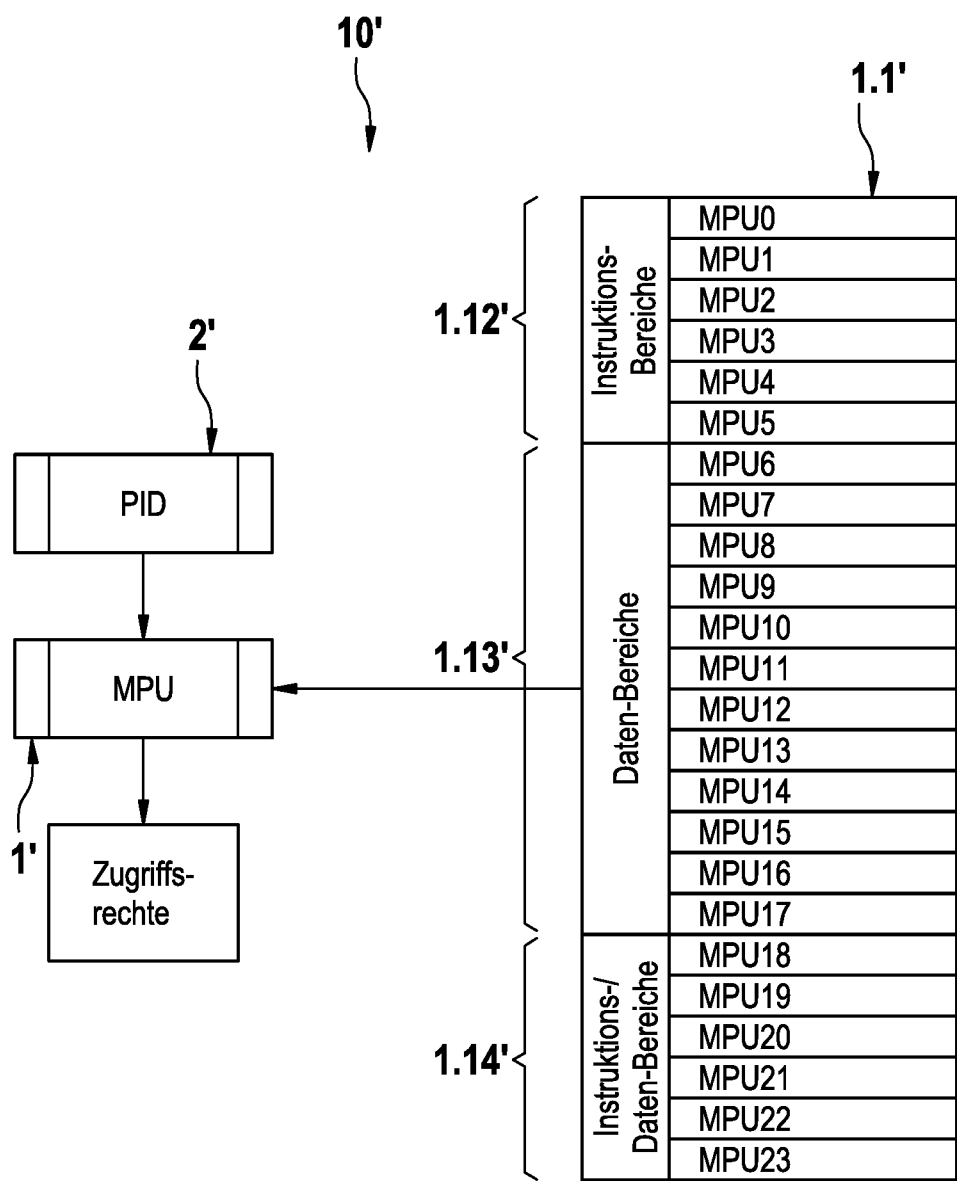


Fig. 2
(Stand der Technik)

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2017/078628

A. CLASSIFICATION OF SUBJECT MATTER
INV. G06F12/14
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data, INSPEC, COMPENDEX, IBM-TDB

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2014/223047 A1 (CHAVALI BALATRIPURA SODEMMA [US] ET AL) 7 August 2014 (2014-08-07) abstract paragraph [0030] - paragraph [0043] figures 2, 5	1-6
A	US 2012/216002 A1 (MOYER WILLIAM C [US] ET AL) 23 August 2012 (2012-08-23) abstract figures 1, 3, 7-11	1-6
A	WO 2014/122415 A1 (ADVANCED RISC MACH LTD [GB]) 14 August 2014 (2014-08-14) abstract page 2, line 4 - line 8 figures 2, 4-5	1-6
	----- -/-	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

17 January 2018

Date of mailing of the international search report

24/01/2018

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Mandato, Davide

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2017/078628

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2015/371046 A1 (CHEN LING TONY [US] ET AL) 24 December 2015 (2015-12-24) abstract paragraph [0097] figures 4-5, 9 -----	1-6
A	US 2012/215991 A1 (MOYER WILLIAM C [US]) 23 August 2012 (2012-08-23) abstract figures -----	1-6
A	US 2016/283402 A1 (SCHULZ STEFFEN [DE] ET AL) 29 September 2016 (2016-09-29) abstract figures -----	1-6

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2017/078628

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2014223047 A1	07-08-2014	CN 103984909 A	13-08-2014
		US 2014223047 A1	07-08-2014
		US 2014223052 A1	07-08-2014
		US 2014223127 A1	07-08-2014
		US 2015356046 A1	10-12-2015

US 2012216002 A1	23-08-2012	NONE	

WO 2014122415 A1	14-08-2014	CN 104956342 A	30-09-2015
		EP 2954419 A1	16-12-2015
		JP 6106765 B2	05-04-2017
		JP 2016510469 A	07-04-2016
		KR 20150117278 A	19-10-2015
		US 2015347052 A1	03-12-2015
		WO 2014122415 A1	14-08-2014

US 2015371046 A1	24-12-2015	NONE	

US 2012215991 A1	23-08-2012	NONE	

US 2016283402 A1	29-09-2016	CN 107408068 A	28-11-2017
		EP 3274846 A1	31-01-2018
		US 2016283402 A1	29-09-2016
		WO 2016153683 A1	29-09-2016

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. G06F12/14
ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
G06F

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data, INSPEC, COMPENDEX, IBM-TDB

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 2014/223047 A1 (CHAVALI BALATRIPURA SODEMMA [US] ET AL) 7. August 2014 (2014-08-07) Zusammenfassung Absatz [0030] - Absatz [0043] Abbildungen 2, 5 -----	1-6
A	US 2012/216002 A1 (MOYER WILLIAM C [US] ET AL) 23. August 2012 (2012-08-23) Zusammenfassung Abbildungen 1, 3, 7-11 -----	1-6
A	WO 2014/122415 A1 (ADVANCED RISC MACH LTD [GB]) 14. August 2014 (2014-08-14) Zusammenfassung Seite 2, Zeile 4 - Zeile 8 Abbildungen 2, 4-5 ----- -/-	1-6

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen ☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

17. Januar 2018

Absendedatum des internationalen Recherchenberichts

24/01/2018

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Mandato, Davide

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 2015/371046 A1 (CHEN LING TONY [US] ET AL) 24. Dezember 2015 (2015-12-24) Zusammenfassung Absatz [0097] Abbildungen 4-5, 9 -----	1-6
A	US 2012/215991 A1 (MOYER WILLIAM C [US]) 23. August 2012 (2012-08-23) Zusammenfassung Abbildungen -----	1-6
A	US 2016/283402 A1 (SCHULZ STEFFEN [DE] ET AL) 29. September 2016 (2016-09-29) Zusammenfassung Abbildungen -----	1-6

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2017/078628

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
US 2014223047	A1	07-08-2014	CN	103984909 A	13-08-2014
			US	2014223047 A1	07-08-2014
			US	2014223052 A1	07-08-2014
			US	2014223127 A1	07-08-2014
			US	2015356046 A1	10-12-2015

US 2012216002	A1	23-08-2012	KEINE		

WO 2014122415	A1	14-08-2014	CN	104956342 A	30-09-2015
			EP	2954419 A1	16-12-2015
			JP	6106765 B2	05-04-2017
			JP	2016510469 A	07-04-2016
			KR	20150117278 A	19-10-2015
			US	2015347052 A1	03-12-2015
			WO	2014122415 A1	14-08-2014

US 2015371046	A1	24-12-2015	KEINE		

US 2012215991	A1	23-08-2012	KEINE		

US 2016283402	A1	29-09-2016	CN	107408068 A	28-11-2017
			EP	3274846 A1	31-01-2018
			US	2016283402 A1	29-09-2016
			WO	2016153683 A1	29-09-2016
