



(12) 发明专利申请

(10) 申请公布号 CN 118918812 A

(43) 申请公布日 2024. 11. 08

(21) 申请号 202411248685.1

(51) Int.Cl.

(22) 申请日 2018.06.14

G09G 3/20 (2006.01)

G09G 5/10 (2006.01)

(30) 优先权数据

2017-125173 2017.06.27 JP

2017-141465 2017.07.21 JP

(62) 分案原申请数据

201880041881.8 2018.06.14

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川县

(72) 发明人 盐川将隆 高濑奈津子 冈本英哲

吉住健辅 中村太纪

(74) 专利代理机构 上海专利商标事务所有限公

司 31100

专利代理师 俞丹

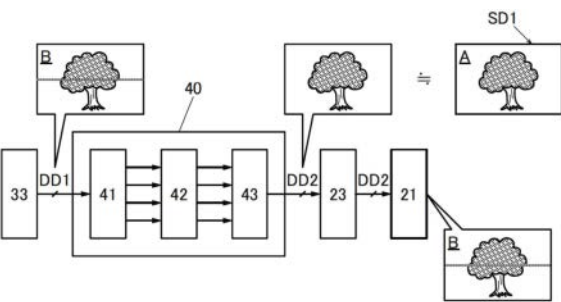
权利要求书1页 说明书51页 附图52页

(54) 发明名称

显示系统及数据处理方法

(57) 摘要

提供一种显示不均匀得到减少的显示品质高的显示系统。该显示系统包括处理单元及显示部。处理单元通过利用第一图像数据而生成第二图像数据。显示部根据第二图像数据显示图像。处理单元包括三个层。对第一层供应第一图像数据。第一图像数据包括多个数据。多个数据分别对应于多个像素中的任一个。第一层通过利用第一图像数据使对应于一个像素的数据的数量比第一图像数据的数量多,来生成第一运算数据。第二层通过将第一运算数据乘以权系数,生成第二运算数据。第三层通过利用第二运算数据使对应于一个像素的数据的数量比第二运算数据的数量少,来生成第二图像数据。



1. 一种数据处理方法,包括如下步骤:
通过对显示装置输入第一图像数据而在所述显示装置上显示图像;
根据所述图像取得含有亮度分布的第一亮度数据;
通过利用所述第一亮度数据更新用来校正图像数据的校正滤波器的值;
通过由利用所述第一亮度数据更新了其值的所述校正滤波器对所述第一图像数据进行校正来生成第二图像数据;
根据对所述显示装置输入所述第二图像数据而显示在所述显示装置上的图像取得第二亮度数据;以及
通过利用所述第二亮度数据更新所述校正滤波器的值,
并且所述第一亮度数据利用二维亮度计取得。
2. 根据权利要求1所述的数据处理方法,
其中所述第一图像数据包括坐标数据及第一颜色的灰度数据,
所述第一颜色的所述灰度数据包括对应于不同坐标的多个灰度值,
并且在以所述第一颜色的所述灰度数据表示的灰度数为 k 位且 k 是2以上的整数时,所述多个灰度值分别为 2^{k-2} 以上且 $3 \times 2^{k-2}$ 以下。
3. 根据权利要求2所述的数据处理方法,
其中所述多个灰度值相同。
4. 根据权利要求2所述的数据处理方法,
其中所述第一图像数据还包括第二颜色的灰度数据及第三颜色的灰度数据,
所述第二颜色的所述灰度数据包括对应于所述不同坐标的多个灰度值,
所述第三颜色的所述灰度数据包括对应于所述不同坐标的多个灰度值,
并且所述第二颜色的所述灰度数据的多个灰度值和所述第三颜色的所述灰度数据的多个灰度值为0。
5. 根据权利要求1所述的数据处理方法,
其中所述第一图像数据还包括第二颜色的灰度数据及第三颜色的灰度数据,
所述第二颜色的所述灰度数据包括对应于不同坐标的多个灰度值,
所述第三颜色的所述灰度数据包括对应于不同坐标的多个灰度值,
在以所述第二颜色的所述灰度数据表示的灰度数为 m 位且 m 是2以上的整数时,所述第二颜色的所述灰度数据的所述多个灰度值分别为 2^{m-2} 以上且 $3 \times 2^{m-2}$ 以下,
并且在以所述第三颜色的所述灰度数据表示的灰度数为 n 位且 n 是2以上的整数时,所述第三颜色的所述灰度数据的所述多个灰度值分别为 2^{n-2} 以上且 $3 \times 2^{n-2}$ 以下。
6. 根据权利要求4所述的数据处理方法,
其中所述第二颜色的所述灰度数据的所述多个灰度值都相同,
并且所述第三颜色的所述灰度数据的所述多个灰度值都相同。
7. 一种显示系统,包括:
处理单元及显示部,
其中所述处理单元构成为通过利用图像数据以及其值由权利要求1所述的数据处理方法更新了校正滤波器而生成输出数据,
并且所述显示部构成为根据所述输出数据显示图像。

显示系统及数据处理方法

本申请是发明名称为“显示系统及数据处理方法”、国际申请日为2018年6月14日、申请号为201880041881.8 (国际申请号为PCT/IB2018/054352)的发明专利申请的分案申请。

技术领域

[0001] 本发明的一个实施方式涉及一种显示系统及数据处理方法。

[0002] 注意,本发明的一个实施方式不局限于上述技术领域。作为本发明的一个实施方式的技术领域的一个例子,可以举出半导体装置、显示装置、发光装置、显示系统、电子设备、照明装置、输入装置(例如,触摸传感器)、输入输出装置(例如,触摸屏)、上述装置的驱动方法以及上述装置的制造方法。

[0003] 注意,在本说明书等中,半导体装置通常是指能够通过利用半导体特性而工作的所有装置。显示装置(液晶显示装置、发光显示装置等)、投影装置、照明装置、电光装置、蓄电装置、存储装置、半导体电路、成像装置及电子设备等有时被称为半导体装置。或者,有时它们包括半导体装置。

背景技术

[0004] 近年来,分辨率高的显示装置被要求。例如,全高清(1920×1080个像素)显示装置、4K(例如,3840×2160个像素或4096×2160个像素)显示装置、8K(例如,7680×4320个像素或8192×4320个像素)显示装置等包括多量像素的显示装置的开发日益兴盛。

[0005] 另外,对显示装置有大型化的要求。例如,家用电视装置的屏幕尺寸的主流为超过对角线50英寸。屏幕尺寸越大,可以一次显示的信息量越多,所以数字标牌等的屏幕尺寸被要求增大。

[0006] 以液晶显示装置及发光显示装置为代表的平板显示器广泛地被用作显示装置。虽然在用于这些显示装置的晶体管中,作为半导体材料主要使用硅,但是,近年来,还开发出将使用金属氧化物形成的晶体管用于显示装置的像素的技术。

[0007] 专利文献1公开了非晶硅被用作晶体管的半导体材料的技术。专利文献2及3分别公开了金属氧化物被用作晶体管的半导体材料的技术。

[参考文献]

[专利文献]

[0008] [专利文献1]日本专利申请公开第2001-053283号公报

[专利文献2]日本专利申请公开第2007-123861号公报

[专利文献3]日本专利申请公开第2007-096055号公报

[0009] 在显示装置的像素数增多时,发生如下问题:晶体管的特性偏差的影响及显示元件的特性偏差的影响增大,导致明显的显示不均匀。

[0010] 在显示装置包括排列而用作大显示区域的多个显示面板时,有因各显示面板的特性偏差而容易被看到显示面板之间的边界的问题。

[0011] 本发明的一个实施方式的目的是提供一种显示品质高的显示装置或显示系统。本发明的一个实施方式的其他目的是提供一种显示不均匀得到降低的显示装置或显示系统。本发明的一个实施方式的其他目的是提供一种分辨率高的显示装置或显示系统。本发明的一个实施方式的其他目的是提供一种包括大型显示区域的显示装置或显示系统。本发明的一个实施方式的其他目的是提供一种能够以高帧频率工作的显示装置或显示系统。本发明的一个实施方式的其他目的是提供一种功耗低的显示装置或显示系统。

[0012] 注意,这些目的的记载不妨碍其他目的的存在。本发明的一个实施方式并不需要实现所有上述目的。可以从说明书、附图、权利要求书的描述中抽取其他目的。

发明内容

[0013] 本发明的一个实施方式的显示系统包括处理单元及显示部。处理单元具有通过利用第一图像数据生成第二图像数据的功能。显示部具有根据第二图像数据显示图像的功能。显示部包括多个像素。处理单元包括第一层、第二层及第三层。对第一层供应第一图像数据。第一图像数据包括多个数据。多个数据分别对应于多个像素中的任一个。第一层具有通过利用第一图像数据使对应于一个像素的数据的数量比第一图像数据的数据多,来生成第一运算数据的功能。第二层具有通过将第一运算数据乘以权系数生成第二运算数据的功能。第三层具有通过利用第二运算数据使对应于一个像素的数据的数量比第二运算数据的数据少,来生成第二图像数据的功能。

[0014] 本发明的一个实施方式的显示系统包括处理单元及显示部。处理单元具有通过利用第一图像数据生成第二图像数据的功能。显示部具有根据第二图像数据显示图像的功能。显示部包括多个像素。处理单元包括第一层、第二层及第三层。对第一层供应第一图像数据。第一层具有通过利用第一图像数据生成第一运算数据的功能。第一层具有将第一运算数据供应到第二层的功能。第二层具有通过使用第一运算数据及权系数生成第二运算数据的功能。第二层具有将第二运算数据供应到第三层的功能。第三层具有通过利用第二运算数据生成第二图像数据的功能。第一图像数据包括 a 个(a 是1以上的整数)对应于一个像素的第一数据。第一运算数据包括 b 个(b 是大于 a 的整数)对应于一个像素的第二数据。权系数包括 b 个对应于一个像素的第三数据。第二运算数据包括 b 个对应于一个像素的第四数据。第二图像数据包括 c 个(c 是小于 b 的整数)对应于一个像素的第五数据。第四数据是第二数据中的任一个与第三数据中的任一个之积。

[0015] 显示部可以还包括第一显示区域、第二显示区域、第一驱动电路以及第二驱动电路。第一驱动电路具有驱动第一显示区域的功能。第二驱动电路具有驱动第二显示区域的功能。

[0016] 处理单元可以具有只校正对应于第一图像数据中的一部分的像素的数据的功能。

[0017] 处理单元可以具有通过利用神经网络生成第二图像数据的功能。

[0018] 处理单元可以还包括神经网络电路。

[0019] 处理单元可以还包括在沟道形成区域中包含金属氧化物的晶体管或在沟道形成区域中包含硅的晶体管。

[0020] 本发明的一个实施方式是一种电子设备,包括具有上述结构中的任一个结构的显示系统、以及天线、电池、外壳、照相机、扬声器、麦克风和操作按钮中的至少一个。

[0021] 本发明的一个实施方式是一种数据处理方法,包括如下步骤:取得根据对显示装置输入第一图像数据而在显示装置上显示的图像的第一亮度数据;以及通过利用第一亮度数据更新用来校正图像数据的校正滤波器的值。

[0022] 本发明的一个实施方式是一种数据处理方法,包括如下步骤:取得根据对显示装置输入第一图像数据而在显示装置上显示的图像的第一亮度数据;通过利用第一亮度数据更新用来校正图像数据的校正滤波器的值;通过由利用第一亮度其值更新了的校正滤波器对第一图像数据进行校正来生成第二图像数据;取得根据对显示装置输入第二图像数据而在显示装置上显示的图像的第二亮度数据;通过利用第二亮度数据更新校正滤波器的值。

[0023] 例如,第一图像数据包括坐标数据以及第一颜色的灰度数据。第一颜色的灰度数据包括对应于不同坐标的多个灰度值。在可以以第一颜色的灰度数据表示的灰度数为 k 位且 k 是2以上的整数时,多个灰度值分别为 2^{k-2} 以上且 $3 \times 2^{k-2}$ 以下。多个灰度值优选为相同的值。

[0024] 第一图像数据可以还包括第二颜色的灰度数据及第三颜色的灰度数据。第二颜色的灰度数据包括对应于不同坐标的多个灰度值。第三颜色的灰度数据包括对应于不同坐标的多个灰度值。

[0025] 第二颜色的灰度数据的多个灰度值以及第三颜色灰度数据的多个灰度值优选都是0。另外,在可以以第二颜色的灰度数据表示的灰度数为 m 位且 m 是2以上的整数时,第二颜色的灰度数据的多个灰度值优选分别为 2^{m-2} 以上且 $3 \times 2^{m-2}$ 以下。同样地,在可以以第三颜色的灰度数据表示的灰度数为 n 位且 n 是2以上的整数时,第三颜色的灰度数据的多个灰度值优选分别为 2^{n-2} 以上且 $3 \times 2^{n-2}$ 以下。第二颜色的灰度数据的多个灰度值优选为相同的值且第三颜色的灰度数据的多个灰度值优选为相同的值。

[0026] 第一亮度数据优选利用二维亮度计而取得。

[0027] 本发明的一个实施方式是包括处理单元及显示部的显示装置。处理单元具有通过利用图像数据以及其值通过上述结构中的任一个的数据处理方法更新的校正滤波器,生成输出数据的功能。显示部具有根据输出数据显示图像的功能。

[0028] 本发明的一个实施方式可以提供一种显示品质高的显示装置或显示系统。本发明的其他一个实施方式可以提供一种显示不均匀得到降低的显示装置或显示系统。本发明的其他一个实施方式可以提供一种分辨率高的显示装置或显示系统。本发明的其他一个实施方式可以提供一种包括大型显示区域的显示装置或显示系统。本发明的其他一个实施方式可以提供一种能够以高帧频工作的显示装置或显示系统。本发明的其他一个实施方式可以提供一种功耗低的显示装置或显示系统。

[0029] 注意,这些效果的记载不妨碍其他效果的存在。本发明的一个实施方式并不需要实现所有上述效果。可以从说明书、附图、权利要求书的描述中抽取上述效果外的效果。

附图说明

[0030] 在附图中:

图1A及图1B示出显示系统的一个例子;

图2示出显示部的一个例子;

图3示出显示部的工作的一个例子;

图4示出处理单元的一个例子；
图5A至图5C示出在显示系统中进行的处理的一个例子；
图6示出在第一层中进行的处理的一个例子；
图7示出在第二层中进行的处理的一个例子；
图8示出在第三层中进行的处理的一个例子；
图9示出在第三层中进行的处理的一个例子；
图10示出显示部的一个例子；
图11示出显示系统的一个例子；
图12A示出显示系统的一个例子，图12B示出显示面板的一个例子；
图13A示出显示面板的一个例子，图13B及图13C示出显示面板的配置例子；
图14A示出显示装置的一个例子，图14B-1及图14B-2示出在显示系统中进行的处理的一个例子；
图15示出显示系统的一个例子；
图16示出显示系统的一个例子；
图17A至图17C示出在显示系统中进行的处理的一个例子；
图18A至图18C示出在显示系统中进行的处理的一个例子；
图19示出半导体装置的结构例子；
图20示出存储单元的结构例子；
图21示出偏置电路的结构例子；
图22是时序图；
图23A至图23E说明像素的结构例子；
图24A及图24B说明像素电路的结构例子；
图25说明显示装置的结构例子；
图26说明显示装置的结构例子；
图27说明显示装置的结构例子；
图28说明显示装置的结构例子；
图29A至图29C说明晶体管的结构例子；
图30A至图30D说明晶体管的结构例子；
图31A至图31F说明晶体管的结构例子；
图32A及图32B说明显示面板的结构例子；
图33A及图33B说明显示面板的结构例子；
图34A及图34B说明显示面板的结构例子；
图35说明显示装置的结构例子；
图36A及图36B说明显示面板的结构例子，图36C说明显示装置的结构例子；
图37A至图37D说明电子设备的一个例子；
图38A及图38B示出车辆的一个例子；
图39A至图39F是示出实施例1的亮度数据的照片；
图40A至图40F是示出实施例1的显示结果的照片；
图41A及图41B说明实施例2的显示装置；以及

图42A及图42B示出实施例2的结果。

具体实施方式

[0031] 参照附图对实施方式进行详细说明。注意,本发明不局限于以下说明。所属技术领域的普通技术人员可以很容易地理解一个事实就是其方式及详细内容在不脱离本发明的宗旨及其范围的情况下可以被变换为各种各样的形式。因此,本发明不应该被解释为限定在以下所示的实施方式所记载的内容中。

[0032] 注意,在下面说明的发明结构中,在不同的附图中共同使用相同的附图标记来表示相同的部分或具有相同功能的部分,而省略其反复说明。此外,有时使用相同的阴影线表示具有相同功能的部分,而对该部分不特别附加附图标记。

[0033] 为了便于理解,有时附图中示出的各构成的位置、大小及范围等并不表示其实际的位置、大小及范围等。因此,所公开的发明不一定局限于附图所公开的位置、大小、范围等。

[0034] 注意,根据情况或状态,可以互相调换词句“膜”和词句“层”。例如,可以将词句“导电层”变换为词句“导电膜”。此外,可以将词句“绝缘膜”变换为词句“绝缘层”。

[0035] 在本说明书等中,金属氧化物是指广义上的金属的氧化物。金属氧化物被分类为氧化物绝缘体、氧化物导电体(包括透明氧化物导电体)和氧化物半导体(也可以简称为OS)等。例如,有时将用于晶体管的半导体层中的金属氧化物称为氧化物半导体。换言之,OS FET是包含金属氧化物或氧化物半导体的晶体管。

[0036] 在本说明书等中,有时将包含氮的金属氧化物也称为金属氧化物。此外,也可以将包含氮的金属氧化物称为金属氧氮化物。

[0037] (实施方式1)

在本实施方式中,参照图1A及图1B、图2、图3、图4、图5A至图5C、图6、图7、图8、图9、图10、图11、图12A及图12B、图13A至图13C以及图14A、图14B-1及图14B-2说明本发明的一个实施方式的显示系统。

[0038] 本发明的一个实施方式的显示系统包括处理单元及显示部。处理单元具有通过利用第一图像数据生成第二图像数据的功能。显示部具有根据第二图像数据显示图像的功能。显示部包括多个像素。处理单元包括第一层、第二层及第三层。对第一层供应第一图像数据。第一图像数据包括多个数据。多个数据分别对应于多个像素中的任一个。第一层具有通过利用第一图像数据使对应于一个像素的数据的数量比第一图像数据的数量多,来生成第一运算数据的功能。第二层具有通过将第一运算数据乘以权系数生成第二运算数据的功能。第三层具有通过利用第二运算数据使对应于一个像素的数据的数量比第二运算数据的数量少,来生成第二图像数据的功能。

[0039] 例如,在第一图像数据包括 a 个(a 是1以上的整数)对应于一个像素的第一数据时,第一层生成包括 b 个(b 是大于 a 的整数)对应于一个像素的第二数据的第一运算数据。接着,第二层通过利用第一运算数据及权系数生成第二运算数据。权系数包括 b 个对应于一个像素的第三数据。第二运算数据包括 b 个对应于一个像素的第四数据。换言之,第二运算数据所包括的对应于一个像素的数据的数量与第一运算数据所包括的对应于一个像素的数据的数量相同。第四数据是第二数据中的任一个与第三数据中的任一个之积。第三层通过利

用第二运算数据生成包括c个(c是小于b的整数)对应于一个像素的第五数据的第二图像数据。

[0040] 对应于一个像素的数据的数量越多,用于图像数据的校正的参数数量越多。由此,可以提高图像校正的精度。通过利用这样包括三个层的处理单元校正图像数据,可以在显示部上显示不容易被看到显示不均匀且不容易被看到接缝的图像。

[0041] 〈1-1.显示系统的结构例子1〉

图1A是显示系统10A的方框图。

[0042] 显示系统10A具有通过利用从外部收到的数据生成图像数据的功能以及根据该图像数据显示图像的功能。

[0043] 显示系统10A包括显示部20A及信号生成部30A。信号生成部30A具有通过利用从外部收到的数据生成图像数据的功能。显示部20A具有根据该图像数据显示图像的功能。

[0044] 显示部20A包括像素部21、扫描线驱动电路22(也称为栅极驱动器)、信号线驱动电路23(也称为源极驱动器)以及时序控制器24。

[0045] 信号生成部30A包括前端部31、译码器32、第一处理单元33、接收部34、接口35、控制部36以及第二处理单元40。

[0046] 如图1B所示的显示系统10B,第二处理单元40也可以包括在显示部20B中而不包括在信号生成部30B中。另外,也可以与显示部及信号生成部分别地设置第二处理单元40。

[0047] 以下说明显示部20A及信号生成部30A的各构成要素。注意,这些构成要素也可以包括在显示部20B及信号生成部30B。

[0048] 像素部21包括多个像素。像素部21具有显示图像的功能。

[0049] 像素包括显示元件且具有显示指定的灰度的功能。由从扫描线驱动电路22及信号线驱动电路23供应的信号控制像素的灰度,由此在像素部21上显示指定的图像。

[0050] 扫描线驱动电路22具有将用来选择像素的信号(该信号也被称为选择信号)供应到像素部21的功能。

[0051] 信号线驱动电路23具有将用于在像素上显示指定的灰度的信号(该信号也被称为图像信号)供应到像素部21的功能。通过对被供应有选择信号的像素供应图像信号,该像素显示指定的灰度而像素部21显示指定的图像。

[0052] 时序控制器24具有生成扫描线驱动电路22、信号线驱动电路23等所使用的时序信号(时钟信号、起始脉冲信号等)的功能。从扫描线驱动电路22输出选择信号的时机和从信号线驱动电路23输出图像信号的时机中的一个或两个被时序控制器24生成的时序信号控制。在显示部20A包括多个扫描线驱动电路22时,从多个扫描线驱动电路22输出信号的时机被时序控制器24所生成的时序信号同步。同样地,在显示部20A包括多个信号线驱动电路23时,从多个信号线驱动电路23输出信号的时机被时序控制器24所生成的时序信号同步。

[0053] 前端部31具有根据从外部输入的信号适当地进行信号处理的功能。例如,以指定的方式编码而调制的广播信号等输入到前端部31。前端部31例如可以具有对收到的图像信号进行解调、进行模拟-数字转换等的功能。另外,前端部31也可以具有进行错误纠正的功能。被前端部31接收并进行信号处理的数据输出到译码器32。

[0054] 译码器32具有解密被编码的信号的功能。当输入到前端部31的广播信号所包括的图像数据被压缩时,利用译码器32对数据进行解压缩。例如,译码器32可以具有进行熵解

码、逆量子化、逆离散余弦变换 (IDCT) 或逆离散正弦变换 (IDST) 等逆正交变换、帧内预测、帧间预测等的功能。

[0055] 作为8K广播的编码标准采用H.265/MPEG-H high efficiency video coding (以下也称为HEVC)。在对前端部31输入到的广播信号所包括的图像数据根据HEVC被编码时,通过译码器32进行根据HEVC的译码。通过译码器32的解密处理生成的图像数据被输出到第一处理单元33。

[0056] 第一处理单元33具有对从译码器32输入的图像数据进行图像处理而生成第一图像数据SD1,并将第一图像数据SD1输出到第二处理单元40的功能。

[0057] 作为图像处理,例如可以举出噪声去除处理、灰度转换处理、色调校正处理、亮度校正处理等。色调校正处理或亮度校正处理可以使用伽马校正等进行。此外,第一处理单元33也可以具有伴随分辨率的上变频的像素间补充处理、伴随帧频率的上变频的帧间补充处理等的功能。

[0058] 噪声去除处理是去除各种噪声的处理,诸如产生在文字等的轮廓附近的蚊状噪声、产生在高速的动态图像中的块状噪声、产生闪烁的随机噪声、分辨率的上变频所引起的点状噪声等。

[0059] 灰度转换处理是指将第一图像数据SD1的灰度转换为对应于显示部20A的输出特性的灰度的处理。例如,在灰度数增大时,通过对以较小的灰度数输入的图像数据补充且分配对应于各像素的灰度值,可以进行使直方图平滑化的处理。此外,扩大动态范围的高动态范围 (HDR) 处理也包括在灰度转换处理中。

[0060] 色调校正处理是指校正图像的色调的处理。亮度校正处理校正图像的亮度(亮度对比)。例如,根据设置有显示部20A的空间的照明的种类、亮度或色纯度将显示在显示部20A上的图像的亮度或色调校正为最适合的亮度或色调。

[0061] 像素间补充处理是在进行分辨率上变频时补充本来不存在的数据的处理。例如,作为重新补充的像素的颜色的数据(例如,对应于红色(R)、绿色(G)、蓝色(B)的各颜色的灰度值),参照该像素的附近的像素的颜色的数据,以成为该像素的附近的该像素的中间颜色的数据的方式对数据进行补充。

[0062] 帧间补充处理是:当增大显示的图像的帧频时,生成本来不存在的帧(补充帧)的图像的处理。例如,利用某两个图像的差异生成插入在两个图像之间的补充帧的图像。或者,也可以在两个图像之间生成多个补充帧的图像。例如,当图像数据的帧频率为60Hz时,通过生成多个补充帧,可以将输出到显示部20A的图像信号的帧频率增大为两倍(120Hz)、四倍(240Hz)或八倍(480Hz)等。

[0063] 注意,上述图像处理也可以使用独立于第一处理单元33的图像处理单元进行。上述图像处理中的一个或多个也可以通过第二处理单元40进行。

[0064] 接收部34具有接收从外部输入的数据或控制信号的功能。可以利用运算处理装置50、遥控器、便携式信息终端(例如,智能手机、平板终端)、显示部20A中设置的操作按钮、触摸屏等对接收部34进行数据或控制信号的输入。

[0065] 运算处理装置50可以将在第二处理单元40中使用的权系数等供应到显示系统10A。作为运算处理装置50例如可以使用具有优良的运算处理能力的计算机,诸如电脑、服务器、云服务器等。运算处理装置50可以通过接收部34将通过学习而得到的权系数供应给

第二处理单元40。

[0066] 接口35具有对接收部34所收到的数据或控制信号适当地进行信号处理而将该数据或该信号输出到控制部36的功能。

[0067] 控制部36具有对信号生成部30A所包括的各电路供应控制信号的功能。例如,控制部36具有对译码器32、第一处理单元33以及第二处理单元40供应控制信号的功能。利用控制部36的控制可以根据接收部34所接收的控制信号等进行。

[0068] 第二处理单元40具有通过校正从第一处理单元33输入的第一图像数据SD1而生成第二图像数据SD2的功能。由第二处理单元40生成的第二图像数据SD2被输出到信号线驱动电路23。

[0069] 例如,第二处理单元40具有以不容易被看到像素部21的显示不均匀的方式校正第一图像数据SD1的功能。例如,如下原因导致显示不均匀:像素部21中的晶体管的特性或电容器的尺寸不同;信号线的寄生电阻或寄生电容的负影响;信号线驱动电路23的驱动能力的面内不均匀;以及显示元件的特性的面内不均匀等。在此情况下,也可以通过由第二处理单元40生成第二图像数据SD2显示不容易被看到不均匀的图像。

[0070] 另外,例如,在像素部21被分割成多个区域时,第二处理单元40具有以补偿该区域间的边界的图像的不连续性的方式校正第一图像数据SD1的功能。通过由第二处理单元40生成第二图像数据SD2,可以显示不容易被看到不均匀的图像。

[0071] 〈1-2.像素部的结构例子1〉

以下详细说明像素部21的分割以及由第二处理单元40进行的接缝的校正。

[0072] 在为了显示高分辨率的图像在像素部21中设置多个像素25时,随着扫描线及信号线的长度延伸,扫描线及信号线带来的寄生电阻也变大。另外,扫描线与信号线以彼此交叉的方式设置。因此,随着像素25的数量增加交叉部的数量也增加,扫描线与信号线形成的寄生电容也变大。

[0073] 由此,可以采用将像素部分割成多个区域而在各区域中配置扫描线驱动电路及信号线驱动电路的结构。上述结构可以缩短与一个驱动电路连接的一个扫描线或一个信号线的长度,由此可以降低寄生电阻及寄生电容而高速地供应信号。由此,可以准确地显示高分辨率的图像。

[0074] 例如,在显示装置的分辨率为8K的情况下,分割为四个区域的像素部中的一个区域的分辨率为4K。因此,可以使用多个4K显示装置用IC芯片(也简称为IC)及多个印刷电路板(也称为PCB)驱动一个8K显示装置。就是说,可以将4K显示装置用IC及印刷电路板等用于8K显示装置,并且可以有效利用有关低分辨率显示装置的技术。

[0075] 图2示出像素部21分割成四个区域的显示部20的结构例子。

[0076] 显示部20包括像素部21、四个扫描线驱动电路22(扫描线驱动电路22A、22B、22C、22D)以及四个信号线驱动电路23(信号线驱动电路23A、23B、23C、23D)。

[0077] 如图2所示,像素部21包括多个像素25。图2示出像素部21包括配置为2m行2n列(m及n都是1以上的整数)的矩阵状的多个像素25的例子。

[0078] 像素部21被分割为四个区域(区域21A、21B、21C及21D)。四个区域各自包括配置为m行n列的矩阵状的多个像素25。

[0079] 显示部20包括2m个扫描线GL(也称为选择信号线、栅极线等)。具体而言,显示部20

包括 m 个扫描线GLa及 m 个扫描线GLb。 m 个扫描线GLa及 m 个扫描线GLb分别在行方向上延伸。 m 个扫描线GLa分别与在区域21A及区域21B中在行方向上排列的多个像素25电连接。 m 个扫描线GLb分别与在区域21C及区域21D中在行方向上排列的多个像素25电连接。

[0080] 在本说明书等中,将与区域21A及区域21B中的第 i 行(i 是1以上且 m 以下的整数)的像素25电连接的扫描线GLa记载为扫描线GLa[i]。同样地,将与区域21C及区域21D中的第 i 行(i 是1以上且 m 以下的整数)的像素25电连接的扫描线GLb记载为扫描线GLb[i]。

[0081] 扫描线GLa的一端与扫描线驱动电路22A电连接,扫描线GLa的另一端与扫描线驱动电路22C电连接。由此,扫描线驱动电路22A和扫描线驱动电路22C夹着区域21A及区域21B彼此相对。同样地,扫描线GLb的一端与扫描线驱动电路22B电连接,扫描线GLb的另一端与扫描线驱动电路22D电连接。由此,扫描线驱动电路22B和扫描线驱动电路22D夹着区域21C及区域21D彼此相对。

[0082] 扫描线驱动电路22A、22C具有对扫描线GLa供应选择信号的功能。扫描线驱动电路22B、22D具有对扫描线GLb供应选择信号的功能。各扫描线GL具有将从扫描线驱动电路22供应的选择信号传送到像素25的功能。此时,从扫描线驱动电路22A、22C输出选择信号的时机被同步,并且从扫描线驱动电路22B、22D输出选择信号的时机被同步。

[0083] 扫描线驱动电路22A、22C分别具有对扫描线GLa[1]至扫描线GLa[m]依次供应选择信号的功能。换言之,扫描线驱动电路22A、22C分别具有对扫描线GLa[1]至扫描线GLa[m]依次进行扫描的功能。到扫描线GLa[m]进行之后,再从扫描线GLa[1]依次进行扫描。同样地,扫描线驱动电路22B、22D分别具有对扫描线GLb[1]至GLb[m]依次供应选择信号的功能。

[0084] 通过两个扫描线驱动电路22同时对一个扫描线GL供应选择信号,可以提高对该扫描线供应选择信号的能力。另外,在不影响到选择信号的传送的情况下,可以省略扫描线驱动电路22A和22C中的一个以及扫描线驱动电路22B和22D中的一个。

[0085] 显示部20包括 $4n$ 个信号线SL(也称为图像信号线、源极线等)。具体而言,显示部20包括 n 个信号线SLa、 n 个信号线SLb、 n 个信号线SLc以及 n 个信号线SLd。 n 个信号线SLa、 n 个信号线SLb、 n 个信号线SLc以及 n 个信号线SLd分别在列方向上延伸。 n 个信号线SLa分别与在区域21A中在列方向上排列的多个像素25电连接。同样地,信号线SLb、SLc及SLd分别与在区域21B、区域21C及区域21D中在列方向上排列的多个像素25电连接。

[0086] 在本说明书等中,将与区域21A中的第 j 列(j 是1以上且 n 以下的整数)的像素25电连接的信号线SLa称为信号线SLa[j]。同样地,将与区域21B、21C、21D的每一个中的第 j 列的像素25电连接的信号线SLb、SLc、SLd分别称为信号线SLb[j]、信号线SLc[j]以及信号线SLd[j]。

[0087] 信号线SLa与信号线驱动电路23A电连接。同样地,信号线SLb、SLc及SLd分别与信号线驱动电路23B、23C及23D电连接。

[0088] 信号线驱动电路23A具有对信号线SLa供应图像信号的功能。同样地,信号线驱动电路23B、23C、23D分别具有对信号线SLb、SLc、SLd供应图像信号的功能。各信号线SL具有将从信号线驱动电路23供应的图像信号传送到像素25的功能。

[0089] 在图2中,像素部21的上边的区域还被分割为区域21A、21B,并且像素部21的下边的区域被分割为区域21C、21D。此时,从信号线驱动电路23A、23B输出图像信号的时机被同步,并且从信号线驱动电路23C、23D输出图像信号的时机被同步。另外,从信号线驱动电路

23A、23B、23C、23D输出图像信号的时机也可以被同步。注意,对区域21A、21B供应图像信号的信号线驱动电路可以由将信号线驱动电路23A和23B形成为一体的电路构成。另外,对区域21C、21D供应图像信号的信号线驱动电路可以由将信号线驱动电路23C、23D形成为一体的电路构成。另外,信号线驱动电路23A、23B、23C、23D也可以分别由多个信号线驱动电路构成。

[0090] 像素25包括显示元件。作为像素25中的显示元件的例子,可以举出液晶元件、发光元件。作为液晶元件,可以使用透射型液晶元件、反射型液晶元件、半透射型液晶元件等。作为发光元件,例如可以举出有机发光二极管(Organic Light-emitting Diode,OLED)、发光二极管(Light-emitting Diode,LED)、量子点发光二极管(Quantum-dot Light-emitting Diode,QLED)、半导体激光等自发光性发光元件。作为显示元件,可以使用快门方式的微电子机械系统(Micro Electro Mechanical Systems, MEMS)元件、光干涉方式的MEMS元件,微囊方式、电泳方式、电润湿方式、电子粉流体(注册商标)方式等的显示元件。

[0091] 可以自由地设定像素25的数量。为了显示高清晰度的图像,优选配置多个像素。例如,当显示2K图像时,所设置的像素数优选为 1920×1080 以上。另外,当显示4K图像时,所设置的像素数优选为 3840×2160 以上或 4096×2160 以上。另外,当显示8K图像时,所设置的像素数优选为 7680×4320 以上或 8192×4320 以上。另外,也可以在像素部21中设置更多个像素25。

[0092] 虽然在图2中示出像素部21被分割为四个区域的例子,但是对分割数没有限制,可以自由设定。

[0093] 如图2所示,当像素部21被分割为多个区域时,优选确保两个区域的接缝中的图像的连续性。但是,由于信号线SL的寄生电阻或寄生电容等的影响,尤其是接缝及接缝附近的像素25所显示的灰度容易产生误差。

[0094] 例如,如图3所示,考虑信号线SLa[1]、SLc[1]被供给图像信号的情况。在此,信号线SL被附加寄生电阻PR、信号线SL与扫描线GL的交叉部等形成的寄生电容PC等。更具体而言,像素25与信号线驱动电路23间的距离越长,信号线SL中的图像信号的路径越长,寄生电阻PR越大。另外,信号线GL与信号线SL的交叉部的数量越多,寄生电容PC越大。在寄生电阻PR增大或寄生电容PC增大时,例如发生图像信号延迟等且在供给到像素25的图像信号中发生误差。

[0095] 图像信号的误差在向位于离信号线驱动电路23最远的像素25(图中的像素25A、25B)供给图像信号时最大。因此,与这些像素25彼此邻接的区域(图中的区域S)中尤其容易出现图像的不连续。

[0096] 另外,为了确保图像的连续性,可以考虑设置于信号线SL的终端附近的像素25A、25B设定选择信号的脉冲宽度。但是,在该情况下,所有像素25的选择期间变长,从而选择所有行所需的时间变长。为此,图像更新所需的时间变长而工作速度下降。

[0097] 在此,本发明的一个实施方式的显示系统包括具有通过利用人工智能(AI: Artificial Intelligence)校正图像信号的功能的第二处理单元40。具体而言,第二处理单元40可以以缓和两个区域间的接缝中的图像的不连续性的方式校正图像信号。由此,可以显示接缝不容易被看到的图像,所以可以提高显示部20的显示品质。

[0098] 注意,人工智能是指模仿人类的智能的计算机。作为第二处理单元40例如可以使

用人工神经网络(ANN:Artificial Neural Network)。人工神经网络是模仿由神经元和突触构成的神经网的电路且是人工智能的一种。在本说明书等中,词句“神经网络”尤其是指人工神经网络。

[0099] 〈1-3.第二处理单元40的结构例子〉

图4示出第二处理单元40的结构例子。

[0100] 第二处理单元40包括第一层41、第二层42以及第三层43。第二处理单元40具有通过校正被输入的第一图像数据SD1而生成第二图像数据SD2的功能。

[0101] 第一层41可以通过利用被输入的第一图像数据SD1生成包括比第一图像数据SD1的更多的数据量的运算数据。例如,在第一图像数据SD1按每一个像素包括三种数据(红色(R)的数据、绿色(G)的数据以及蓝色(B)的数据)时,第一层41生成按每一个像素包括四种以上的数据的运算数据。由此,可以提高第二处理单元40的校正精度。

[0102] 第二层42可以将第一层41中生成的运算数据乘以权系数。例如,在第二层42中可以进行滤波处理。

[0103] 第三层43可以通过利用在第二层42中被乘以权系数的运算数据生成其数据量比该运算数据少的第二图像数据SD2。第二图像数据SD2所包括的数据的数量可以按照像素25的结构决定。例如,在像素25包括红色、绿色、蓝色(RGB)的三个子像素时,第二图像数据SD2按每一个像素优选包括RGB三种数据。在像素25包括RGBW或RGBY(W及Y分别表示白色及黄色)的四个子像素时,第二图像数据SD2按每一个像素优选包括RGBW或RGBY等四种数据。

[0104] 图5A至图5C示出第二处理单元40中的学习及推论的具体例子。图5A示出第二处理单元40的学习之前的状态。图5B示出第二处理单元40的学习时的状态。图5C示出学习后第二处理单元40进行推论时的状态。

[0105] 首先,在图5A中,从第一处理单元33输出第一图像数据SD1。第一图像数据SD1是对应于图像A的图像数据。在第二处理单元40的学习之前,第一图像数据SD1不进行校正且通过第二处理单元40被输出到信号线驱动电路23。第一图像数据SD1供应到像素部21,像素部21根据第一图像数据SD1显示图像。此时,将在像素部21上实际显示的图像称为图像B。注意,也可以通过将第一图像数据SD1从第一处理单元33直接(即,不通过第二处理单元40)供应到信号线驱动电路23来将图像B显示在像素部21上。

[0106] 在此,在像素部21被分割为多个区域的情况下,如上所述,接缝区域S(参照图3)附近有时出现图像的不连续。图5A示出图像B中看出接缝时的状态。

[0107] 当在图像B中看出接缝或显示不均匀时,进行第二处理单元40的学习。

[0108] 在第二处理单元40的学习中,作为学习数据使用对应于在像素部21上实际上显示的图像B的图像数据(以下记载为图像数据DD1)。

[0109] 作为图像数据DD1,例如,可以通过利用图像传感器、照相机等拍摄在像素部21上显示的图像而取得。另外,当可以从由像素25得到的信号(例如,像素25所保持的电位、流过像素25中的电流等)判断像素25的灰度时,可以通过读出该信号来取得图像数据DD1。

[0110] 另外,图像数据DD1优选包括亮度数据。亮度数据可以利用亮度计取得。具体而言,通过利用二维亮度计(也称为二维色彩亮度计)或者显示器的光学检查系统等,以高精度取得像素部21的亮度分布。通过使用亮度数据,与使用灰度数据的情况相比,可以更详细地把握显示不均匀。由此,可以提高图像的校正精度。所取得的亮度数据可以适当地进行归一化

而使用。

[0111] 例如,优选在显示不均匀容易被看出的显示(例如,灰色显示)中取得亮度数据。由此,可以提高校正效果。

[0112] 第一图像数据SD1包括坐标数据以及多个灰度数据。多个灰度数据是分别不同颜色的灰度数据。在此,对第一图像数据SD1包括三种颜色的灰度数据(红色的灰度数据、绿色的灰度数据以及蓝色的灰度数据)的例子进行说明。各颜色的灰度数据分别包括对应于不同坐标的多个灰度值。

[0113] 例如,在可以以红色的灰度数据表示的灰度数为 k 位(2^k 灰度, k 是2以上的整数)时,红色的灰度数据优选包括 2^{k-2} 以上且 $3 \times 2^{k-2}$ 以下的多个灰度值。灰度值可以按坐标不同,但是各坐标的灰度值优选都相同。同样地,在可以以绿色的灰度数据表示的灰度数为 m 位(2^m 灰度, m 是2以上的整数)时,绿色的灰度数据优选包括 2^{m-2} 以上且 $3 \times 2^{m-2}$ 以下的多个灰度值。在可以以蓝色的灰度数据表示的灰度数为 n 位(2^n 灰度, n 是2以上的整数)时,蓝色的灰度数据优选包括 2^{n-2} 以上且 $3 \times 2^{n-2}$ 以下的多个灰度值。在以各颜色的灰度数据能够表示相同灰度数时,优选的是,所有颜色的灰度数据所包括的多个灰度值为相同的值。当根据各颜色能够表示的灰度数不同时,灰度值也可以根据颜色不同。

[0114] 另外,第一图像数据SD1可以取得红色显示、绿色显示以及蓝色显示中的各亮度数据。此时,可以校正颜色不均匀而进一步提高显示品质。

[0115] 在此,以进行红色显示的情况为例进行说明。在可以以红色的灰度数据表示的灰度数为 k 位(2^k 灰度, k 是2以上的整数)时,红色的灰度数据优选包括 2^{k-2} 以上且 $3 \times 2^{k-2}$ 以下的多个灰度值。具体而言,在可以以红色的灰度数据表示的灰度数为8位(256灰度)时,红色的灰度数据优选包括 2^6 以上且 3×2^6 以下(即,64以上且192以下)的多个灰度值。灰度值可以按坐标不同,但是各坐标的灰度值优选都相同。并且,绿色的灰度数据及蓝色的灰度数据优选包括0的多个灰度值。

[0116] 另外,图像数据DD1的分辨率(像素的数量)优选与像素部21的分辨率(像素的数量)相同。在图像数据DD1的分辨率与像素部21的分辨率不同时,优选的是,在第二处理单元40以外的部分进行使图像数据DD1的分辨率与像素部21的分辨率一致的处理。

[0117] 优选由第二处理单元40进行监督学习。作为监督数据,优选使用第一图像数据SD1。

[0118] 具体而言,如图5B所示,对第二处理单元40供应图像数据DD1。在第二处理单元40中,以校正后的图像数据DD2与第一图像数据SD1之差为一定以下的方式更新在第二处理单元40中使用的权系数。权系数的更新可以使用梯度下降法等,梯度的算出可以使用反向传播方式等。权系数的更新直到图像数据DD2与第一图像数据SD1之差为一定以下为止反复进行。另外,可以自由地设定该差的允许范围。

[0119] 在最终图像数据DD2与第一图像数据SD1之差成为一定以下时,第二处理单元40的学习结束。如图5B所示,对学习结束了的第二处理单元40输入图像数据DD1,校正了的图像数据DD2被输出到信号线驱动电路23。然后,图像数据DD2供应到像素部21,像素部21根据DD2显示图像。此时在像素部21上实际显示的图像与图像B同样(此时实际显示的图像与图像B之差为一定以下)。

[0120] 在第二处理单元40中使用的权系数的初始值可以以随机数决定。权系数的初始值

有时能影响到学习速度(例如,权系数的收敛速度、第二处理单元40的预测精度等),所以当学习速度较慢时可以改变权系数的初始值。另外,权系数的初始值也可以通过预先的学习决定。

[0121] 接着,通过进行了上述学习的第二处理单元40的推论校正第一图像数据SD1。如图5C所示,在对第二处理单元40输入第一图像数据SD1时,第二处理单元40利用通过学习更新过的权系数进行运算而校正第一图像数据SD1。运算结果作为第二图像数据SD2从第二处理单元40输出,通过信号线驱动电路23供应到像素部21。

[0122] 在此,第二图像数据SD2是被以校正图像B的接缝的方式进行学习的第二处理单元40(图5B)校正的图像数据。因此,通过将第二图像数据SD2供应到像素部21,可以显示看不出接缝的图像C。图像C与图像A同样(图像C与图像A之差为一定以下)。

[0123] 另外,第一图像数据SD1的校正可以对每个像素进行。在此情况下,进行第二处理单元40的推论时所使用的权系数根据像素不同。

[0124] 第一图像数据SD1的校正也可以仅对指定区域的像素进行。例如,进行校正的区域也可以局限于图3所示的区域S(区域21A与区域21C彼此相邻的区域)及其附近。

[0125] 在只校正第一图像数据SD1中的对区域S及其附近供应的图像数据时,从图5A至图5C中的图像A及图像B只抽出区域S及其附近区域的图像数据而进行学习。然后,第二处理单元40校正第一图像数据SD1的对区域S及其附近供应的图像数据,而不校正其他图像数据。

[0126] 如此,通过减少由第二处理单元40校正图像数据的像素的数量,可以减少第二处理单元40的运算量。由此,可以降低功耗并可以提高运算速度。

[0127] 进行信号校正的区域可以自由地设定。例如,第二处理单元40可以对与扫描线GLa[i]至GLa[m](i是 $3m/4$ 以上且m以下的任意的整数)连接的像素25以及与扫描线GLb[i]至GLb[m]连接的像素25供应的信号进行校正。

[0128] 另外,在由第一处理单元33进行校正处理(例如,伽马校正、调光、调色)的情况下,作为用于第二处理单元40的学习的学习数据既可以使用还没进行该校正处理的图像数据又可以使用进行了该校正处理的图像数据。在使用还没进行该校正处理的图像数据时,可以在第二处理单元40中进行该校正处理。此时,可以省略或缩减在第一处理单元33中进行的校正处理而可以使信号处理简化。

[0129] 如上所述,通过利用第二处理单元40对图像数据进行校正,可以在显示的图像中看不出接缝。由此,可以提高高分辨率图像的品质。

[0130] 上述第二处理单元40的学习可以通过利用设置于信号生成部30的外部的运算处理装置50等进行。通过使用安装在运算处理装置50的软件,可以进行第二处理单元40的学习。并且,通过学习所得到的权系数通过接收部34对第二处理单元40供应,因此可以更新在第二处理单元40中使用的权系数。通过第二处理单元40的学习在显示系统的外部进行,可以使显示系统的结构简化。

[0131] 另外,权系数的更新也可以通过使用者利用遥控器等对接收部34传送控制信号来进行。由此,即便在产品出厂后使用者也可以容易地进行产品升级。

[0132] 另外,可以仅允许具有特定权利的使用者所使用的显示系统进行权系数更新。由此,可以仅对特定使用者提供高品质的电视广播等服务。

[0133] 接着,参照图6、图7、图8及图9说明在第二处理单元40中进行的处理。参照图6说明

在第一层41中进行的处理,参照图7说明在第二层42中进行的处理,参照图8及图9说明在第三层43中进行的处理。

[0134] 首先,图像数据81输入到第一层41。如图6所示,在第一层41中通过利用图像数据81生成运算数据83。

[0135] 图像数据81在推论时相当于图5A等所示的第一图像数据SD1且在学习时相当于图5B等所示的图像数据DD1。

[0136] 图像数据81包括一个以上的图像数据61。图6示出图像数据81包括三个图像数据61。具体而言,图6所示的图像数据81包括图像数据61R、图像数据61G及图像数据61B。

[0137] 图像数据61R、图像数据61G及图像数据61B分别包括多个像素数据62R、多个像素数据62G、多个像素数据62B。像素数据62R、62G、62B的数量都与图像数据81所包括的像素的数量相同。

[0138] 在本说明书等中,将对应于像素 $25[i, j]$ 的像素数据62R记载为像素数据 $62R[i, j]$ 。同样地,将对应于像素 $25[i, j]$ 的像素数据62G记载为像素数据 $62G[i, j]$,将对应于像素 $25[i, j]$ 的像素数据62B记载为像素数据 $62B[i, j]$ 。

[0139] 图像数据81的每一个像素包括三个像素数据62。换言之,图像数据61的数量与每一个像素的像素数据62的数量相同。具体而言,图像数据81包括对应于像素 $25[i, j]$ 的像素数据 $62R[i, j]$ 、 $62G[i, j]$ 及 $62B[i, j]$ 。

[0140] 运算数据83包括多个运算数据63。运算数据63的数量多于图像数据61的数量。图6示出通过利用图像数据81生成 n 个(n 是4以上的整数)的运算数据63的例子。运算数据83包括其量多于图像数据81的数据。由此,可以增加在第二层42中用于运算的数据量,从而可以提高第二处理单元40中的图像数据的校正精度。

[0141] 运算数据63(x)(x 是1以上且 n 以下的整数)包括多个运算数据64(x)。运算数据64(x)的数量与图像数据81所包括的像素的数量相同。在本说明书中,将对应于像素 $25[i, j]$ 的运算数据64(x)记载为运算数据 $64(x)[i, j]$ 。

[0142] 注意, n 个运算数据63分别独立地生成。另外,多个运算数据64分别独立地生成。

[0143] 在此,以运算数据63(1)的运算数据 $64(1)[i, j]$ 的生成方法以及运算数据63(2)的运算数据 $64(2)[i, j]$ 的生成方法为例进行说明。

[0144] 通过将对应于像素 $25[i, j]$ 的三个像素数据62分别乘以不同的权系数并将这三个积加在一起,可以生成运算数据 $64(1)[i, j]$ 。具体而言,可以通过将像素数据 $62R[i, j]$ 与权系数 $w(11)R[i, j]$ 之积、像素数据 $62G[i, j]$ 与权系数 $w(11)G[i, j]$ 之积以及像素数据 $62B[i, j]$ 与权系数 $w(11)B[i, j]$ 之积加在一起来生成运算数据 $64(1)[i, j]$ 。

[0145] 另外,可以通过将对应于像素 $25[i, j]$ 的三个像素数据62分别乘以与运算数据64(1) $[i, j]$ 的生成时的权系数不同的权系数并将这三个积加在一起,来生成运算数据64(2) $[i, j]$ 。具体而言,通过将像素数据 $62R[i, j]$ 与权系数 $w(12)R[i, j]$ 之积、像素数据 $62G[i, j]$ 与权系数 $w(12)G[i, j]$ 之积以及像素数据 $62B[i, j]$ 与权系数 $w(12)B[i, j]$ 之积加在一起,来生成运算数据 $64(2)[i, j]$ 。

[0146] 同样地,可以通过将对应于像素 $25[i, j]$ 的三个像素数据62乘以与其他运算数据64的生成时的权系数不同的权系数并将这三个积加在一起,来生成 n 个运算数据64。对应于一个像素的运算数据63的数量越多,在第二层42使用的权系数的数量越多。由此,可以提高

第二处理单元40中的校正精度,所以是优选的。

[0147] 权系数的数量优选与像素数据62的数量相同。此时,可以按每个像素数据62分别独立地决定权系数,所以可以提高第一层41中进行的处理的精度。另外,根据情况权系数的数量可以少于像素数据62的数量。例如,可以按每个图像数据61或每个像素25决定权系数。

[0148] 在第一层41中,通过对图像数据61R、图像数据61G以及图像数据61B的对应于一个像素25[i, j]的像素数据进行卷积,生成运算数据64(x)[i, j]。由此,可以说第一层41使用卷积神经网络(CNN)。另外,第一层41的运算中所使用的权系数相当于尺寸为 1×1 的滤波器的滤波值。

[0149] 接着,运算数据83从第一层41输入到第二层42。如图7所示,在第二层42中通过利用运算数据83生成运算数据85。

[0150] 运算数据85包括多个运算数据65。运算数据65的数量与运算数据63的数量相同。图7示出通过利用运算数据83生成n个(n是4以上的整数)的运算数据65的例子。

[0151] 运算数据65(x)(x是1以上且n以下的整数)包括多个运算数据66(x)。运算数据66(x)的数量与图像数据81的像素的数量相同。在本说明书中,将对应于像素25[i, j]的运算数据66(x)记载为运算数据66(x)[i, j]。

[0152] 注意,n个运算数据65分别独立地生成。另外,多个运算数据66分别独立地生成。

[0153] 在此,以运算数据65(1)的运算数据66(1)[i, j]的生成方法以及运算数据65(2)的运算数据66(2)[i, j]的生成方法为例进行说明。

[0154] 可以通过将对应于像素25[i, j]的运算数据63(1)[i, j]乘以权系数w(21)[i, j],来生成运算数据66(1)[i, j]。

[0155] 可以通过将对应于像素25[i, j]的运算数据63(2)[i, j]乘以权系数w(22)[i, j],来生成运算数据66(2)[i, j]。

[0156] 同样地,可以通过将对应于像素25[i, j]的n个运算数据63分别乘以不同的权系数,来生成n个运算数据66。对应于一个像素的运算数据63的数量越多,可以将运算数据63乘以权系数的种类越多。由此,在将运算数据63输入到第二层42时,与不通过第一层41将图像数据81直接输入到第二层42的情况相比,第二处理单元40可以以高精度校正数据。此时,第二处理单元40可以以高精度校正图像数据而提高显示部的显示品质。

[0157] 权系数的数量优选与运算数据64的数量相同。此时,可以按每个运算数据64分别独立地决定权系数,所以可以提高第二层42中的处理精度。另外,根据情况权系数的数量可以少于运算数据64的数量。例如,可以按每个运算数据63或按每个像素25决定权系数。

[0158] 然后,运算数据85从第二层42输出到第三层43。如图8所示,在第三层43中,通过利用运算数据85生成图像数据87。

[0159] 图像数据87在推论时相当于图5C等所示的第二图像数据SD2且在学习时相当于图5B等所示的图像数据DD2。

[0160] 图像数据87包括一个以上的图像数据67。图像数据67的数量少于运算数据65的数量。图像数据67的数量优选与像素25的子像素的数量相同。图8示出图像数据87包括三个图像数据67的例子。具体而言,图8所示的图像数据87包括图像数据67R、图像数据67G及图像数据67B。

[0161] 图像数据67R、图像数据67G及图像数据67B分别包括多个像素数据68R、多个像素

数据68G及多个像素数据68B。

[0162] 在本说明书等中,将对应于像素25[i,j]的像素数据68R记载为像素数据68R[i,j]。同样地,将对应于像素25[i,j]的像素数据68G记载为像素数据68G[i,j],将对应于像素25[i,j]的像素数据68B记载为像素数据68B[i,j]。

[0163] 图9示出变形例子。图9示出图像数据87包括四个图像数据67的例子。具体而言,图9所示的图像数据87包括图像数据67R、图像数据67G、图像数据67B以及图像数据67W。

[0164] 注意,图像数据67分别独立地生成。另外,多个像素数据68分别独立地生成。

[0165] 在此,以图像数据67R的像素数据68R[i,j]的生成方法以及图像数据67G的像素数据68G[i,j]的生成方法为例进行说明。

[0166] 在此,通过将对应于像素25[i,j]的n个运算数据66分别乘以不同的权系数并将这n个积加在一起,可以生成像素数据68R[i,j]。具体而言,通过将n个积(运算数据66(1)[i,j]与权系数w(31)R[i,j]之积至运算数据66(n)[i,j]与权系数w(3n)R[i,j]之积)加在一起来生成像素数据68R[i,j]。

[0167] 另外,通过将对应于像素25[i,j]的n个运算数据66分别乘以与像素数据68G[i,j]的生成时的权系数不同的权系数并将这n个积加在一起,可以生成像素数据68G[i,j]。具体而言,通过将n个积(运算数据66(1)[i,j]与权系数w(31)G[i,j]之积至运算数据66(n)[i,j]与权系数w(3n)G[i,j]之积)加在一起来生成像素数据68G[i,j]。

[0168] 同样地,通过将对应于像素25[i,j]的n个运算数据66分别乘以与其他像素数据68的生成时的权系数不同的权系数并将这n个积加在一起,可以生成n个像素数据68。

[0169] 将一个运算数据66(1)[i,j]用于像素数据68R[i,j]、68G[i,j]以及68B[i,j]的生成。这三个像素数据68优选通过将运算数据66(1)[i,j]乘以不同的权系数来生成。

[0170] 权系数的数量优选与运算数据66的数量相同。此时,可以按每个运算数据66分别独立地决定权系数,所以可以提高第三层43中进行的处理的精度。另外,根据情况权系数的数量可以少于运算数据66的数量。例如,可以按每个运算数据65或每个像素25决定权系数。

[0171] 在第三层43中,通过对n个运算数据65的对应于一个像素25[i,j]的运算数据66进行卷积,生成像素数据68R[i,j]。由此,可以说,与第一层41同样,第三层43使用卷积神经网络(CNN)。

[0172] 通过利用这样包括三个层的第二处理单元40校正图像数据,在本发明的一个实施方式的显示系统中可以显示不容易被看到不均匀或不容易被看到接缝的图像。

[0173] 第二处理单元40也可以进行在第一处理单元33中可进行的图像处理的一部分或所有部分。此时,可以使第一处理单元33简化或可以省略第一处理单元33。例如,第二处理单元40可以进行灰度转换处理。具体而言,第二处理单元40可以具有通过利用8位灰度(256灰度)的第一图像数据SD1生成12位灰度(4096灰度)的第二图像数据SD2的功能。

[0174] 〈1-4. 像素部的结构例子2〉

图10示出与图2所示的显示部20的结构不同的显示部20的结构例子。在显示部20中,像素部21被分割为四个区域。

[0175] 图10所示的显示部20的与图2所示的显示部20的不同之处是:相对于一个列上的像素25设置两个信号线SL;以及与一个信号线SL电连接的像素25及与其他信号线SL电连接的像素25交替地排列。

[0176] 显示部20包括像素部21、四个扫描线驱动电路22(扫描线驱动电路22A、22B、22C、22D)以及四个信号线驱动电路23(信号线驱动电路23A、23B、23C、23D)。

[0177] 如图10所示,像素部21包括多个像素25。图10示出像素部21包括配置为4m行2n列(m及n都是1以上的整数)的矩阵状的多像素25的例子。

[0178] 像素部21被分割为四个区域(区域21A、21B、21C、21D)。四个区域分别包括配置为2m行n列的矩阵状的多像素25。

[0179] 显示部20包括m个扫描线GLA、m个扫描线GLB、2m个扫描线GLa以及2m个扫描线GLb。扫描线GLA[i](i是1以上且m以下的整数)与扫描线GLa[2i-1]及扫描线GLa[2i]电连接,与扫描线GLa电连接的两个行上的像素25同时被选择。同样地,扫描线GLB[i](i是1以上且m以下的整数)与扫描线GLb[2i-1]及扫描线GLb[2i]电连接,与扫描线GLb电连接的两个行上的像素25同时被选择。

[0180] 因为可以同时选择两个行上的像素25,所以可以延长图像信号的写入时间。由此,在帧频提高的高速驱动中,也可以防止图像信号的写入不足。例如,即使帧频是120Hz以上的情况下也可以防止图像信号的写入不足。

[0181] 本发明的一个实施方式的显示系统结构除了相对于一个列上的像素25设置两个信号线SL的结构以外,还可以采用相对于一个列上的像素25设置三个、四个或五个以上的信号线SL的结构。

[0182] 〈1-5.显示系统的结构例子2〉

接着,说明显示系统的显示部包括多个显示面板的情况。

[0183] 图11是显示系统10C的方框图。

[0184] 显示系统10C具有:通过利用从外部接收的数据生成图像数据的功能;以及根据该图像数据显示图像的功能。

[0185] 显示系统10C包括显示部20C及信号生成部30C。显示部20C包括多个显示面板DP。信号生成部30C具有通过利用从外部接收的数据生成图像数据的功能。显示面板DP具有根据该图像数据显示图像的功能。

[0186] 图11示出显示部20C包括配置为x行y列(x、y都是1以上的整数)的矩阵状的多显示面板DP的例子。显示面板DP上的显示可以分别独立地控制。

[0187] 通过将多个显示面板DP排列在一个以上的方向上(例如,一个列或矩阵状等),可以制造包括显示区域大的显示部20C。

[0188] 在使用多个显示面板DP制造大型显示部20C的情况下,每一个显示面板DP不需要大。由此,不需要使制造该显示面板DP的制造装置大型化,从而可以实现空间的节省。另外,可以利用中小型显示面板的制造装置,由此不需要伴随显示部20C的大型化而利用新颖的制造装置,从而可以降低制造成本。另外,能够抑制显示面板DP的大型化所导致的成品率的下降。

[0189] 在显示面板DP的尺寸相同的情况下,与包括一个显示面板DP的显示部相比,包括多个显示面板DP的显示部具有更大显示区域,从而具有能够同时显示的信息量更多等效果。

[0190] 信号生成部30C除了图1A所示的信号生成部30A的结构以外,还包括分割部45。

[0191] 分割部45具有将从第二处理单元40输入的第二图像数据SD2分割的功能。第二图

像数据SD2被分割为设置在显示部20C中的显示面板DP的数量相同的数量。在图11中,第二图像数据SD2被分割为 $x \times y$ 个数据(第二图像数据SD2[1,1]至SD2[x,y])而输出到显示部20C。第二图像数据SD2[p,q](p是1以上且x以下的整数,q是1以上且y以下的整数)分别是对应于显示在显示面板DP[p,q]上的图像的图像数据。对分割部45从控制部36供应控制信号。

[0192] 对显示面板DP输入从信号生成部30C供应的图像信号。

[0193] 图12A示出对显示面板DP[1,1]至DP[x,y]从信号生成部30C供应图像信号的情况。对显示部20C输入分割为 $x \times y$ 个第二图像数据SD2(第二图像数据SD2[1,1]至SD2[x,y])。将第二图像数据SD2[p,q]输入到显示面板DP[p,q]。

[0194] 图12B示出显示面板DP[p,q]的结构例子。

[0195] 显示面板DP[p,q]包括像素部21、扫描线驱动电路22以及信号线驱动电路23。像素部21、扫描线驱动电路22以及信号线驱动电路23的功能可以参照使用图1A的说明。

[0196] 像素部21包括多个像素25。多个像素25分别与多个扫描线GL中的任一个电连接。多个扫描线GL分别与扫描线驱动电路22电连接。多个像素25分别与多个信号线SL中的任一个电连接。多个信号线SL分别与信号线驱动电路23电连接。

[0197] 在此,考虑显示面板DP包括围绕像素部21的非显示区域的情况。此时,例如,在使用多个显示面板DP的输出图像显示一个图像的情况下,该图像被显示系统10C的使用者看为是分离的。

[0198] 虽然通过使各显示面板DP的非显示区域缩小(使用窄边框的显示面板DP)可以抑制在各显示面板DP上显示的图像被看为是分离的,但是难以完全消除显示面板DP的非显示区域。

[0199] 此外,当显示面板DP的非显示区域小时,显示面板DP的端部与显示面板DP内的元件之间的距离缩短,由此有时因从显示面板DP的外部侵入的杂质而元件容易劣化。

[0200] 于是,在本发明的一个实施方式中,多个显示面板DP以其一部分彼此重叠的方式配置。在彼此重叠的两个显示面板DP中,至少位于显示面一侧(上侧)的显示面板DP具有与像素部21相邻的使可见光透过的区域。在本发明的一个实施方式中,配置于下侧的显示面板DP的像素部21与配置于上侧的显示面板DP的使可见光透过的区域彼此重叠。因此,可以缩小重叠的两个显示面板DP的像素部21之间的非显示区域,甚至可以消除该非显示区域。其结果,可以得到使用者几乎没有看到显示面板DP的接缝的大型显示部20C。

[0201] 位于上侧的显示面板DP的非显示区域中的至少一部分透过可见光且可以与位于下侧的显示面板DP的像素部21重叠。另外,位于下侧的显示面板DP的非显示区域中的至少一部分可以与位于上侧的显示面板DP的像素部21或遮蔽可见光的区域重叠。因为显示部20C的窄边框化(显示部以外的面积的缩小化)不受这些区域的影响,所以并不需要非显示区域的面积的缩小化。

[0202] 当显示面板DP的非显示区域大时,显示面板DP的端部与显示面板DP内的元件之间的距离增长,由此可以抑制因从显示面板DP的外部侵入的杂质而元件劣化。例如,在作为显示元件使用有机EL元件的情况下,显示面板DP的端部与有机EL元件之间的距离越长,水分或氧等杂质越不容易从显示面板DP的外部侵入(或越不容易到达)有机EL元件。在本发明的一个实施方式的显示系统中,充分确保显示面板DP的非显示区域的面积,由此即使使用包括有机EL元件等的显示面板DP,也可以实现可靠性高的大型显示部20C。

[0203] 如上所述,当在显示部20C中设置多个显示面板DP时,优选的是,配置多个显示面板DP,使得以在相邻的显示面板DP间连续的方式配置像素部21。

[0204] 图13A示出显示面板DP的结构例子,图13B、图13C示出显示面板DP的配置例子。

[0205] 图13A所示的显示面板DP包括像素部71、使可见光透过的区域72以及遮蔽可见光的区域73。使可见光透过的区域72及遮蔽可见光的区域73分别以与像素部71相邻的方式设置。在图13A所示的例子中,显示面板DP设置有柔性印刷电路(Flexible Printed Circuit, FPC)74。

[0206] 像素部71包括多个像素。可以在使可见光透过的区域72中设置有包括在显示面板DP的一对衬底以及用来密封夹在该一对电极之间的显示元件的密封剂等。此时,作为在使可见光透过的区域72中设置的构件使用使可见光透过的材料。在遮蔽可见光的区域73中例如也可以设置有与像素部71中的像素电连接的布线。另外,也可以在遮蔽可见光的区域73中设置有扫描线驱动电路22和信号线驱动电路23中的一方或双方。另外,也可以在遮蔽可见光的区域73中设置有与FPC74连接的端子、与该端子连接的布线等。

[0207] 图13B、图13C示出将图13A所示的显示面板DP配置为 2×2 的矩阵状(在纵方向上及横方向上分别配置两个显示面板DP)的例子。图13B是显示面板DP的显示面一侧的透视图,图13C是与显示面板DP的显示面相反一侧的透视图。

[0208] 四个显示面板DP(显示面板DPa、DPb、DPc、DPd)以包括互相重叠的区域的方式配置。具体而言,以一个显示面板DP的使可见光透过的区域72包括与其他显示面板DP的像素部71(显示面一侧)的顶面上重叠的区域的方式配置有显示面板DPa、DPb、DPc、DPd。另外,以一个显示面板DP的遮蔽可见光的区域73不与其他显示面板DP的像素部71的顶面上重叠的方式配置有显示面板DPa、DPb、DPc、DPd。在四个显示面板DP彼此重叠的部分中,在显示面板DPa的顶面、显示面板DPb的顶面以及显示面板DPc的顶面上分别重叠有显示面板DPb、显示面板DPc及显示面板DPd。

[0209] 显示面板DPa的短边与显示面板DPb的短边彼此重叠,并且像素部71a的一部分与使可见光透过的区域72b的一部分彼此重叠。另外,显示面板DPa的长边与显示面板DPc的长边彼此重叠,并且像素部71a的一部分与使可见光透过的区域72c的一部分彼此重叠。

[0210] 像素部71b的一部分与使可见光透过的区域72c的一部分以及使可见光透过的区域72d的一部分重叠。另外,像素部71c的一部分与使可见光透过的区域72d的一部分重叠。

[0211] 由此,可以将像素部71a至71d几乎无缝地配置的区域作为显示部20C的显示区域79。

[0212] 在此,显示面板DP优选具有柔性。例如,包括在显示面板DP的一对衬底优选具有柔性。

[0213] 由此,如图13B及图13C所示,可以使显示面板DPa的FPC74a附近的区域弯曲,而在与FPC74a邻接的显示面板DPb的像素部71b的下侧配置显示面板DPa的一部分及FPC74a的一部分。其结果,可以以与显示面板DPb的背面在物理上互不干涉的方式配置FPC74a。另外,当将显示面板DPa与显示面板DPb彼此重叠且固定时,由于不需要考虑FPC74a的厚度,所以可以减少使可见光透过的区域72b的顶面与显示面板DPa的顶面的高度差。由此,可以越不容易被看到位于像素部71a上的显示面板DPb的端部。

[0214] 并且,各显示面板DP具有柔性,所以可以以显示面板DPb的像素部71b的顶面高度

与显示面板DPa的像素部71a的顶面高度一致的方式缓慢地使显示面板DPb弯曲。由此,除了显示面板DPa与显示面板DPb重叠的区域附近以外,能够使各显示区域的高度一致,从而可以提高显示在显示区域79上的图像的显示品质。

[0215] 虽然在上述说明中以显示面板DPa与显示面板DPb的关系为例进行了说明,但是其他的彼此邻接的两个显示面板DP的关系也是一样的。

[0216] 为了减小邻接的两个显示面板DP之间的台阶,优选的是,显示面板DP的厚度薄。例如,显示面板DP的厚度优选为1mm以下,更优选为300 μ m以下,进一步优选为100 μ m以下。

[0217] 如图14A所示,在显示部20C中存在有显示面板DP相邻的区域,即显示面板DP间的接缝(图中的区域S)。在使用多个显示面板DP显示图像时,优选确保区域S中的图像的连续性。

[0218] 但是,像素25中的晶体管的特性或电容器的尺寸、信号线SL的寄生电阻或寄生电容以及信号线驱动电路23的驱动能力等根据显示面板DP不同。由此,对各显示面板DP供应图像信号时,各显示面板DP在所显示的图像中发生误差,因此在接缝中图像会不连续。另外,如图13B、图13C所示,一个显示面板DP的像素部71包括与使其他显示面板DP的可见光透过的区域72重叠的区域时,在接缝中显示在像素部71上的图像通过使可见光透过的区域72被看到,所以发生灰度的误差。由此,在将由第一处理单元33生成的第一图像数据SD1直接分割而得到的数据(第一图像数据SD1[1,1]至SD1[x,y])供应到各显示面板DP时,如图14B-1所示,在区域S中会看到不连续的图像。

[0219] 因此,根据本发明的一个实施方式的显示系统包括具有利用人工智能校正图像信号的功能的第二处理单元40。具体而言,第二处理单元40可以以缓和多个显示面板DP间的接缝中的图像的不连续性的方式校正图像信号。由此,在使用多个显示面板DP构成显示部20时可以在显示面板DP间的接缝中不容易被看到图像畸变而提高图像的品质。

[0220] 图11所示的第二处理单元40具有校正从第一处理单元33输入的图像信号的功能。具体而言,第二处理单元40具有以在两个显示面板DP的边界中显示连续的图像,即补偿接缝中的图像不连续的方式校正第一图像数据SD1的功能。

[0221] 第一图像数据SD1的校正由第二处理单元40进行。在第二处理单元40中进行学习以适当地校正图像信号,以便缓和接缝中的图像的不连续性。然后,在对第二处理单元40供应第一图像数据SD1时,第二处理单元40进行推论而输出第二图像数据SD2。然后,通过将第二处理单元40所生成的第二图像数据SD2被分割部45分割,成为 $x \times y$ 个部分的第二图像数据SD2[p,q]被供应到显示面板DP[p,q],显示如图14B-2所示那样的接缝不容易被看到的图像。

[0222] 具体而言,可以进行使接缝比其他区域亮的处理。其结果,可以在多个显示面板DP上实现接缝不容易被看到且自然地显示的图像。另外,可以同时校正显示不均匀,所以可以进一步提高显示部的显示品质。

[0223] 本发明的一个实施方式的显示系统也可以包括多个第二处理单元40。例如,也可以在一个显示面板DP中设置有一个第二处理单元40。多个第二处理单元40可以并行运算处理,从而可以实现处理的高速化。以下参照图15及图16说明包括多个第二处理单元40的显示系统的一个例子。

[0224] 图15是显示系统10D的方框图。显示系统10D包括显示部20D及信号生成部30D。显

示部20D包括多个显示面板DP。信号生成部30D包括多个第二处理单元40。图15示出显示面板DP的数量与第二处理单元40的数量相同的例子。

[0225] 在显示系统10D中,由分割部45将第一处理单元33所生成的第一图像数据SD1分割为 $x \times y$ 个数据。通过从分割部45对第二处理单元40[p,q]供应第一图像数据SD1[p,q],由第二处理单元40[p,q]校正第一图像数据SD1[p,q]而生成第二图像数据SD2[p,q]。然后,对显示面板DP[p,q]供应第二图像数据SD2[p,q]。

[0226] 图16是显示系统10E的方框图。显示系统10E包括显示部20E及信号生成部30E。显示部20E包括多个显示单元DU。显示单元DU包括显示面板DP及第二处理单元40。图16示出显示面板DP的数量和第二处理单元40的数量相同的例子。

[0227] 在显示系统10E中,由分割部45将第一处理单元33所生成的第一图像数据SD1分割为 $x \times y$ 个数据。从分割部45对显示部20E供应第一图像数据SD1[1,1]至SD1[x,y]。通过对显示单元DU[p,q]所包括的第二处理单元40[p,q]供应第一图像数据SD1[p,q],第二处理单元40[p,q]校正第一图像数据SD1[p,q]而生成第二图像数据SD2[p,q]。然后,对显示面板DP[p,q]供应第二图像数据SD2[p,q]。

[0228] 〈1-6.第二处理单元40中的学习及推论的例子〉

以下参照图17A至图17C以及图18A至图18C说明第二处理单元40中的学习及推论的例子。

[0229] 图5A至图5C示出通过利用第一图像数据SD1取得学习用的图像数据DD1而通过利用该图像数据DD1进行第二处理单元40的学习的例子。在本发明的一个实施方式中,也可以通过利用结束该第一学习的第二处理单元40所校正的第二图像数据SD2取得第二次学习用的图像数据。可以通过利用第二次学习用的图像数据进行第二处理单元40的第二次学习。由此,可以提高图像数据的校正精度。同样地,也可以通过利用至少学习了两次的第二处理单元40所校正的图像数据取得第三次以后的学习用的图像数据。换言之,也可以进行三次以上的学习。

[0230] 有时通过将人工智能用于第二处理单元40,可以减少学习次数,所以是优选的。另外,有时通过进行充分次数的学习,可以不使用复杂的AI,所以是优选的。

[0231] 以下说明进行第二处理单元40的学习两次的情况。另外,学习及推论可以参照使用图5A至图5C的说明。

[0232] 图17A示出第二处理单元40的学习之前的状态。图17B示出第二处理单元40的第一次学习时的状态。图17C示出由第一次学习后的第二处理单元40进行推论时的状态。图18A示出第二处理单元40的第二次学习时的状态。图18B示出由第二次学习后的第二处理单元40进行推论时的状态。

[0233] 首先,在图17A中,从第一处理单元33输出第一图像数据SD1。第一图像数据SD1是对应于图像A的图像数据。在第二处理单元40的学习之前不进行第一图像数据SD1的校正,第一图像数据SD1通过第二处理单元40被输出到信号线驱动电路23。第一图像数据SD1供应到像素部21,像素部21根据第一图像SD1显示图像。像素部21实际显示的图像被称为图像B。另外,也可以通过将第一图像数据SD1从第一处理单元33直接(即,不通过第二处理单元40)供应到信号线驱动电路23来将图像B显示在像素部21上。

[0234] 图17A示出在图像B中被看出接缝(区域S1)及显示不均匀(区域U1)的状态。

[0235] 当在图像B中看出接缝或显示不均匀时,进行第二处理单元40的学习。

[0236] 在第二处理单元40的学习中,作为学习数据使用对应于在像素部21上实际上显示的图像B的图像数据(以下记载为图像数据DD1)。

[0237] 作为图像数据DD1例如可以使用灰度数据、亮度数据。图像数据DD1通过使用图像传感器、照相机、二维亮度计或者显示器的光学检查系统等取得。

[0238] 接着,如图17B所示,对第二处理单元40供应图像数据DD1。在第二处理单元40中,以校正后的图像数据DD2与第一图像数据SD1之差为一定以下的方式更新在第二处理单元40中使用的权系数。权系数的更新可以使用梯度下降法等,梯度的算出可以使用反向传播方式等。权系数的更新直到图像数据DD2与第一图像数据SD1之差为一定以下为止反复进行。另外,可以自由地设定该差的允许范围。

[0239] 在最终图像数据DD2与第一图像数据SD1之差成为一定以下时,第二处理单元40结束第一次学习。如图17B所示,图像数据DD1被输入到第一次学习结束了的第二处理单元40,校正了的图像数据DD2被输出到信号线驱动电路23。然后,图像数据DD2供应到像素部21,像素部21根据DD2显示图像。此时在像素部21上实际显示的图像与图像B同样(实际显示的图像与图像B之差为一定以下)。

[0240] 接着,通过进行第一次学习后的第二处理单元40的推论校正第一图像数据SD1。如图17C所示,在对第二处理单元40输入第一图像数据SD1时,第二处理单元40利用通过学习更新过的权系数进行运算而校正第一图像数据SD1。运算结果作为第二图像数据SD2从第二处理单元40输出,通过信号线驱动电路23供应到像素部21。

[0241] 在此,第二图像数据SD2是被以校正图像B中的接缝的方式进行学习后的第二处理单元40(图17B)校正的图像数据。因此,通过将第二图像数据SD2供应到像素部21可以显示比图像B不容易看出接缝的图像C。

[0242] 但是,有时不完全消除接缝或显示不均匀。图17C示出在图像C中被看出接缝(区域S2)及显示不均匀(区域U2)的状态。

[0243] 当在图像C中看出接缝或显示不均匀等时,优选进行第二处理单元40的第二次学习。

[0244] 在第二处理单元40的第二次学习中,作为学习数据使用对应于在像素部21上实际上显示的图像C的图像数据(以下记载为图像数据DD3)。

[0245] 作为图像数据DD3例如可以使用灰度数据或亮度数据。图像数据DD3通过使用图像传感器、照相机、二维亮度计或者显示器的光学检查系统等取得。图像数据DD1和图像数据DD3可以通过相同或不同方法取得。

[0246] 具体而言,如图18A所示,对第二处理单元40供应图像数据DD3。在第二处理单元40中,以校正后的图像数据DD4与第一图像数据SD1之差为一定以下的方式更新在第二处理单元40中所使用的权系数。权系数的更新直到图像数据DD4与第一图像数据SD1之差为一定以下为止进行反复。

[0247] 在最终图像数据DD4与第一图像数据SD1之差为一定以下时,第二处理单元40结束第二次学习。如图18A所示,对第二次学习结束了的第二处理单元40输入图像数据DD3,校正了的图像数据DD4被输出到信号线驱动电路23。然后,图像数据DD4被供应到像素部21,像素部21根据图像数据DD4显示图像。此时在像素部21上实际显示的图像与图像C同样(实际显

示的图像与图像C之差为一定以下)。

[0248] 接着,通过进行第二次学习的第二处理单元40的推论校正第一图像数据SD1。如图18B所示,在对第二处理单元40输入第一图像数据SD1时,第二处理单元40利用通过学习更新过的权系数进行运算而校正第一图像数据SD1。运算结果作为第三图像数据SD3从第二处理单元40被输出,通过信号线驱动电路23供应到像素部21。

[0249] 在此,第三图像数据SD3是被以校正图像B的接缝的方式进行第二次学习的第二处理单元40(图18A)校正的图像数据。因此,通过将第三图像数据SD3供应到像素部21,可以显示比图像C不容易被看出接缝的图像D。图像D与图像A同样(图像D与图像A之差为一定以下)。

[0250] 另外,当在图像D中看出接缝或显示不均匀时,可以进行第三次学习。如上所述,通过反复进行使用通过校正而取得的图像数据的学习,可以更高精度地校正图像数据。

[0251] 如上所述,通过利用第二处理单元40对图像数据进行校正,可以实现看不出接缝的图像的显示。由此,可以提高高分辨率图像的品质。

[0252] 另外,如图18C所示,第二处理单元40也可以只包括第二层42。在第二层42中可以进行滤波处理。在本发明的一个实施方式中,可以除了校正之前的图像数据(第一图像数据SD1)以外,还可以使用校正之后的图像数据(第二图像数据SD2等)决定校正滤波的数值。由此,虽然不使用第一层41及第三层43也可以提高图像数据的校正精度。

[0253] 在第二处理单元40的处理使用硬件时,作为该硬件优选使用由在沟道形成区域中包含硅或氧化物半导体的晶体管构成的运算电路。例如,适合的是,使用包括在沟道形成区域中包含硅(非晶硅、低温多晶硅或单晶硅)或氧化物半导体的晶体管的运算电路。当在第二处理单元40中进行积和运算时,作为积和运算电路优选使用模拟电路。其详细内容在实施方式2中说明。并且,作为包括在模拟存储器的晶体管优选使用包含氧化物半导体的晶体管。

[0254] 本发明的一个实施方式的显示系统通过利用包括三个层的处理单元校正图像数据,可以显示不容易被看到不均匀或不容易被看到接缝的图像。在第一层中,可以利用被输入的图像数据生成运算数据。该运算数据包括比该图像数据更多的数据。在第二层中,将该运算数据乘以权系数。在第三层中,通过利用该被乘以该权系数的运算数据生成图像数据。该图像数据包括比上述运算数据更少的数据。在第一层中生成其数据量比图像数据更多的运算数据,所以可以增加在第二层的运算中使用的数据量。由此,可以提高处理单元中的图像数据的校正精度。因此,可以进行显示不均匀、被分割的屏幕之间的接缝、多个显示面板的接缝等不容易被看出的显示。

[0255] 本实施方式可以与其他任何实施方式适当地组合。在本说明书中,在一个实施方式中示出多个结构例子的情况下,可以适当地组合该结构例子。

[0256] (实施方式2)

在本实施方式中,说明可用于神经网络的半导体装置的结构例子。

[0257] 在实施方式1中说明的第二处理单元40的运算包括像素数据或运算数据与权系数之积加在一起的运算,即积和运算。该积和运算既可以使用程序以软件进行,又可以以硬件进行。在积和运算以硬件进行时,可以利用积和运算电路。作为该积和运算电路,既可以使用数字电路,又可以使用模拟电路。在作为积和运算电路使用模拟电路时,可以缩小积和运

算电路的电路规模,或者可以通过减少对存储器的访问次数而提高处理速度且降低功耗。

[0258] 积和运算电路既可以由在沟道形成区域中包含硅(单晶硅等)的晶体管(以下也称为Si晶体管)构成,又可以由在沟道形成区域中包括氧化物半导体的晶体管(以下也称为OS晶体管)构成。尤其是,OS晶体管是关态电流极小的晶体管,所以适合于包括在积和运算电路的存储器的晶体管。另外,也可以使用Si晶体管和OS晶体管构成积和运算电路。以下说明具有积和运算电路的功能的半导体装置的结构例子。

[0259] 〈半导体装置的结构例子〉

图19示出具有进行神经网络的运算的功能的半导体装置MAC的结构例子。半导体装置MAC具有进行对应于神经元间的连结强度(权重)的第一数据与对应于输入数据的第二数据的积和运算的功能。注意,第一数据及第二数据分别可以为模拟数据或多值数字数据(分散数据)。半导体装置MAC还具有使用激活函数对利用积和运算得到的数据进行变换的功能。

[0260] 半导体装置MAC包括单元阵列CA、电流源电路CS、电流镜电路CM、电路WDD、电路WLD、电路CLD及偏置电路OFST。

[0261] 单元阵列CA包括多个存储单元MC及多个存储单元MCref。在图19所示的结构例子中,单元阵列CA在m行n列(m和n为1以上的整数)中包括存储单元MC(存储单元MC[1,1]至MC[m,n])以及存储单元MCref(存储单元MCref[1]至MCref[m])。存储单元MC具有储存第一数据的功能。此外,存储单元MCref具有储存用于积和运算的参考数据的功能。注意,参考数据可以为模拟数据或多值数字数据。

[0262] 存储单元MC[i,j](i为1以上且m以下的整数,j为1以上且n以下的整数)连接于布线WL[i]、布线RW[i]、布线WD[j]及布线BL[j]。此外,存储单元MCref[i]连接于布线WL[i]、布线RW[i]、布线WDref及布线BLref。在此,将流在存储单元MC[i,j]与布线BL[j]间的电流记载为 $I_{MC[i,j]}$,将流在存储单元MCref[i]与布线BLref间的电流记载为 $I_{MCref[i]}$ 。

[0263] 图20示出存储单元MC及存储单元MCref的具体结构例子。虽然在图20中作为典型例子示出存储单元MC[1,1]及MC[2,1]以及存储单元MCref[1]及MCref[2],但是在其他存储单元MC及存储单元MCref中可以使用同样的结构。存储单元MC及存储单元MCref都包括晶体管Tr11、晶体管Tr12、电容器C11。在此,说明晶体管Tr11及晶体管Tr12为n沟道型晶体管的情况。

[0264] 在存储单元MC中,晶体管Tr11的栅极连接于布线WL,晶体管Tr11的源极和漏极中的一个连接于晶体管Tr12的栅极及电容器C11的第一电极,晶体管Tr11的源极和漏极中的另一个连接于布线WD。晶体管Tr12的源极和漏极中的一个连接于布线BL,晶体管Tr12的源极和漏极中的另一个连接于布线VR。电容器C11的第二电极连接于布线RW。布线VR具有供应指定的电位的功能。作为一个例子,以下说明从布线VR供应低电源电位(例如,接地电位)的情况。

[0265] 将与晶体管Tr11的源极和漏极中的一个、晶体管Tr12的栅极以及电容器C11的第一电极连接的节点称为节点NM。将包括在存储单元MC[1,1]及MC[2,1]中的节点NM分别称为节点NM[1,1]及NM[2,1]。

[0266] 存储单元MCref具有与存储单元MC的结构同样的结构。但是,存储单元MCref连接于布线WDref代替布线WD并连接于布线BLref代替布线BL。此外,将连接于晶体管Tr11的源

极和漏极中的一个、晶体管Tr12的栅极及电容器C11的第一电极的节点分别记载为存储单元MCref[1]中的节点NMref[1]及存储单元MCref[2]中的节点NMref[2]。

[0267] 节点NM和节点NMref分别被用作存储单元MC和存储单元MCref的保持节点。在节点NM中保持第一数据,在节点NMref中保持参考数据。另外,电流 $I_{MC[1,1]}$ 、 $I_{MC[2,1]}$ 分别从布线BL[1]流到存储单元MC[1,1]、MC[2,1]的晶体管Tr12。电流 $I_{MCref[1]}$ 、 $I_{MCref[2]}$ 分别从布线BLref流到存储单元MCref[1]、MCref[2]的晶体管Tr12。

[0268] 由于晶体管Tr11具有保持节点NM或节点NMref的电位的功能,所以晶体管Tr11的关态电流优选小。因此,作为晶体管Tr11,优选使用关态电流极小的0S晶体管。由此,可以抑制节点NM或节点NMref的电位变动而提高运算精度。此外,可以以低频率进行刷新节点NM或节点NMref的电位的工作,由此可以降低功耗。

[0269] 对晶体管Tr12没有特别的限制,例如可以使用Si晶体管或0S晶体管等。在作为晶体管Tr12使用0S晶体管的情况下,能够使用与晶体管Tr11相同的制造装置制造晶体管Tr12,从而可以抑制制造成本。注意,晶体管Tr12可以为n沟道型晶体管或p沟道型晶体管。

[0270] 电流源电路CS连接于布线BL[1]至BL[n]及布线BLref。电流源电路CS具有向布线BL[1]至BL[n]及布线BLref供应电流的功能。注意,供应到布线BL[1]至BL[n]的电流的值也可以与供应到布线BLref的电流的值不同。在此,将从电流源电路CS供应到布线BL[1]至BL[n]的电流记载为 I_C ,将从电流源电路CS供应到布线BLref的电流记载为 I_{Cref} 。

[0271] 电流镜电路CM包括布线IL[1]至IL[n]及布线ILref。布线IL[1]至IL[n]分别连接于布线BL[1]至BL[n],布线ILref连接于布线BLref。在此,将布线IL[1]及布线BL[1]与布线IL[n]的连接部分至BL[n]的连接部分分别记载为节点NP[1]至NP[n]。此外,将布线ILref与布线BLref的连接部分记载为节点NPref。

[0272] 电流镜电路CM具有将对应于节点NPref的电位的电流 I_{CM} 流到布线ILref的功能及还将该电流 I_{CM} 流到布线IL[1]至IL[n]的功能。在图19所示的例子中,电流 I_{CM} 从布线BLref排出到布线ILref且电流 I_{CM} 从布线BL[1]至BL[n]排出到布线IL[1]至IL[n]。将从电流镜电路CM通过布线BL[1]至BL[n]流到单元阵列CA的电流分别记载为 $I_B[1]$ 至 $I_B[n]$ 。此外,将从电流镜电路CM通过布线BLref流到单元阵列CA的电流记载为 I_{Bref} 。

[0273] 电路WDD连接于布线WD[1]至WD[n]及布线WDref。电路WDD具有将对应于储存在存储单元MC中的第一数据的电位供应到布线WD[1]至WD[n]的功能。电路WDD还具有将对应于储存在存储单元MCref中的参考数据的电位供应到布线WDref的功能。电路WLD与布线WL[1]至WL[m]连接。电路WLD具有将选择要写入的数据的存储单元MC或存储单元MCref的信号供应到布线WL[1]至WL[m]中的任一个的功能。电路CLD与布线RW[1]至RW[m]连接。电路CLD具有将对应于第二数据的电位供应到布线RW[1]至RW[m]的功能。

[0274] 偏置电路OFST连接于布线BL[1]至BL[n]及布线OL[1]至OL[n]。偏置电路OFST具有检测出从布线BL[1]至BL[n]流到偏置电路OFST的电流及/或从布线BL[1]至BL[n]流到偏置电路OFST的电流的变化量的功能。偏置电路OFST还具有将检测结果输出到布线OL[1]至OL[n]的功能。注意,偏置电路OFST既可以将对应于检测结果的电流输出到布线OL,又可以将对应于检测结果的电流变换为电压而将其输出到布线OL。将流在单元阵列CA与偏置电路OFST之间的电流记载为 $I_\alpha[1]$ 至 $I_\alpha[n]$ 。

[0275] 图21示出偏置电路OFST的结构例子。图21所示的偏置电路OFST包括电路OC[1]至

OC[n]。另外,电路OC[1]至OC[n]各自都包括晶体管Tr21、晶体管Tr22、晶体管Tr23、电容器C21及电阻器R1。在图21中示出各元件的连接关系。注意,将连接于电容器C21的第一电极及电阻器R1的第一端子的节点称为节点Na。另外,将连接于电容器C21的第二电极、晶体管Tr21的源极和漏极中的一个及晶体管Tr22的栅极的节点称为节点Nb。

[0276] 布线VrefL具有供应电位Vref的功能,布线VaL具有供应电位Va的功能,布线VbL具有供应电位Vb的功能。另外,布线VDDL具有供应电位VDD的功能,布线VSSL具有供应电位VSS的功能。在此,说明电位VDD是高电源电位且电位VSS是低电源电位的情况。另外,布线RST具有供应用来控制晶体管Tr21的导通状态的电位的功能。由晶体管Tr22、晶体管Tr23、布线VDDL、布线VSSL及布线VbL构成源极跟随电路。

[0277] 接着,说明电路OC[1]至OC[n]的工作例子。注意,虽然在此作为典型例子说明电路OC[1]的工作例子,但是电路OC[2]至OC[n]也可以与电路OC[1]同样地工作。首先,当第一电流流到布线BL[1]时,节点Na的电位成为对应于第一电流与电阻器R1的电阻值的电位。此时,晶体管Tr21处于开启状态,由此电位Va被供应到节点Nb。然后,晶体管Tr21成为关闭状态。

[0278] 接着,当第二电流流到布线BL[1]时,节点Na的电位变为对应于第二电流与电阻器R1的电阻值的电位。此时,晶体管Tr21处于关闭状态,节点Nb处于浮动状态,随着节点Na的电位变化,节点Nb的电位由于电容耦合而变化。在此,在节点Na的电位的变化量为 ΔV_{Na} 且电容耦合系数为1时,节点Nb的电位为 $Va + \Delta V_{Na}$ 。在晶体管Tr22的阈值电压为 V_{th} 时,从布线OL[1]输出电位 $Va + \Delta V_{Na} - V_{th}$ 。在此,通过满足 $Va = V_{th}$,可以从布线OL[1]输出电位 ΔV_{Na} 。

[0279] 电位 ΔV_{Na} 根据从第一电流到第二电流的变化量、电阻器R1及电位Vref决定。在此,已知电阻器R1和电位Vref,由此可以求得从电位 ΔV_{Na} 流到布线BL的电流的变化量。

[0280] 如上所述,对应于通过偏置电路OFST检测出的电流量及/或电流的变化量的信号作为输出数据输出到布线OL[1]至OL[n]。

[0281] 〈半导体装置的工作例子〉

通过使用上述半导体装置MAC,可以对第一数据和第二数据进行积和运算。下面,说明进行积和运算时的半导体装置MAC的工作例子。

[0282] 图22是半导体装置MAC的工作例子的时序图。图22示出图20中的布线WL[1]、布线WL[2]、布线WD[1]、布线WDref、节点NM[1,1]、节点NM[2,1]、节点NMref[1]、节点NMref[2]、布线RW[1]及布线RW[2]的电位推移以及电流 $I_B[1]$ 至 $I_\alpha[1]$ 和电流 I_{Bref} 的值的推移。电流 $I_B[1]$ 至 $I_\alpha[1]$ 相当于从布线BL[1]流到存储单元MC[1,1]、MC[2,1]的电流之总和。

[0283] 虽然着眼于图20所示的存储单元MC[1,1]、MC[2,1]及存储单元MCref[1]、MCref[2]而说明其工作,但是其他存储单元MC及存储单元MCref也可以以同样的方式进行工作。

[0284] [第一数据的存储]

首先,在时刻T01至时刻T02的期间,布线WL[1]的电位成为高电平,布线WD[1]的电位成为比接地电位(GND)大 $V_{PR} - V_{W[1,1]}$ 的电位,布线WDref的电位成为比接地电位大 V_{PR} 的电位。另外,布线RW[1]及布线RW[2]的电位为标准电位(REFP)。注意,电位 $V_{W[1,1]}$ 的电位是对应于储存在存储单元MC[1,1]中的第一数据的电位。此外,电位 V_{PR} 的电位是对应于参考数据的电位。因此,存储单元MC[1,1]及存储单元MCref[1]所具有的晶体管Tr11开启,节点NM[1,1]及节点NMref[1]的电位分别成为 $V_{PR} - V_{W[1,1]}$ 及 V_{PR} 。

[0285] 此时,从布线BL[1]流到存储单元MC[1,1]中的晶体管Tr12的电流 $I_{MC[1,1],0}$ 可以如下算式表示。在此,k是取决于晶体管Tr12的沟道长度、沟道宽度、迁移率以及栅极绝缘膜的电容等的常数。此外, V_{th} 为晶体管Tr12的阈值电压。

$$[0286] \quad I_{MC[1,1],0} = k(V_{PR} - V_{W[1,1]} - V_{th})^2 \quad (E1)$$

[0287] 此外,从布线BLref流到存储单元MCref[1]中的晶体管Tr12的电流 $I_{MCref[1],0}$ 可以如下算式表示。

$$[0288] \quad I_{MCref[1],0} = k(V_{PR} - V_{th})^2 \quad (E2)$$

[0289] 接着,在时刻T02至时刻T03的期间,布线WL[1]的电位成为低电平。其结果,存储单元MC[1,1]及存储单元MCref[1]所具有的晶体管Tr11关闭,节点NM[1,1]及节点NMref[1]的电位被保持。

[0290] 如上所述,作为晶体管Tr11,优选使用0S晶体管。由此,可以抑制晶体管Tr11的泄漏电流而正确地保持节点NM[1,1]及节点NMref[1]的电位。

[0291] 接着,在时刻T03至时刻T04的期间,布线WL[2]的电位成为高电平,布线WD[1]的电位成为比接地电位大 $V_{PR} - V_{W[2,1]}$ 的电位,布线WDref的电位成为比接地电位大 V_{PR} 的电位。注意,电位 $V_{W[2,1]}$ 的电位是对应于储存在存储单元MC[2,1]中的第一数据的电位。因此,存储单元MC[2,1]及存储单元MCref[2]所具有的晶体管Tr11开启,节点NM[2,1]、节点NMref[2]的电位分别成为 $V_{PR} - V_{W[2,1]}$ 及 V_{PR} 。

[0292] 此时,从布线BL[1]流到存储单元MC[2,1]中的晶体管Tr12的电流 $I_{MC[2,1],0}$ 可以如下算式表示。

$$[0293] \quad I_{MC[2,1],0} = k(V_{PR} - V_{W[2,1]} - V_{th})^2 \quad (E3)$$

[0294] 此外,从布线BLref流到存储单元MCref[2]中的晶体管Tr12的电流 $I_{MCref[2],0}$ 可以如下算式表示。

$$[0295] \quad I_{MCref[2],0} = k(V_{PR} - V_{th})^2 \quad (E4)$$

[0296] 接着,在时刻T04至时刻T05的期间,布线WL[2]的电位成为低电平。其结果,存储单元MC[2,1]及存储单元MCref[2]所具有的晶体管Tr11关闭,节点NM[2,1]及节点NMref[2]的电位被保持。

[0297] 通过上述工作,在存储单元MC[1,1]、[2,1]中储存有第一数据,存储单元MCref[1]、MCref[2]中储存有参考数据。

[0298] 在此,在时刻T04至时刻T05,考虑流到布线BL[1]和布线BLref的电流。对布线BLref从电流源电路CS供应电流。流过布线BLref的电流排出到电流镜电路CM及存储单元MCref[1]、MCref[2]。以下所示的算式在如下情况下成立: I_{Cref} 为从电流源电路CS供应到布线BLref的电流且 $I_{CM,0}$ 为从布线BLref排出到电流镜电路CM的电流。

$$[0299] \quad I_{Cref} - I_{CM,0} = I_{MCref[1],0} + I_{MCref[2],0} \quad (E5)$$

[0300] 对布线BL[1]从电流源电路CS供应电流。流过布线BL[1]的电流也排出到电流镜电路CM及存储单元MC[1,1]、MC[2,1]。另外,电流从布线BL[1]流到偏置电路OFST。以下所示的算式在如下情况下成立: $I_{C,0}$ 为从电流源电路CS供应到布线BL[1]的电流且 $I_{\alpha,0}$ 为从布线BL[1]流到偏置电路OFST的电流。

$$[0301] \quad I_{C,0} - I_{CM,0} = I_{MC[1,1],0} + I_{MC[2,1],0} + I_{\alpha,0} \quad (E6)$$

[0302] [第一数据和第二数据的积和运算]

接着,在时刻T05至时刻T06的期间,布线RW[1]的电位成为比标准电位大 $V_{X[1]}$ 的电位。此时,电位 $V_{X[1]}$ 被供应到存储单元MC[1,1]及存储单元MCref[1]中的各电容器C11,因此晶体管Tr12的栅极电位因电容耦合而上升。注意,电位 $V_{X[1]}$ 的电位是对应于供应到存储单元MC[1,1]及存储单元MCref[1]的第二数据的电位。

[0303] 晶体管Tr12的栅极的电位的变化量相当于将布线RW的电位的变化量乘以根据存储单元的结构决定的电容耦合系数得到的值。电容耦合系数根据电容器C11的电容、晶体管Tr12的栅极电容以及寄生电容等而算出。在下面说明中,为了方便起见,布线RW的电位的变化量与晶体管Tr12的栅极的电位的变化量相等,即电容耦合系数设定为1。实际上,考虑电容耦合系数决定电位 V_X ,即可。

[0304] 当电位 $V_{X[1]}$ 被供应到存储单元MC[1,1]及存储单元MCref[1]的电容器C11时,节点NM[1,1]及节点NMref[1]的电位都上升 $V_{X[1]}$ 。

[0305] 在此,在时刻T05至时刻T06的期间,从布线BL[1]流到存储单元MC[1,1]中的晶体管Tr12的电流 $I_{MC[1,1],1}$ 可以以如下算式表示。

$$[0306] \quad I_{MC[1,1],1} = k(V_{PR} - V_{W[1,1]} + V_{X[1]} - V_{th})^2 \quad (E7)$$

[0307] 也就是说,通过对布线RW[1]供应电位 $V_{X[1]}$,从布线BL[1]流到存储单元MC[1,1]中的晶体管Tr12的电流增加 $\Delta I_{MC[1,1]} = I_{MC[1,1],1} - I_{MC[1,1],0}$ 。

[0308] 在此,在时刻T05至时刻T06的期间,从布线BLref流到存储单元MCref[1]中的晶体管Tr12的电流 $I_{MCref[1],1}$ 可以以如下算式表示。

$$[0309] \quad I_{MCref[1],1} = k(V_{PR} + V_{X[1]} - V_{th})^2 \quad (E8)$$

[0310] 也就是说,通过对布线RW[1]供应电位 $V_{X[1]}$,从布线BLref流到存储单元MCref[1]中的晶体管Tr12的电流增加 $\Delta I_{MCref[1]} = I_{MCref[1],1} - I_{MCref[1],0}$ 。

[0311] 另外,考虑流到布线BL[1]和布线BLref的电流。对布线BLref从电流源电路CS供应电流 I_{Cref} 。流过布线BLref的电流还排出到电流镜电路CM及存储单元MCref[1]、MCref[2]。以下所示的算式在如下情况下成立: $I_{CM,1}$ 为从布线BLref排出到电流镜电路CM的电流。

$$[0312] \quad I_{Cref} - I_{CM,1} = I_{MCref[1],1} + I_{MCref[2],0} \quad (E9)$$

[0313] 向布线BL[1]从电流源电路CS供应电流 I_C 。流过布线BL[1]的电流还排出到电流镜电路CM及存储单元MC[1,1]、MC[2,1]。再者,电流从布线BL[1]流到偏置电路OFST。以下所示的算式在如下情况下成立: $I_{\alpha,1}$ 为从布线BL[1]流到偏置电路OFST的电流。

$$[0314] \quad I_C - I_{CM,1} = I_{MC[1,1],1} + I_{MC[2,1],1} + I_{\alpha,1} \quad (E10)$$

[0315] 另外,根据算式(E1)至算式(E10),可以以如下算式表示电流 $I_{\alpha,0}$ 与电流 $I_{\alpha,1}$ 之差(差异电流 ΔI_α)。

$$[0316] \quad \Delta I_\alpha = I_{\alpha,1} - I_{\alpha,0} = 2kV_{W[1,1]}V_{X[1]} \quad (E11)$$

[0317] 如此,差异电流 ΔI_α 是对应于电位 $V_{W[1,1]}$ 与 $V_{X[1]}$ 之积的值。

[0318] 然后,在时刻T06至时刻T07的期间,布线RW[1]的电位成为接地电位,节点NM[1,1]及节点NMref[1]的电位成为与时刻T04至时刻T05的期间的电位同样的电位。

[0319] 接着,在时刻T07至时刻T08的期间,布线RW[1]的电位成为比标准电位大 $V_{X[1]}$ 的电位,布线RW[2]的电位成为比标准电位大 $V_{X[2]}$ 的电位。因此,电位 $V_{X[1]}$ 被供应到存储单元MC[1,1]及存储单元MCref[1]中的各电容器C11,因电容耦合而节点NM[1,1]及节点NMref[1]的电位都上升 $V_{X[1]}$ 。另外,电位 $V_{X[2]}$ 被供应到存储单元MC[2,1]及存储单元MCref[2]中的各

电容器C11,因电容耦合而节点NM[2,1]及节点NMref[2]的电位都上升 $V_{X[2]}$ 。

[0320] 在此,在时刻T07至时刻T08的期间,从布线BL[1]流到存储单元MC[2,1]中的晶体管Tr12的电流 $I_{MC[2,1],1}$ 能够以如下算式表示。

$$[0321] \quad I_{MC[2,1],1} = k(V_{PR} - V_{W[2,1]} + V_{X[2]} - V_{th})^2 \quad (E12)$$

[0322] 也就是说,通过对布线RW[2]供应电位 $V_{X[2]}$,从布线BL[1]流到存储单元MC[2,1]中的晶体管Tr12的电流增加 $\Delta I_{MC[2,1]} = I_{MC[2,1],1} - I_{MC[2,1],0}$ 。

[0323] 此外,在时刻T05至时刻T06的期间,从布线BLref流到存储单元MCref[2]中的晶体管Tr12的电流 $I_{MCref[2],1}$ 可以以如下算式表示。

$$[0324] \quad I_{MCref[2],1} = k(V_{PR} + V_{X[2]} - V_{th})^2 \quad (E13)$$

[0325] 也就是说,通过对布线RW[2]供应电位 $V_{X[2]}$,从布线BLref流到存储单元MCref[2]中的晶体管Tr12的电流增加 $\Delta I_{MCref[2]} = I_{MCref[2],1} - I_{MCref[2],0}$ 。

[0326] 另外,考虑流到布线BL[1]和布线BLref的电流。对布线BLref从电流源电路CS供应电流 I_{Cref} 。流过布线BLref的电流还排出到电流镜电路CM及存储单元MCref[1]、MCref[2]。以下所示的算式在如下情况下成立: $I_{CM,2}$ 为从布线BLref排出到电流镜电路CM的电流。

$$[0327] \quad I_{Cref} - I_{CM,2} = I_{MCref[1],1} + I_{MCref[2],1} \quad (E14)$$

[0328] 对布线BL[1]从电流源电路CS供应电流 I_C 。流过布线BL[1]的电流还排出到电流镜电路CM及存储单元MC[1,1]、MC[2,1]。再者,电流从布线BL[1]流到偏置电路OFST。以下所示的算式在如下情况下成立: $I_{\alpha,2}$ 为从布线BL[1]流到偏置电路OFST的电流。

$$[0329] \quad I_C - I_{CM,2} = I_{MC[1,1],1} + I_{MC[2,1],1} + I_{\alpha,2} \quad (E15)$$

[0330] 此外,根据算式(E1)至算式(E8)及算式(E12)至算式(E15),可以以如下算式表示电流 $I_{\alpha,0}$ 与电流 $I_{\alpha,2}$ 之差(差异电流 ΔI_{α})。

$$[0331] \quad \Delta I_{\alpha} = I_{\alpha,2} - I_{\alpha,0} = 2k(V_{W[1,1]}V_{X[1]} + V_{W[2,1]}V_{X[2]}) \quad (E16)$$

[0332] 如此,差异电流 ΔI_{α} 是相当于电位 $V_{W[1,1]}$ 与电位 $V_{X[1]}$ 之积和电位 $V_{W[2,1]}$ 与电位 $V_{X[2]}$ 之积的积和的结果的值。

[0333] 然后,在时刻T08至时刻T09的期间,布线RW[1]、RW[2]的电位成为接地电位,节点NM[1,1]、NM[2,1]及节点NMref[1]、NMref[2]的电位与在时刻T04至时刻T05的期间的电位同样的电位。

[0334] 如算式(E9)和算式(E16)所示,输入到偏置电路OFST的差异电流 ΔI_{α} 是相当于对应于第一数据(权重)的电位 V_X 与对应于第二数据(输入数据)的电位 V_W 之积的积和的结果。也就是说,通过使用偏置电路OFST对差异电流 ΔI_{α} 进行测量,可以获得第一数据与第二数据的积和运算的结果。

[0335] 注意,虽然在上述说明中着眼于存储单元MC[1,1]、MC[2,1]、MCref[1]及MCref[2],但是存储单元MC及存储单元MCref的数量可以为任意数量。在将存储单元MC及存储单元MCref的行数m设定为任意数量的情况下,可以以如下算式表示差异电流 ΔI_{α} 。

$$[0336] \quad \Delta I_{\alpha} = 2k \sum_i V_{W[i,1]} V_{X[i]} \quad (E17)$$

[0337] 此外,在存储单元MC及存储单元MCref的列数n增加时,并行的积和运算的数量可以增加。

[0338] 如上所述,通过使用半导体装置MAC,可以对第一数据和第二数据进行积和运算。另外,通过使用图20中的存储单元MC及存储单元MCref的结构,可以由较少的晶体管构成积

和运算电路。由此,可以缩小半导体装置MAC的电路规模。

[0339] 在将半导体装置MAC用于神经网络中的运算时,可以使存储单元MC的行数m对应于供应到一个神经元的输入数据的数量并使存储单元MC的列数n对应于神经元的数量。

[0340] 注意,对使用半导体装置MAC的神经网络的结构没有特别的限制。例如,半导体装置MAC可以用于卷积神经网络(CNN)、递归神经网络(RNN)、自动编码器及玻尔兹曼机(包括限制玻尔兹曼机)等。

[0341] 如上所述,通过使用半导体装置MAC,可以进行神经网络的积和运算。再者,通过将图20所示的存储单元MC及存储单元MCref用于单元阵列CA,可以提供运算精度提高、功耗降低或电路规模减小的集成电路。

[0342] 本实施方式可以与其他任何实施方式适当地组合。

[0343] (实施方式3)

在本实施方式中,参照图23A至图23E、图24A及图24B、图25、图26、图27、图28、图29A至图29C、图30A至图30D、图31A至图31F、图32A及图32B、图33A及图33B、图34A及图34B以及图35说明可用于本发明的一个实施方式的显示系统的显示面板。

[0344] 〈3-1.像素的结构例子〉

参照图23A至图23E说明像素120的结构例子。

[0345] 像素120包括多个像素115。多个像素115各自被用作子像素。因为由呈现互不相同的颜色的多个像素115构成一个像素120,所以在显示部中可以实现全彩色显示。

[0346] 图23A及图23B所示的像素120各自包括三个子像素。图23A所示的像素120的像素115所呈现的颜色组合是红色(R)、绿色(G)以及蓝色(B)。图23B所示的像素120所包括的像素115所呈现的颜色组合是青色(C)、品红色(M)、黄色(Y)。

[0347] 图23C至图23E所示的像素120各自包括四个子像素。图23C所示的像素120的像素115所呈现的颜色组合是红色(R)、绿色(G)、蓝色(B)以及白色(W)。通过使用呈现白色的子像素,可以提高显示部的亮度。图23D所示的像素120的像素115所呈现的颜色组合是红色(R)、绿色(G)、蓝色(B)以及黄色(Y)。图23E所示的像素120的像素115所呈现的颜色组合是青色(C)、品红色(M)、黄色(Y)以及白色(W)。

[0348] 通过将用作一个像素的更多子像素适当地组合于呈现红色、绿色、蓝色、青色、品红色及黄色等颜色的子像素,可以提高半色调的再现性。因此,可以提高显示品质。

[0349] 本发明的一个实施方式的显示装置可以再现各种规格的色域。例如,本发明的一个实施方式的显示装置可以再现如下规格的色域:在电视广播中使用的逐行倒相(PAL: Phase Alternating Line)规格及美国国家电视标准委员会(NTSC: National Television System Committee)规格;在用于个人计算机、数码相机、打印机等电子设备的显示装置中广泛使用的标准RGB(sRGB: standard RGB)规格及Adobe RGB规格;在高清电视(HDTV: High Definition Television,也被称为Hi-Vision)中使用的国际电信联盟无线电通信部门广播服务规格(International Telecommunication Union Radiocommunication Sector Broadcasting Service)(电视)709(ITU-R BT.709);在数字电影放映中使用的数字电影倡导联盟P3(DCI-P3: Digital Cinema Initiatives P3)规格;以及在超高清电视(UHDTV: Ultra High Definition Television,也被称为Super Hi-Vision)中使用的ITU-R BT.2020 Recommendation 2020(REC.2020)规格等。

[0350] 当使用配置为 1920×1080 的矩阵状的像素120时,显示装置可以以“全高清”(也称为“2K分辨率”、“2K1K”或“2K”等)进行全彩色显示。另外,例如,当使用配置为 3840×2160 的矩阵状的像素120时,显示装置可以以“ultra-high definition”(也称为“4K分辨率”、“4K2K”或“4K”等)进行全彩色显示。另外,例如,当使用配置为 7680×4320 的矩阵状的像素120时,显示装置可以以“super-high definition”(也称为“8K分辨率”、“8K4K”或“8K”等)进行全彩色显示。通过使用更多数量的像素120,显示装置可以以16K或32K的分辨率进行全彩色显示。

[0351] 〈3-2. 像素电路的结构例子〉

作为本发明的一个实施方式的显示装置所包括的显示元件,可以举出无机EL元件、有机EL元件、LED等发光元件、液晶元件、电泳元件、使用微电子机械系统(MEMS)的显示元件等。

[0352] 以下,使用图24A说明包括发光元件的像素电路的结构例子。另外,使用图24B说明包括液晶元件的像素电路的结构例子。

[0353] 图24A所示的像素电路438包括晶体管446、电容器433、晶体管251及晶体管444。像素电路438与被用作显示元件442的发光元件170电连接。

[0354] 晶体管446的源电极和漏电极中的一个与被供应图像信号的信号线SL_j电连接。晶体管446的栅电极与被供应选择信号的扫描线GL_i电连接。

[0355] 晶体管446具有控制是否对节点445写入图像信号的功能。

[0356] 电容器433的一对电极中的一个电连接于节点445,电容器433的一对电极中的另一个电连接于节点447。晶体管446的源电极和漏电极中的另一个电连接于节点445。

[0357] 电容器433被用作保持写入到节点445的数据的保持电容器。

[0358] 晶体管251的源电极和漏电极中的一个电连接于电位供应线VL_a,晶体管251的源电极和漏电极中的另一个电连接于节点447。晶体管251的栅电极电连接于节点445。

[0359] 晶体管444的源电极和漏电极中的一个电连接于电位供应线V0,晶体管444的源电极和漏电极中的另一个电连接于节点447。晶体管444的栅电极电连接于扫描线GL_i。

[0360] 发光元件170的阳极和阴极中的一个电连接于电位供应线VL_b,另一个电连接于节点447。

[0361] 作为电源电位,例如可以使用相对高电位一侧的电位或相对低电位一侧的电位。将高电位一侧的电源电位称为高电源电位(也称为VDD),将低电位一侧的电源电位称为低电源电位(也称为VSS)。此外,也可以将接地电位用作高电源电位或低电源电位。例如,在接地电位用作高电源电位的情况下,低电源电位为低于接地电位的电位,在接地电位用作低电源电位的情况下,高电源电位为高于接地电位的电位。

[0362] 例如,电位供应线VL_a和电位供应线VL_b中的一个被供应高电源电位VDD,而另一个被供应低电源电位VSS。

[0363] 在包括图24A中的像素电路438的显示装置中,由扫描线驱动电路依次选择各行的像素电路438,由此使晶体管446及晶体管444开启来将图像信号写入到节点445。

[0364] 在晶体管446及晶体管444关闭时,数据被写入到节点445的像素电路438成为保持状态。再者,根据写入到节点445的数据的电位,控制流过晶体管251的源电极与漏电极之间的电流量。发光元件170以对应于流过的电流量的亮度发光。通过逐行依次进行上述步骤,

可以显示图像。

[0365] 图24B中的像素电路438包括晶体管446以及电容器433。像素电路438与可被用作显示元件442的液晶元件180电连接。

[0366] 根据像素电路438的规格适当地设定液晶元件180的一对电极中的一个的电位。根据写入到节点445的数据设定液晶元件180的取向状态。此外,也可以对多个像素电路438分别具有的液晶元件180的一对电极中的一个供应共同电位。另外,可以对各行的像素电路438的每个液晶元件180的一对电极中的一个供应不同的电位。

[0367] 在第i行第j列的像素电路438中,晶体管446的源电极和漏电极中的一个电连接于信号线SL_j,晶体管446的源电极和漏电极中的另一个电连接于节点445。晶体管446的栅电极电连接于扫描线GL_i。晶体管446具有控制是否将图像信号写入到节点445的功能。

[0368] 电容器433的一对电极中的一个电连接于被供应特定电位的布线(以下,被称为电容线CL),电容器433的一对电极中的另一个电连接于节点445。液晶元件180的一对电极中的另一个电连接于节点445。电容线CL的电位值根据像素电路438的规格适当地设定。电容器433被用作用来保持写入到节点445的数据的保持电容器。

[0369] 在包括图24B中的像素电路438的显示装置中,由扫描线驱动电路102及/或扫描线驱动电路103逐行依次选择像素电路438,由此使晶体管446开启来将图像信号写入到节点445。

[0370] 通过使晶体管446关闭,图像信号被写入到节点445的像素电路438成为保持状态。通过逐行依次进行上述步骤,可以在显示部上显示图像。

[0371] 〈3-3.显示装置的结构例子1〉

接着,使用图25、图26、图27及图28说明显示装置的结构例子。

[0372] 图25是采用滤色片方式且具有顶部发射结构的发光显示装置的截面图。

[0373] 图25所示的显示装置包括显示部562及扫描线驱动电路564。

[0374] 在显示部562中,在衬底111上设置有晶体管251a、晶体管446a及发光元件170等。在扫描线驱动电路564中,在衬底111上设置有晶体管201a等。

[0375] 晶体管251a包括被用作第一栅电极的导电层221、被用作第一栅极绝缘层的绝缘层211、半导体层231、被用作源电极及漏电极的导电层222a及导电层222b、被用作第二栅电极的导电层223以及被用作第二栅极绝缘层的绝缘层225。半导体层231包括沟道形成区域及低电阻区域。沟道形成区域隔着绝缘层225与导电层223重叠。低电阻区域包括与导电层222a连接的部分以及与导电层222b连接的部分。

[0376] 晶体管251a在沟道的上下包括栅电极。两个栅电极优选彼此电连接。与其他晶体管相比,两个栅电极彼此电连接的晶体管能够具有高场效应迁移率,而可以增大通态电流。其结果是,可以得到能够高速工作的电路。再者,能够缩小电路部所占有的面积。通过使用具有较大通态电流的晶体管,即使在因大型化或高分辨率化而布线数增多的显示装置中,也可以降低各布线的信号延迟,而可以抑制显示不均匀。并且,因为可以缩小电路部所占有的面积所以可以实现显示装置的窄边框化。另外,通过采用这种结构,可以制造可靠性高的晶体管。

[0377] 在导电层223上设置有绝缘层212及绝缘层213,在其上设置有导电层222a及导电层222b。在晶体管251a中,容易使导电层221与导电层222a或导电层222b之间物理性地拉

开,所以能够减少导电层221与导电层222a或导电层222b之间的寄生电容。

[0378] 对显示装置中的晶体管的结构没有特别的限制。例如,可以采用平面型晶体管、交错型晶体管或反交错型晶体管。此外,也可以采用顶栅型晶体管或底栅型晶体管。或者,也可以在沟道的上下设置有栅电极。

[0379] 晶体管251a在半导体层231中包含金属氧化物。金属氧化物可被用作氧化物半导体。

[0380] 晶体管446a及晶体管201a都具有与晶体管251a相同的结构。在本发明的一个实施方式中,这些晶体管的结构可以互不相同。驱动电路部所包括的晶体管和显示部562所包括的晶体管可以具有相同的结构,也可以具有不同的结构。驱动电路部所包括的晶体管可以都具有相同的结构,也可以组合两种以上的结构。同样地,显示部562所包括的晶体管可以都具有相同的结构,也可以组合两种以上的结构。

[0381] 晶体管446a与发光元件170隔着绝缘层215彼此重叠。通过以与发光元件170的发光区域重叠的方式设置晶体管、电容器及布线等,可以提高显示部562的开口率。

[0382] 发光元件170包括像素电极171、EL层172及公共电极173。发光元件170向着色层131一侧发射光。

[0383] 像素电极171和公共电极173中的一个被用作阳极,另一个被用作阴极。当对像素电极171与公共电极173之间施加高于发光元件170的阈值电压的电压时,空穴从阳极一侧注入EL层172中而电子从阴极一侧注入EL层172中。被注入的电子和空穴在EL层172中重新结合,由此,包含在EL层172中的发光物质发光。

[0384] 像素电极171电连接到晶体管251a的导电层222b。这些构件既可以直接连接,又可以通过其他导电层连接。被用作像素电极的像素电极171设置在每个发光元件170中。相邻的两个像素电极171由绝缘层216电绝缘。

[0385] EL层172包含发光性物质。

[0386] 被用作公共电极的公共电极173由多个发光元件170共同使用。公共电极173被供应恒定电位。

[0387] 发光元件170与着色层131隔着粘合层174彼此重叠。绝缘层216与遮光层132隔着粘合层174彼此重叠。

[0388] 发光元件170也可以具有微腔结构。通过组合滤色片(着色层131)与微腔结构,可以从显示装置取出色纯度高的光。

[0389] 着色层131是使特定波长区域的光透过的有色层。例如,可以使用使红色、绿色、蓝色或黄色的波长区域的光透过的滤色片等。作为可用于着色层131的材料,可以举出金属材料、树脂材料、含有颜料或染料的树脂材料等。

[0390] 另外,本发明的一个实施方式不局限于滤色片方式,也可以采用分别涂布方式、颜色转换方法或量子点方式等。

[0391] 遮光层132设置在相邻的着色层131之间。遮光层132遮蔽相邻的发光元件170所发出的光,从而抑制相邻的发光元件170之间的混色。这里,通过以其端部与遮光层132重叠的方式设置着色层131,可以抑制漏光。作为遮光层132,可以使用遮蔽来自发光元件170的光的材料,例如可以使用金属材料或者包含颜料或染料的树脂材料等形成黑矩阵。另外,通过将遮光层132设置于扫描线驱动电路564等显示部562之外的区域中,可以抑制起因于波导

光等的非意图的漏光,所以是优选的。

[0392] 衬底111和衬底113由粘合层174贴合在一起。

[0393] 导电层565通过导电层255及连接体242与FPC162电连接。导电层565优选使用与晶体管所包括的导电层相同的材料及相同的工序形成。在本实施方式所示的例子中,导电层565使用与被用作源电极及漏电极的导电层相同的材料及相同的工序形成。

[0394] 作为连接体242,可以使用各种各向异性导电膜(ACF:Anisotropic Conductive Film)及各向异性导电膏(ACP:Anisotropic Conductive Paste)等。

[0395] 图26是采用分别涂布方式且具有底部发射结构的发光显示装置的截面图。

[0396] 图26所示的显示装置包括显示部562及扫描线驱动电路564。

[0397] 在显示部562中,在衬底111上设置有晶体管251b及发光元件170等。在扫描线驱动电路564中,在衬底111上设置有晶体管201b等。

[0398] 晶体管251b包括被用作栅电极的导电层221、被用作栅极绝缘层的绝缘层211、半导体层231、被用作源电极及漏电极的导电层222a及导电层222b。绝缘层216被用作基底膜。

[0399] 晶体管251b在半导体层231中含有低温多晶硅(LTPS:Low Temperature Poly-Silicon)。

[0400] 发光元件170包括像素电极171、EL层172及公共电极173。发光元件170向衬底111一侧发射光。像素电极171通过形成在绝缘层215中的开口电连接到晶体管251b的导电层222b。EL层172分离地设置在发光元件170中。公共电极173由多个发光元件170共同使用。

[0401] 发光元件170被绝缘层175密封。绝缘层175被用作抑制水等杂质扩散到发光元件170的保护层。

[0402] 衬底111和衬底113由粘合层174贴合在一起。

[0403] 导电层565通过导电层255及连接体242与FPC162电连接。

[0404] 图27是采用横向电场方式的透过型液晶显示装置的截面图。

[0405] 图27所示的显示装置包括显示部562及扫描线驱动电路564。

[0406] 在显示部562中,在衬底111上设置有晶体管446c及液晶元件180等。在扫描线驱动电路564中,在衬底111上设置有晶体管201c等。

[0407] 晶体管446c包括被用作栅电极的导电层221、被用作栅极绝缘层的绝缘层211、半导体层231、杂质半导体层232、被用作源电极及漏电极的导电层222a及导电层222b。晶体管446c被绝缘层212覆盖。

[0408] 晶体管446c在半导体层231中含有非晶硅。

[0409] 液晶元件180是采用边缘场切换(FFS:Fringe Field Switching)模式的液晶元件。液晶元件180包括像素电极181、公共电极182及液晶层183。可以由产生在像素电极181与公共电极182之间的电场控制液晶层183的取向。液晶层183位于取向膜133a与取向膜133b之间。像素电极181通过形成在绝缘层215中的开口与晶体管446c的导电层222b电连接。公共电极182可以具有梳齿状的顶面形状(也称为平面形状)或形成有狭缝的顶面形状。在公共电极182中,可以形成一个或多个开口。

[0410] 在像素电极181与公共电极182之间设置有绝缘层220。像素电极181具有隔着绝缘层220与公共电极182彼此重叠的部分。此外,在像素电极181与着色层131重叠的区域的一部分中,在像素电极181上没有设置公共电极182。

[0411] 优选的是,设置与液晶层183接触的取向膜。取向膜可以控制液晶层183的取向。

[0412] 来自背光单元552的光经过衬底111、像素电极181、公共电极182、液晶层183、着色层131及衬底113射出到显示装置的外部。作为来自背光单元552的光透过的这些层的材料,使用使可见光透过的材料。

[0413] 优选的是,在着色层131或遮光层132与液晶层183之间设置保护层121。保护层121可以减少包含在着色层131及遮光层132等中的杂质的向液晶层183中的扩散。

[0414] 使用粘合层141将衬底111与衬底113贴合在一起。在由衬底111、衬底113及粘合层141围绕的区域中密封有液晶层183。

[0415] 以夹有显示装置的显示部562的方式配置偏振片125a及偏振片125b。来自配置于偏振片125a的外侧的背光单元552的光经过偏振片125a入射到显示装置。此时,可以由施加到像素电极181与公共电极182之间的电压控制液晶层183的取向,来控制光的光学调制。就是说,可以控制经过偏振片125b射出的光的强度。另外,因为入射光的指定波长区域以外的光被着色层131吸收。其结果,所以所射出的光例如成为呈现红色、蓝色或绿色的光。

[0416] 导电层565通过导电层255及连接体242与FPC162电连接。

[0417] 图28是具有纵向电场方式的透过型液晶显示装置的截面图。

[0418] 图28所示的显示装置包括显示部562及扫描线驱动电路564。

[0419] 在显示部562中,在衬底111上设置有晶体管446d及液晶元件180等。在扫描线驱动电路564中,在衬底111上设置有晶体管201d等。在图28所示的显示装置中,着色层131设置在衬底111一侧。由此,可以使衬底113一侧的结构简化。

[0420] 晶体管446d包括被用作栅电极的导电层221、被用作栅极绝缘层的绝缘层211、半导体层231、杂质半导体层232、被用作源电极及漏电极的导电层222a及导电层222b。晶体管446d被绝缘层217及绝缘层218覆盖。

[0421] 晶体管446d在半导体层231中含有金属氧化物。

[0422] 液晶元件180包括像素电极181、公共电极182及液晶层183。液晶层183位于像素电极181和公共电极182之间。取向膜133a及取向膜133b分别与像素电极181及公共电极182接触。像素电极181通过形成在绝缘层215中的开口与晶体管446d的导电层222b电连接。

[0423] 来自背光单元552的光经过衬底111、着色层131、像素电极181、液晶层183、公共电极182及衬底113射出到显示装置的外部。作为来自背光单元552的光透过的这些层的材料,使用使可见光透过的材料。

[0424] 在遮光层132与公共电极182之间设置有保护层121。

[0425] 使用粘合层141将衬底111与衬底113贴合在一起。在由衬底111、衬底113及粘合层141围绕的区域中密封有液晶层183。

[0426] 以夹有显示装置的显示部562的方式配置偏振片125a及偏振片125b。

[0427] 导电层565通过导电层255及连接体242与FPC162电连接。

[0428] 〈3-4. 晶体管的结构例子〉

接着,使用图29A至图29C、图30A至图30D以及图31A至图31F说明与图25至图28所示的结构不同的晶体管的结构例子。

[0429] 图29A至图29C及图30A至图30D示出在半导体层432中各自包含金属氧化物的晶体管。由于半导体层432包含金属氧化物,所以在图像没有变化时或在图像的变化为一定以下

时,图像信号的更新频率可以为极低,因此可以降低功耗。

[0430] 各晶体管设置在绝缘表面411上。各晶体管包括被用作栅电极的导电层431、被用作栅极绝缘层的绝缘层434、半导体层432以及被用作源电极及漏电极的一对导电层433a及导电层433b。半导体层432的与导电层431重叠的部分被用作沟道形成区域。导电层433a和导电层433b分别与半导体层432接触。

[0431] 图29A所示的晶体管在半导体层432的沟道形成区域上包括绝缘层484。绝缘层484被用作导电层433a及导电层433b的蚀刻中的蚀刻停止层。

[0432] 图29B所示的晶体管具有绝缘层484在绝缘层434上延伸而覆盖半导体层432的结构。在上述结构中,导电层433a及导电层433b通过形成在绝缘层484中的开口与半导体层432连接。

[0433] 图29C所示的晶体管包括绝缘层485及导电层486。绝缘层485以覆盖半导体层432、导电层433a及导电层433b的方式配置。导电层486设置在绝缘层485上并与半导体层432重叠。

[0434] 导电层486位于隔着半导体层432与导电层431相对一侧。当将导电层431用作第一栅电极时,可以将导电层486用作第二栅电极。通过对导电层431及导电层486供应相同的电位,可以提高晶体管的通态电流。另外,通过对导电层431和导电层486中的一个供应用来控制阈值电压的电位且对导电层431和导电层486中的另一个供应用来驱动的电位,可以控制晶体管的阈值电压。

[0435] 图30A是晶体管200a的沟道长度方向的截面图,图30B是晶体管200a的沟道宽度方向的截面图。

[0436] 晶体管200a是图28所示的晶体管201d的变形例子。

[0437] 晶体管200a在半导体层432的结构上与晶体管201d不同。

[0438] 晶体管200a的半导体层432包括绝缘层434上的半导体层432_1以及半导体层432_1上的半导体层432_2。

[0439] 半导体层432_1及半导体层432_2优选包含相同的元素。半导体层432_1及半导体层432_2的每一个优选包含In、M(M是Ga、Al、Y或Sn)及Zn。

[0440] 半导体层432_1及半导体层432_2的每一个优选具有In的原子个数比大于M的原子个数比的区域。例如,优选将半导体层432_1及半导体层432_2的每一个中的In与M及Zn的原子个数比设定为In:M:Zn=4:2:3或其附近。在此,词句“附近”包括如下情况:在In为4时,M为1.5以上且2.5以下,Zn为2以上且4以下的情况。另外,优选将半导体层432_1及半导体层432_2的每一个中的In与M及Zn的原子个数比设定为In:M:Zn=5:1:6或其附近。通过使半导体层432_1的组成和半导体层432_2的组成大致相同,可以使用相同的溅射靶材形成半导体层432_1和半导体层432_2,由此可以减少制造成本。因此,在使用相同的溅射靶材的情况下,可以在真空的同一处理室中连续地形成半导体层432_1及半导体层432_2。由此,可以抑制杂质混入半导体层432_1与半导体层432_2的界面。

[0441] 半导体层432_1也可以具有包含其结晶性低于半导体层432_2的区域。注意,半导体层432_1及半导体层432_2的每一个的结晶性可以通过X射线衍射(XRD:X-Ray Diffraction)或透射电子显微镜(TEM:Transmission Electron Microscope)的分析进行分析。

[0442] 半导体层432_1中的结晶性低的区域被用作过剩氧的扩散路径,该过剩氧可以扩散到其结晶性比半导体层432_1高的半导体层432_2。如此,通过采用结晶结构不同的半导体层的多层结构且将结晶性低的区域用作过剩氧的扩散路径,晶体管可以具有高可靠性。

[0443] 当半导体层432_2具有其结晶性比半导体层432_1高的区域时,可以抑制杂质混入半导体层432。尤其是,通过提高半导体层432_2的结晶性,可以减少对导电层433a及导电层433b进行加工时的损伤。半导体层432的表面,即半导体层432_2的表面暴露于对导电层433a及导电层433b进行加工时的蚀刻剂或蚀刻气体。然而在半导体层432_2具有结晶性高的区域的情况下,其蚀刻耐性高于半导体层432_1。因此,半导体层432_2被用作蚀刻停止层。

[0444] 当半导体层432_1具有其结晶性比半导体层432_2低的区域时,有时半导体层432_1的载流子密度提高。

[0445] 在半导体层432_1的载流子密度高时,费米能级有可能相对于半导体层432_1的导带变高。由此,有时半导体层432_1的导带底变低,从而半导体层432_1的导带底与有可能形成在栅极绝缘层(在此,绝缘层434)中的陷阱能级的能量差变大。在该能量差变大的情况下,有时可以减少俘获在栅极绝缘层中的电荷,并且可以降低晶体管的阈值电压的变动。另外,在半导体层432_1的载流子密度高时,可以提高半导体层432的场效应迁移率。

[0446] 虽然在上述例子中晶体管200a中的半导体层432具有包括两个层的多层结构,但是半导体层432的结构不局限于此,半导体层432也可以具有包括三个层以上的多层结构。

[0447] 此外,说明设置在导电层433a及导电层433b上的绝缘层436的结构。

[0448] 晶体管200a的绝缘层436包括绝缘层436a以及绝缘层436a上的绝缘层436b。绝缘层436a具有对半导体层432供应氧的功能以及抑制杂质(典型的是水、氢等)混入半导体层432的功能。作为绝缘层436a,可以使用氧化铝膜、氧氮化铝膜或氮氧化铝膜。尤其是,绝缘层436a优选为通过反应性溅射法形成的氧化铝膜。作为通过反应性溅射法的氧化铝膜的形成方法的一个例子,可以举出以下的方法。

[0449] 首先,对溅射处理室导入惰性气体(典型的是Ar气体)和氧气体的混合气体。接着,对配置在溅射处理室中的铝靶材施加电压,由此可以沉积形成氧化铝膜。用于对铝靶材施加电压的电力可以从DC电源、AC电源或RF电源供应。尤其是,通过使用DC电源生产率得到提高,所以是优选的。

[0450] 绝缘层436b具有抑制杂质(典型的是水、氢等)的混入的功能。作为绝缘层436b,可以使用氮化硅膜、氮氧化硅膜或氧氮化硅膜。尤其是,作为绝缘层436b优选使用通过PECVD法形成的氮化硅膜。通过PECVD法形成的氮化硅膜容易实现高膜密度,所以是优选的。注意,通过PECVD法形成的氮化硅膜的氢浓度有时较高。

[0451] 在晶体管200a中,在绝缘层436b下设置有绝缘层436a,因此绝缘层436b中的氢不扩散到或者不容易扩散到半导体层432一侧。

[0452] 晶体管200a是单栅晶体管。通过使用单栅晶体管,可以减少掩模数量,所以可以提高生产率。

[0453] 图30C是晶体管200b的沟道长度方向的截面图,图30D是晶体管200b的沟道宽度方向的截面图。

[0454] 晶体管200b是图29B所示的晶体管的变形例子。

[0455] 晶体管200b在半导体层432及绝缘层484的结构上与图29B所示的晶体管不同。具体而言,晶体管200b包括具有两层结构的半导体层432,并且晶体管200b包括绝缘层484a代替绝缘层484。晶体管200b还包括绝缘层436b及导电层486。

[0456] 绝缘层484a具有与上述绝缘层436a的功能相同的功能。

[0457] 开口部453形成在绝缘层434、绝缘层484a及绝缘层436b中。导电层486在开口部453中与导电层431电连接。

[0458] 晶体管200a及晶体管200b的结构可以使用现有的生产线进行制造,而不需进行大规模的设备投资。例如,可以简单地将氢化非晶硅用制造厂换成氧化物半导体用制造厂。

[0459] 图31A至图31F示出在半导体层432中各自包含硅的晶体管。

[0460] 各晶体管设置在绝缘表面411上。各晶体管包括被用作栅电极的导电层431、被用作栅极绝缘层的绝缘层434、半导体层432和半导体层432p中的一个或两个、被用作源电极及漏电极的一对导电层433a及导电层433b以及杂质半导体层435。半导体层的与导电层431重叠的部分被用作沟道形成区域。半导体层与导电层433a或导电层433b接触。

[0461] 图31A所示的晶体管是沟道蚀刻型底栅晶体管。在半导体层432与导电层433a或导电层433b之间设置有杂质半导体层435。

[0462] 图31A所示的晶体管在半导体层432与杂质半导体层435之间包括半导体层437。

[0463] 半导体层437也可以使用与半导体层432相同的半导体膜形成。半导体层437可以被用作在对杂质半导体层435进行蚀刻时防止半导体层432消失的蚀刻停止层。虽然图31A示出半导体层437分割为左侧及右侧的例子,但是半导体层437也可以部分地覆盖半导体层432的沟道形成区域。

[0464] 半导体层437也可以包括其浓度低于杂质半导体层435的杂质。在此情况下,可以将半导体层437用作轻掺杂漏极(LDD:Lightly Doped Drain)区域,而可以抑制驱动晶体管时的热载流子劣化。

[0465] 图31B所示的晶体管包括半导体层432的沟道形成区域上的绝缘层484。绝缘层484被用作在对杂质半导体层435进行蚀刻时的蚀刻停止层。

[0466] 图31C所示的晶体管包括半导体层432p代替半导体层432。半导体层432p包括高结晶性的半导体膜。例如,半导体层432p包括多晶半导体或单晶半导体。通过采用上述结构,可以形成场效应迁移率高的晶体管。

[0467] 图31D所示的晶体管在半导体层432的沟道形成区域中包括半导体层432p。例如通过对成为半导体层432的半导体膜照射激光等来使该半导体膜局部晶化,由此可以形成图31D所示的晶体管。由此,可以得到场效应迁移率高的晶体管。

[0468] 图31E所示的晶体管在图31A所示的半导体层432的沟道形成区域中包括具有结晶性的半导体层432p。

[0469] 图31F所示的晶体管在图31B所示的半导体层432的沟道形成区域中包括具有结晶性的半导体层432p。

[0470] [半导体层]

对用于本发明的一个实施方式所公开的晶体管的半导体材料的结晶性没有特别的限制,可以使用非晶半导体或具有结晶性的半导体(微晶半导体、多晶半导体、单晶半导体或其一部分具有结晶区域的半导体)。当使用具有结晶性的半导体时可以抑制晶体管的

特性劣化,所以是优选的。

[0471] 作为用于晶体管的半导体材料,可以使用能隙为2eV以上,优选为2.5eV以上,更优选为3eV以上的金属氧化物。作为其典型的例子可以举出包含铟的金属氧化物等,并且例如可以使用后面说明的CAC-OS等。

[0472] 另外,使用其带隙比硅宽且载流子密度比硅小的金属氧化物的晶体管由于其关态电流小,因此能够长期间保持储存于与晶体管串联连接的电容器中的电荷。

[0473] 半导体层例如可以为以包含铟、锌及M(铝、钛、镓、锗、钇、锆、镧、铈、锡、钕或钪等金属)的In-M-Zn类氧化物表示的膜。

[0474] 当包括在半导体层的金属氧化物包括In-M-Zn类氧化物时,优选用来形成In-M-Zn氧化物膜的溅射靶材的金属元素的原子个数比满足 $\text{In} \geq \text{M}$ 及 $\text{Zn} \geq \text{M}$ 。这种溅射靶材的金属元素的原子个数比例如优选为 $\text{In}:\text{M}:\text{Zn}=1:1:1$ 、 $\text{In}:\text{M}:\text{Zn}=1:1:1.2$ 、 $\text{In}:\text{M}:\text{Zn}=3:1:2$ 、 $\text{In}:\text{M}:\text{Zn}=4:2:3$ 、 $\text{In}:\text{M}:\text{Zn}=4:2:4.1$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:6$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:7$ 、 $\text{In}:\text{M}:\text{Zn}=5:1:8$ 。注意,所形成的半导体层中的金属元素的原子个数比在上述溅射靶材中的金属元素的原子个数比的 $\pm 40\%$ 的范围内变动。

[0475] 关于适合用于半导体层的金属氧化物的详细内容,可以参照实施方式4。

[0476] 作为用于晶体管的半导体材料,例如可以使用硅。尤其是,优选使用非晶硅。通过使用非晶硅,可以在大型衬底上高成品率地形成晶体管,而可以提高生产性。

[0477] 另外,也可以使用微晶硅、多晶硅、单晶硅等具有结晶性的硅。尤其是,多晶硅与单晶硅相比能够在低温下形成,并且其场效应迁移率和可靠性比非晶硅高。

[0478] 〈3-5.显示装置的结构例子2〉

接着,参照图32A及图32B、图33A及图33B以及图34A及图34B说明图13A所示的显示面板DP的结构例子。图35是包括彼此重叠的两个显示面板的显示装置的截面图。

[0479] 图32A是显示面板370的俯视图。

[0480] 图32A所示的显示面板370包括像素部71、使可见光透过的区域72以及驱动电路部78。在图32A所示的例子中,使可见光透过的区域72与像素部71相邻而沿着像素部71的两个边配置。

[0481] 图32B是采用分别涂布方式且具有顶部发射结构的显示面板370A的截面图。图32B相当于沿着图32A的点划线A1-A2及点划线A3-A4的截面图。

[0482] 显示面板370A包括衬底361、粘合层363、绝缘层365、绝缘层367、多个晶体管、电容器305、导电层307、绝缘层312、绝缘层313、绝缘层314、绝缘层315、发光元件304、导电层355、间隔物316、粘合层317、衬底371、粘合层373、绝缘层375及绝缘层377。

[0483] 包括在使可见光透过的区域72中的各层使可见光透过。图32B示出使可见光透过的区域72包括衬底361、粘合层363、绝缘层365、绝缘层367、栅极绝缘层311、绝缘层312、绝缘层313、绝缘层314、粘合层317、绝缘层377、绝缘层375、粘合层373以及衬底371的例子。在该叠层结构中,优选的是,以使各界面的折射率之差小的方式选择各层的材料。通过缩小彼此接触的两个层的折射率之差,使用者不容易看到两个显示面板的接缝。

[0484] 另外,如图33A所示的显示面板370B及图33B所示的显示面板370C,优选的是,采用使可见光透过的区域72所包括的绝缘层的数量比像素部71所包括的绝缘层的数量少的结构。

[0485] 显示面板370B与显示面板370A不同之处是:使可见光透过的区域72不包括绝缘层313及绝缘层314。

[0486] 显示面板370C与显示面板370A不同之处是:使可见光透过的区域72不包括绝缘层367、栅极绝缘层311、绝缘层312、绝缘层313、绝缘层314以及绝缘层377。

[0487] 通过减少使可见光透过的区域72所包括的绝缘层的数量,可以减少折射率的差较大的界面的数量。由此,可以抑制使可见光透过的区域72中的外光的反射。此时,可以提高使可见光透过的区域72的可见光的透过率。由此,可以减小配置在下侧的显示面板的显示的通过使可见光透过的区域72被看到的部分与不通过该区域被看到的部分的亮度(明度)之差。因此,可以抑制显示装置的显示不均匀或亮度不均匀。

[0488] 显示面板370A、370B、370C除了使可见光透过的区域72以外它们的结构都相同。

[0489] 驱动电路部78包括晶体管301。像素部71包括晶体管302及晶体管303。

[0490] 各晶体管包括栅极、栅极绝缘层311、半导体层、背栅极、源极及漏极。栅极(下侧的栅极)与半导体层隔着栅极绝缘层311彼此重叠。栅极绝缘层311的一部分被用作电容器305的介电质。被用作晶体管302的源极或漏极的导电层被用作电容器305的一个电极。背栅极(上侧的栅极)与半导体层隔着绝缘层312及绝缘层313重叠。

[0491] 驱动电路部78和像素部71的晶体管的结构互不相同。驱动电路部78及像素部71也可以都包括多种晶体管。

[0492] 晶体管301、302、303各自包括两个栅极、栅极绝缘层311、半导体层、源极及漏极。两个栅极优选彼此电连接。

[0493] 电容器305包括一对电极以及它们之间的介电质。电容器305包括利用与晶体管的栅极(下侧的栅极)相同的材料和相同的工序形成的导电层以及利用与晶体管的源极及漏极相同的材料和相同的工序形成的导电层。

[0494] 优选对绝缘层312、绝缘层313和绝缘层314中的至少一个使用水或氢等杂质不容易扩散的材料。可以有效地抑制来自外部的杂质扩散到晶体管中,从而可以提高显示面板的可靠性。绝缘层314被用作平坦化层。在图32B的例子中,绝缘层314使用有机材料形成且横跨配置在显示面板的整体上。通过采用该结构,可以提高剥离工序的成品率,所以是优选的。此外,如图33A及图33B所示,也可以采用使用有机材料形成的绝缘层不位于显示面板的端部的结构。通过采用上述结构,可以抑制杂质侵入到发光元件304。

[0495] 使用粘合层363将绝缘层365与衬底361贴合在一起。此外,使用粘合层373将绝缘层375与衬底371贴合在一起。

[0496] 在像素部71中,发光元件304位于绝缘层367和绝缘层377之间。可以抑制杂质从显示面板370的厚度方向侵入到发光元件304。同样地,在像素部71中设置有多覆盖晶体管的绝缘层,由此可以抑制杂质侵入到晶体管。

[0497] 通过将发光元件304及晶体管等配置于一对防湿性高的绝缘膜之间,可以抑制水等杂质侵入这些元件,从而可以提高显示面板的可靠性,所以是优选的。

[0498] 作为防湿性高的绝缘膜,例如可以举出含有氮与硅的膜(例如,氮化硅膜、氮氧化硅膜)以及含有氮与铝的膜(例如,氮化铝膜)。另外,也可以使用氧化硅膜、氧氮化硅膜以及氧化铝膜等。

[0499] 例如,防湿性高的绝缘膜的水蒸气透过量为 $1 \times 10^{-5} [\text{g}/(\text{m}^2 \cdot \text{day})]$ 以下,优选为1

$\times 10^{-6}[\text{g}/(\text{m}^2 \cdot \text{day})]$ 以下,更优选为 $1 \times 10^{-7}[\text{g}/(\text{m}^2 \cdot \text{day})]$ 以下,进一步优选为 $1 \times 10^{-8}[\text{g}/(\text{m}^2 \cdot \text{day})]$ 以下。

[0500] 发光元件304包括电极321、EL层322及电极323。发光元件304也可以包括光学调整层324。发光元件304向衬底371一侧发射光。

[0501] 通过以与发光元件304的发光区域重叠的方式配置晶体管、电容器及布线等,可以提高像素部71的开口率。

[0502] 电极321直接或通过其他导电层电连接到晶体管303的源极或漏极。电极321被用作像素电极,并设置在每个发光元件304中。相邻的两个电极321由绝缘层315电绝缘。

[0503] EL层322是包含发光材料的层。作为发光元件304,可以适当地使用将有机化合物用作发光材料的有机EL元件。

[0504] EL层322至少包括一个发光层。

[0505] 电极323被用作公共电极,并配置在多个发光元件304中。电极323被供应恒定电位。

[0506] 连接部306包括导电层307及导电层355。导电层307与导电层355彼此电连接。导电层307可以使用与晶体管的源极及漏极相同的材料和相同的工序形成。导电层355与将来自外部的信号或电位传达给驱动电路部78的外部输入端子电连接。在此,示出作为外部输入端子设置FPC74的例子。FPC74与导电层355通过连接体319电连接。

[0507] 作为衬底361及衬底371的每一个,优选使用具有柔性的衬底。例如,可以使用其厚度为允许具有柔性的厚度的玻璃、石英、树脂、金属、合金、半导体等材料。提取发光元件的光一侧的衬底使用使该光透过的材料形成。

[0508] 作为粘合层,可以使用光固化粘合剂(例如,紫外线固化型)、反应固化粘合剂、热固化粘合剂、厌氧粘合剂等各种固化粘合剂。此外,也可以使用粘合薄片等。

[0509] 另外,如图34A所示的显示面板370D及图34B所示的显示面板370E,绝缘层375也可以以与发光元件304接触的方式设置。在图34A、图34B中,衬底371由粘合层317贴合,而不由粘合层373贴合。

[0510] 在显示面板370B、370C的制造方法中,将形成在形成用衬底上的绝缘层375转置到衬底361。另一方面,在显示面板370D、370E的制造方法中,在发光元件304上直接形成绝缘层375。因此不需要剥离工序,从而可以简化显示面板的制造工序。

[0511] 图35是包括彼此重叠的两个图33B所示的显示面板370C的显示装置的截面图的一个例子。

[0512] 图35示出下侧的显示面板的像素部71a及遮蔽可见光的区域(驱动电路部78等)以及上侧的显示面板的像素部71b及使可见光透过的区域72b。

[0513] 在图35所示的显示装置中,位于显示面一侧(上侧)的显示面板包括与像素部71b相邻的使可见光透过的区域72b。下侧的显示面板的像素部71a与上侧的显示面板的使可见光透过的区域72b彼此重叠。因此,可以缩小彼此重叠的两个显示面板的显示区域之间的非显示区域,甚至可以消除该非显示区域。由此,可以得到显示面板的接缝不容易被使用者看到的大型显示装置。

[0514] 图35所示的显示装置在像素部71a与使可见光透过的区域72b之间包括其折射率高于空气的折射率的使可见光透过的透光层389。此时,可以抑制空气进入像素部71a和使

可见光透过的区域72b之间,可以减少折射率的差所导致的界面反射。而且,可以抑制显示装置中的显示不均匀或亮度的不均匀。

[0515] 透光层389既可以与下侧的显示面板的衬底371的表面整体或上侧的显示面板的衬底361的表面整体重叠,又可以只与像素部71a及使可见光透过的区域72b重叠。另外,透光层389也可以与驱动电路部78重叠。

[0516] 另外,因为可以提高显示装置的光提取效率,所以优选提高透光层389中的对于可见光的透过率。在透光层389中,对波长为400nm以上且700nm以下的范围的光的透过率的平均值优选为80%以上,更优选为90%以上。

[0517] 透光层389与接触于透光层389的层的折射率之差越小,越可以抑制光反射,所以是优选的。例如,透光层389的折射率高于空气的折射率,优选为1.3以上且1.8以下。透光层389与接触于透光层389的层(例如,包括在显示面板的衬底)的折射率之差优选为0.30以下,更优选为0.20以下,进一步优选为0.15以下。

[0518] 透光层389也可以可装卸地接触于下侧的显示面板和上侧的显示面板中的至少一个。当分别独立地装卸包括在显示装置的显示面板时,例如在一个显示面板产生不良的情况下,可以只将该显示不良的显示面板换为新的显示面板。通过继续使用其他显示面板,可以实现长使用寿命且低成本的显示装置。作为透光层389例如可以使用对显示面板具有吸附性的薄膜(吸附薄膜等)。

[0519] 另外,也可以通过作为透光层389使用粘合剂等将显示面板彼此固定。

[0520] 透光层优选不具有粘合性或粘合性低。此时,可以反复将透光层吸附到对象物以及从对象物剥离透光层,而不损伤或弄脏对象物的表面。

[0521] 另外,显示装置优选在显示面一侧包括光学构件。图35示出从显示面板一侧设置有圆偏振片(1/4λ板381、直线偏振片383)、支撑体385以及防反射构件387的例子。1/4λ板381以具有对直线偏振片383的轴倾斜45°的轴的方式与直线偏振片383重叠地设置。光学构件优选在与显示面板密接的状态下固定于外壳等。

[0522] 另外,本发明的一个实施方式的显示装置的每个显示面板也可以包括电源单元及源极驱动器。

[0523] 或者,本发明的一个实施方式的显示装置也可以采用只有一部分显示面板与电源单元及源极驱动器直接连接且其他显示面板通过其他显示面板与电源单元及源极驱动器电连接的结构。其结果,可以使显示装置背面的结构简化,由此可以实现显示装置的轻量化及小型化。参照图36A至图36C说明这样的结构。

[0524] 图36A示出显示面板370F的显示面一侧(正面一侧),图36B示出显示面板370F的与显示面相反一侧(背面一侧)。

[0525] 显示面板370F包括像素部71、使可见光透过的区域72、驱动电路部78、端子75以及端子76。端子75露出在显示面板370F的显示面一侧,端子76露出在显示面板370F的背面一侧。

[0526] 图36C是彼此重叠的两个显示面板370F的显示装置的截面图。

[0527] 上侧的显示面板的端子75a与电源单元77电连接。端子75a除了电源单元以外还可以与源极驱动器等电连接。上侧的显示面板的端子76a与下侧的显示面板的端子75b电连接。通过采用上述结构,下侧的显示面板也可以通过上侧的显示面板与电源单元77电连接。

[0528] 本实施方式可以与其他任何实施方式适当地组合。

[0529] (实施方式4)

在本实施方式中说明的是可用于在本发明的一个实施方式中公开的晶体管的半导体层的金属氧化物。注意,在将金属氧化物用于晶体管的半导体层的情况下,也可以将该金属氧化物称为氧化物半导体。

[0530] 氧化物半导体层分类为单晶氧化物半导体和非单晶氧化物半导体。作为非单晶氧化物半导体有c轴取向结晶氧化物半导体(CAAC-OS:c-axis-aligned crystalline oxide semiconductor)、多晶氧化物半导体、纳米晶氧化物半导体(nc-OS:nanocrystalline oxide semiconductor)、amorphous-like oxide semiconductor(a-like OS)以及非晶氧化物半导体等。

[0531] 另外,作为本发明的一个实施方式所公开的晶体管的半导体层可以使用Cloud-Aligned Composite oxide semiconductor(CAC-OS)。

[0532] 另外,本发明的一个实施方式所公开的晶体管的半导体层可以适当地使用上述非单晶氧化物半导体或CAC-OS。另外,作为非晶氧化物半导体,可以适当地使用nc-OS或CAAC-OS。

[0533] 另外,在本发明的一个实施方式中,在晶体管的半导体层中优选使用CAC-OS。通过使用CAC-OS,可以对晶体管赋予高电特性或高可靠性。

[0534] 以下,对CAC-OS的详细内容进行说明。

[0535] CAC-OS或CAC-metal oxide在材料的一部分中具有导电性的功能,在材料的另一部分中具有绝缘性的功能,作为材料的整体,CAC-OS或CAC-metal oxide具有半导体的功能。在将CAC-OS或CAC-metal oxide用于晶体管的沟道形成区域的情况下,导电性的功能是使被用作载流子的电子(或空穴)流过的功能,绝缘性的功能是不使被用作载流子的电子流过的功能。通过导电性的功能和绝缘性的功能的互补作用,可以使CAC-OS或CAC-metal oxide具有开关功能(开启/关闭的功能)。通过在CAC-OS或CAC-metal oxide中使各功能分离,可以最大限度地提高各功能。

[0536] 此外,CAC-OS或CAC-metal oxide包括导电性区域及绝缘性区域。导电性区域具有上述导电性的功能,绝缘性区域具有上述绝缘性的功能。此外,在材料中,导电性区域和绝缘性区域有时以纳米粒子级分离。有时,导电性区域和绝缘性区域有时在材料中不均匀地分布。此外,有时观察到其边缘模糊而以云状连接的导电性区域。

[0537] 此外,在CAC-OS或CAC-metal oxide中,导电性区域和绝缘性区域有时以0.5nm以上且10nm以下,优选为0.5nm以上且3nm以下的尺寸分散在材料中。

[0538] 此外,CAC-OS或CAC-metal oxide包括具有不同带隙的成分。例如,CAC-OS或CAC-metal oxide包括具有起因于绝缘性区域的宽隙的成分及具有起因于导电性区域的窄隙的成分。在采用该构成时,载流子主要在具有窄隙的成分中流过。此外,具有窄隙的成分通过与具有宽隙的成分的互补作用,与具有窄隙的成分联动而使载流子流过具有宽隙的成分。因此,在将上述CAC-OS或CAC-metal oxide用于晶体管的沟道形成区域时,在晶体管的导通状态中可以得到高电流驱动力,即大通态电流及高场效应迁移率。

[0539] 就是说,也可以将CAC-OS或CAC-metal oxide称为基质复合材料(matrix composite)或金属基质复合材料(metal matrix composite)。

[0540] CAC-OS例如具有包含在氧化物半导体中的元素不均匀地分布的构成。包含不均匀地分布的元素的尺寸为0.5nm以上且10nm以下,优选为1nm以上且2nm以下或近似的尺寸。注意,在下面的金属氧化物的说明中,也将一个或多个金属元素不均匀地分布且包含该金属元素的区域混合的状态称为马赛克(mosaic)状或补丁(patch)状。该区域的每一个的尺寸为以0.5nm以上且10nm以下,优选为1nm以上且2nm以下或近似。

[0541] 注意,金属氧化物优选至少包含铟。尤其优选包含铟及锌。除此之外,也可以还包含选自铝、镓、铋、铜、钒、铍、硼、硅、钛、铁、镍、锗、铅、钼、镧、铈、钕、钐、钆、铽、钨和镁等中的一种或多种。

[0542] 例如,关于CAC-OS,具有CAC的构成的In-Ga-Zn氧化物(在CAC-OS中,尤其可以将In-Ga-Zn氧化物称为CAC-IGZO)具有材料分成铟氧化物(InO_{x1} , $x1$ 为大于0的实数)或铟锌氧化物($\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$, $x2, y2$ 及 $z2$ 为大于0的实数)以及镓氧化物(GaO_{x3} , $x3$ 为大于0的实数)或镓锌氧化物($\text{Ga}_{x4}\text{Zn}_{y4}\text{O}_{z4}$, $x4, y4$ 及 $z4$ 为大于0的实数)的构成而形成马赛克状。然后,形成马赛克状的 InO_{x1} 或 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 均匀地分布在膜中。该构成也称为云状的构成。

[0543] 换言之,CAC-OS是具有包含 GaO_{x3} 作为主要成分的区域和包含 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 或 InO_{x1} 作为主要成分的区域混在一起的构成的复合金属氧化物。另外,在本说明书中,例如,当第一区域中的In与元素M的原子个数比大于第二区域的In与元素M的原子个数比时,第一区域的In浓度高于第二区域。

[0544] 注意,包含In、Ga、Zn及O的化合物也被认为IGZO。作为IGZO的典型例子,可以举出以 $\text{InGaO}_3(\text{ZnO})_{m1}$ ($m1$ 为自然数)表示的结晶性化合物或 $\text{In}_{(1+x0)}\text{Ga}_{(1-x0)}\text{O}_3(\text{ZnO})_{m0}$ ($-1 \leq x0 \leq 1$, $m0$ 为任意数)表示的结晶性化合物。

[0545] 上述结晶性化合物具有单晶结构、多晶结构或c-axis aligned crystalline (CAAC)结构。注意,CAAC结构是多个IGZO的纳米晶具有c轴取向性且在a-b面上以不取向的方式连接的结晶结构。

[0546] 另一方面,CAC-OS与金属氧化物的材料构成有关。CAC-OS是指在包含In、Ga、Zn及O的材料构成中部分地观察到以Ga为主要成分的纳米粒子的区域和部分地观察到以In为主要成分的纳米粒子的区域。该纳米粒子的区域无规律地分散而形成马赛克状。因此,在CAC-OS中,结晶结构是次要因素。

[0547] 注意,在CAC-OS中,不包含组成不同的两种以上的膜的叠层结构。例如,不包含由以In为主要成分的膜与以Ga为主要成分的膜的两层构成的结构。

[0548] 注意,有时观察不到包含 GaO_{x3} 作为主要成分的区域与包含 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 或 InO_{x1} 作为主要成分的区域之间的明确的边界。

[0549] 当在CAC-OS中包含铝、铋、铜、钒、铍、硼、硅、钛、铁、镍、锗、铅、钼、镧、铈、钕、钐、钆、铽、钨和镁等中的一种或多种以代替镓的情况下,在CAC-OS的一部分中观察到具有以该金属元素为主要成分的纳米粒子状区域且在CAC-OS的一部分中观察到具有以In为主要成分的纳米粒子状区域,并且这些纳米粒子区域无规律地分散而在CAC-OS中形成马赛克状。

[0550] CAC-OS例如可以通过在对衬底不进行意图性的加热的条件下利用溅射法来形成。在利用溅射法形成CAC-OS的情况下,作为成膜气体,可以使用选自惰性气体(典型的是氩)、氧气体和氮气体中的一种或多种。另外,成膜时的成膜气体的总流量中的氧气体的流量比越低越好,例如,将氧气体的流量比优选为0%以上且低于30%,更优选为0%以上且10%以

下。

[0551] CAC-OS具有如下特征:通过X射线衍射(XRD:X-ray diffraction)测量法之一的Out-of-plane法利用 $\theta/2\theta$ 扫描进行测量时,观察不到明确的峰值。也就是说,根据X射线衍射,可知在测量区域中没有a-b面方向及c轴方向上的取向。

[0552] 另外,在通过照射束径为1nm的电子束(也称为纳米尺寸电子束)而取得的CAC-OS的电子衍射图案中,观察到亮度高的环状的区域以及在该环状区域内的多个亮点。由此,根据电子衍射图案,可知CAC-OS的结晶结构具有在平面方向及截面方向上没有取向的纳米晶(nc)结构。

[0553] 例如,根据通过能量分散型X射线分析法(EDX:Energy Dispersive X-ray spectroscopy)取得的EDX面分析图像(EDX-mapping),可确认到:CAC构成的In-Ga-Zn氧化物具有包含 GaO_{x3} 作为主要成分的区域及包含 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 或 InO_{x1} 作为主要成分的区域不均匀地分布而混合的结构。

[0554] CAC-OS具有与金属元素均匀地分布的IGZO化合物不同的结构,并且具有与IGZO化合物不同的性质。换言之,在CAC-OS中,具有包含 GaO_{x3} 等作为主要成分的区域及包含 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 或 InO_{x1} 作为主要成分的区域互相分离而形成马赛克状。

[0555] 包含 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 或 InO_{x1} 作为主要成分的区域导电性高于包含 GaO_{x3} 等作为主要成分的区域。换言之,当载流子流过包含 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 或 InO_{x1} 作为主要成分的区域时,呈现氧化物半导体的导电性。因此,当包含 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 或 InO_{x1} 作为主要成分的区域在氧化物半导体中以云状分布时,可以实现高场效应迁移率(μ)。

[0556] 相对于此,包含 GaO_{x3} 等作为主要成分的区域绝缘性高于包含 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 或 InO_{x1} 作为主要成分的区域。换言之,当包含 GaO_{x3} 等作为主要成分的区域在氧化物半导体中分布时,可以抑制泄漏电流而实现良好的开关工作。

[0557] 因此,当将CAC-OS用于半导体元件时,通过起因于 GaO_{x3} 等的绝缘性及起因于 $\text{In}_{x2}\text{Zn}_{y2}\text{O}_{z2}$ 或 InO_{x1} 的导电性的互补作用可以实现高通态电流(I_{on})及高场效应迁移率(μ)。

[0558] 另外,包含CAC-OS的半导体元件具有高可靠性。因此,CAC-OS适合用于各种半导体装置。

[0559] 本实施方式可以与其他任何实施方式适当地组合。

[0560] (实施方式5)

在本实施方式中,参照图37A至图37D以及图38A及图38B说明本发明的一个实施方式的电子设备。

[0561] 本实施方式的电子设备包括本发明的一个实施方式的显示系统。由此,电子设备的显示部可以显示高品质的图像。

[0562] 在本实施方式的电子设备的显示部例如可以显示具有全高清、2K、4K、8K、16K或更高的分辨率的图像。另外,作为显示部的屏幕尺寸,对角线尺寸可以为对角线20英寸以上、30英寸以上、50英寸以上、60英寸以上或70英寸以上。

[0563] 作为电子设备,例如可以举出:电视装置、台式或笔记本型个人计算机、用于计算机等的显示器、数字标牌、大型游戏机等(弹珠机等)具有较大的屏幕的电子设备;数码相机、数码摄像机等照相机;数码相框;移动电话机;便携式游戏机;便携式信息终端;声音再现装置。

[0564] 本发明的一个实施方式的电子设备也可以包括天线。通过由天线接收信号,电子设备可以在显示部上显示图像或信息等。在电子设备包括天线及二次电池时,可以将天线用于非接触电力传送。

[0565] 本发明的一个实施方式的电子设备也可以包括传感器(该传感器具有测量如下因素的功能:力、位移、位置、速度、加速度、角速度、转速、距离、光、液、磁、温度、化学物质、声音、时间、硬度、电场、电流、电压、电力、辐射线、流量、湿度、倾斜度、振动、气味或红外线)。

[0566] 本发明的一个实施方式的电子设备可以具有各种功能,诸如将各种信息(静态图像、动态图像、文字图像等)显示在显示部上的功能;触控面板的功能;显示日历、日期或时间等的功能;执行各种软件(程序)的功能;进行无线通信的功能;读出储存在存储介质中的程序或数据的功能;等。

[0567] 图37A示出电视装置的一个例子。在电视装置7100中,外壳7101中组装有显示部7000。另外,在此,利用支架7103支撑外壳7101。

[0568] 可以在显示部7000中适用本发明的一个实施方式的显示装置。

[0569] 可以通过利用外壳7101所具备的操作开关或另外提供的遥控操作机7111对图37A所示的电视装置7100进行操作。另外,显示部7000也可以具备触摸传感器。通过用手指等触摸显示部7000可以对电视装置7100进行操作。另外,也可以在遥控操作机7111中具备显示从该遥控操作机7111输出的数据的显示部。通过利用遥控操作机7111的操作键或触摸屏,可以进行频道及音量的操作,并可以对显示在显示部7000上的图像进行操作。

[0570] 另外,电视装置7100具备接收机及调制解调器等。可以通过利用接收机接收一般的电视广播。再者,在通过调制解调器将电视装置连接到有线或无线方式的通信网络时,可以进行单向(从发送者到接收者)或双向(发送者和接收者之间或接收者之间等)的信息通信。

[0571] 图37B示出笔记型个人计算机的一个例子。笔记型个人计算机7200包括外壳7211、键盘7212、指向装置7213、外部连接端口7214等。在外壳7211中组装有显示部7000。

[0572] 可以在显示部7000中适用本发明的一个实施方式的显示装置。

[0573] 图37C、图37D示出数字标牌的一个例子。

[0574] 图37C所示的数字标牌7300包括外壳7301、显示部7000及扬声器7303等。另外,数字标牌可以包括LED灯、操作键(包括电源开关或操作开关)、连接端子、各种传感器以及麦克风等。

[0575] 图37D示出安装于圆柱状柱子7401上的数字标牌7400。数字标牌7400包括沿着柱子7401的曲面设置的显示部7000。

[0576] 可以对图37C和图37D所示的显示部7000的每一个适用本发明的一个实施方式的显示装置。

[0577] 显示部7000的面积越大,一次能够提供的信息量越多。并且,显示部7000越大,越容易吸引人的注意,从而例如越可以提高广告宣传效果。

[0578] 通过将触摸屏用于显示部7000,不仅可以显示静态图像或动态图像,使用者还能够直觉性地进行操作,所以是优选的。另外,在用于提供线路信息或交通信息等信息的用途时,可以通过直觉性的操作提高易用性。

[0579] 另外,如图37C和图37D所示,数字标牌7300或数字标牌7400优选通过无线通信可

以与使用者所携带的智能手机等信息终端7311或信息终端7411联动。例如,显示在显示部7000上的广告的信息可以显示在信息终端7311或信息终端7411的屏幕。此外,通过操作信息终端7311或信息终端7411,可以切换显示部7000的显示。

[0580] 此外,数字标牌7300或数字标牌7400可以将信息终端7311或信息终端7411的屏幕作为操作单元(控制器)使用来执行游戏。由此,不特定多个使用者可以同时参加游戏,享受游戏的乐趣。

[0581] 可以将本发明的一个实施方式的显示系统沿着房屋或高楼的内壁或外壁、车辆的内部装饰或外部装饰的曲面组装。

[0582] 参照图38A及图38B说明将本发明的一个实施方式的显示系统安装在车辆的例子。

[0583] 图38A示出车辆5000的外观的一个例子。车辆5000包括多个照相机5005(图38A中的照相机5005a、照相机5005b、照相机5005c、照相机5005d、照相机5005e及照相机5005f)。例如,照相机5005a、照相机5005b、照相机5005c、照相机5005d、照相机5005e及照相机5005f分别具有拍摄前面的情况、后面的情况、右前面的情况、左前面的情况、右后面的情况以及左后面的情况的功能。注意,拍摄车辆周围的照相机的数量及功能不局限于上述结构的数量及功能。例如,在车辆的前面设置有拍摄车辆后面的情况的照相机。

[0584] 图38B示出车辆5000的室内的一个例子。车辆5000包括显示部5001、显示面板5008a、显示面板5008b及显示面板5009。可以根据本发明的一个实施方式的显示系统的显示部适用于显示部5001、显示面板5008a、显示面板5008b以及显示面板5009中的一个或多个。注意,在图38B所示的例子中,将显示部5001安装在右侧驾驶车辆上的例子,但是不局限于此,也可以将其安装在左侧驾驶车辆上,此时图38B所示的结构的配置左右互换。

[0585] 图38B示出配置在驾驶员座位和前排乘客座位的周围的仪表盘5002、方向盘5003,挡风玻璃5004等。显示部5001配置在仪表盘5002的指定的位置,具体的是驾驶员的周围,并具有大致T字型的形状。虽然在图38B所示的例子中使用多个显示面板5007(显示面板5007a、5007b、5007c、5007d)而形成的一个显示部5001沿着仪表盘5002设置,但是显示部5001也可以被分割并在多个部分上配置。

[0586] 另外,多个显示面板5007也可以具有柔性。此时,可以将显示部5001形成为复杂的形状,例如容易实现:将显示部5001沿着仪表盘5002等的曲面设置的结构;在方向盘连接部分、仪表的显示部、送风口5006等上不设置有显示部5001的显示区域的结构等。

[0587] 显示面板5008a、5008b分别设置在立柱部分。可以通过将设置在车体内的成像单元(例如图38A所示的照相机5005)拍摄的图像显示,显示面板5008a、5008b可以补充被立柱遮蔽的视界。例如,将以照相机5005d拍摄的图像作为图像5008c显示在显示面板5008a上。同样地,优选将以照相机5005c拍摄的图像显示在显示面板5008b上。

[0588] 显示面板5009也可以具有显示后面的成像单元(例如,照相机5005b)拍摄的图像的功能。

[0589] 显示面板5007、5008a、5008b、5009也可以具有显示法定速度及交通信息等的功能。

[0590] 显示面板5008a、5008b优选具有柔性。此时,可以容易沿着立柱部分的曲面设置显示面板5008a、5008b。

[0591] 在从驾驶员座位看时,沿着曲面设置的显示面板上的图像看起来较歪曲。由此,显

示面板优选具有显示以减少图像歪曲的方式校正的图像的功能。作为该校正优选使用利用神经网络的图像处理。

[0592] 虽然在图38A、图38B所示的例子中设置照相机5005c、5005d代替后视镜,但是也可以设置后视镜和照相机的双方。

[0593] 作为照相机5005可以使用CCD照相机或CMOS照相机等。另外,还可以组合红外线照相机与上述照相机而使用。由于红外线照相机的输出电平会随着被摄体的温度变高而变高,因此可以检测或提取人或动物等生物体。

[0594] 以照相机5005拍摄的图像可以输出到显示面板5007、显示面板5008a、显示面板5008b以及显示面板5009中的一个或多个。利用上述显示部5001、显示面板5008a、显示面板5008b以及显示面板5009主要用于辅助驾驶。通过以照相机5005拍摄车辆周围的广视角图像而将该图像显示在显示面板5007、显示面板5008a、显示面板5008b以及显示面板5009上,可以使驾驶员看到死角区域而防止事故的发生。

[0595] 另外,通过使用本发明的一个实施方式的显示系统,可以补偿显示面板5007a、5007b、5007c及5007d之间的接缝中的图像的不连续性。由此,可以实现不容易被看到接缝的图像显示,由此可以提高驾驶时的显示部5001的可见度。

[0596] 此外,可以将距离图像传感器设置在车辆的屋顶上等,来将由距离图像传感器获得的图像显示在显示部5001上。作为距离图像传感器,可以使用图像传感器或激光雷达(LIDAR:Light Detection and Ranging)等。通过将由图像传感器获得的图像以及由距离图像传感器获得的图像显示在显示部5001上,可以对驾驶员提供更多信息而辅助驾驶。

[0597] 另外,显示部5001也可以具有将地图信息、交通信息、电视图像、DVD图像等显示的功能。例如,将显示面板5007a、5007b、5007c及5007d作为一个显示屏幕显示地图信息。注意,显示面板5007的数量可以根据所显示的图像增加。

[0598] 另外,显示在显示面板5007a、5007b、5007c及5007d上的图像根据驾驶员的嗜好自由地改变。例如,将电视图像、DVD图像显示在左侧的显示面板5007d上,将地图信息显示在中央部的显示面板5007b上,将仪表显示在右侧的显示面板5007c上,将音频信息等显示在变速杆附近(驾驶座位和前排乘客座位之间)的显示面板5007a上。另外,通过组合多个显示面板5007,可以对显示部5001附加故障安全的功能。例如,即使某个显示面板5007因某种原因而发生故障,通过改变显示区域,也可以使用另一个显示面板5007进行显示。

[0599] 挡风玻璃5004包括显示面板5004a。显示面板5004a具有使可见光透过的功能。驾驶员可以通过显示面板5004a看到背景。另外,显示面板5004a也具有进行引起驾驶员的注意的显示等。注意,图38B示出在挡风玻璃5004中设置有显示面板5004a的结构例子,但是本发明的一个实施方式不局限于此。例如,可以以显示面板5004a代替挡风玻璃5004。

[0600] 本实施方式可以与其他任何实施方式适当地组合。

[实施例1]

[0601] 在本实施例中,说明图像校正的结果。

[0602] 首先,对显示面板输入图像数据,利用二维亮度计取得该显示面板的显示的亮度数据。作为图像数据使用包括坐标数据及RGB三种颜色的灰度数据的数据。以各灰度数据能够表示的灰度数都是8位元(256灰度)。各颜色的所有坐标的灰度值都是127,显示面板进行灰色显示。

[0603] 接着,使所取得的亮度数据归一化,然后通过利用该归一化了的亮度数据更新校正滤波器的值。按每个坐标(每个像素)决定校正滤波器的值。换言之,用于一个像素中的三个子像素(RGB)的校正滤波器的值为相同。

[0604] 接着,对显示面板输入与上述图像数据相同的图像数据,通过利用更新了的校正滤波器校正数据而显示图像。然后,利用二维亮度计取得亮度数据。

[0605] 接着,使所取得的亮度数据归一化,然后通过利用该归一化了的亮度数据更新校正滤波器的值。

[0606] 如此,进行取得亮度数据以及更新校正滤波器的值共5次。

[0607] 图39A示出利用二维亮度计取得的校正之前的显示面板的亮度数据。图39B至图39F示出利用二维亮度计取得的第一至第五次的校正之后的显示面板的亮度数据。图40A示出校正之前的显示面板的显示结果。图40B至图40F分别示出第一至第五次的校正之后的显示面板的显示结果。

[0608] 通过图39A至图39F所示的亮度数据与图40A至图40F所示的显示结果比较起来,可知:通过取得亮度数据,可以更详细的把握显示不均匀。

[0609] 如图39A及图39B所示,即使只通过一次的校正,显示不均匀也降低。并且,如图39B至图39F所示,通过反复更新校正滤波器的值,可以更降低显示面板的显示不均匀。

[实施例2]

[0610] 在实施方式3中,参照图35说明了包括重叠两个显示面板的显示装置。图35所示的显示装置包括圆偏振片。看显示装置时的角度越大,圆偏振片越不容易减少外光的反射。由此,两个显示面板彼此重叠的部分(也称为重叠部)容易被使用者看出。

[0611] 在本实施例中,制造图33A所示的包括重叠两个显示面板370B的显示装置以及图33B所示的包括重叠两个显示面板370C的显示装置。通过测量反射率评价两个显示装置的各重叠部的可见度。

[0612] 参照图41A说明本实施例的显示装置的结构。通过将两个显示面板以彼此的显示区域之间的非显示区域小的方式重叠,形成本实施例的显示装置。圆偏振片390位于两个显示面板的显示面一侧。在上侧的显示面板的使可见光透过的区域72与下侧的显示面板中的显示部之间设置有透光层389。衬底371a和衬底361b隔着透光层389贴合在一起。

[0613] 两个显示面板具有柔性。因此,如图41A所示,可以使下侧的显示面板的FPC74a附近弯曲,而在与FPC74a相邻的上侧的显示面板的显示部的下方配置下侧的显示面板的一部分及FPC74a的一部分。其结果,可以使FPC74a与上侧的显示面板的背面在物理上互不干涉。

[0614] 各显示面板通过将衬底与元件层由粘合层贴合来制造。元件层153a隔着粘合层157夹在衬底371a与衬底361a之间,元件层153b隔着粘合层157夹在衬底361b与衬底371b之间。作为各衬底,使用光学各向同性高的薄膜。元件层153a具有包括显示元件的区域155a、包括与显示元件电连接的布线的区域156a。同样地,元件层153b具有包括显示元件的区域155b、包括与显示元件电连接的布线的区域156b。

[0615] 作为测量使用LCD评价装置(大塚电子株式会社制造,LCD-7200)。如图41B所示,在将泛光照明91和光电探测器92分别对垂直于测量对象93的方向倾斜角度 θ 的状态下测量反射率。角度 θ 从 10° 至 70° 每隔 10° 变化。

[0616] 在本实施例中测量图41A所示的两个显示面板彼此重叠的部分(重叠部分)的反射

率和两个显示面板彼此不重叠的部分(不重叠部分)的反射率。

[0617] 图42A示出包括重叠两个显示面板370B的显示装置的反射率的测量结果。如图42A所示,可知:角度 θ 越大,重叠部分与不重叠部分之间的反射率之差越大。

[0618] 图42B示出包括重叠两个显示面板370C的显示装置的反射率的测量结果。如图42B所示,在角度 θ 为 10° 至 70° 的范围内,反射率之差成为0.1以下而可以降低反射率之差的角度依赖性。显示面板370C的使可见光透过的区域72中的绝缘层的数量比显示面板370B少,并在显示面板370C中光的干涉得到抑制。由此,可以使重叠部分的反射率的角度依赖性与不重叠部分的反射率的角度依赖性大致相等。因此,可以得到包括圆偏振片且即使看显示装置时的角度变大也不容易看出重叠部分的显示装置。

符号说明

[0619] C11:电容器,C21:电容器,DD1:图像数据,DD2:图像数据,DD3:图像数据,DD4:图像数据,DP:显示面板,DPa:显示面板,DPb:显示面板,DPc:显示面板,DPd:显示面板,R1:电阻器,S1:区域,S2:区域,SD1:第一图像数据,SD2:第二图像数据,SD3:第三图像数据,Tr11:晶体管,Tr12:晶体管,Tr21:晶体管,Tr22:晶体管,Tr23:晶体管,U1:区域,U2:区域,V0:电位供应线,10A:显示系统,10B:显示系统,10C:显示系统,10D:显示系统,10E:显示系统,20:显示部,20A:显示部,20B:显示部,20C:显示部,20D:显示部,20E:显示部,21:像素部,21A:区域,21B:区域,21C:区域,21D:区域,22:扫描线驱动电路,22A:扫描线驱动电路,22B:扫描线驱动电路,22C:扫描线驱动电路,22D:扫描线驱动电路,23:信号线驱动电路,23A:信号线驱动电路,23B:信号线驱动电路,23C:信号线驱动电路,23D:信号线驱动电路,24:时序控制器,25:像素,25A:像素,25B:像素,30:信号生成部,30A:信号生成部,30B:信号生成部,30C:信号生成部,30D:信号生成部,30E:信号生成部,31:前端部,32:译码器,33:处理单元,34:接收部,35:接口,36:控制部,40:处理单元,41:第一层,42:第二层,43:第三层,45:分割部,50:运算处理装置,61:图像数据,61B:图像数据,61G:图像数据,61R:图像数据,62:像素数据,62B:像素数据,62G:像素数据,62R:像素数据,63:运算数据,64:运算数据,65:运算数据,66:运算数据,67:图像数据,67B:图像数据,67G:图像数据,67R:图像数据,67W:图像数据,68:像素数据,68B:像素数据,68G:像素数据,68R:像素数据,71:像素部,71a:像素部,71b:像素部,71c:像素部,71d:像素部,72:区域,72b:区域,72c:区域,72d:区域,73:区域,74:FPC,74a:FPC,75:端子,75a:端子,75b:端子,76:端子,76a:端子,77:电源单元,78:驱动电路部,79:显示区域,81:图像数据,83:运算数据,85:运算数据,87:图像数据,91:泛光照明,92:光电探测器,93:测量对象,102:扫描线驱动电路,103:扫描线驱动电路,111:衬底,113:衬底,115:像素,120:像素,121:保护层,125a:偏振片,125b:偏振片,131:着色层,132:遮光层,133a:取向膜,133b:取向膜,141:粘合层,153a:元件层,153b:元件层,155a:包括显示元件的区域,155b:包括显示元件的区域,156a:包括布线的区域,156b:包括布线的区域,157:粘合层,162:FPC,170:发光元件,171:像素电极,172:EL层,173:公共电极,174:粘合层,175:绝缘层,180:液晶元件,181:像素电极,182:公共电极,183:液晶层,200a:晶体管,200b:晶体管,201a:晶体管,201b:晶体管,201c:晶体管,201d:晶体管,211:绝缘层,212:绝缘层,213:绝缘层,215:绝缘层,216:绝缘层,217:绝缘层,218:绝缘层,220:绝缘层,221:导电层,222a:导电层,222b:导电层,223:导电层,225:绝缘层,231:半导体层,232:杂质半导体层,242:连接体,251:晶体管,251a:晶体管,251b:晶体管,255:导电层,301:晶体管,302:

晶体管,303:晶体管,304:发光元件,305:电容器,306:连接部,307:导电层,311:栅极绝缘层,312:绝缘层,313:绝缘层,314:绝缘层,315:绝缘层,316:间隔物,317:粘合层,319:连接体,321:电极,322:EL层,323:电极,324:光学调整层,355:导电层,361:衬底,361a:衬底,361b:衬底,363:粘合层,365:绝缘层,367:绝缘层,370:显示面板,370A:显示面板,370B:显示面板,370C:显示面板,370D:显示面板,370E:显示面板,370F:显示面板,371:衬底,371a:衬底,371b:衬底,373:粘合层,375:绝缘层,377:绝缘层,381: λ 板,383:直线偏振片,385:支撑体,387:防反射构件,389:透光层,390:圆偏振片,411:绝缘表面,431:导电层,432:半导体层,432_1:半导体层,432_2:半导体层,432p:半导体层,433:电容器,433a:导电层,433b:导电层,434:绝缘层,435:杂质半导体层,436:绝缘层,436a:绝缘层,436b:绝缘层,437:半导体层,438:像素电路,442:显示元件,444:晶体管,445:节点,446:晶体管,446a:晶体管,446c:晶体管,446d:晶体管,447:节点,453:开口部,484:绝缘层,484a:绝缘层,485:绝缘层,486:导电层,552:背光单元,562:显示部,564:扫描线驱动电路,565:导电层,5000:车辆,5001:显示部,5002:仪表盘,5003:方向盘,5004:挡风玻璃,5004a:显示面板,5005:照相机,5005a:照相机,5005b:照相机,5005c:照相机,5005d:照相机,5005e:照相机,5005f:照相机,5006:送风口,5007:显示面板,5007a:显示面板,5007b:显示面板,5007c:显示面板,5007d:显示面板,5008a:显示面板,5008b:显示面板,5008c:图像,5009:显示面板,7000:显示部,7100:电视装置,7101:外壳,7103:支架,7111:遥控操作机,7200:笔记型个人计算机,7211:外壳,7212:键盘,7213:指向装置,7214:外部连接端口,7300:数字标牌,7301:外壳,7303:扬声器,7311:信息终端,7400:数字标牌,7401:柱子,以及7411:信息终端。

本申请基于2017年6月27日提交到日本专利局的日本专利申请No.2017-125173以及2017年7月21日提交到日本专利局的日本专利申请No.2017-141465,通过引用将其完整内容并入在此。

20

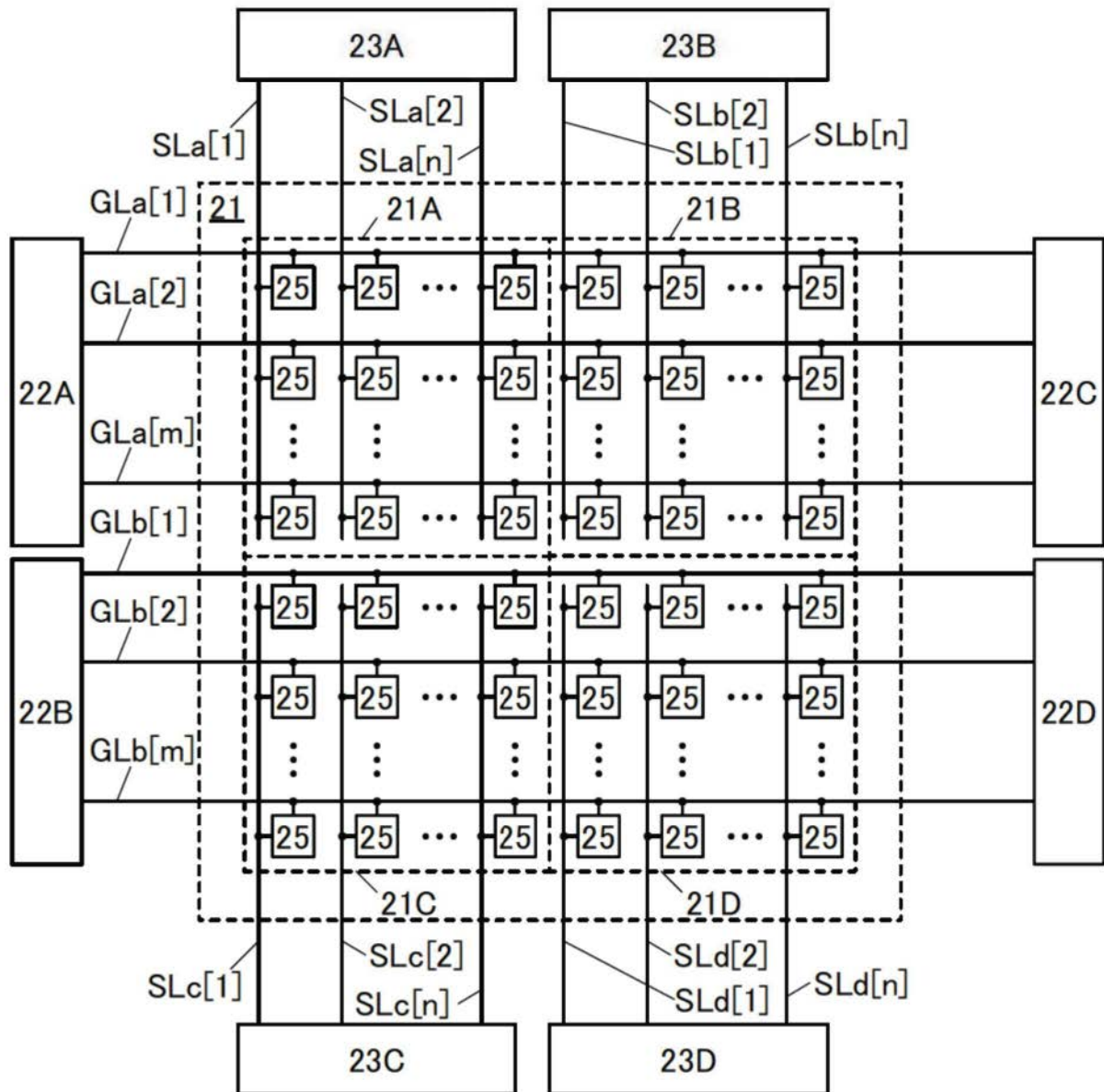


图2

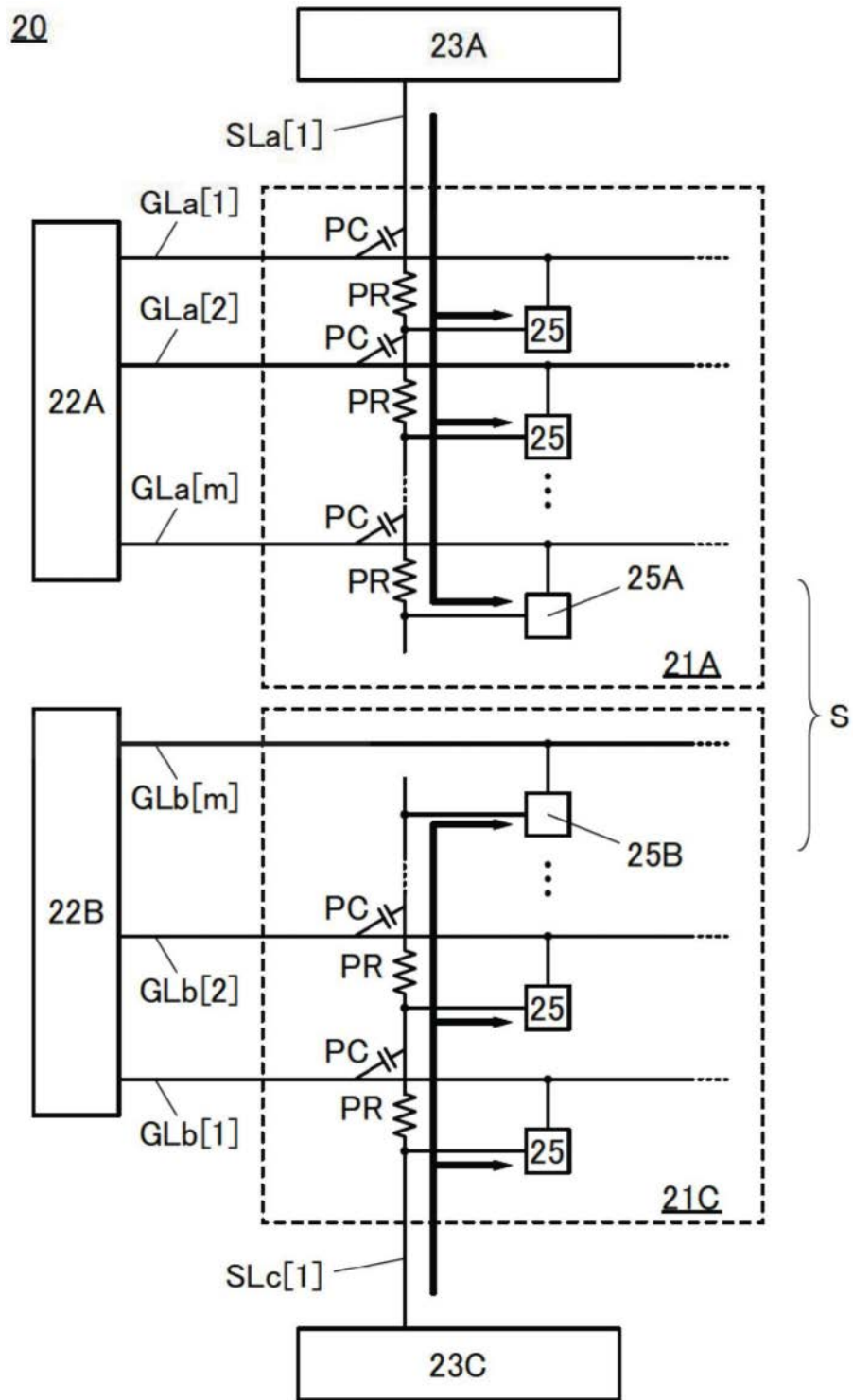


图3

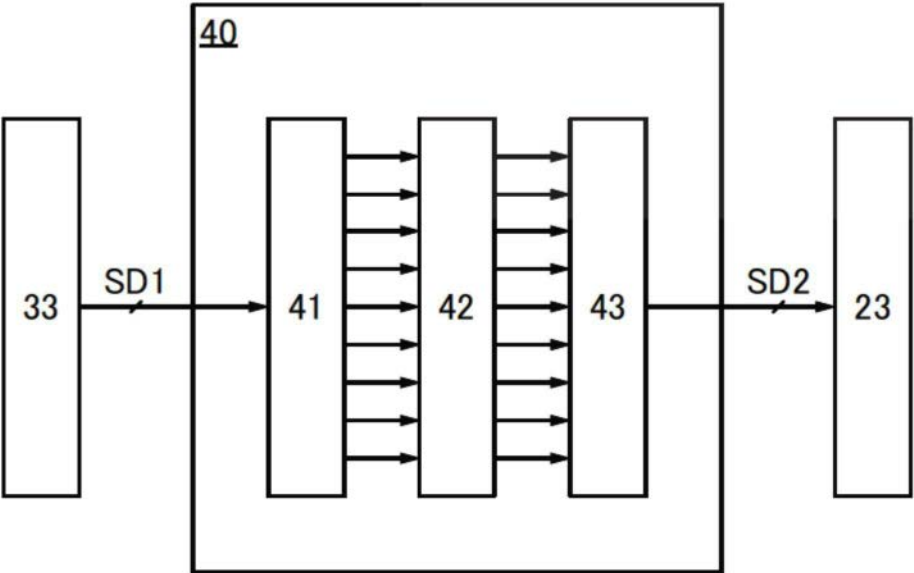


图4

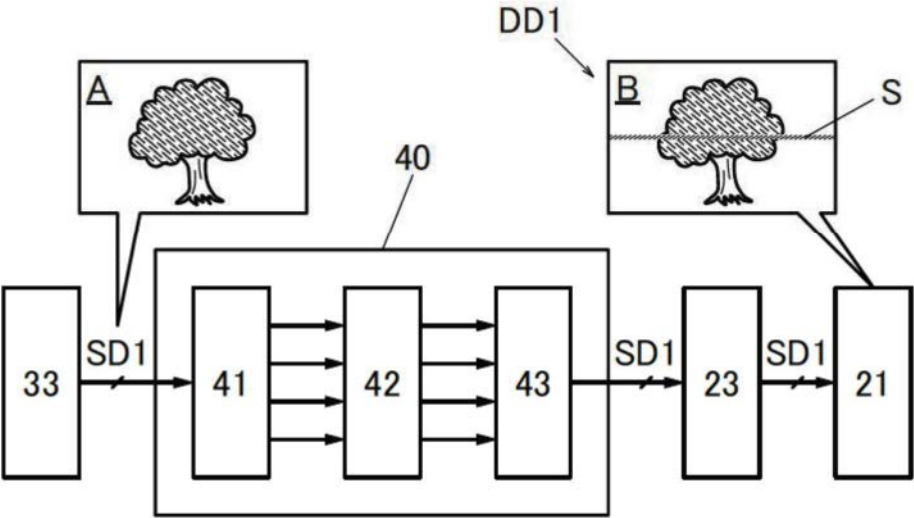


图5A

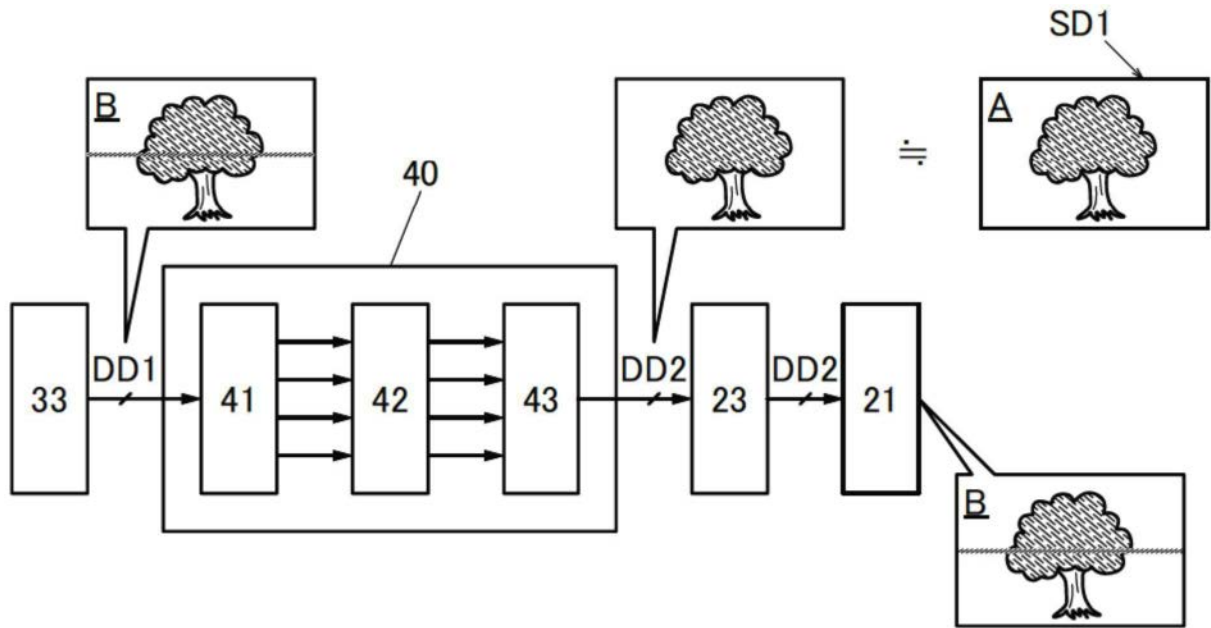


图5B

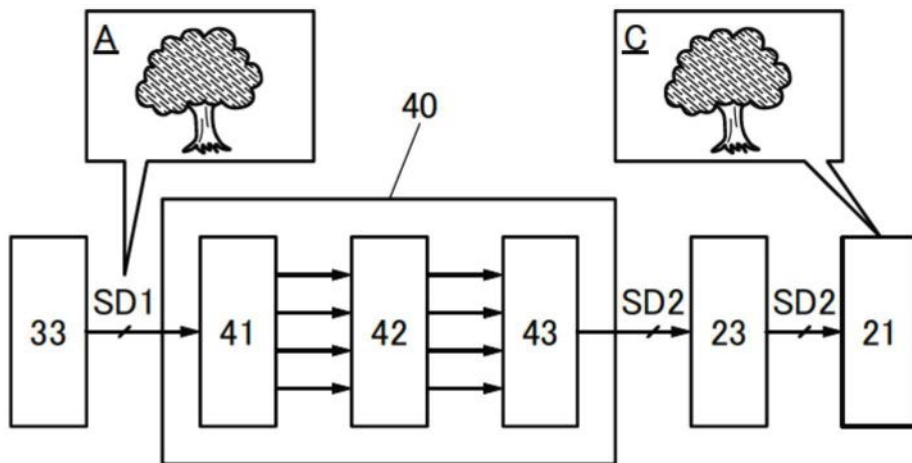


图5C

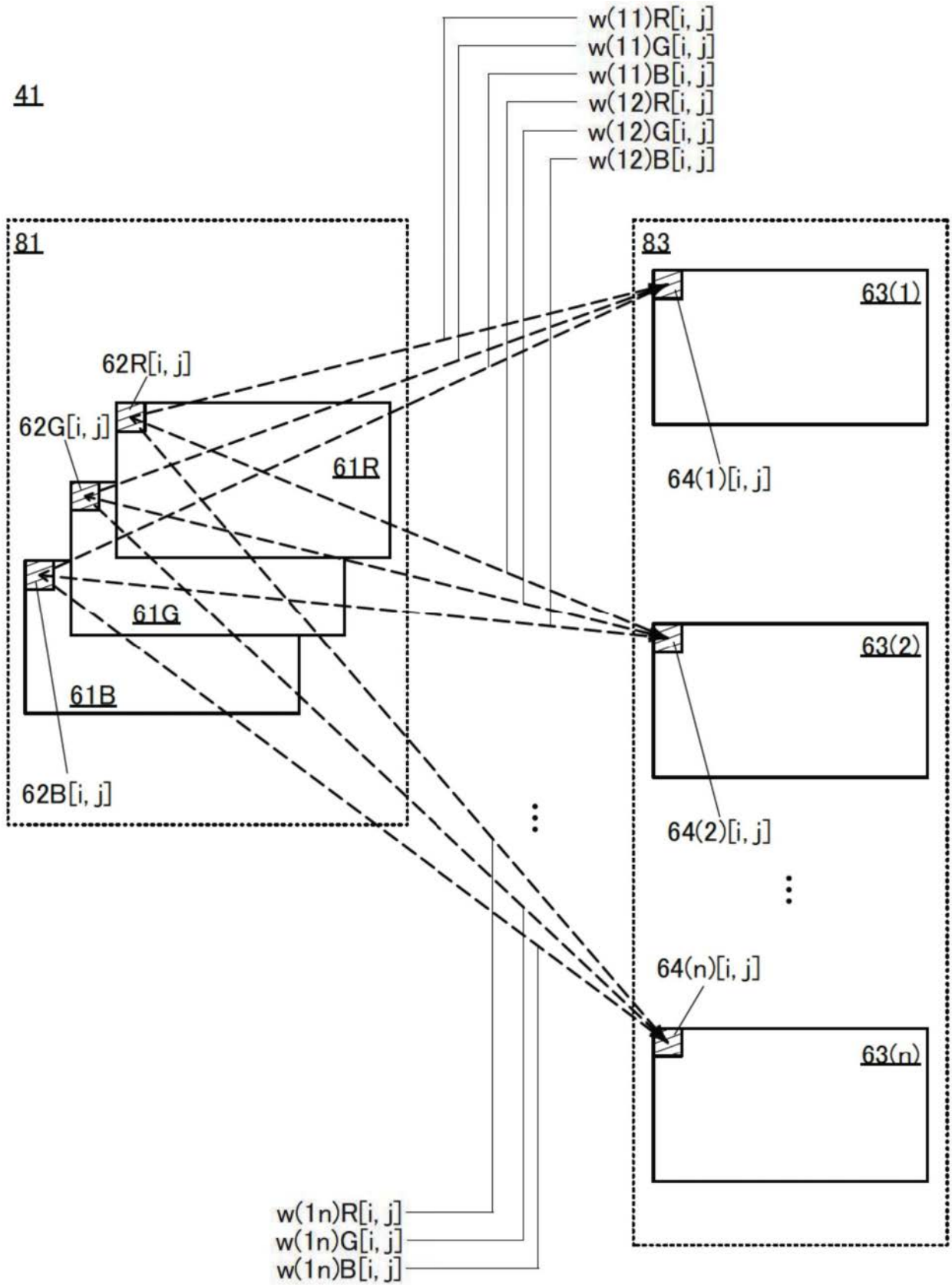


图6

42

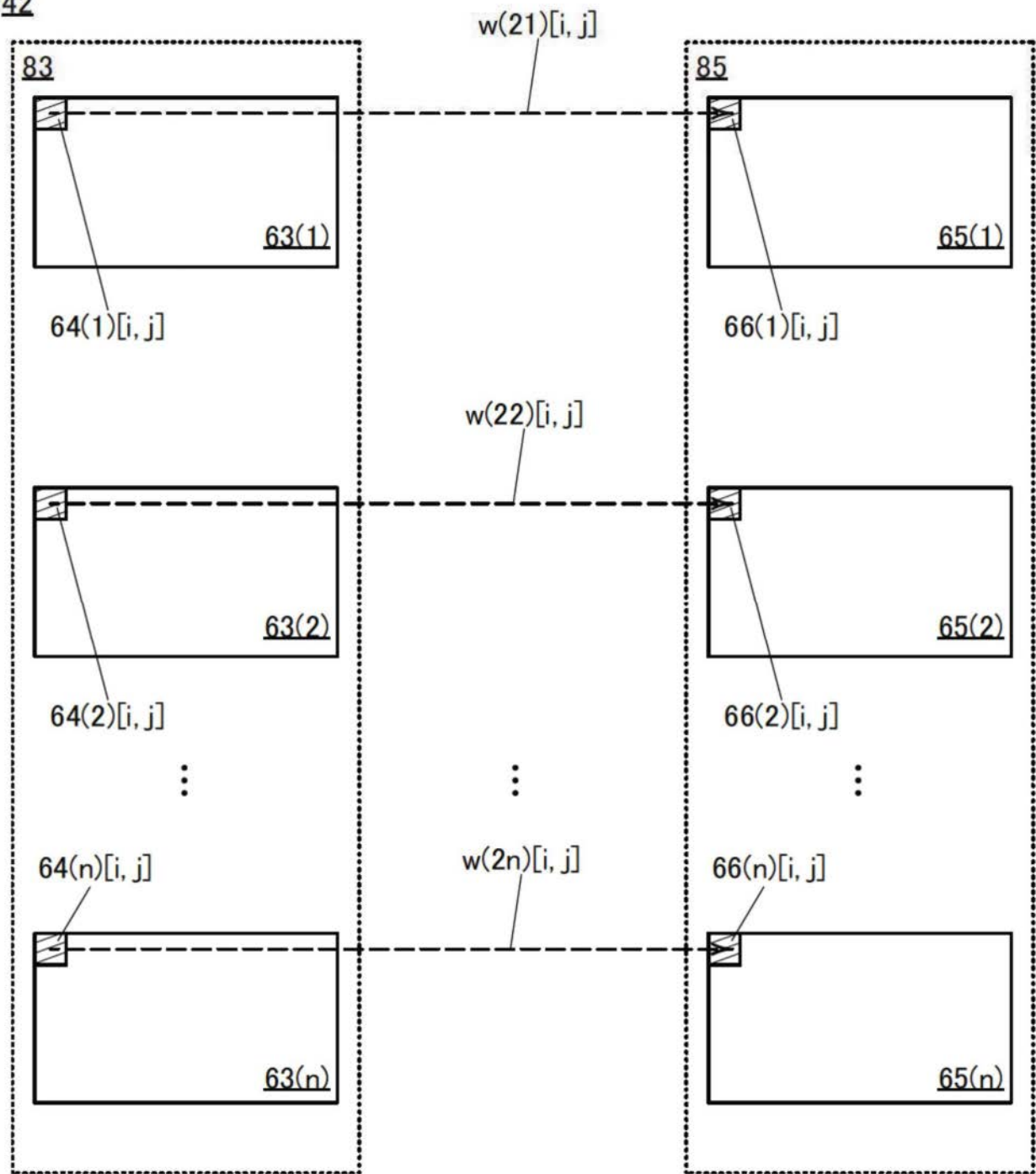


图7

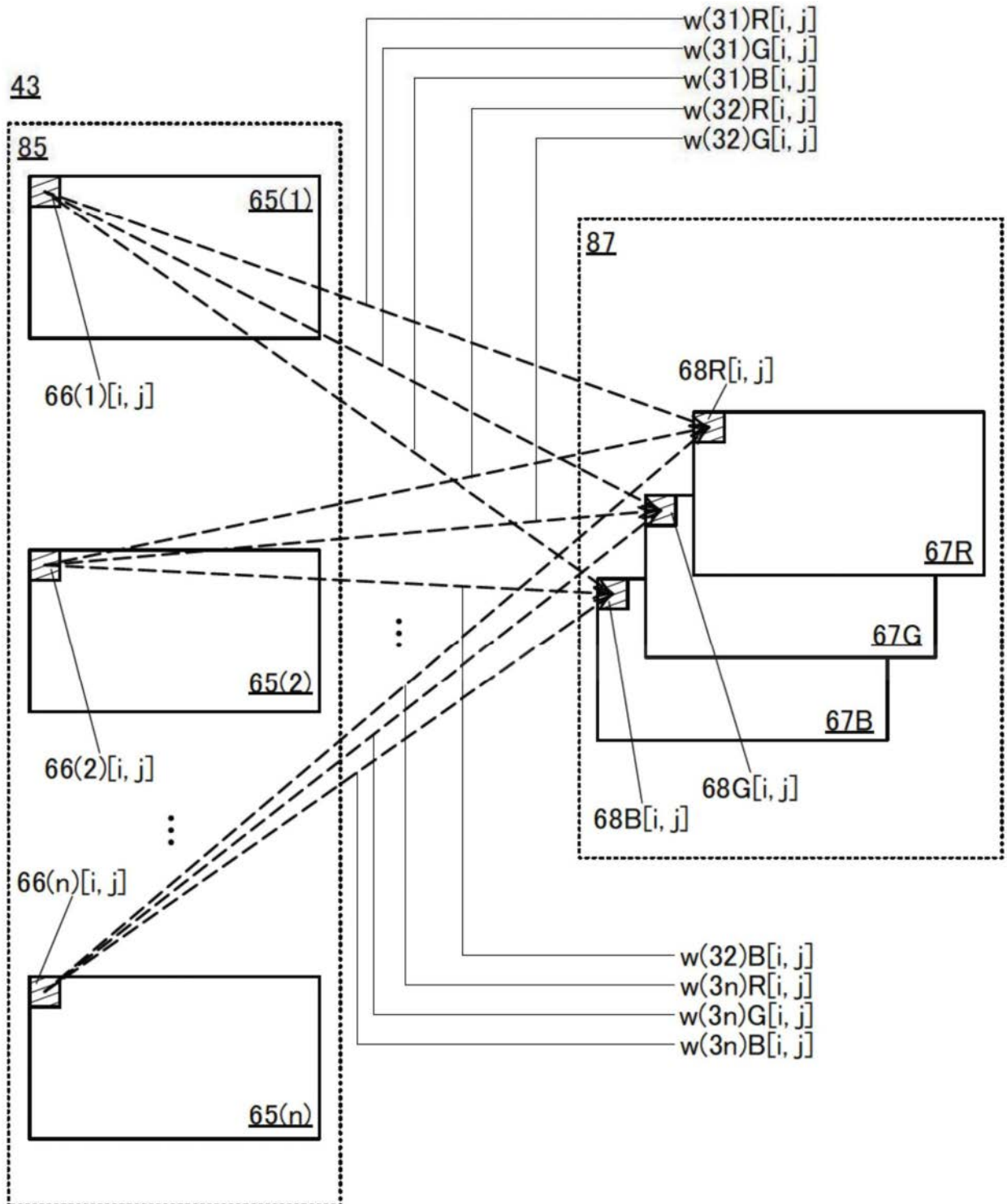


图8

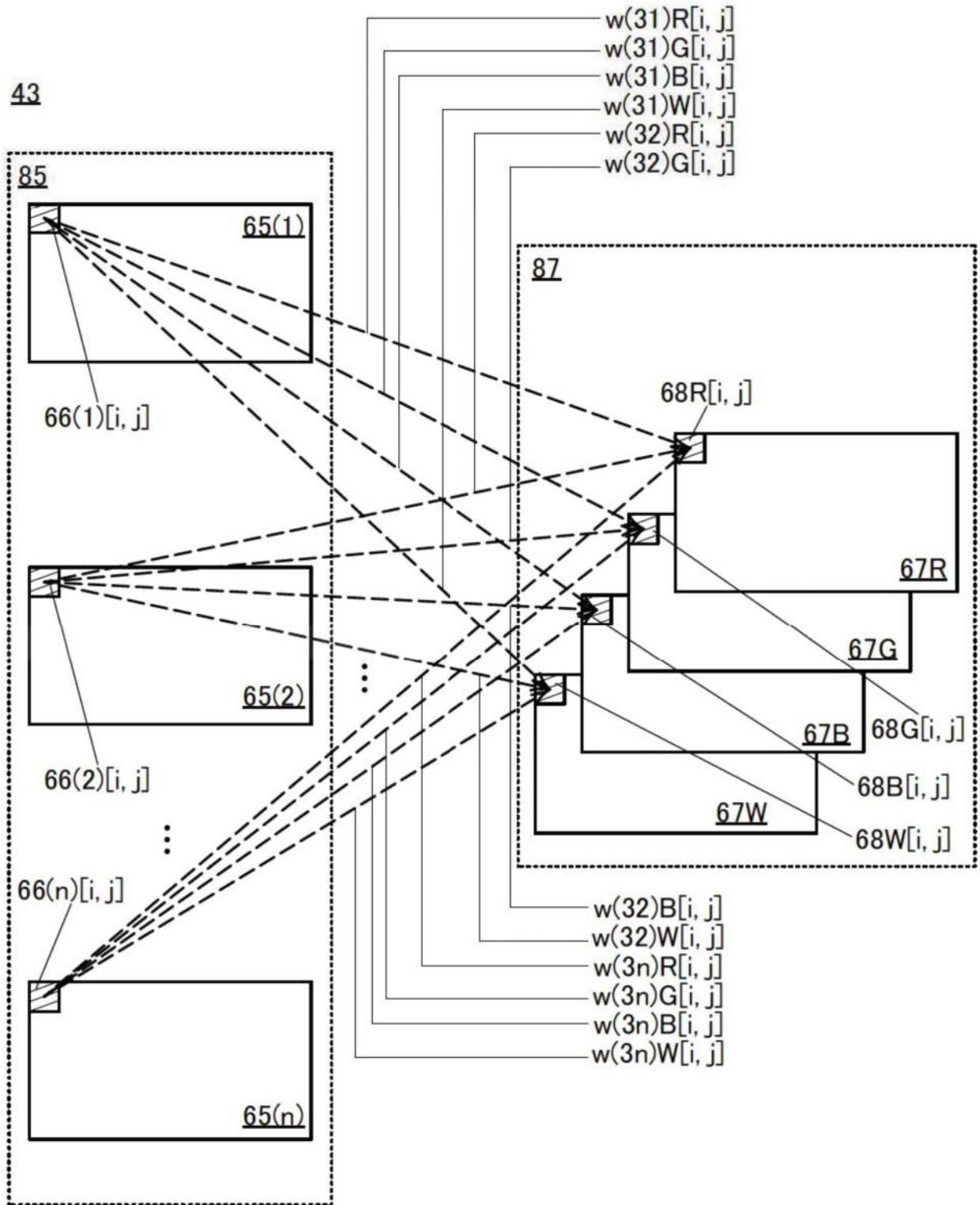


图9

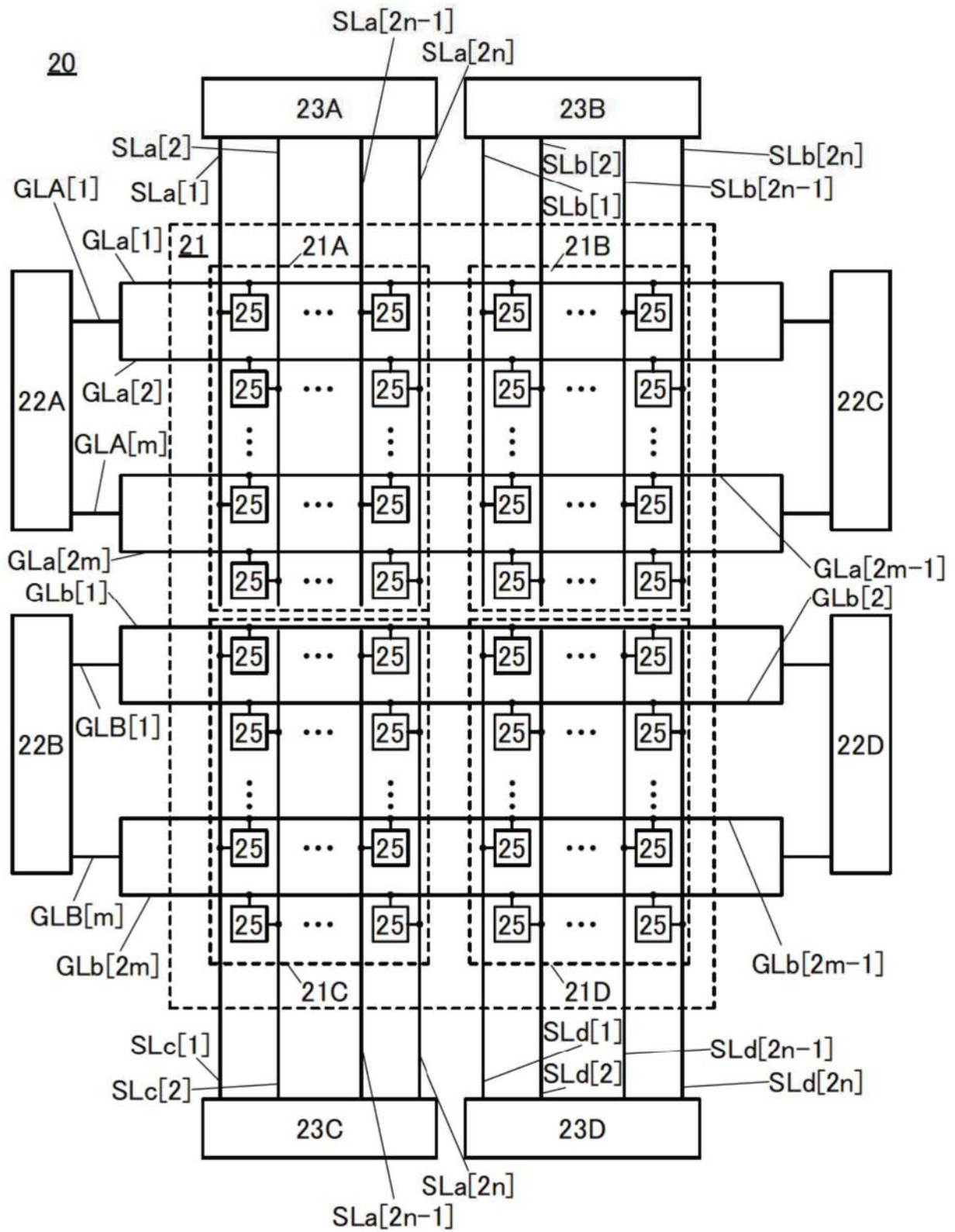


图10

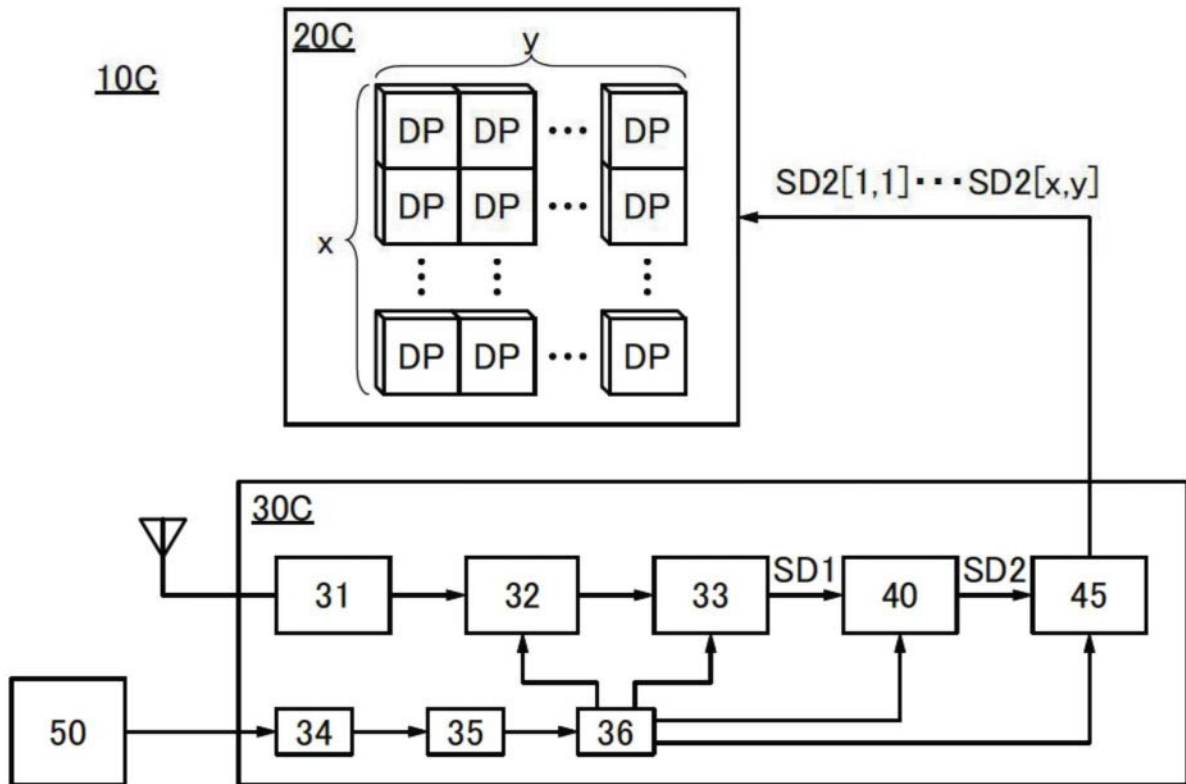


图11

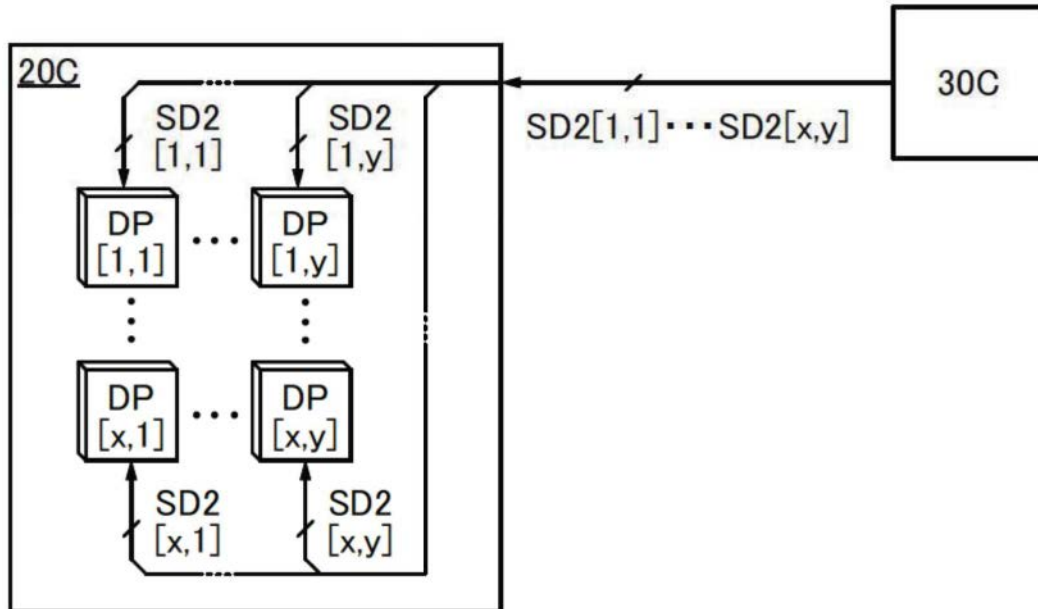


图12A

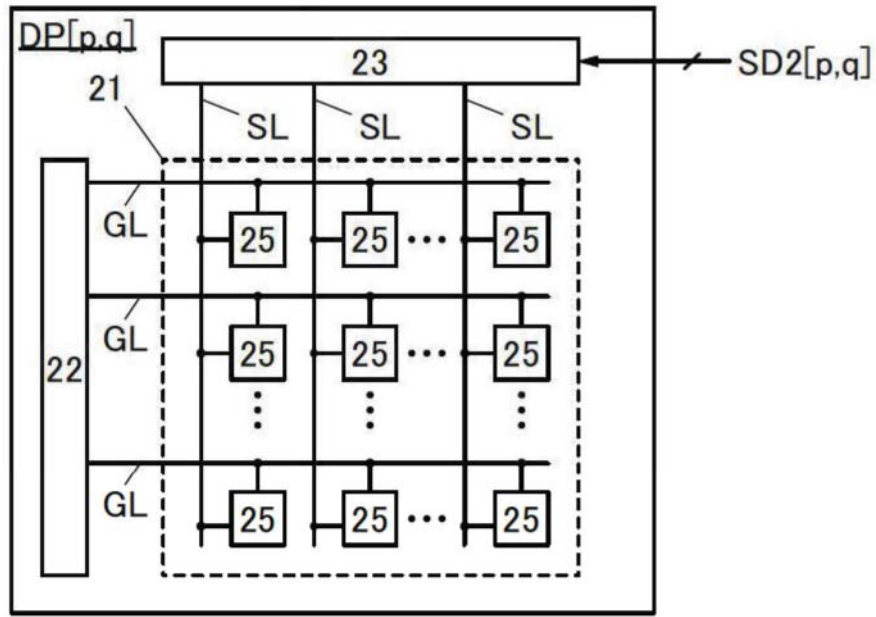


图12B

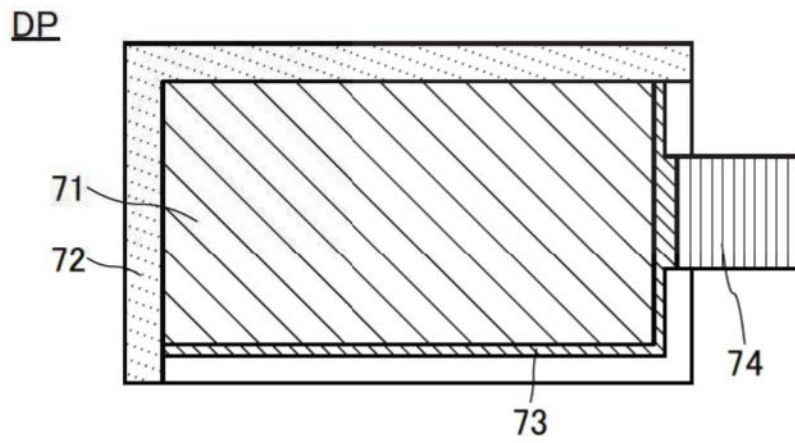


图13A

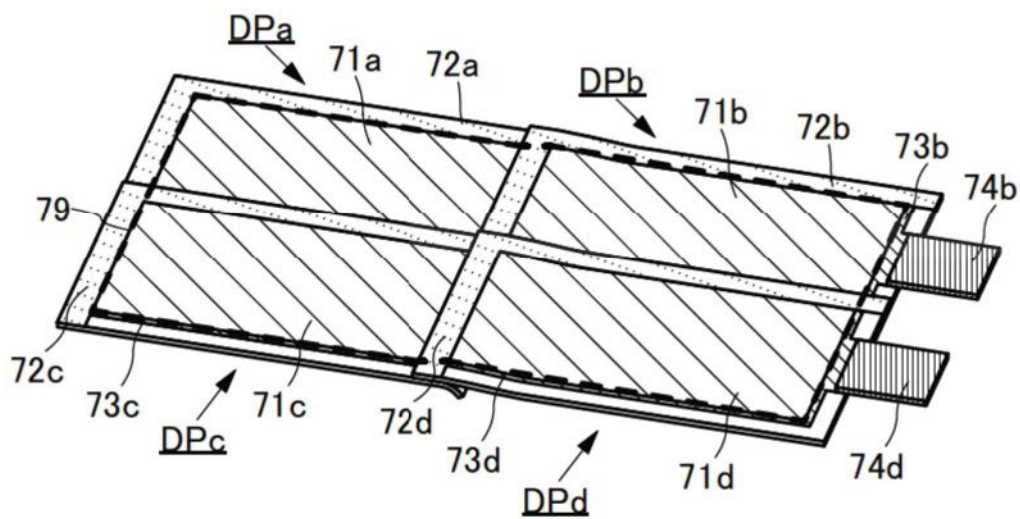


图13B

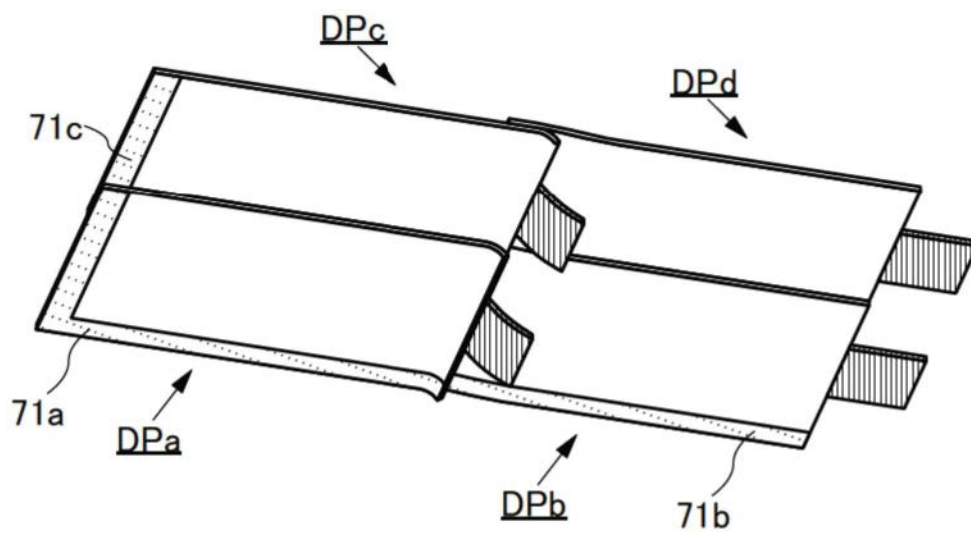


图13C

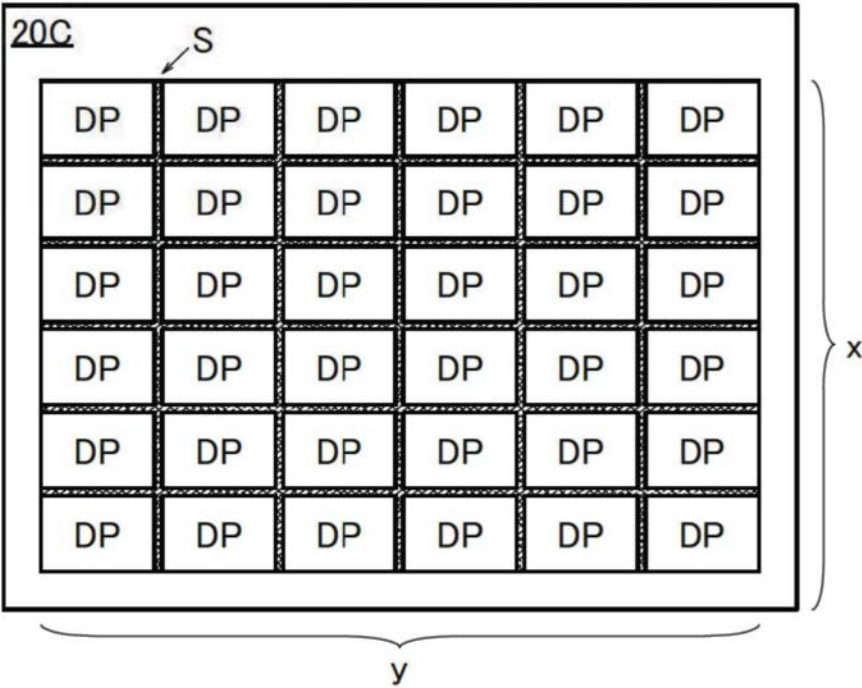


图14A

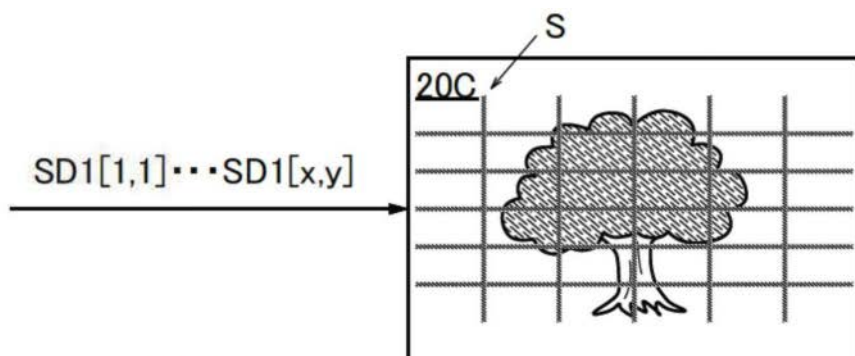


图14B1

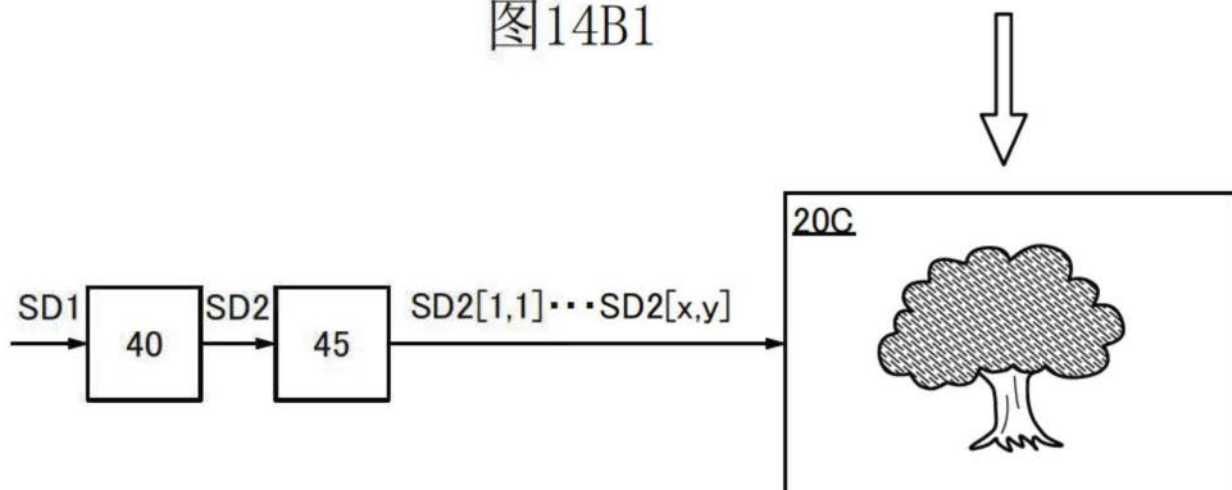


图14B2

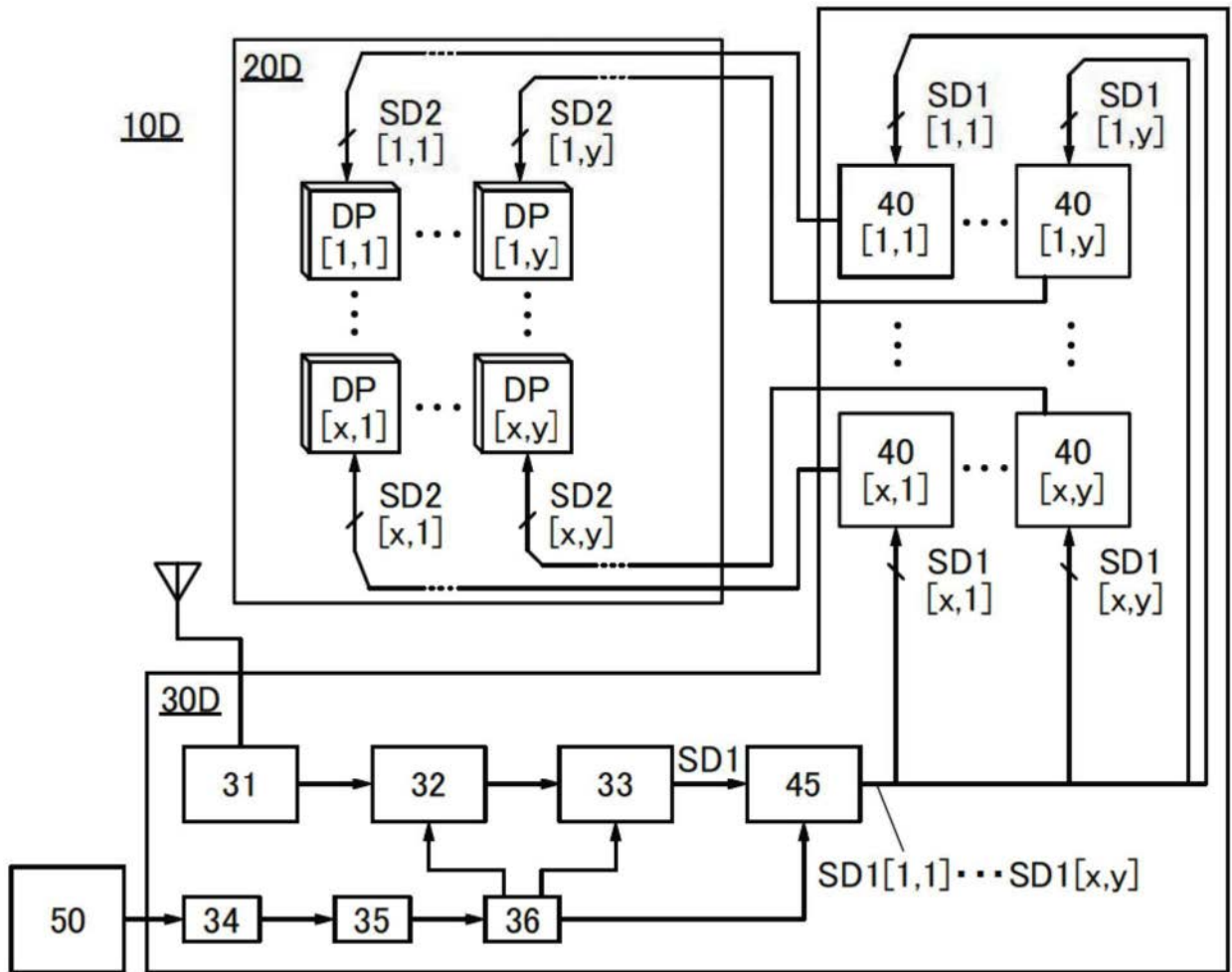


图15

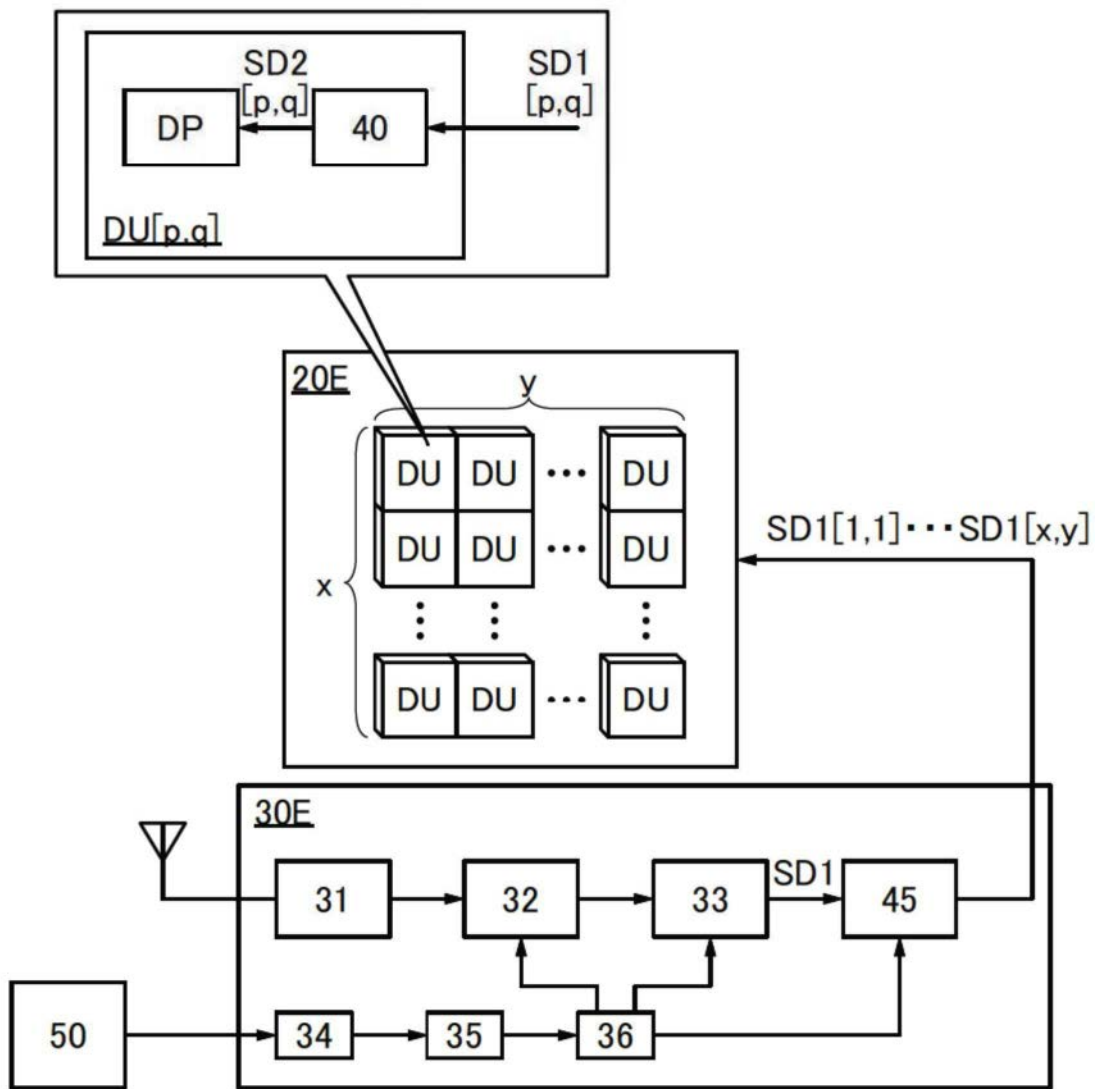
10E

图16

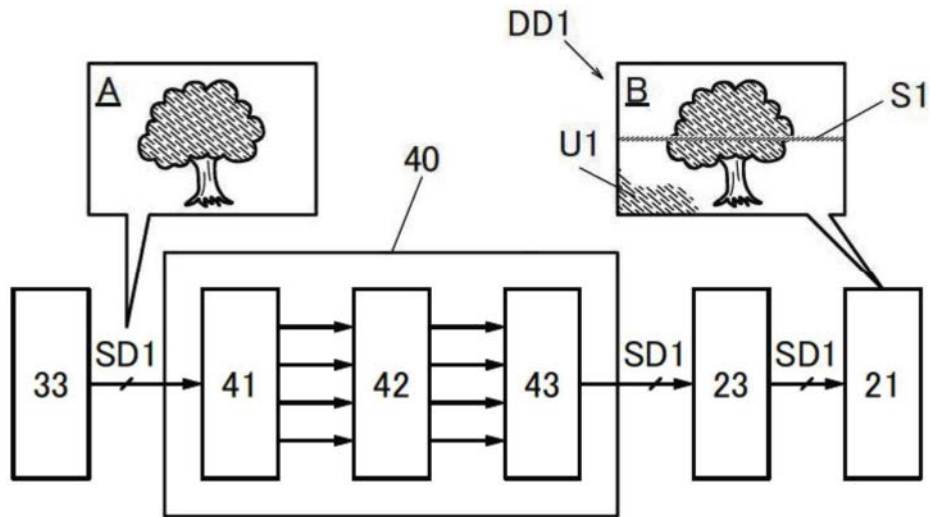


图17A

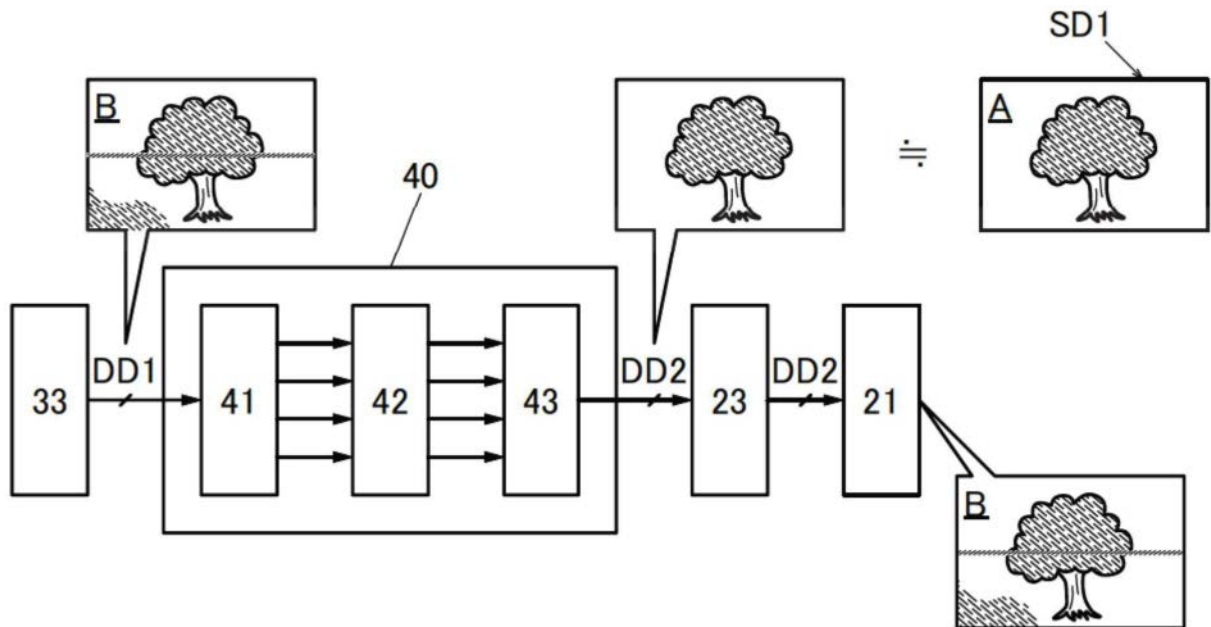


图17B

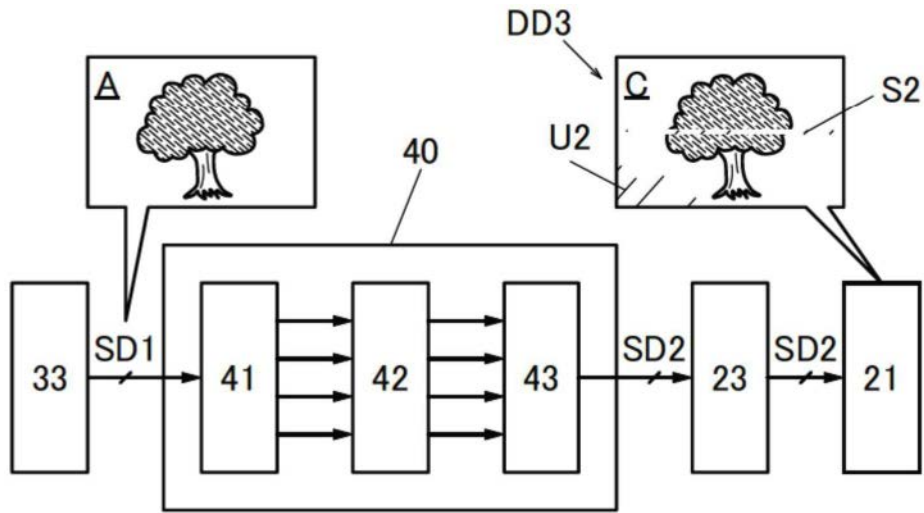


图17C

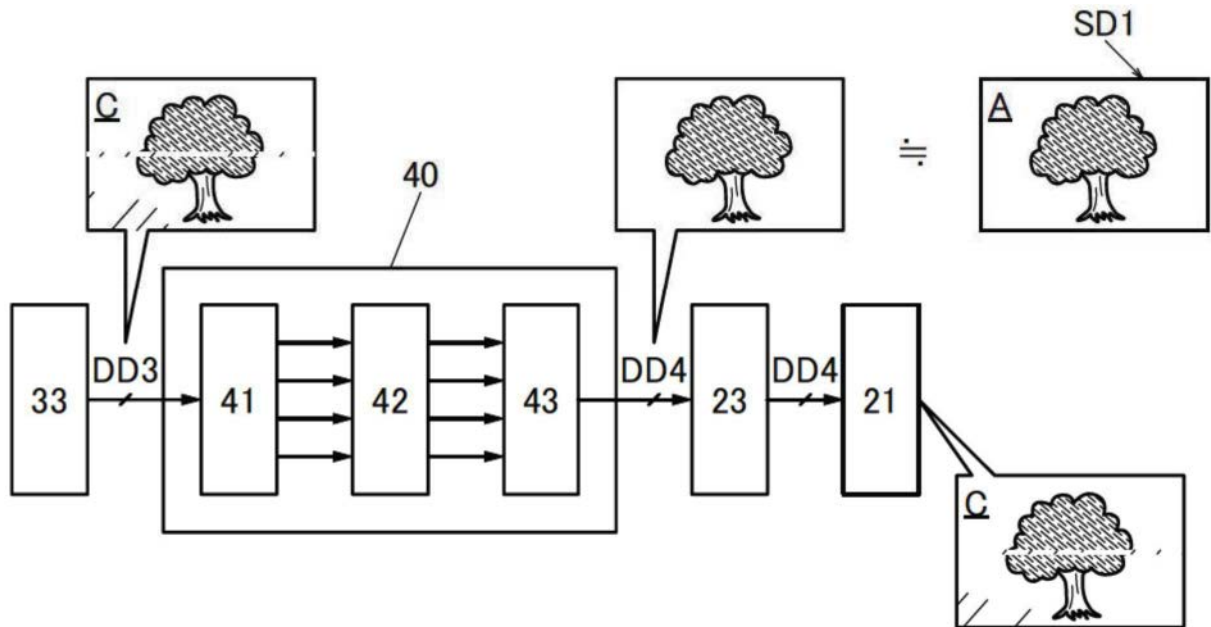


图18A

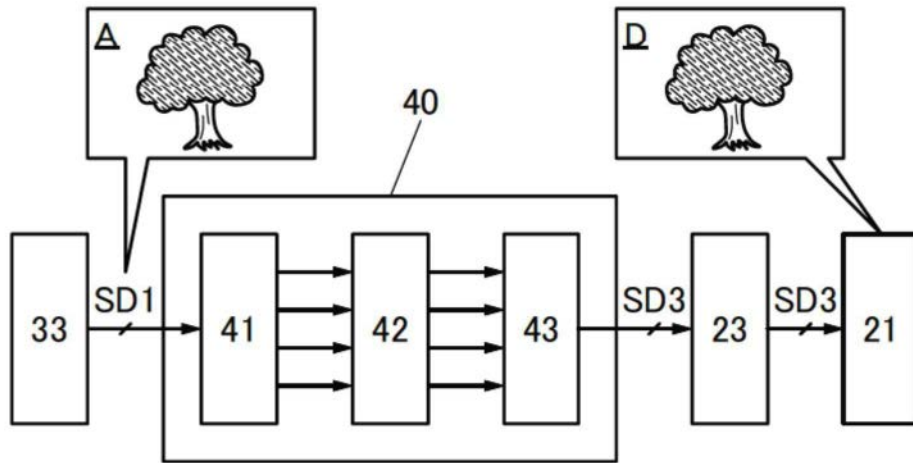


图18B

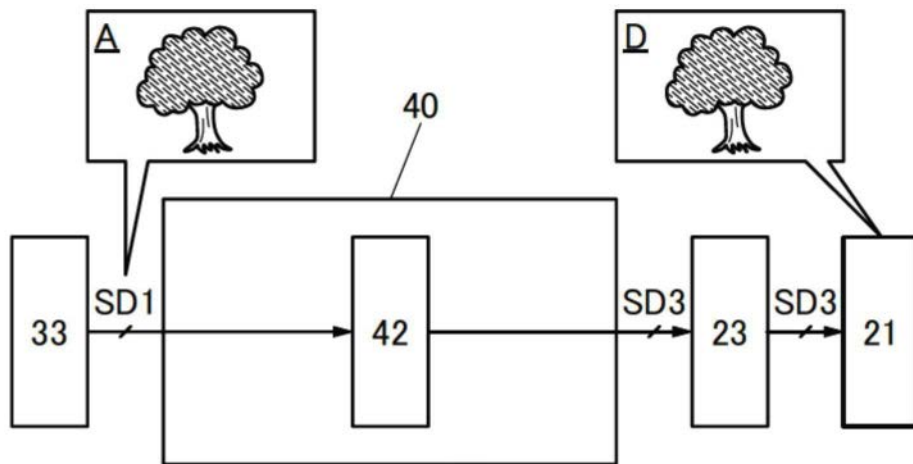


图18C

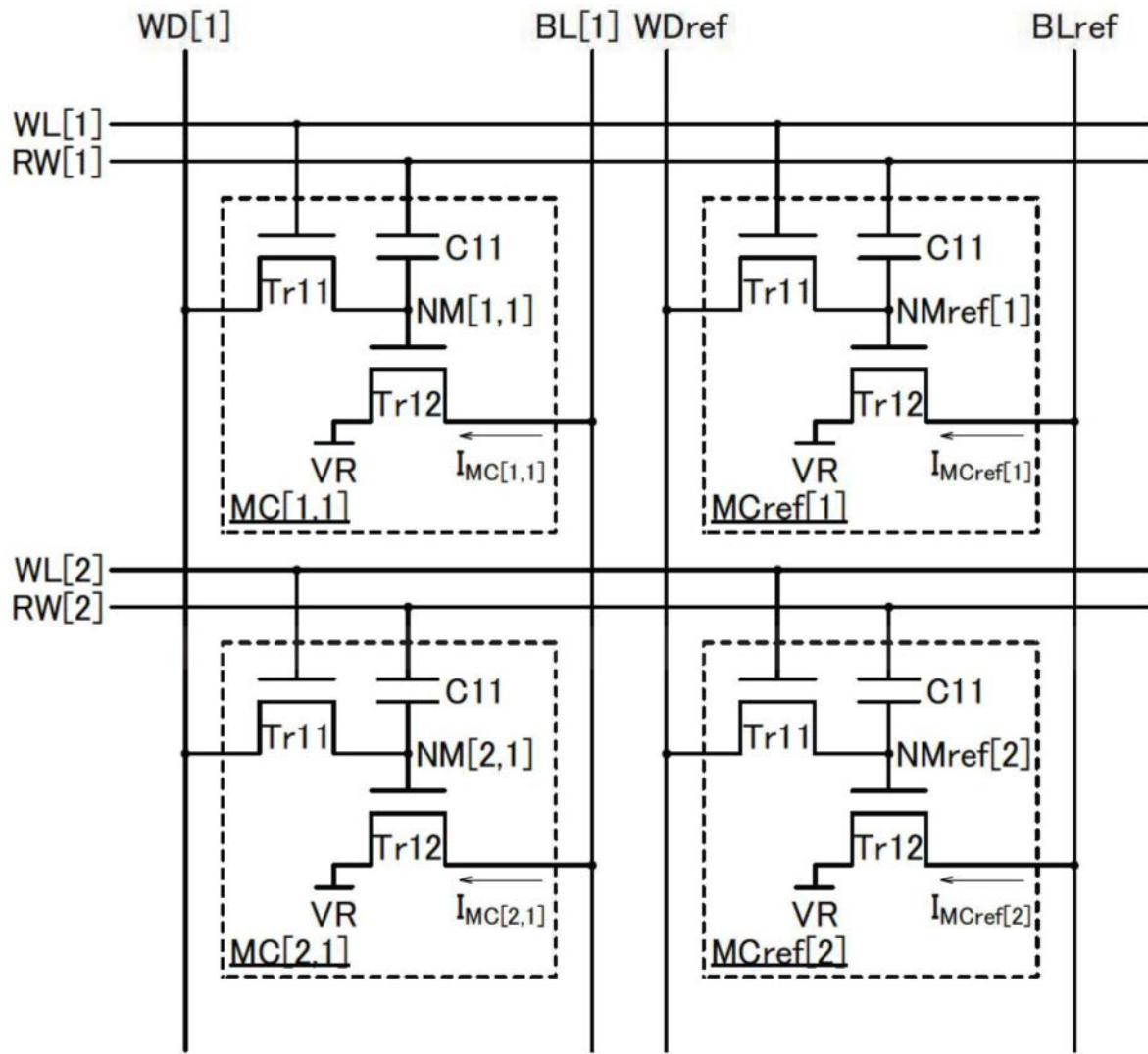


图20

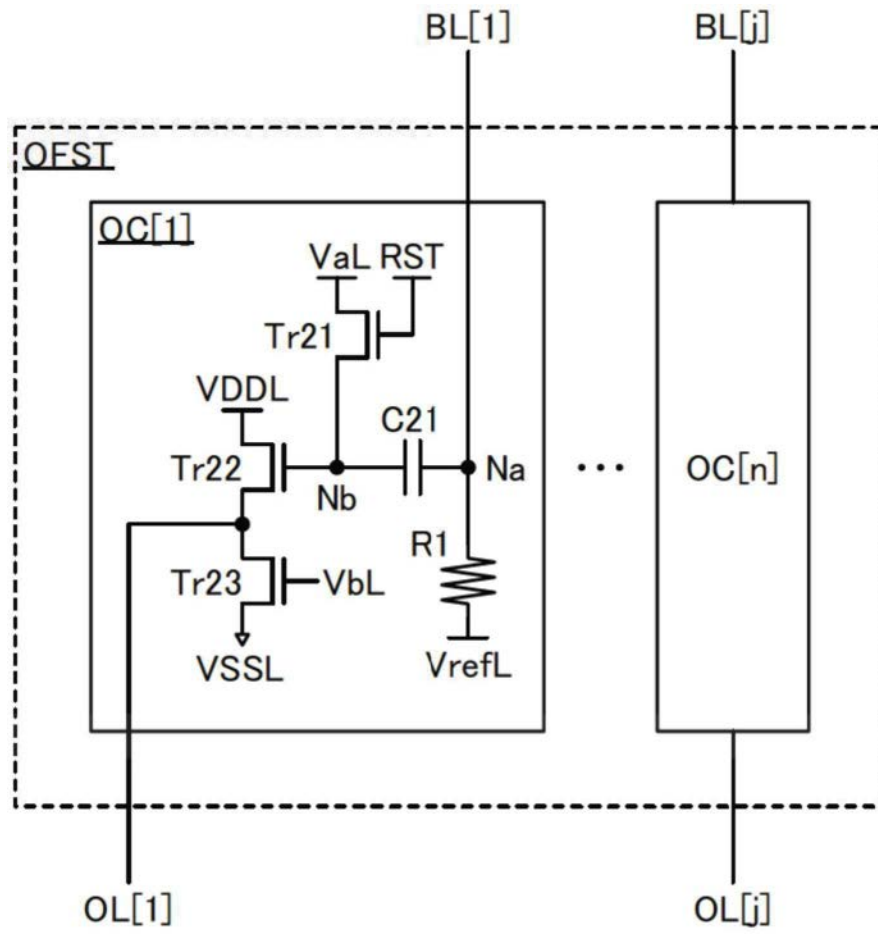


图21

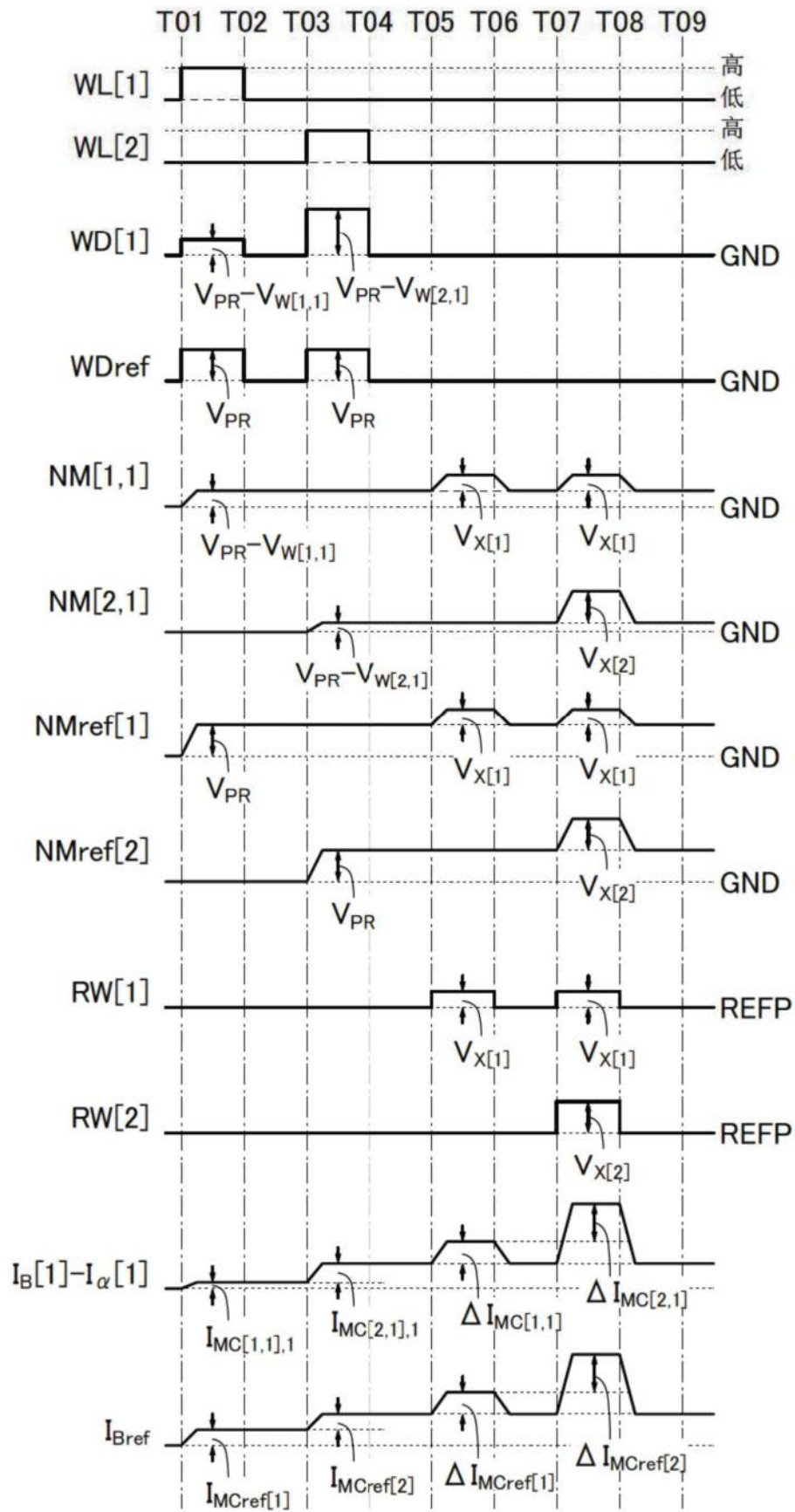


图22

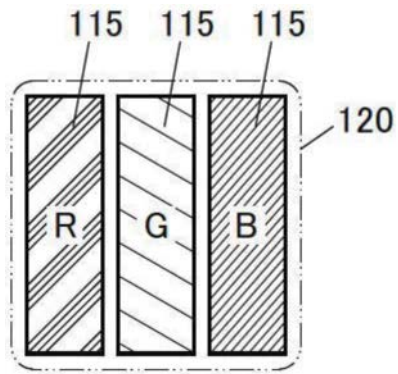


图23A

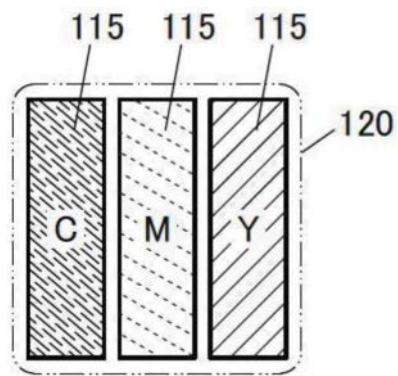


图23B

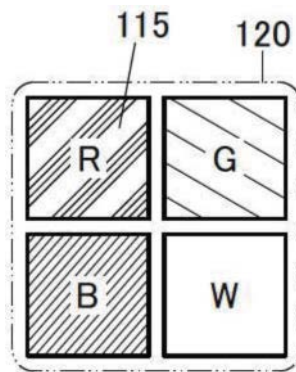


图23C

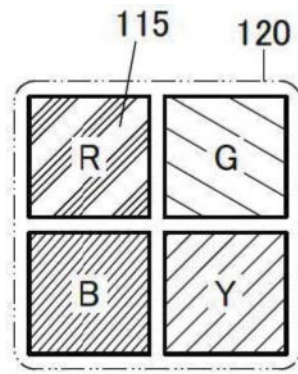


图23D

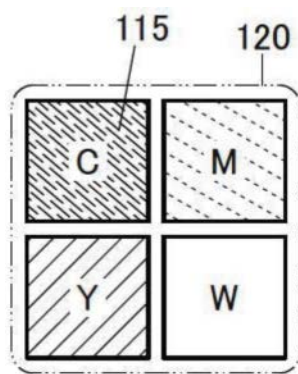


图23E

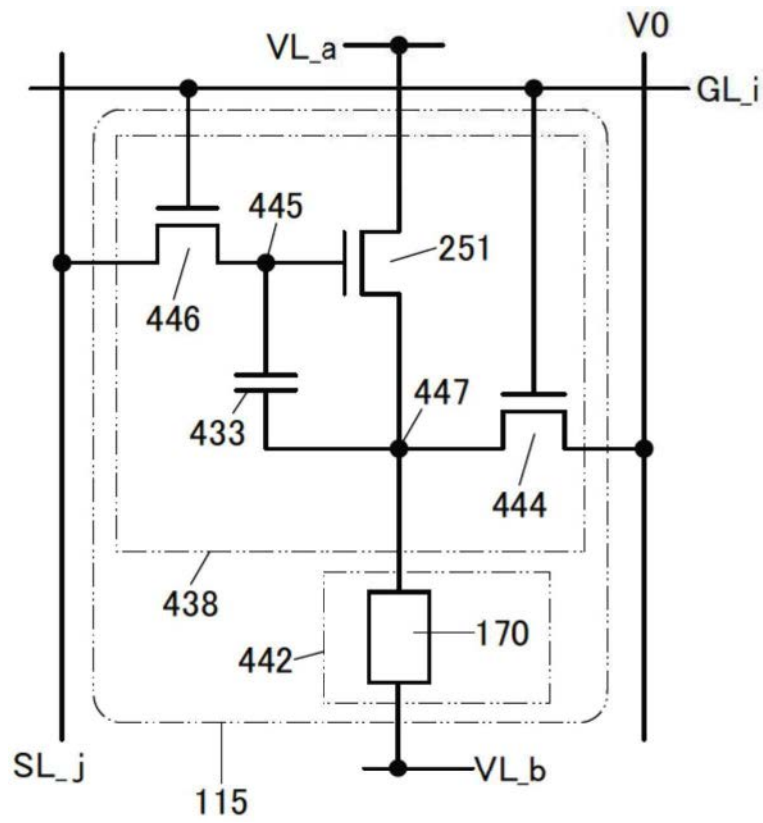


图24A

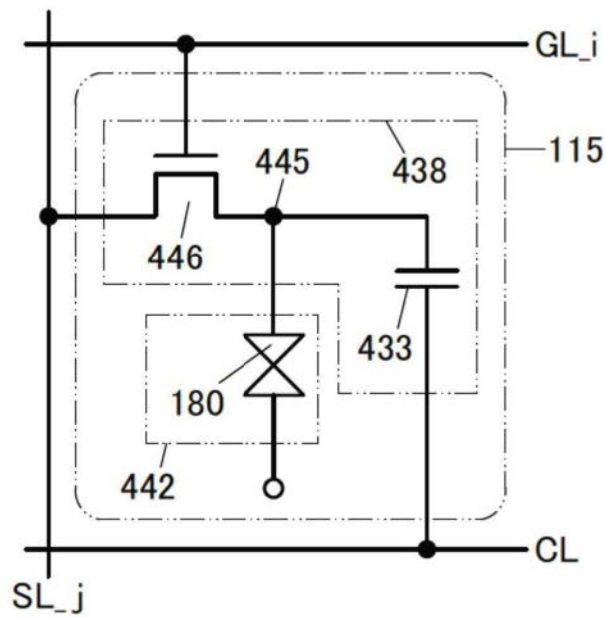


图24B

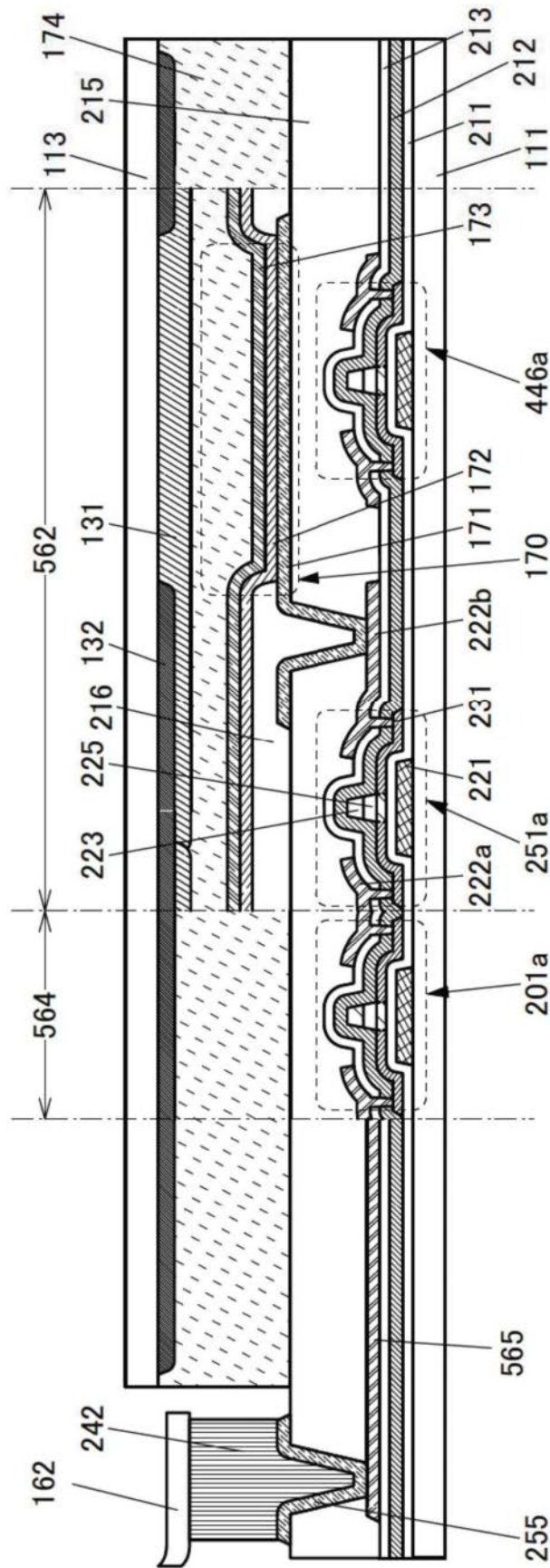


图25

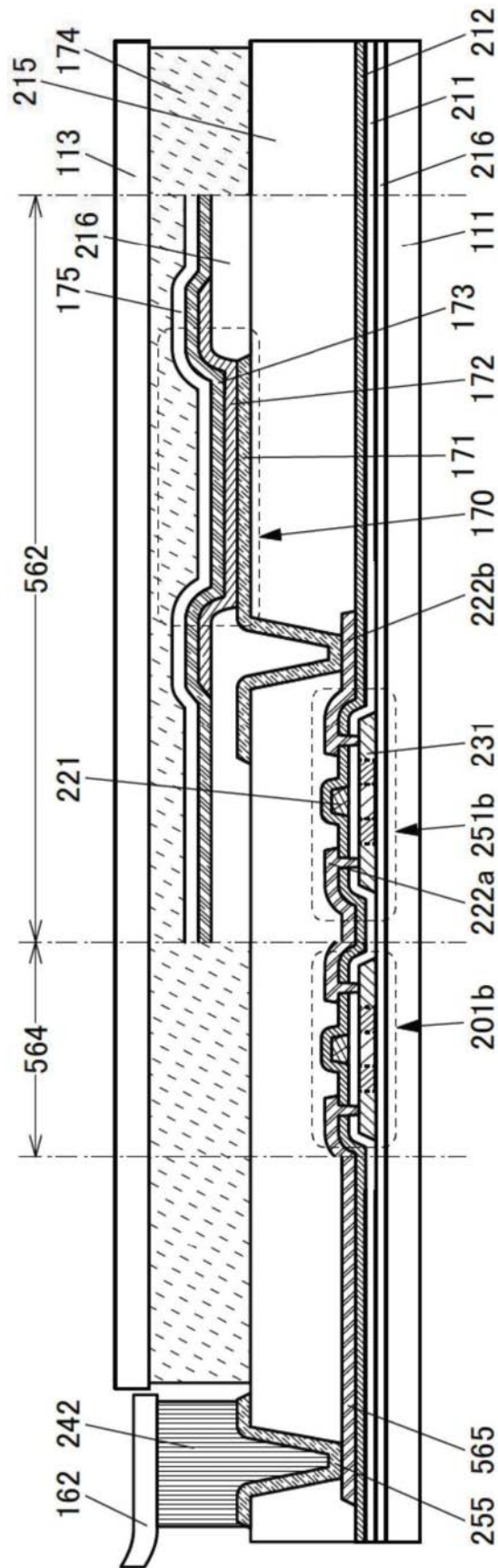


图26

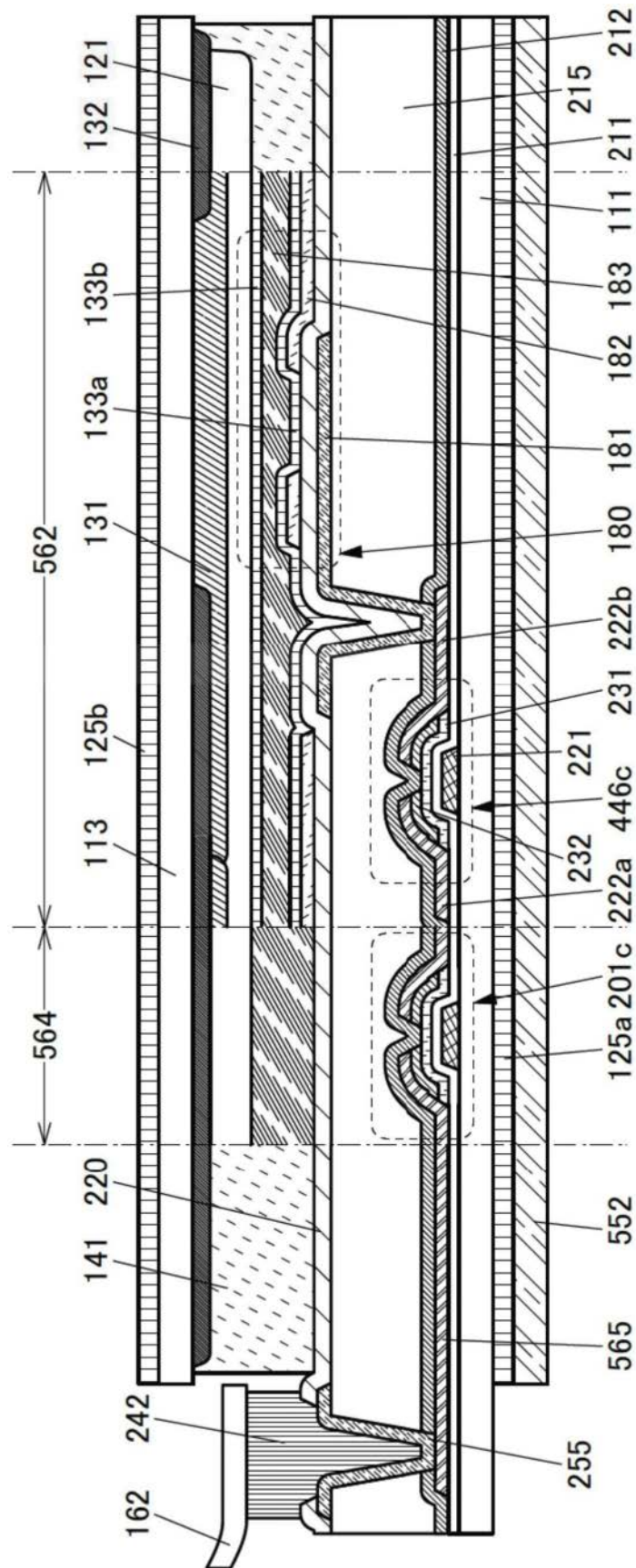


图27

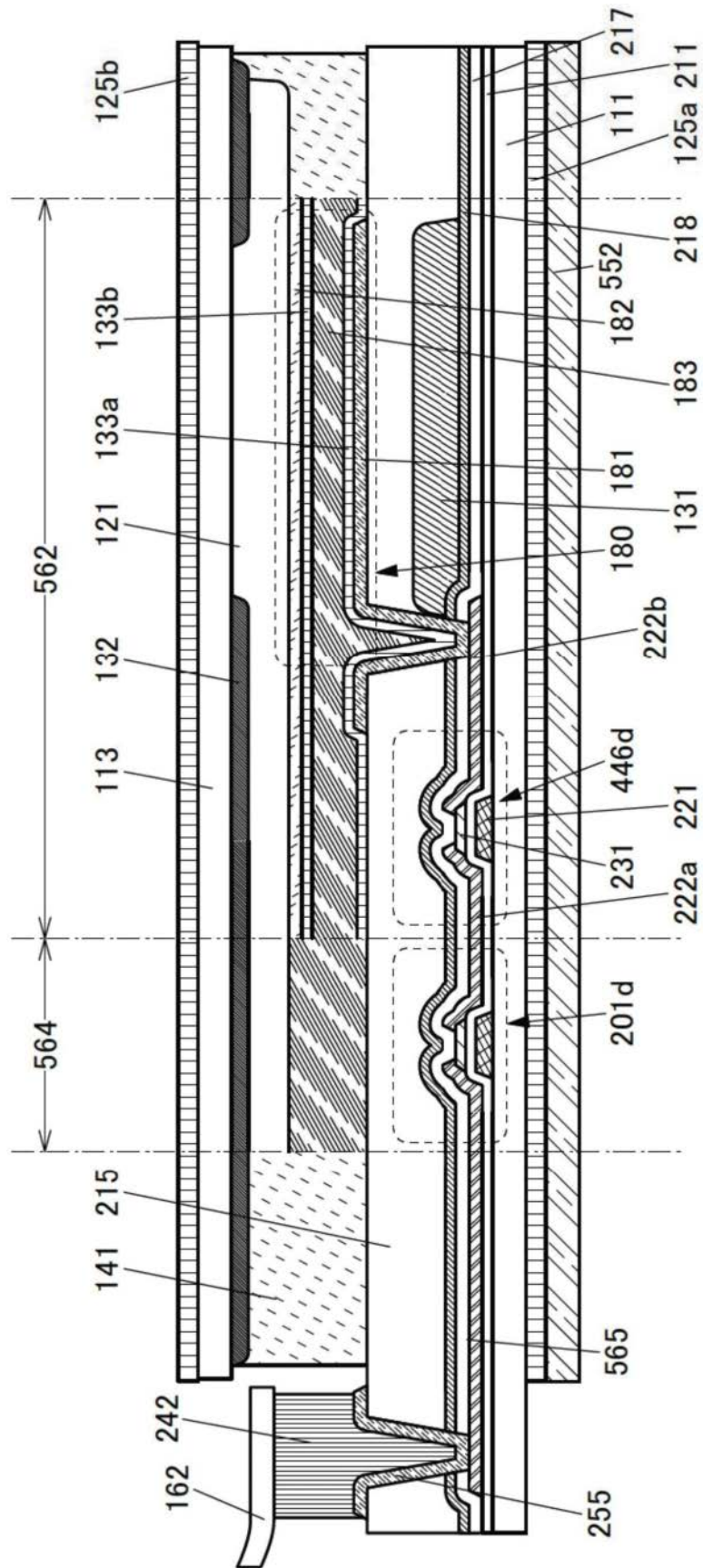


图28

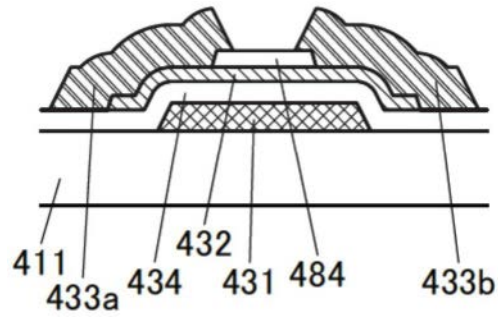


图29A

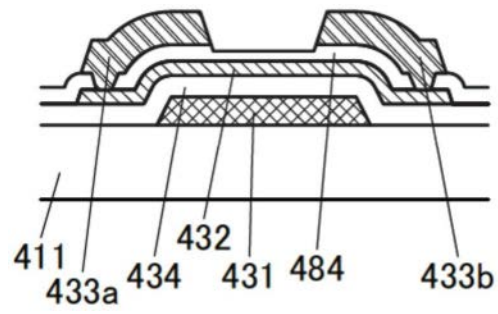


图29B

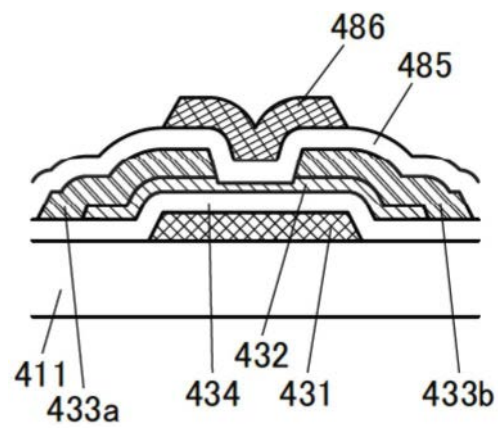


图29C

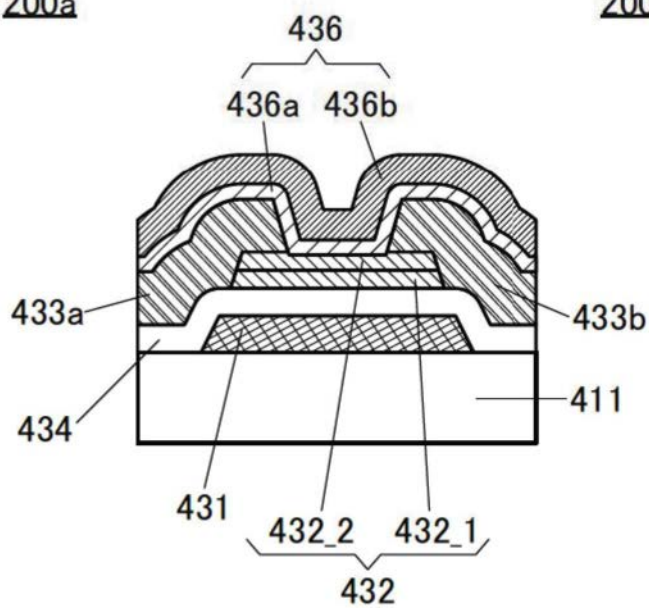
200a

图30A

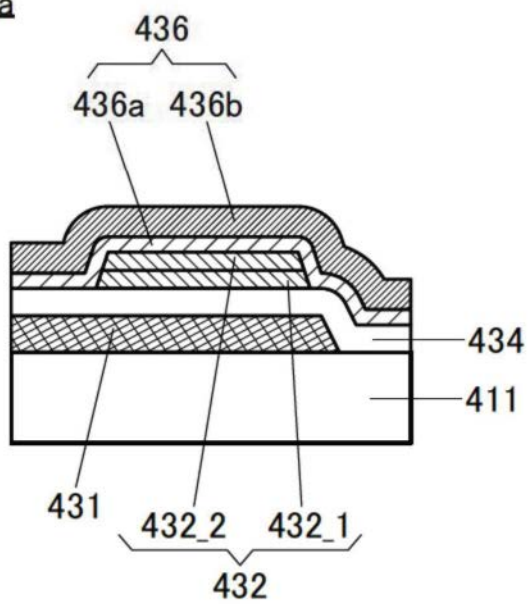
200a

图30B

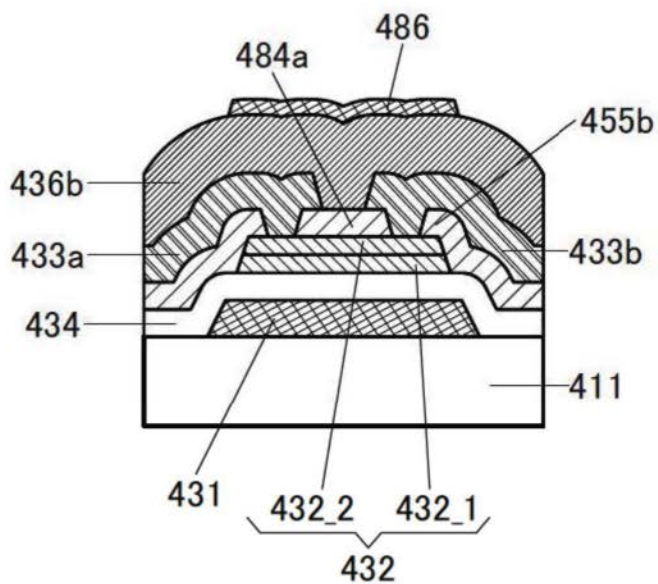
200b

图30C

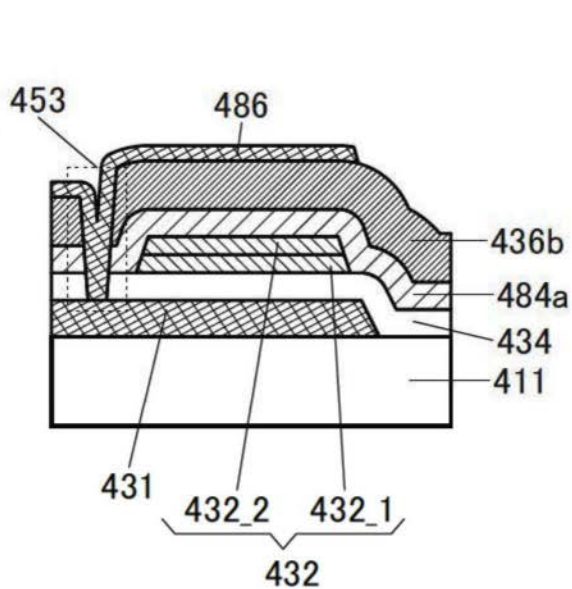
200b

图30D

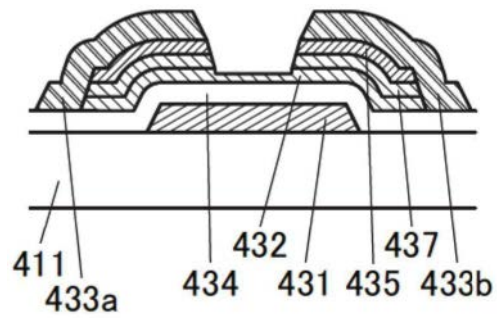


图31A

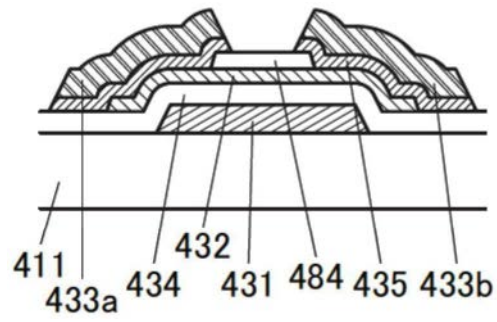


图31B

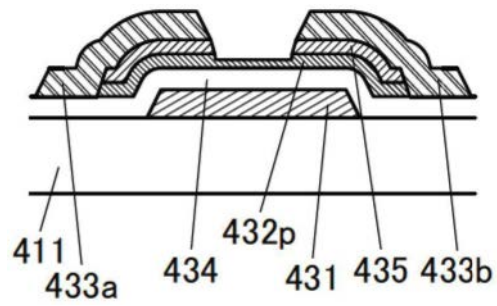


图31C

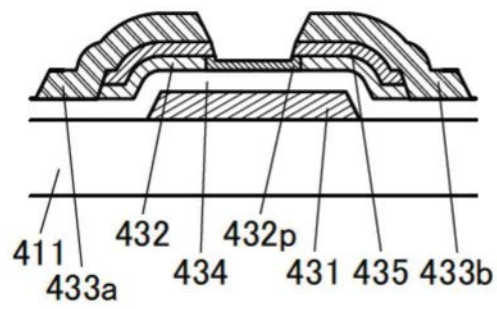


图31D

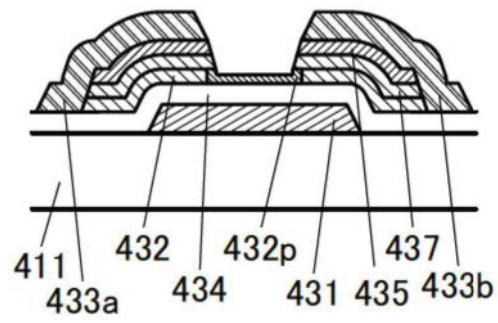


图31E

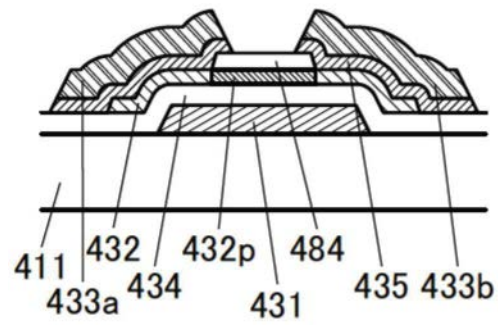


图31F

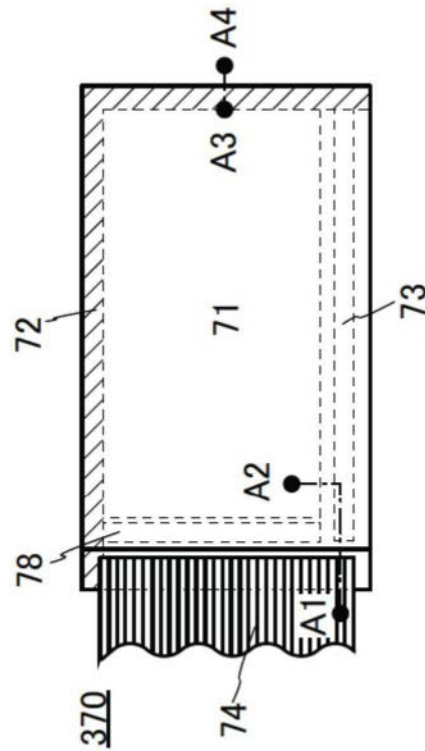


图32A

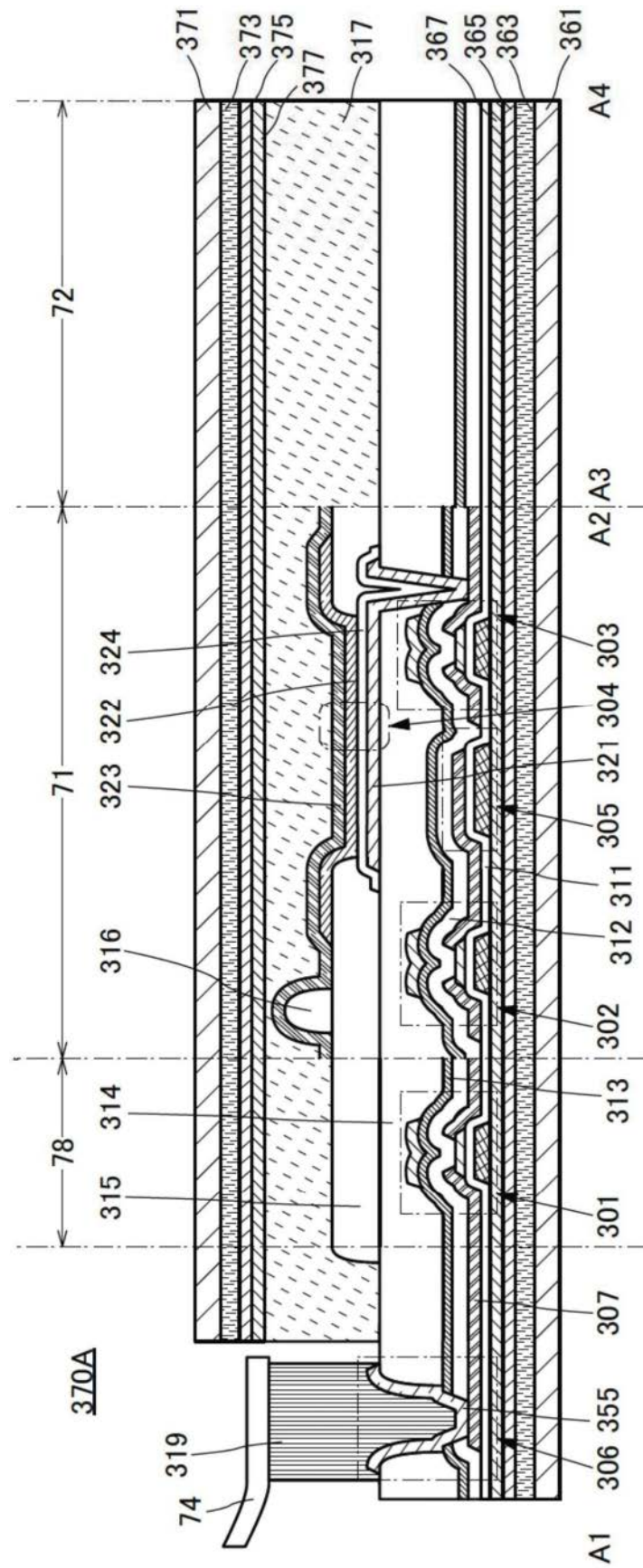


图32B

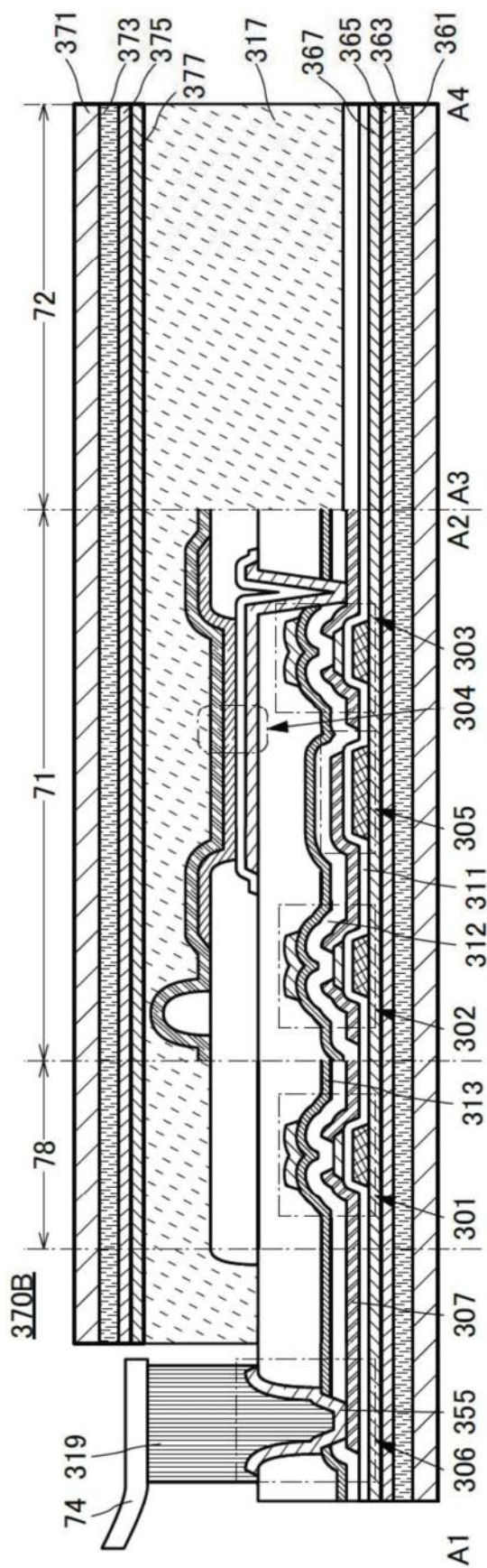


图33A

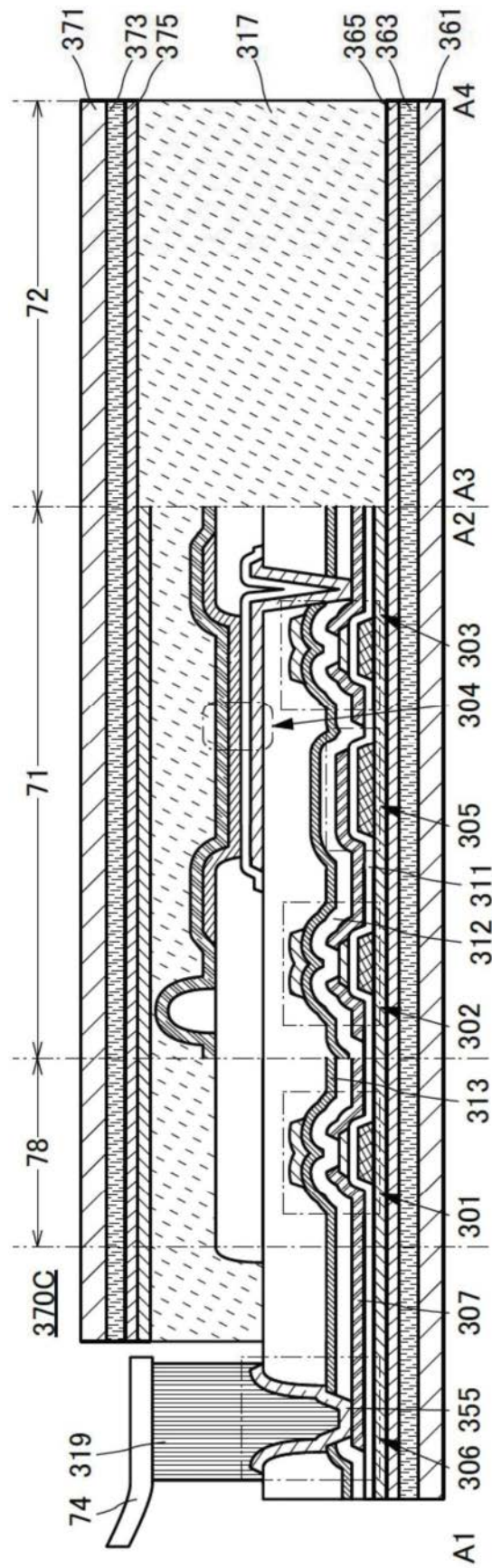


图33B

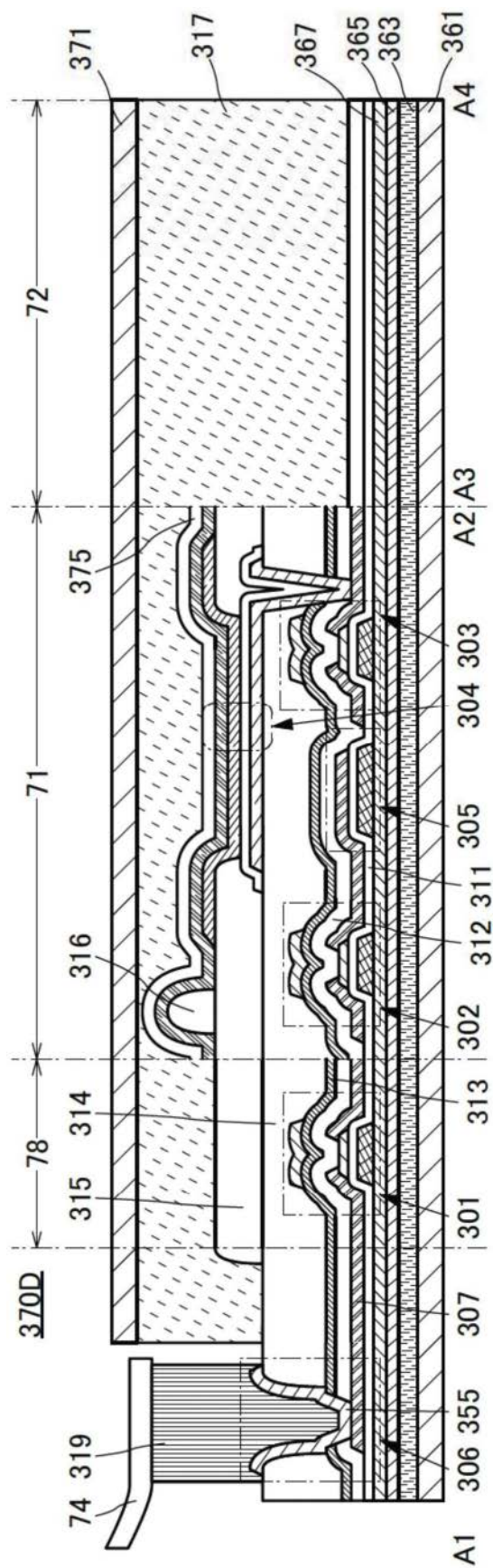


图34A

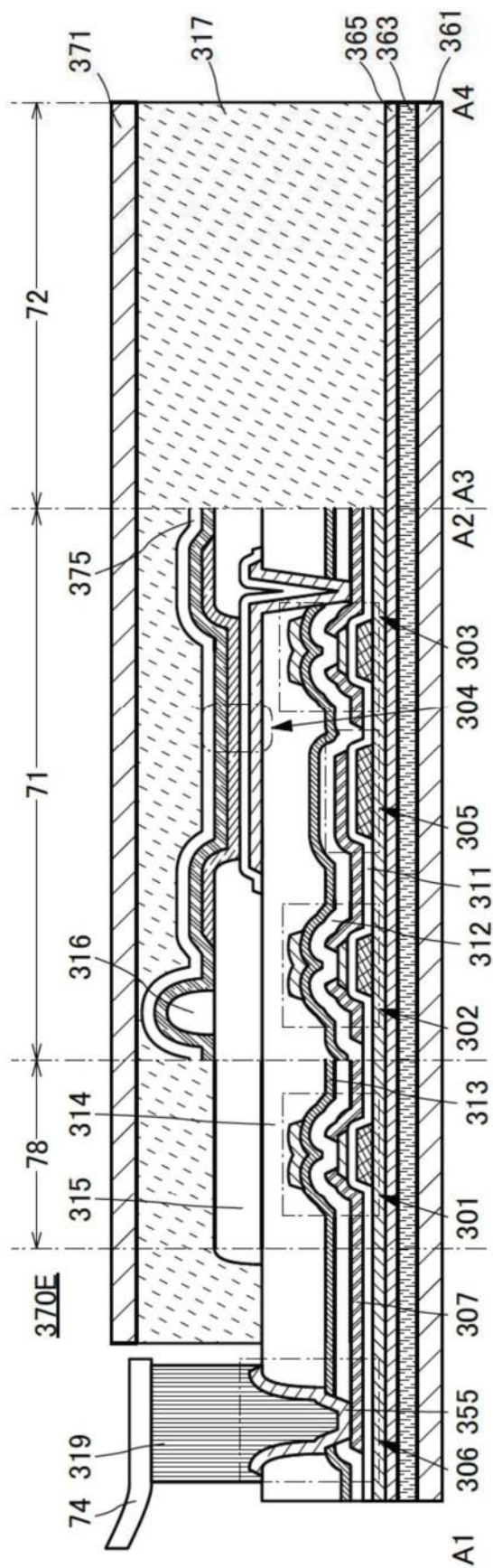


图34B

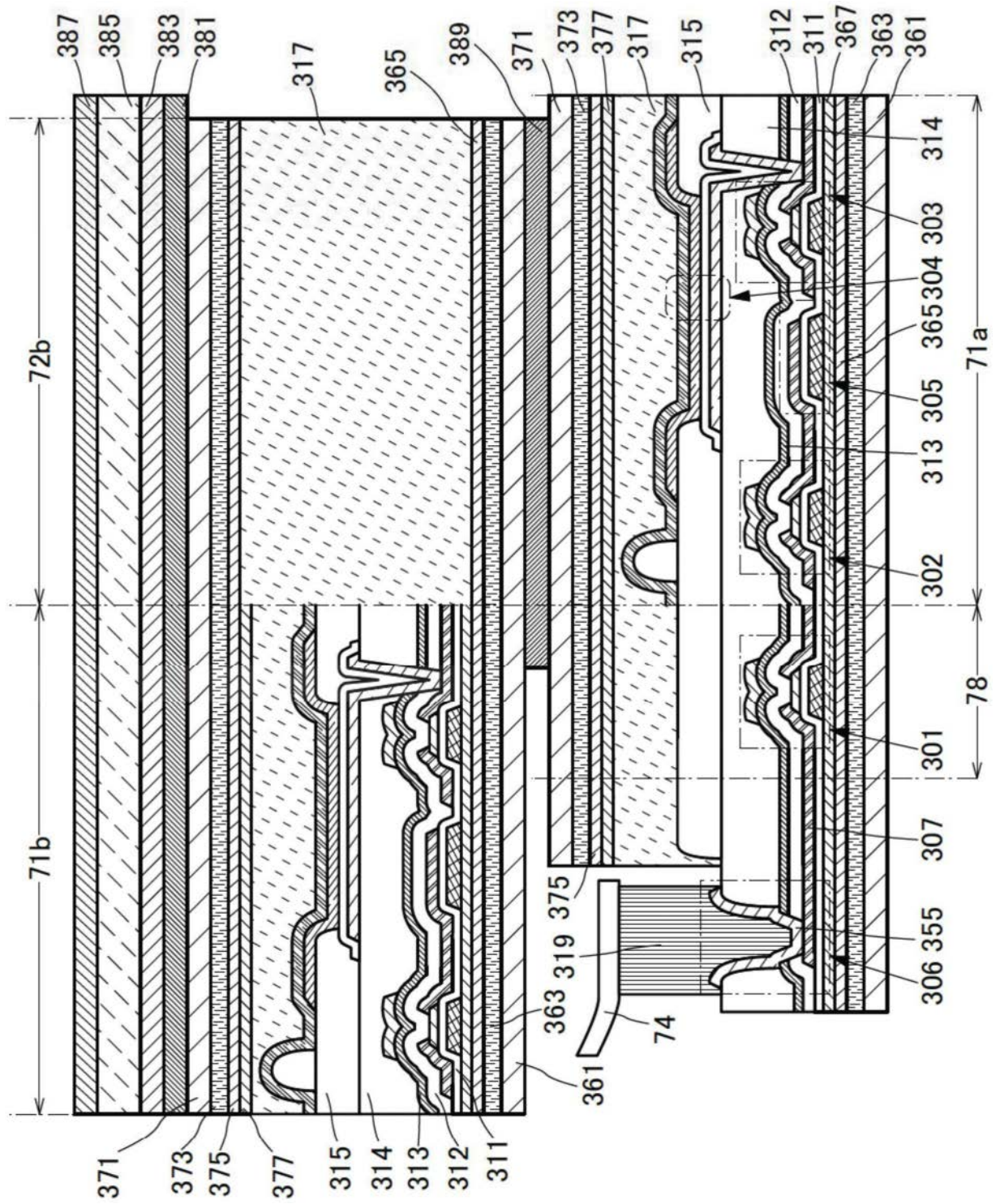


图35

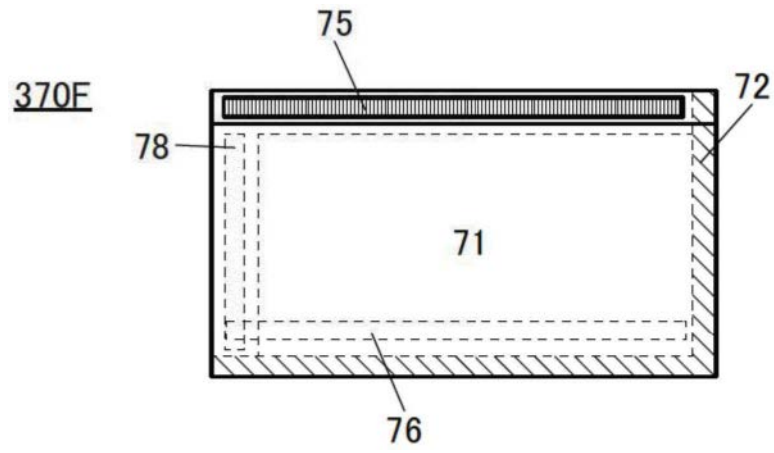


图36A

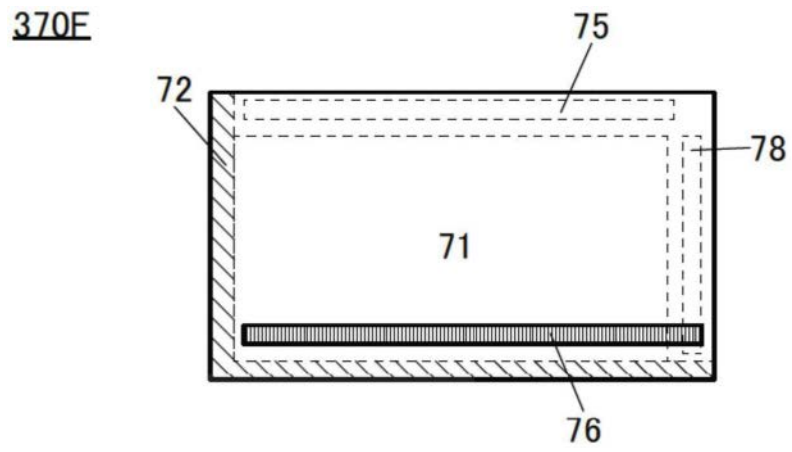


图36B

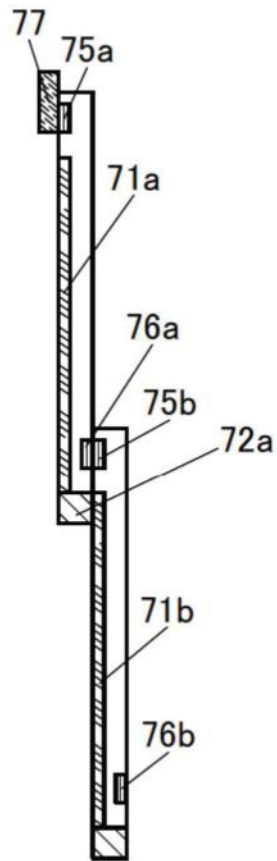


图36C

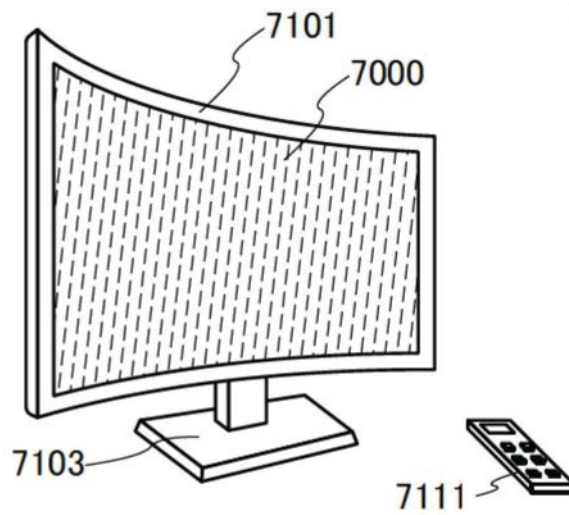
7100

图37A

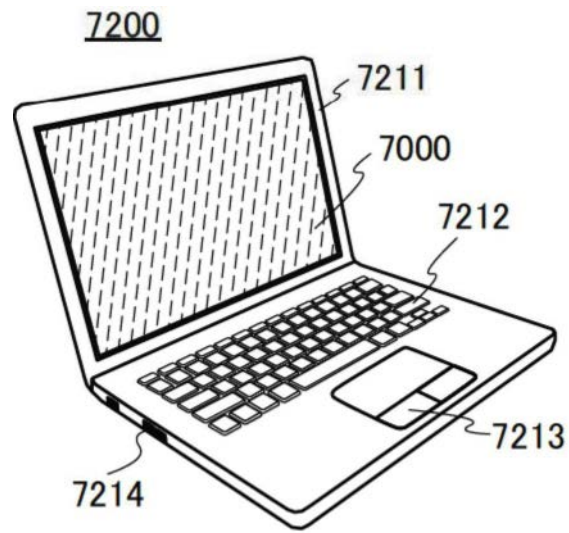


图37B

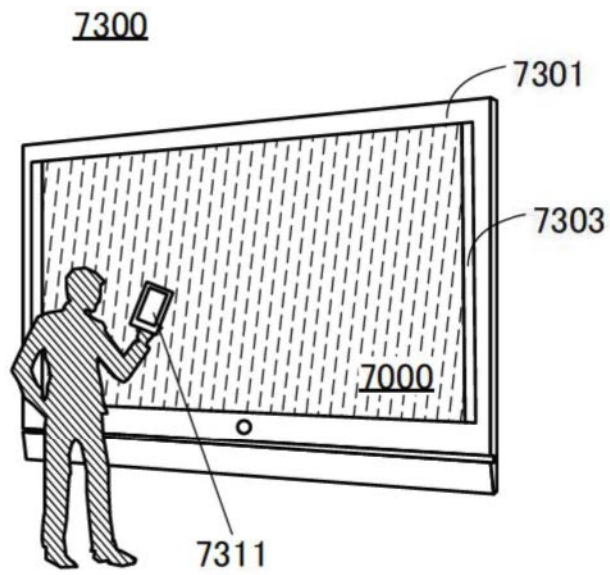


图37C

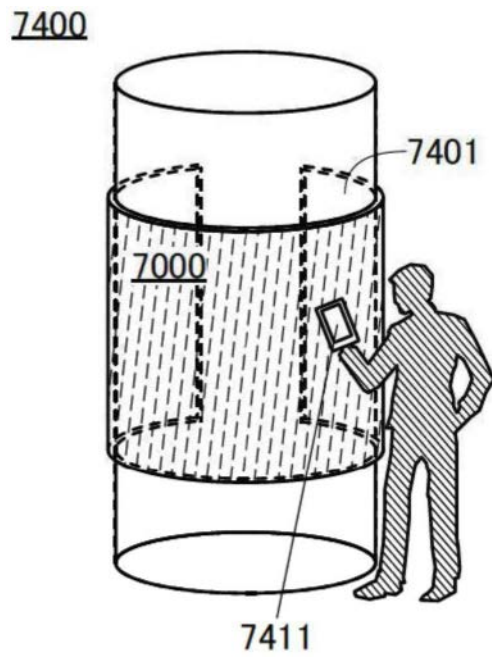


图37D

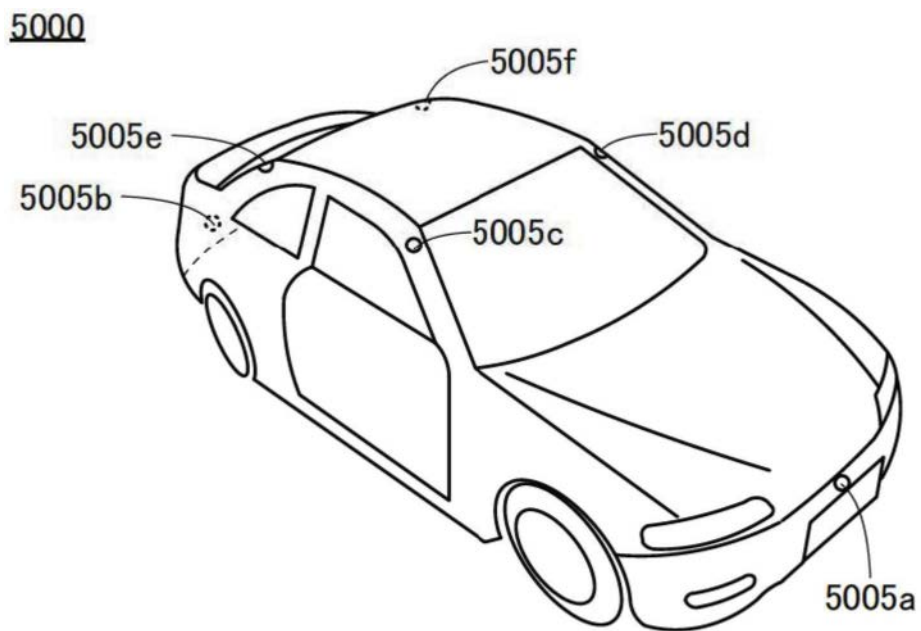


图38A

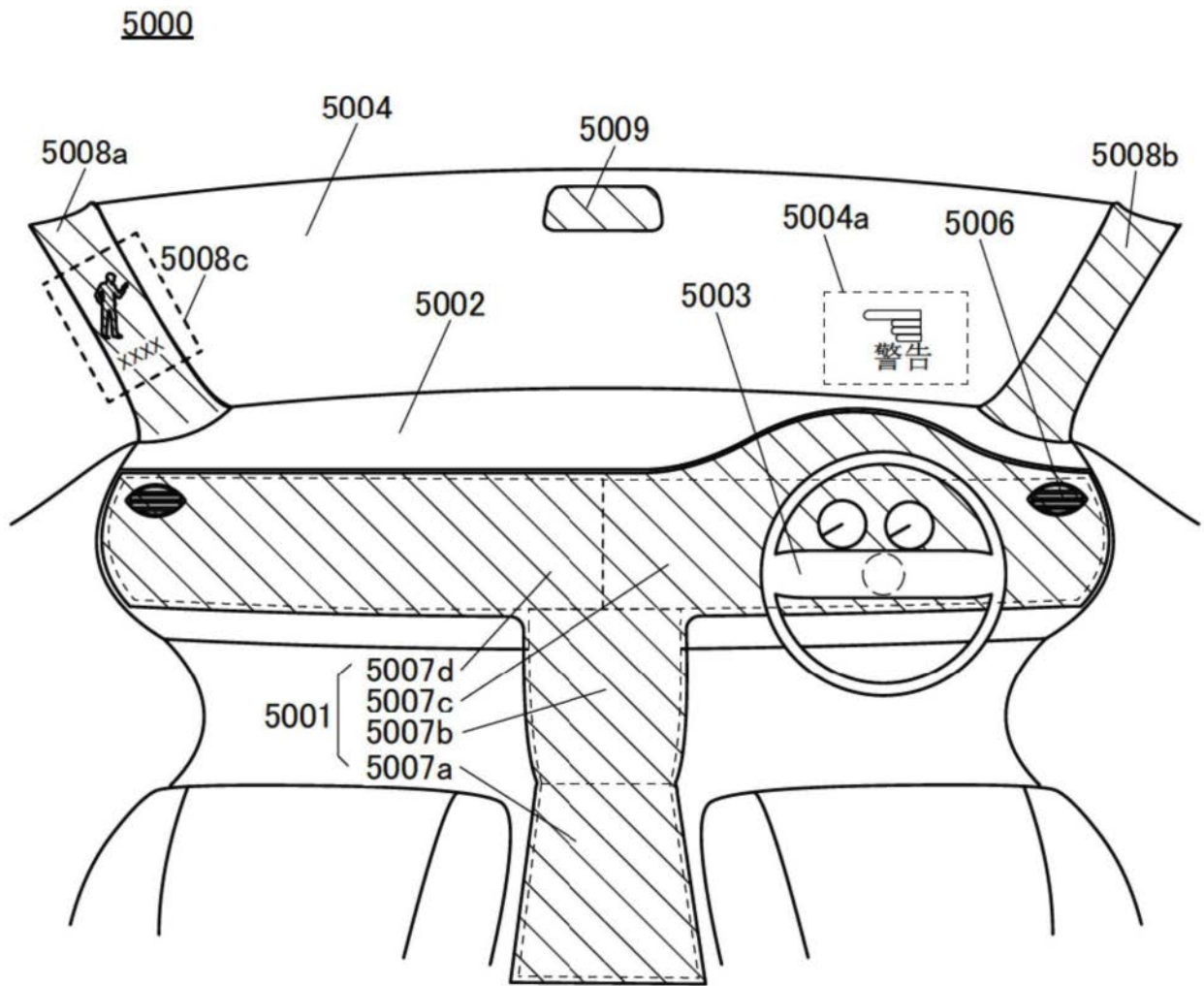


图38B

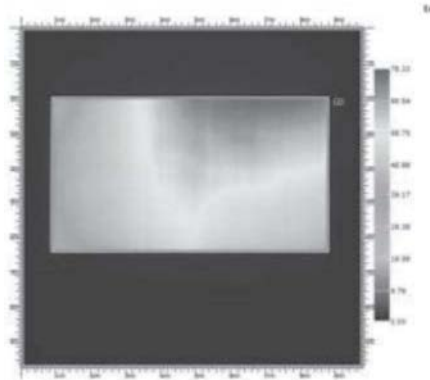


图39A

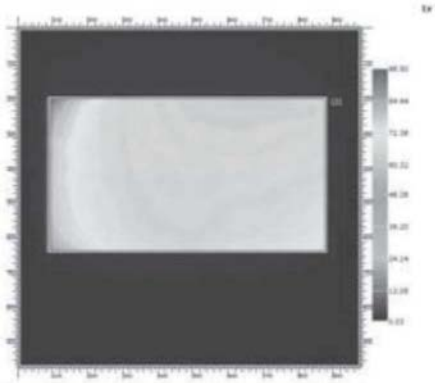


图39B

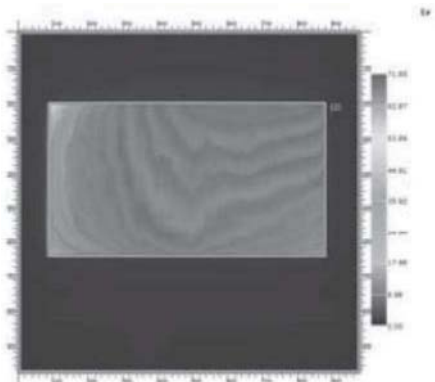


图39C

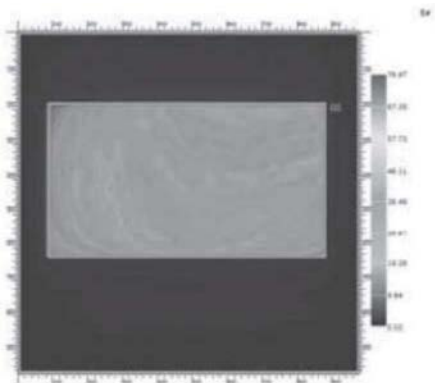


图39D

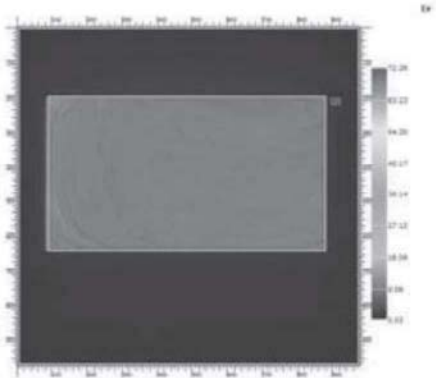


图39E

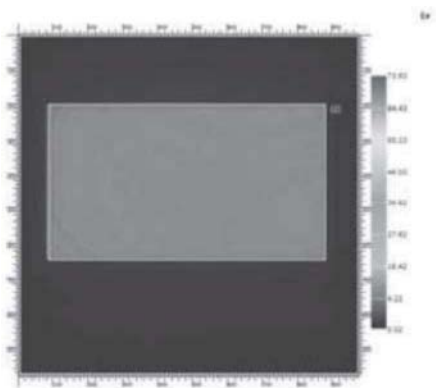


图39F



图40A

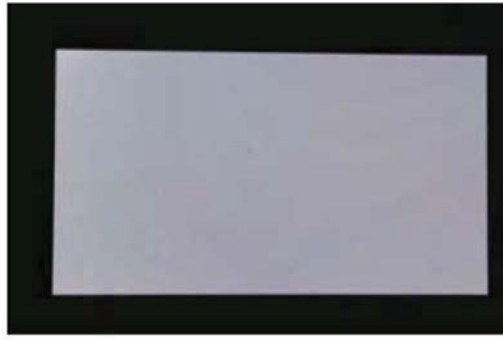


图40B

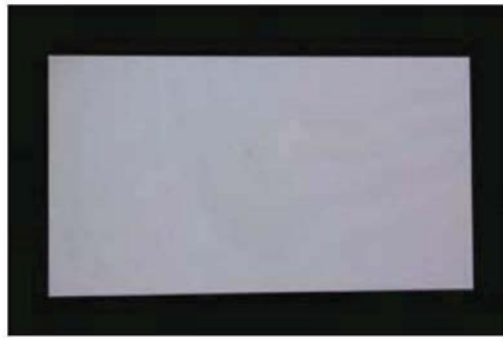


图40C



图40D

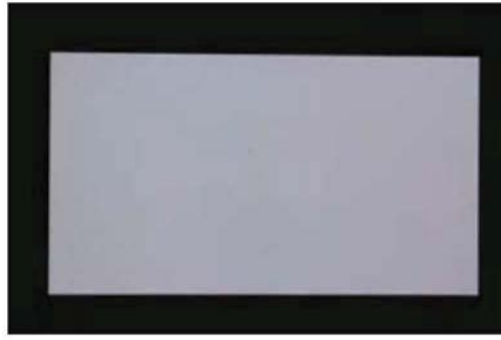


图40E

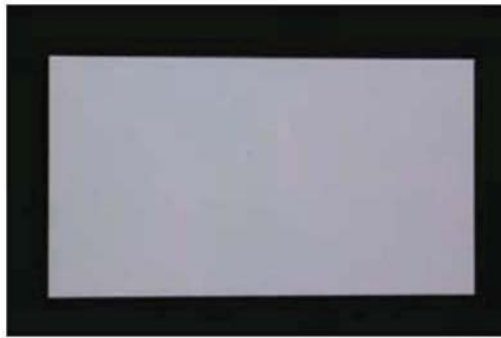


图40F

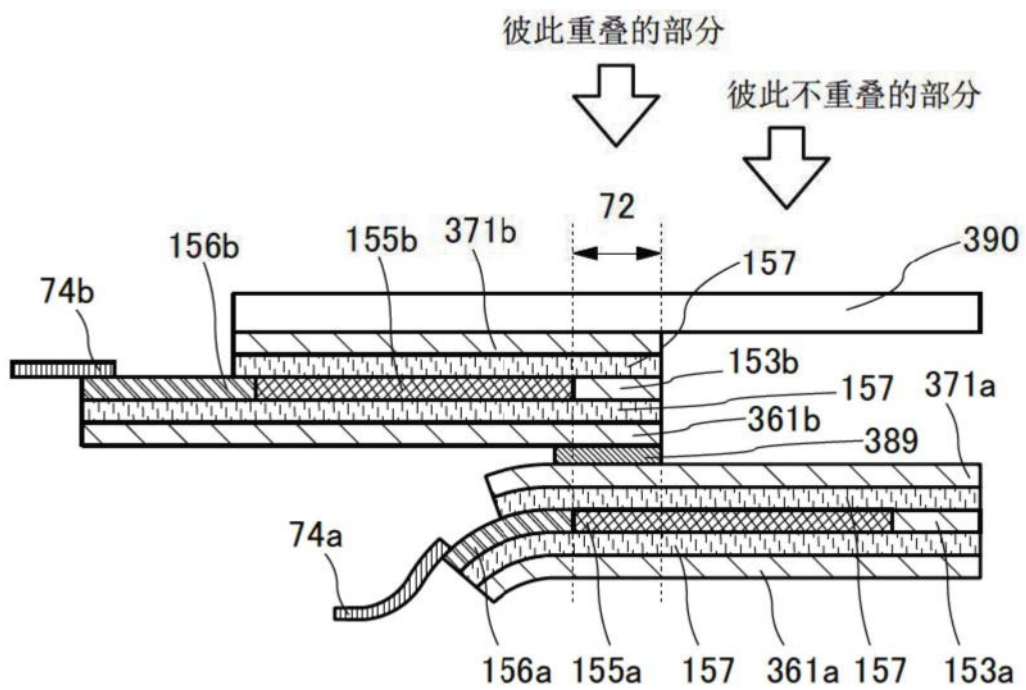


图41A

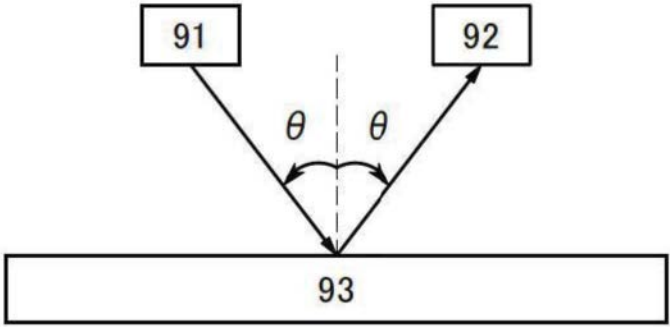


图41B

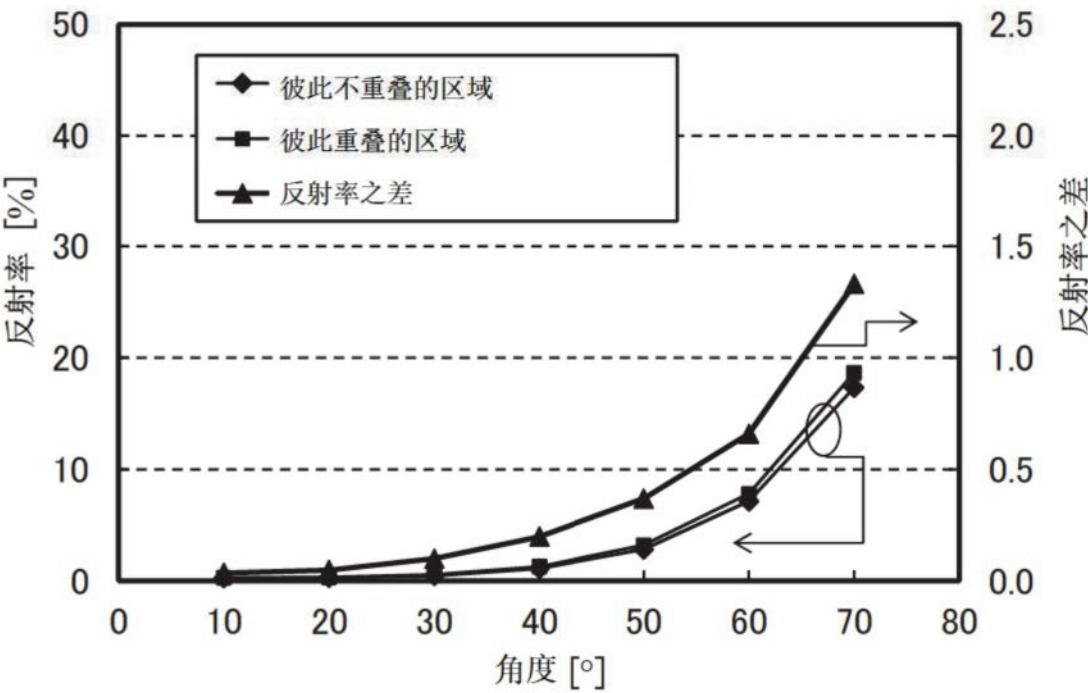


图42A

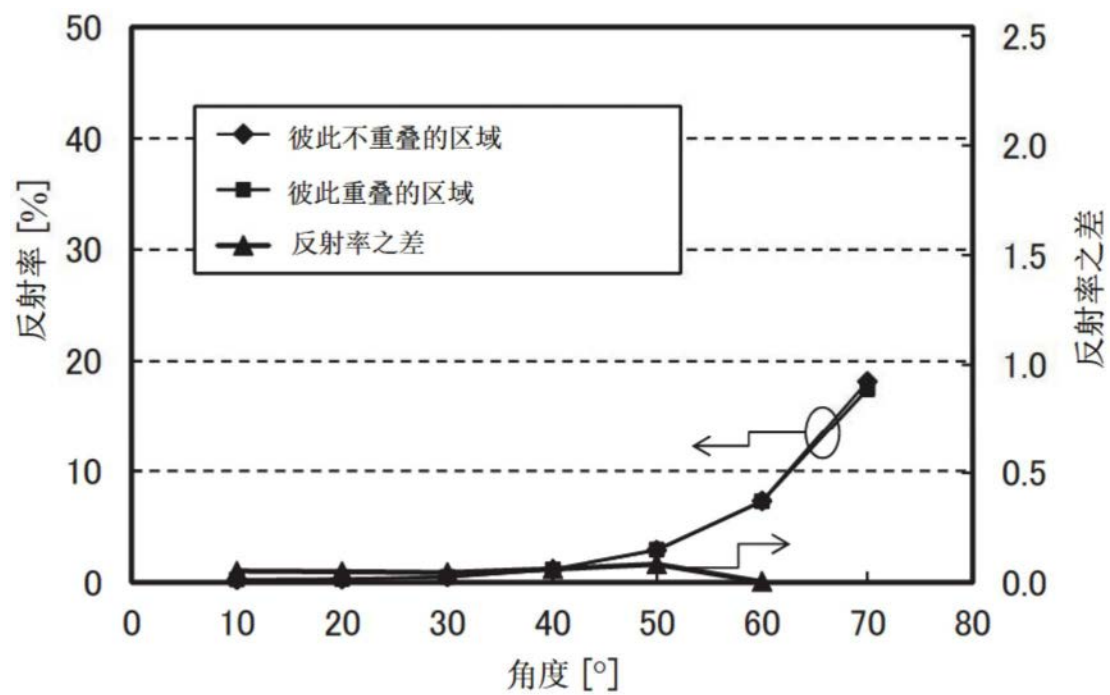


图42B