(19)中華民國智慧財產局
(12)發明說明書公開本 (11)公開編號：TW 201215511 A1
(43)公開日： 中華民國 101 (2012) 年 04 月 16 日

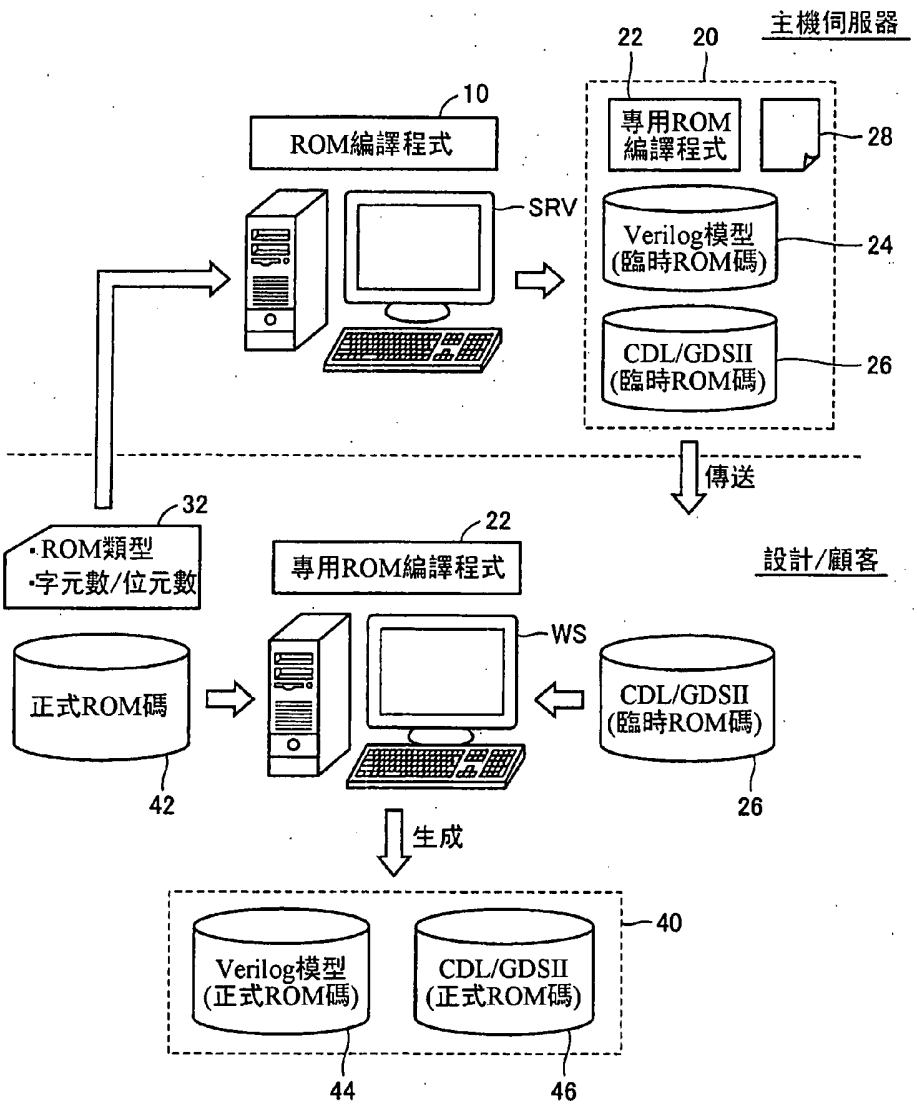
(21)申請案號：099108316 (22)申請日： 中華民國 99 (2010) 年 03 月 22 日
(51)Int. Cl.： *B41F31/04 (2006.01)* *B41F33/00 (2006.01)*
(30)優先權：2009/04/15 世界智慧財產權組織 PCT/JP2009/057565
(71)申請人：瑞薩電子股份有限公司 (日本) RENESAS ELECTRONICS CORPORATION (JP)
日本
(72)發明人：塚本美智子 TSUKAMOTO, MICHIKO (JP)；中島隆 NAKAJIMA, TAKASHI (JP)；
宮西篤史 MIYANISHI, ATSUSHI (JP)
(74)代理人：賴經臣
申請實體審查：無 申請專利範圍項數：5 項 圖式數：7 共 38 頁

(54)名稱

用以作成光罩唯讀記憶體製造用佈局圖案之系統，利用該系統製造之光罩唯讀記憶體，及用以作成光罩圖案之方法

(57)摘要

主機伺服器(SRV)伴隨臨時 ROM 碼檔案(24)及設計資訊檔案(26)之生成，而生成專用 ROM 編譯程式(22)及與專用 ROM 編譯程式(22)相關聯之中間檔案(28)。於工作站(WS)中，藉由執行專用 ROM 編譯程式(22)，而將設計資訊檔案(46)之內容變更為與正式 ROM 碼相應者。專用 ROM 編譯程式(22)被專用化成僅能變更特定之設計參數(32)及臨時 ROM 碼檔案(24)相關聯之設計資訊檔案(26)。



10：ROM 編譯程式

20：檔案集

22：專用 ROM 編譯程式

24：正式 ROM 碼檔案

26：設計資訊檔案

28：中間檔案

32：設計參數

40：CDL/GDSII(正式 ROM 碼)

42：正式 ROM 碼

44：正式 ROM 碼檔案

46：設計資訊檔案

SRV：主機伺服器

WS：工作站

(19)中華民國智慧財產局
(12)發明說明書公開本 (11)公開編號：TW 201215511 A1
(43)公開日： 中華民國 101 (2012) 年 04 月 16 日

(21)申請案號：099108316 (22)申請日： 中華民國 99 (2010) 年 03 月 22 日
(51)Int. Cl.： *B41F31/04 (2006.01)* *B41F33/00 (2006.01)*
(30)優先權：2009/04/15 世界智慧財產權組織 PCT/JP2009/057565
(71)申請人：瑞薩電子股份有限公司 (日本) RENESAS ELECTRONICS CORPORATION (JP)
日本
(72)發明人：塚本美智子 TSUKAMOTO, MICHIKO (JP)；中島隆 NAKAJIMA, TAKASHI (JP)；
宮西篤史 MIYANISHI, ATSUSHI (JP)
(74)代理人：賴經臣
申請實體審查：無 申請專利範圍項數：5 項 圖式數：7 共 38 頁

(54)名稱

用以作成光罩唯讀記憶體製造用佈局圖案之系統，利用該系統製造之光罩唯讀記憶體，及用以作成光罩圖案之方法

(57)摘要

主機伺服器(SRV)伴隨臨時 ROM 碼檔案(24)及設計資訊檔案(26)之生成，而生成專用 ROM 編譯程式(22)及與專用 ROM 編譯程式(22)相關聯之中間檔案(28)。於工作站(WS)中，藉由執行專用 ROM 編譯程式(22)，而將設計資訊檔案(46)之內容變更為與正式 ROM 碼相應者。專用 ROM 編譯程式(22)被專用化成僅能變更特定之設計參數(32)及臨時 ROM 碼檔案(24)相關聯之設計資訊檔案(26)。

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種用以作成光罩 ROM(Read Only Memory 唯讀記憶體)製造用佈局圖案之系統，利用該系統製造之光罩 ROM，及用以作成光罩圖案之方法。

【先前技術】

先前，作為非揮發性地儲存資訊之裝置，已知有光罩 ROM(Read Only Memory)。此等光罩 ROM 藉由於半導體上形成預定之電路圖案，而儲存特定之資訊(以下，亦稱作「ROM 碼」。)。此等光罩 ROM，典型而言係藉由利用記述有電路圖案之光罩對半導體基板進行曝光處理而製造。因此，有必要高效作成此等光罩上應描畫之電路圖案(以下，亦稱作「佈局圖案」。)。

作為作成此等光罩 ROM 佈局圖案之先前技術，已知有日本專利特開平 06-215070 號公報(專利文獻 1)、日本專利特開平 06-139309 號公報(專利文獻 2)及日本專利特開平 05-189521 號公報(專利文獻 3)等。

近年來，隨著資訊通信技術之急速進步，就此等光罩 ROM 而言，特別要求其開發之短期化，即縮短 TAT(Turn Around Time，準備時間)。另一方面，於搭載有光罩 ROM 之製品之開發過程中，應儲存於光罩 ROM 中之 ROM 碼經常頻繁地變更。

[先前技術文獻]

[專利文獻]

專利文獻 1：日本專利特開平 06-215070 號公報

專利文獻 2：日本專利特開平 06-139309 號公報

專利文獻 3：日本專利特開平 05-189521 號公報

【發明內容】

(發明所欲解決之問題)

於習知之作成佈局圖案之系統中，每次變更 ROM 碼時，均會產生重新作成全部佈局圖案之作業。此外，於特定之光罩 ROM 中，藉由使用上述日本專利特開平 05-189521 號公報(專利文獻 3)中所揭示之佈局圖案產生裝置，亦有可縮短 TAT 之情形。然而，對於同一半導體基板上搭載有處理器及記憶體之 SOC(Silicon On a Chip，系統單晶片)等而言，因光罩 ROM 之配置位置自身頻繁地變更，故而無法直接利用日本專利特開平 05-189521 號公報(專利文獻 3)中所揭示之佈局圖案產生裝置。

又，近年來，自資訊安全性之觀點考慮，保持 ROM 碼之機密性之要求增加。對此，採用如下步驟之情形亦增多：使用與原先之 ROM 碼不同之臨時性 ROM 碼，於進行裝置之設計開發之後，在最終步驟中變更為原先之 ROM 碼，從而決定佈局圖案。

然而，於習知作成佈局圖案之系統中，不能夠充分應對上

述之步驟。

本發明係用以解決上述課題而完成者，其目的在於提供一種可在保持光罩 ROM 中應儲存之碼之機密性之同時，作成光罩 ROM 佈局圖案之系統。又，本發明之另一目的在於提供一種藉由此等系統製造之光罩 ROM。進而，本發明之又一目的在於提供一種用以作成佈局圖案之方法，其可在保持光罩 ROM 中應儲存之碼之機密性之同時，作成光罩 ROM 之佈局圖案。

(解決問題之手段)

依照本發明之一態樣，係提供一種用以作成光罩 ROM 製造用佈局圖案之系統。本系統包括第 1 資訊處理裝置與第 2 資訊處理裝置。第 1 資訊處理裝置包括：用以接受欲製造之光罩 ROM 之設計參數之模組；以及用以生成第 1 碼之模組。第 1 碼係與儲存於欲製造之光罩 ROM 中之第 2 碼相獨立而規定。本系統更包括：用以生成與第 1 碼對應之第 1 設計資訊之模組；以及用以輸出存儲有指令之程式檔案之模組。於程式檔案中，賦予有表示第 1 碼及第 1 設計資訊之間相關聯之識別資訊。若儲存於程式檔案中之指令藉由第 2 資訊處理裝置而執行，則第 2 資訊處理裝置構成為包括以下之模組。以下之模組包括：用以接受第 2 碼之模組；根據第 1 碼及第 1 設計資訊，用以生成與第 2 碼對應之第 2 設計資訊之模組；以及根據識別資訊，於相關聯之第 1 碼及第 1

設計資訊不存在之情形時，禁止第 2 設計資訊之生成之模組。

較佳為，用以生成第 1 碼之模組係隨機決定第 1 碼。

較佳為，第 1 資訊處理裝置與第 2 資訊處理裝置，係可資料通信地網路連接，第 1 資訊處理裝置將第 1 碼、第 1 設計資訊及程式檔案，經由網路向第 2 資訊處理裝置傳送。

依照本發明之其他態樣，係提供一種利用上述系統製造之光罩 ROM。

依照本發明之進而其他態樣，係提供一種利用包括第 1 資訊處理裝置及第 2 資訊處理裝置之系統，用以作成光罩 ROM 製造用佈局圖案之方法。本方法包括：藉由第 1 資訊處理裝置，接受欲製造之光罩 ROM 之設計參數之步驟；以及藉由第 1 資訊處理裝置生成第 1 碼之步驟。第 1 碼係與儲存於欲製造之光罩 ROM 中之第 2 碼相獨立而規定。本方法更包括：藉由第 1 資訊處理裝置，生成與第 1 碼對應之第 1 設計資訊之步驟；以及藉由第 1 資訊處理裝置，輸出儲存有指令之程式檔案之步驟。程式檔案中，賦予有表示第 1 碼及第 1 設計資訊之間相關聯之識別資訊。本方法更包括：藉由第 2 資訊處理裝置執行儲存於程式檔案中之指令之步驟；藉由第 2 資訊處理裝置接受第 2 碼之步驟；藉由第 2 資訊處理裝置，根據第 1 碼及第 1 設計資訊，生成與第 2 碼對應之第 2 設計資訊之步驟；以及藉由第 2 資訊處理裝置，根據識別

資訊，於相關聯之第 1 碼及第 1 設計資訊不存在之情形時，禁止第 2 設計資訊之生成之步驟。

(發明效果)

根據本發明，可於保持光罩 ROM 中應儲存之碼之機密性之同時，作成光罩 ROM 之佈局圖案。

【實施方式】

一邊參照圖式一邊詳細說明本發明之實施形態。此外，對圖中之相同或相當部分附上相同符號不重複其說明。

<製品設計流程>

首先，為容易理解其定位，於說明依照本實施形態用以作成光罩 ROM 製造用佈局圖案之系統之前，對包括半導體晶片在內之一般性製品設計流程進行說明。此外，圖 1 所示之製品設計流程，表示從顧客接收有關特定之半導體晶片之要求，晶片製造者設計開發出包括光罩 ROM 在內之一連串半導體晶片之情形的處理程序。

圖 1 係表示依照本發明之實施形態之一般性製品設計流程之概略圖。參照圖 1，首先，進行有關包括以顧客為對象之半導體晶片在內之製品整體之系統設計(步驟 S2)。更具體而言，決定輸入、輸出資料之內容及邏輯之內容等。

於該系統設計結束時，顧客或晶片製造者進行邏輯設計及驗證(步驟 S4)。該步驟亦被稱作暫存器轉移層次(RTL:Register Transfer Level)，其係著眼於硬體暫存器與布

林邏輯電路之間之資料收發，而設計作為對象之半導體晶片中之電路動作。繼而，晶片製造者進行將複數個邏輯設計彙集於一個半導體晶片之邏輯合成(步驟 S6)。

繼而，晶片製造者進行與步驟 S6 中合成之邏輯相應之測試設計(步驟 S8)。更具體而言，使用掃描方法或 BIST(Built In Self-Test，內建自我測試)方法等，設計故障檢測率高之測試圖案。繼而，晶片製造者進行決定基板上之佈局之佈局設計(步驟 S10)。

於上述一連串設計結束時，晶片製造者進行簽出驗證(步驟 S12)。該簽出驗證中對最終之邏輯功能及時序進行驗證。典型而言，該簽出驗證係利用靜態時序分析(STA：Static Timing Analysis)、信號完整性(Signal Integrity)分析及實際負載模擬等。

於簽出驗證結束時，晶片製造者進行佈局驗證(步驟 S14)。該佈局驗證中對光罩之佈局圖案進行驗證。典型而言，該佈局驗證執行 DRC(Design Rule Checking，設計規則檢查)驗證及 LVS(Layout Versus Schematic，佈局與線路對比)。DRC 驗證中，對是否滿足根據製造裝置之制約所決定之幾何學上的設計規則進行驗證。又，LVS 驗證中，對在邏輯設計及電路設計階段作成之元件及元件間之電性連接，於佈局設計時是否正確安裝進行驗證。

經過上述驗證步驟，作成實際之光罩(步驟 S16)。

然而，上述之步驟 S2～S14 之步驟係於電腦上實現。此等步驟之中，就步驟 S6～S14 而言，要預先準備零件庫 LIB，並於逐次參照該零件庫 LIB 之同時，執行各種處理。該零件庫 LIB 中與記憶體有關者，包括 RAM(Random Access Memory，隨機存取記憶體)庫及 ROM 庫。

與此等記憶體有關之設計程序，首先，顧客或晶片製造者進行記憶體種類之研究(步驟 S30)。繼而，顧客或晶片製造者，針對每個所需的記憶體種類而進行決定其容量等之記憶體指定(步驟 S32)。繼而，顧客或晶片製造者根據已決定之設計參數，使用 RAM 編譯程式及 ROM 編譯程式，分別生成 RAM 庫及 ROM 庫(步驟 S34 及 S36)。

<概要>

依照本實施形態用以作成光罩 ROM 製造用佈局圖案之系統，主要係用於圖 1 所示之步驟 S36 之有關 ROM 庫之處理。更具體而言，於依照本實施形態之系統中，為應對欲提高顧客保有之 ROM 碼之機密性之要求等，使用臨時性 ROM 碼(以下亦稱作「臨時 ROM 碼」)，進行由晶片製造者進行之簽出驗證(圖 1 所示之步驟 S12)、及佈局驗證(圖 1 所示之步驟 S14)，同時於一連串設計及驗證結束之時點，將臨時 ROM 碼變更為顧客保有之原先之 ROM 碼(以下稱「源 ROM 碼」。)。並且，藉由根據以該經變更之 ROM 碼為基礎而設計之資訊，作成光罩。

藉由採用此等構成，能夠提高關於源 ROM 碼之對於顧客以外之其他人之資訊安全功能。進而，ROM 碼即使變更，亦不須重新進行已進行之製品設計流程之步驟，故而可縮短伴隨碼變更之 TAT。

<系統構成>

圖 2 係表示依照本發明之實施形態之系統之概略構成的圖。參照圖 2，典型而言，依照本實施形態之系統包含：設置於晶片製造者側之主機伺服器 SRV 及工作站 WS1，及設置於顧客側之工作站 WS2-1、WS2-2、……。主機伺服器 SRV 及工作站 WS1、WS2-1、WS2-2、……(以下總稱為「工作站 WS」)，係互相之間可資料通信地連接之資訊處理裝置。此外，主機伺服器 SRV 與工作站 WS1 之間，典型而言係經由公司內部 LAN(local area network，區域網路)而可資料通信地連接，主機伺服器 SRV 與工作站 WS2-1、WS2-2、……之間，典型而言係經由網際網路等網路 NW 而可資料通信地連接。此外，工作站 WS2-1、WS2-2、……之各個係假定設置於彼此獨立之顧客側。亦可取而代之，於晶片製造者自身直接製造並銷售包括半導體晶片之製品等之情形等時，於顧客側不存在工作站 WS。

<硬體構成>

圖 3 係表示於圖 2 所示之主機伺服器 SRV 及工作站 WS 之硬體構成的概略構成圖。圖 3 中，雖表示了主機伺服器

SRV 及工作站 WS 藉由通用之電腦而實現之構成，但亦可使用專用硬體。

參照圖 3，主機伺服器 SRV 包括本體部 101、作為顯示部之監視器 102、作為輸入部之鍵盤 103 及滑鼠 104。監視器 102、鍵盤 103 及滑鼠 104 係連接於本體部 101。

本體部 101 包含作為運算部之 CPU(Central Processing Unit，中央處理單元)105、作為儲存部之記憶體 106 及固定碟片 107、通信介面 109、作為資料讀取裝置之 FD(Flexible Disk，軟性磁碟)驅動裝置 111 及 CD-ROM(Compact Disk-Read Only Memory，緊密光碟-唯讀記憶體)驅動裝置 113。此等各部藉由匯流排而互相連接。

主機伺服器 SRV 中，典型而言，CPU105 利用記憶體 106 等之電腦硬體執行程式，藉此提供下述各種功能。一般而言，此等程式儲存於 FD112 或 CD-ROM114 等儲存媒體中，或藉由網路等流通。並且，此等程式藉由 FD 驅動裝置 111 或 CD-ROM 驅動裝置 113 等自儲存媒體中讀取，或藉由通信介面 109 接收，並儲存於固定碟片 107。進而，此等程式自固定碟片 107 而讀出至記憶體 106 中，並藉由 CPU105 執行。

此外，CPU105 亦有時將作為電腦作業系統(OS，Operating System)之一部分而提供之程式模組中，讀出所需模組以預定之排列及/或時序並執行處理，藉此實現由主機伺服器

SRV 所提供之全部或一部分功能。於此情形時，在與本發明有關之程式自身中並不包含如上述之模組，取而代之而包含用以利用由 OS 提供之如上述之模組之指令。

CPU105 係進行各種數值邏輯運算之處理器，藉由依序執行程式化之指令，而執行如下述之處理。記憶體 106 係根據 CPU105 之程式執行而儲存各種資訊。

監視器 102 顯示 CPU105 輸出之各種資訊。監視器 102，作為一例，係由 LCD(Liquid Crystal Display，液晶顯示器)或 CRT(Cathode Ray Tube，陰極射線管)等構成。

滑鼠 104 接受來自用戶之與點擊或拖曳等動作相應之指令。鍵盤 103 接受來自用戶之與輸入鍵相應之指令。

通信介面 109 係於工作站 WS 或其他主機伺服器 SRV 等之間進行資料通信。

關於工作站 WS 之硬體構成，因與主機伺服器 SRV 相同，故詳細說明不再重複。

<整體功能構成>

圖 4 係用以說明依照本發明之實施形態之系統中之處理概要的圖。此外，圖 4 中例示晶片製造者之設計部門及顧客均參與設計開發之情形。

參照圖 4，首先，主機伺服器 SRV 接受欲製造之光罩 ROM 之設計參數 32。即，顧客將自身要求之有關光罩 ROM 之(1)ROM 類型(種類)及(2)Word(字元)數/Bit(位元)數等，傳送

至主機伺服器 SRV(晶片製造者)。主機伺服器 SRV 中可執行地安裝有 ROM 編譯程式 10。藉由執行該 ROM 編譯程式 10，根據所輸入之設計參數 32 而生成臨時 ROM 碼檔案 24。於該臨時 ROM 碼檔案 24 中，儲存有與顧客欲儲存於光罩 ROM 中之 ROM 碼(正式 ROM 碼)相獨立而規定之臨時 ROM 碼。該臨時 ROM 碼較佳為隨機決定。此為用以於簽出驗證及佈局驗證中提高驗證範圍。即，若將「0」或「1」之連續位元串作為臨時 ROM 碼而生成，則會有無法發現邏輯設計上之錯誤、佈局上之錯誤及電路連接上之錯誤等情形。

更具體而言，若臨時 ROM 碼全部為「0」或「1」，則由不同位址輸出之結果將變為相同結果，從而無法提高驗證範圍。相對於此，藉由隨機設定臨時 ROM 碼，若位址不同，則輸出之期待值不同，由此可提高驗證範圍。

又，若臨時 ROM 碼全部為「0」或「1」，則與 ROM 碼對應之佈局單一化(或存在接點，或不存在接點)。因此，會有無法利用接點有無之組合而發現佈局上之錯誤之情形。相對於此，藉由隨機設定臨時 ROM 碼，而使得佈局之組合多樣化，可提高發現佈局上之錯誤之機率。

同樣地，若臨時 ROM 碼全部為「0」或「1」，則網表單一化，因而有無法發現電路連接上之錯誤之情形。相對於此，藉由隨機設定臨時 ROM 碼，而使得網表多樣化，從而可提高發現電路連接上之錯誤之機率。

此外，該臨時 ROM 碼，典型而言，以邏輯模擬器中使用之硬體描述語言(Verilog HDL)而記述(圖 4 所示之「Verilog 模型」)。該臨時 ROM 碼檔案 24 之內容之一例為如下所示。

```
//BRMA24P2:8 bits,1024 words
@0 FE
@1 AE
@2 BB
……
```

上述之記述之第 1 列中，定義賦予臨時 ROM 碼檔案 24 之模組名、Bit 數及 Word 數。繼而，第 2 列以後，緊隨「@」之數字表示應儲存之光罩 ROM 上之位址，進而其後之「FE」之記述表示應儲存之光罩 ROM 碼。

又，主機伺服器 SRV 生成與生成之臨時 ROM 碼對應之設計資訊檔案 26。該設計資訊檔案 26 包含：記述關於元件之電性連接狀態之電路設計資料(CDL：Circuit Design Language，電路設計語言)、記述關於元件之幾何學位置之佈局設計資料(GDSII：Graphical Data System II)。

進而，主機伺服器 SRV 伴隨上述臨時 ROM 碼檔案 24 及設計資訊檔案 26 之生成，而生成專用 ROM 編譯程式 22 及與專用 ROM 編譯程式 22 相關聯之中間檔案 28。如下所述，該專用 ROM 編譯程式 22 係一種程式，且為於工作站 WS 上用以生成正式 ROM 碼檔案 44 及與正式 ROM 碼對應之設

計資訊檔案 46。又，中間檔案 28 係表示與對應之專用 ROM 編譯程式 22 同時生成之臨時 ROM 碼檔案 24 及設計資訊檔案 26 之間相互關聯。即，包含於中間檔案 28 之識別資訊，係當在工作站 WS 上執行專用 ROM 編譯程式 22 時，用於將其內容之可變更範圍，僅限定於與該專用 ROM 編譯程式 22 同時生成之特定臨時ROM碼檔案24及設計資訊檔案26。

如上述生成之檔案集 20(專用 ROM 編譯程式 22、中間檔案 28、正式 ROM 碼檔案 44 及設計資訊檔案 46)，係經由網路而向與設計參數 32 之輸入源對應之工作站 WS 傳送。該檔案集 20，典型而言，係向設置於晶片製造者之設計部門之工作站 WS 及/或設置於顧客側之工作站 WS 傳送。

設置於晶片製造者設計部門之工作站 WS，根據自主機伺服器 SRV 傳送來之設計資訊檔案 46，執行簽出驗證及佈局驗證等。

另一方面，設置於顧客側之工作站 WS 執行專用 ROM 編譯程式 22，將設計資訊檔案 46 之內容變更為與正式 ROM 碼對應者。即，藉由工作站 WS 執行專用 ROM 編譯程式 22，從而工作站 WS 接受正式 ROM 碼 42 之同時，將自主機伺服器 SRV 接收之臨時 ROM 碼所對應之設計資訊檔案 26，變更為與正式 ROM 碼 42 對應之設計資訊檔案 46 並輸出。此時，執行專用 ROM 編譯程式 22 之工作站 WS，可同時輸出正式 ROM 碼檔案 44。

又，執行專用 ROM 編譯程式 22 之工作站 WS，於不存在與該專用 ROM 編譯程式 22 相關聯之臨時 ROM 碼檔案 24 及設計資訊檔案 26 之情形時，禁止生成上述設計資訊檔案 46。即，專用 ROM 編譯程式 22 專用化為僅可變更特定之設計參數 32 及臨時 ROM 碼(臨時 ROM 碼檔案 24 之內容)相關聯之設計資訊檔案 26。此外，執行專用 ROM 編譯程式 22 之工作站 WS，係參照賦予至執行中之專用 ROM 編譯程式 22 中、且包含於中間檔案 28 之識別資訊，特別規定對象之設計資訊檔案 26。藉由此等專用化處理，可避免生成基於不同參數、不同版本及不同正式 ROM 碼之設計資訊檔案 46。

作為進行此等專用化之典型方法，於依照本實施形態之系統中，使用上述中間檔案 28 中所包含之識別資訊。更具體而言，於中間檔案 28 中記述有與對應之專用 ROM 編譯程式 22 相關聯之模組名之列表。又，臨時 ROM 碼檔案 24 及設計資訊檔案 26 中，亦附加有各自生成時之模組名。此外，該模組名於依照本實施形態之系統中較佳為唯一值。並且，於工作站 WS 執行專用 ROM 編譯程式 22 時，首先，係參照對應之中間檔案 28，而判斷是否存在與記述於其中之模組名對應之臨時 ROM 碼檔案 24 及設計資訊檔案 26。並且，只有在雙方檔案均存在之情形時，可執行上述之正式 ROM 碼 42 之接受處理及設計資訊檔案 46 之生成處理。

<資訊安全>

如上所述，藉由將專用 ROM 編譯程式 22 自安裝於主機伺服器 SRV 之 ROM 編譯程式 10 分離，並發送至各個工作站 WS，可提高資訊安全功能。更具體之實施方法為，亦可代替將主機伺服器 SRV 設置於晶片製造者側之構成，而設置於供應商側。並且，正式 ROM 碼儲存於晶片製造者側之安全區域或顧客側較佳。

即，藉由將 ROM 編譯程式 10 及正式 ROM 碼之儲存場所物理性隔離，而可提高與正式 ROM 碼相關之資訊安全功能。

<功能方塊圖>

圖 5 係依照本發明之實施形態之主機伺服器 SRV 之功能方塊圖。圖 6 係依照本發明之實施形態之工作站 WS 之功能方塊圖。

參照圖 5，主機伺服器 SRV 中，作為其控制結構係包括：輸入模組 202、臨時碼生成模組 204、語言轉換模組 206、中間檔案生成模組 208、專用 ROM 編譯程式輸出模組 210、佈局設計資料生成模組 212、電路設計資料生成模組 214 及傳送模組 216。

輸入模組 202 接受與欲製造之光罩 ROM 相關之 ROM 類型(種類)及 Word 數/Bit 數等設計參數。

臨時碼生成模組 204 隨機決定與經由輸入模組 202 而設定之設計參數相應之 ROM 碼，且作為臨時 ROM 碼輸出。

語言轉換模組206係將藉由臨時碼生成模組204所生成之臨時ROM碼，轉換為以硬體描述語言(Verilog HDL)表示之資料，且作為臨時ROM碼檔案而向傳送模組216輸出。

中間檔案生成模組208生成包含附加於臨時ROM碼檔案24之模組名之識別資訊的中間檔案。專用ROM編譯程式輸出模組210，係將賦予有藉由中間檔案生成模組208而生成之中間檔案的專用ROM編譯程式，向傳送模組216輸出。

佈局設計資料生成模組212，係生成與藉由臨時碼生成模組204而生成之臨時ROM碼對應的佈局設計資料，並向傳送模組216輸出。又，電路設計資料生成模組214，係生成與藉由臨時碼生成模組204而生成之臨時ROM碼對應的電路設計資料，並向傳送模組216輸出。

傳送模組216回應來自任一個工作站WS之要求，以傳送於上述各部所生成之臨時ROM碼檔案、專用ROM編譯程式、中間檔案、佈局設計資料及電路設計資料。

工作站WS藉由執行自主機伺服器SRV傳送之專用ROM編譯程式，而實現如圖6所示之控制結構。參照圖6，於工作站WS中，作為其控制結構包括：輸入模組302、語言轉換模組304、佈局設計資料變更模組306、電路設計資料變更模組308及監視模組310。

輸入模組302接受應儲存於欲製造之光罩ROM之正式ROM碼。

語言轉換模組 304 係將經由輸入模組 302 而輸入之正式 ROM 碼，轉換為以硬體描述語言(Verilog HDL)表示之資料，並作為正式 ROM 碼檔案輸出。

佈局設計資料變更模組 306 對於自主機伺服器 SRV 接收之佈局設計資料，進行與經由輸入模組 302 而輸入之正式 ROM 碼相應之變更，藉此生成與正式 ROM 碼對應之佈局設計資料。同樣地，電路設計資料變更模組 308 對於自主機伺服器 SRV 接收之電路設計資料，進行與經由輸入模組 302 而輸入之正式 ROM 碼相應之變更，藉此生成與正式 ROM 碼對應之電路設計資料。

監視模組 310 係於對應之工作站 WS 中，監視與執行中之專用 ROM 編譯程式相關聯之臨時 ROM 碼檔案及與該臨時 ROM 碼對應之設計資訊檔案(佈局設計資料及電路設計資料)之存在。並且，當任一個檔案不存在時，禁止語言轉換模組 304、佈局設計資料變更模組 306 及電路設計資料變更模組 308 之生成處理。

<處理程序>

圖 7 係表示依照本發明之實施形態之系統中處理程序之流程圖。圖 7 所示之步驟，係藉由主機伺服器 SRV 或工作站 WS 之 CPU 而執行。

參照圖 7，主機伺服器 SRV 之 CPU105，係接受與欲製造之光罩 ROM 相關之 ROM 類型(種類)及 Word 數/Bit 數等設

計參數(步驟 S100)。此時，顧客側或晶片製造者側之用戶，對於主機伺服器 SRV 輸入所需之設計參數。

繼而，主機伺服器 SRV 之 CPU105 隨機決定與所輸入之設計參數相應之 ROM 碼，並作為臨時 ROM 碼檔案輸出(步驟 S102)。此時，主機伺服器 SRV 之 CPU105，預先決定附加在臨時 ROM 碼檔案之模組名。進而，主機伺服器 SRV 之 CPU105，係生成包含附加在臨時 ROM 碼檔案之模組名等識別資訊的中間檔案(步驟 S104)。

又，主機伺服器 SRV 之 CPU105，生成與步驟 S102 中所決定之臨時 ROM 碼對應之佈局設計資料(步驟 S106)，同時，生成與臨時 ROM 碼對應之電路設計資料(步驟 S108)。

最終，主機伺服器 SRV 之 CPU105，係將步驟 S102 中所生成之臨時 ROM 碼檔案、步驟 S106 中所生成之佈局設計資料、步驟 S108 中所生成之電路設計資料、步驟 S104 中所生成之中間檔案、及專用 ROM 編譯程式，向工作站 WS 傳送(步驟 S110)。

當工作站 WS 之 CPU105 自主機伺服器 SRV 接收包含臨時 ROM 碼檔案等資料集時，將該等儲存於記憶體 106 或固定碟片 107 中(步驟 S112)。

繼而，工作站 WS 之 CPU105 判斷是否已指示專用 ROM 編譯程式之執行(步驟 S114)。若未指示專用 ROM 編譯程式之執行(步驟 S114 中為 NO(否))，則重複步驟 S114 之處理。

另一方面，若已指示專用ROM編譯程式之執行(步驟S114中之YES(是))，則工作站WS之CPU105，係判斷與執行中之專用ROM編譯程式相關聯之臨時ROM碼檔案及與該臨時ROM碼對應之設計資訊檔案(佈局設計資料及電路設計資料)是否存在(步驟S116)。若與執行中之專用ROM編譯程式相關聯之臨時ROM碼檔案及與該臨時ROM碼對應之設計資訊檔案中之任一個不存在(步驟S116中為NO)，則中止執行專用ROM編譯程式。

相對於此，若與執行中之專用ROM編譯程式相關聯之臨時ROM碼檔案及與該臨時ROM碼對應之設計資訊檔案均存在(步驟S116為YES)，則工作站WS之CPU105，判斷正式ROM碼是否已輸入(步驟S118)。若正式ROM碼尚未輸入(步驟S118中為NO)，則重複步驟S118之處理。

相對於此，若正式ROM碼已輸入(步驟S118中為YES)，則工作站WS之CPU105將所輸入之正式ROM碼，轉換為以硬體描述語言表示之資料，並作為正式ROM碼檔案輸出(步驟S120)。繼而，工作站WS之CPU105對於自主機伺服器SRV接收之佈局設計資料，進行與所輸入之正式ROM碼相應之變更，藉此生成與正式ROM碼對應之佈局設計資料(步驟S122)。又，工作站WS之CPU105對於自主機伺服器SRV接收之電路設計資料，進行與所輸入之正式ROM碼相應之變更，藉此生成與正式ROM碼對應之電路設計資料(步

驟 S124)。至此，處理結束。

<作用效果>

根據依照本發明之實施形態之系統，生成與正式 ROM 碼對應之設計資訊檔案之編譯程式，自生成與欲製造之光罩 ROM 之設計參數相應之設計資訊檔案的編譯程式分離。即，保有源 ROM 碼之用戶以外之開發者無需對正式 ROM 碼進行存取，便可進行一連串設計開發。因此，可提高對於源 ROM 碼之資訊安全功能。

又，根據依照本發明之實施形態之系統，即使 ROM 碼變更，亦無需重複變更前所進行之步驟。因此，可縮短 ROM 碼變更時之 TAT。

本次揭示之實施形態不應認為已示例所有部分且受其限制。本發明之範圍並非為上述之說明，而藉由申請專利範圍表示，且包含與申請專利範圍相等之意義及範圍內之所有變更。

【圖式簡單說明】

圖 1 係表示依照本發明之實施形態之一般性製品設計流程之概略圖。

圖 2 係表示依照本發明之實施形態之系統之概略構成的圖。

圖 3 係表示圖 2 所示之主機伺服器及工作站之硬體構成的概略構成圖。

圖 4 係用以說明依照本發明之實施形態之系統中之處理

概要的圖。

圖 5 係依照本發明之實施形態之主機伺服器之功能方塊圖。

圖 6 係依照本發明之實施形態之工作站之功能方塊圖。

圖 7 係表示依照本發明之實施形態之系統中之處理程序的流程圖。

【主要元件符號說明】

10	ROM 編譯程式
20	檔案集
22	專用 ROM 編譯程式
24	正式 ROM 碼檔案
26	設計資訊檔案
28	中間檔案
32	設計參數
40	CDL/GDSII(正式 ROM 碼)
42	正式 ROM 碼
44	正式 ROM 碼檔案
46	設計資訊檔案
101	本體部
102	監視器
103	鍵盤
104	滑鼠

105	CPU
106	記憶體
107	固定碟片
109	通信介面
111	FD 驅動裝置
112	FD
113	CD-ROM 驅動裝置
114	CD-ROM
202	輸入模組
204	臨時碼生成模組
206	語言轉換模組
208	中間檔案生成模組
210	編譯程式輸出模組
212	佈局設計資料生成模組
214	電路設計資料生成模組
216	傳送模組
302	輸入模組
304	語言轉換模組
306	佈局設計資料變更模組
308	電路設計資料變更模組
310	監視模組
LAN	區域網路

LIB	零件庫
NW	網路
SRV	主機伺服器
WS、WS1、WS2-1、WS2-2	工作站

201215511

發明專利說明書

（本說明書格式、順序，請勿任意更動，※記號部分請勿填寫）

※申請案號：099108316

※申請日：99/03/22　　※IPC分類：B41F 31/04 (2006.01)
B41F 33/00 (2006.01)

一、發明名稱：（中文/英文）

用以作成光罩唯讀記憶體製造用佈局圖案之系統，利用該系統製造之光罩唯讀記憶體，及用以作成光罩圖案之方法

二、中文發明摘要：

主機伺服器(SRV)伴隨臨時 ROM 碼檔案(24)及設計資訊檔案(26)之生成，而生成專用 ROM 編譯程式(22)及與專用 ROM 編譯程式(22)相關聯之中間檔案(28)。於工作站(WS)中，藉由執行專用 ROM 編譯程式(22)，而將設計資訊檔案(46)之內容變更為與正式 ROM 碼相應者。專用 ROM 編譯程式(22)被專用化成僅能變更特定之設計參數(32)及臨時 ROM 碼檔案(24)相關聯之設計資訊檔案(26)。

三、英文發明摘要：

七、申請專利範圍：

1.一種用以作成光罩唯讀記憶體製造用佈局圖案之系統，其包括：

第 1 資訊處理裝置(SRV)；以及

第 2 資訊處理裝置(WS)；

上述第 1 資訊處理裝置包括：

模組(202)，其用以接受欲製造之光罩唯讀記憶體之設計參數；

模組(204)，其用以生成第 1 碼，

上述第 1 碼係與儲存於上述欲製造之光罩唯讀記憶體中之第 2 碼相獨立而規定；

模組(212，214)，其用以生成與上述第 1 碼對應之第 1 設計資訊；以及

模組(210)，其用以輸出儲存有指令之程式檔案；

於上述程式檔案中，賦予有表示上述第 1 碼及上述第 1 設計資訊之間相關聯之識別資訊；

若儲存於上述程式檔案中之上述指令，藉由上述第 2 資訊處理裝置而執行，則上述第 2 資訊處理裝置構成為包括以下之模組，上述以下之模組包括：

模組(302)，其用以接受上述第 2 碼；

模組(306，308)，其根據上述第 1 碼及上述第 1 設計資訊，用以生成與上述第 2 碼對應之第 2 設計資訊；以及

模組(310)，其根據上述識別資訊，於相關聯之上述第 1 碼及上述第 1 設計資訊不存在之情形時，禁止上述第 2 設計資訊之生成。

2.如申請專利範圍第 1 項之系統，其中，用以生成上述第 1 碼之模組係隨機決定上述第 1 碼。

3.如申請專利範圍第 1 項之系統，其中，上述第 1 資訊處理裝置與上述第 2 資訊處理裝置，係可資料通信地網路連接，

上述第 1 資訊處理裝置將上述第 1 碼、上述第 1 設計資訊及上述程式檔案，經由網路向上述第 2 資訊處理裝置傳送。

4.一種光罩唯讀記憶體，其係利用申請專利範圍第 1 項之系統製造。

5.一種用以作成光罩唯讀記憶體製造用佈局圖案之方法，其係利用包括第 1 資訊處理裝置(SRV)及第 2 資訊處理裝置(WS)之系統作成上述佈局圖案者，其包括：

步驟(S100)，其藉由上述第 1 資訊處理裝置，接受欲製造之光罩唯讀記憶體之設計參數；

步驟(S102)，其藉由上述第 1 資訊處理裝置生成第 1 碼，上述第 1 碼係與儲存於上述欲製造之光罩唯讀記憶體中之第 2 碼相獨立而規定；

步驟(S106，S108)，其藉由上述第 1 資訊處理裝置，生成與上述第 1 碼對應之第 1 設計資訊；

步驟(S110)，其藉由上述第 1 資訊處理裝置，輸出儲存有指令之程式檔案，於上述程式檔案中，賦予有表示上述第 1 碼及上述第 1 設計資訊之間相關聯之識別資訊；

步驟(S114)，其藉由上述第 2 資訊處理裝置，執行儲存於上述程式檔案中之上述指令；

步驟(S118)，其藉由上述第 2 資訊處理裝置接受上述第 2 碼；

步驟(S122)，其藉由上述第 2 資訊處理裝置，根據上述第 1 碼及上述第 1 設計資訊，生成與上述第 2 碼對應之第 2 設計資訊；以及

步驟(S116)，其藉由上述第 2 資訊處理裝置，根據上述識別資訊，於相關聯之上述第 1 碼及上述第 1 設計資訊不存在之情形時，禁止上述第 2 設計資訊之生成。

八、圖式：

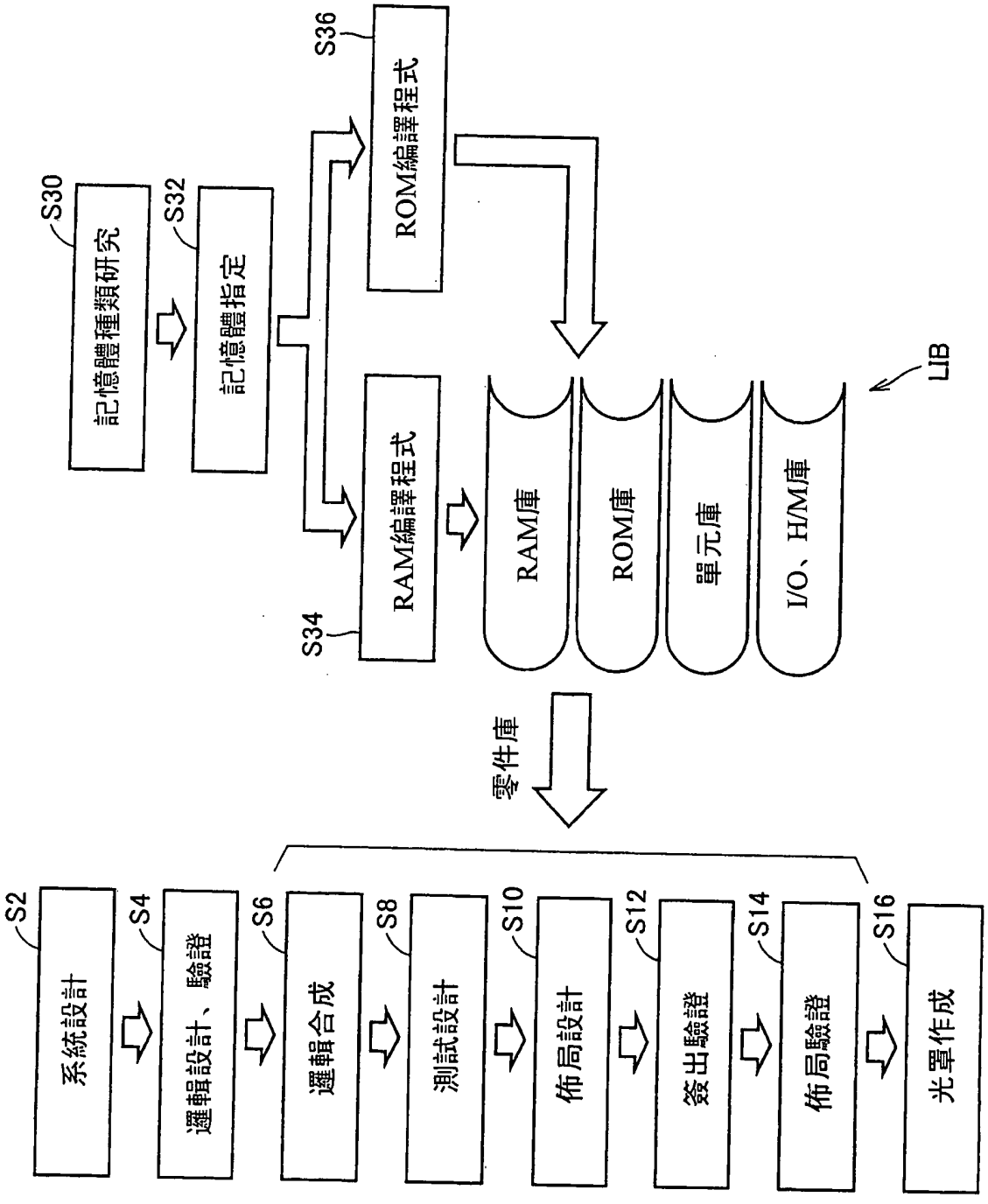

S30
記憶體種類研究
S32
記憶體指定
S36
ROM編譯程式
S34
RAM編譯程式
RAM庫
ROM庫
單元庫
I/O、H/M庫
LIB
零件庫
S2
系統設計
S4
邏輯設計、驗證
S6
邏輯合成
S8
測試設計
S10
佈局設計
S12
簽出驗證
S14
佈局驗證
S16
光罩作成

圖1

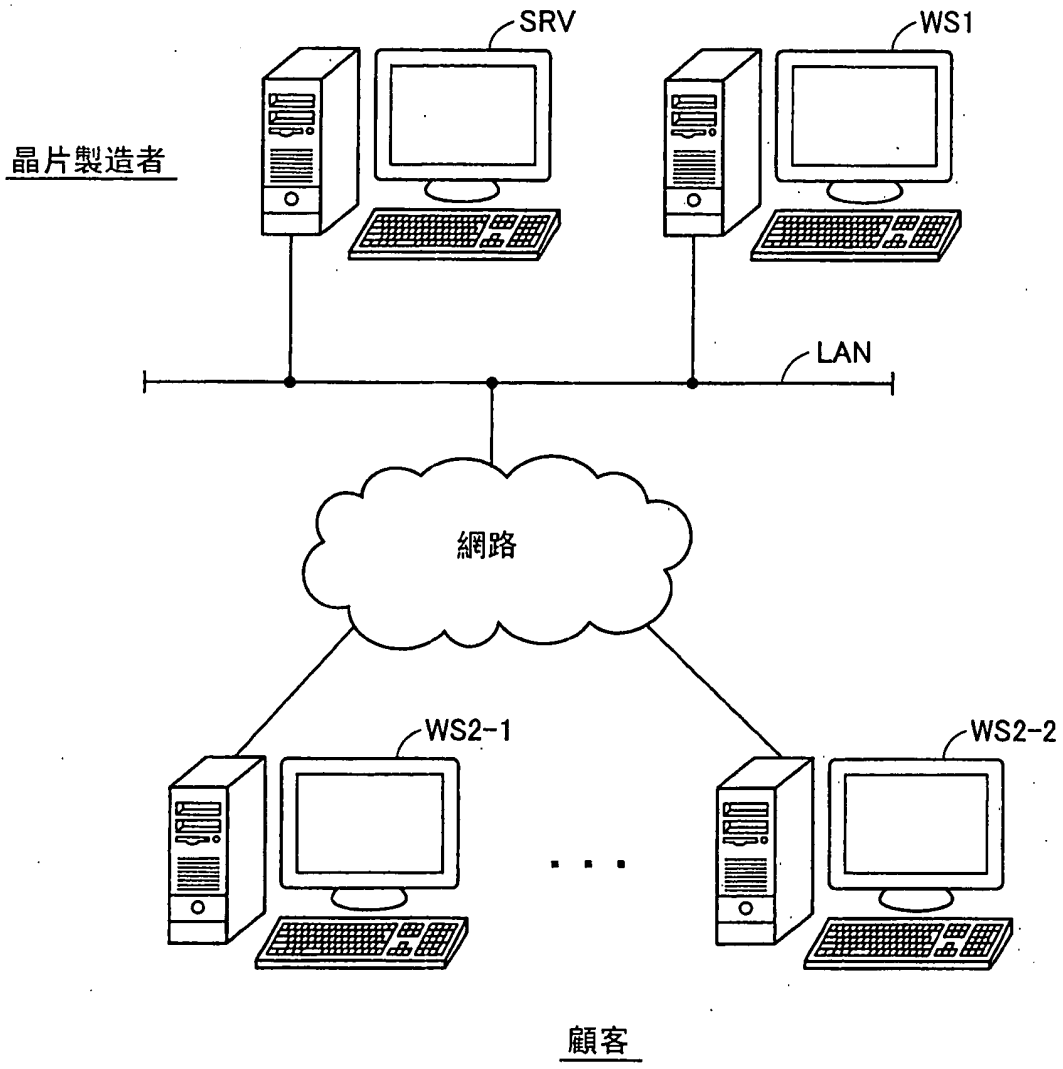


圖2

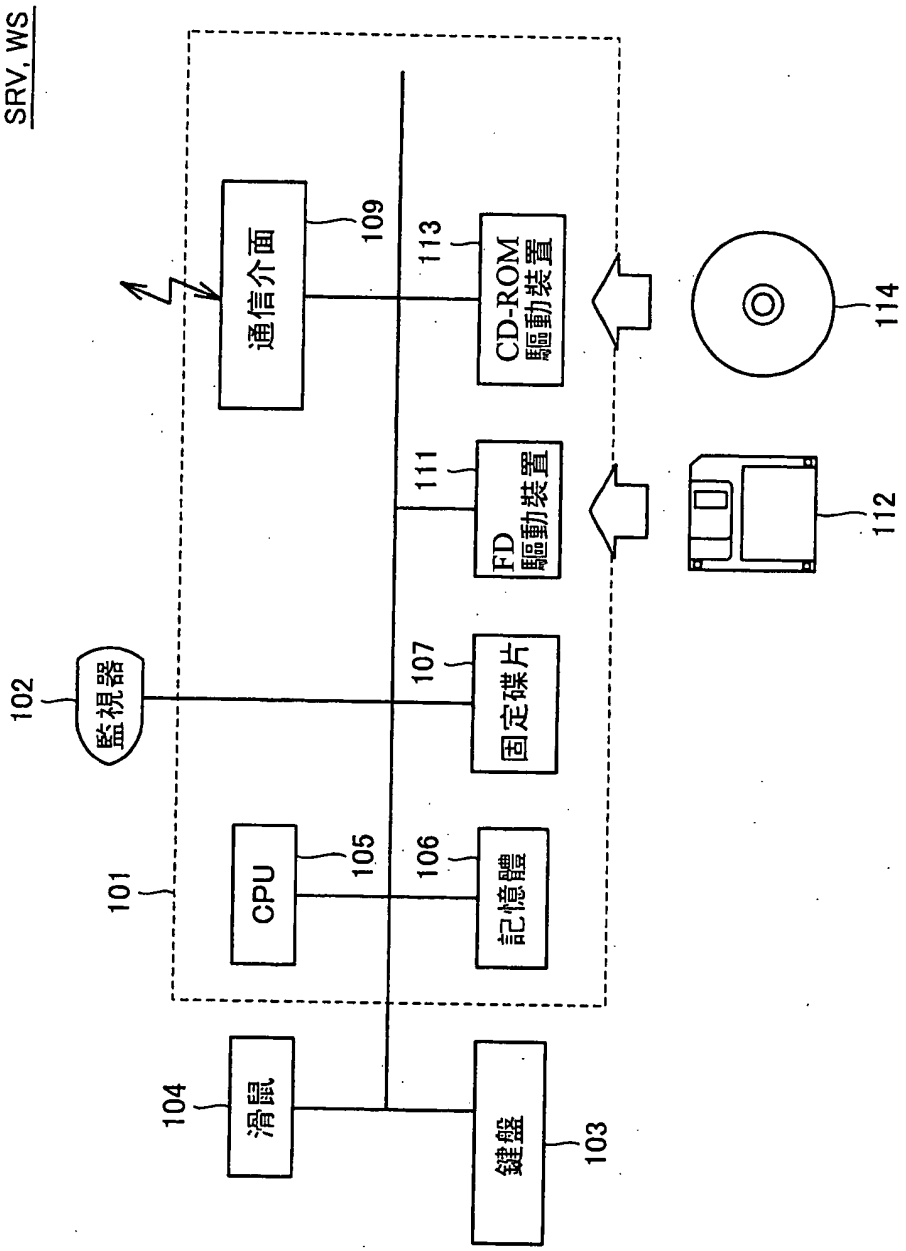

SRV, WS
101
102
監視器
CPU
105
滑鼠
104
鍵盤
103
106
記憶體
107
固定碟片
111
FD
驅動裝置
112
113
CD-ROM
驅動裝置
114
109
通信介面

圖3

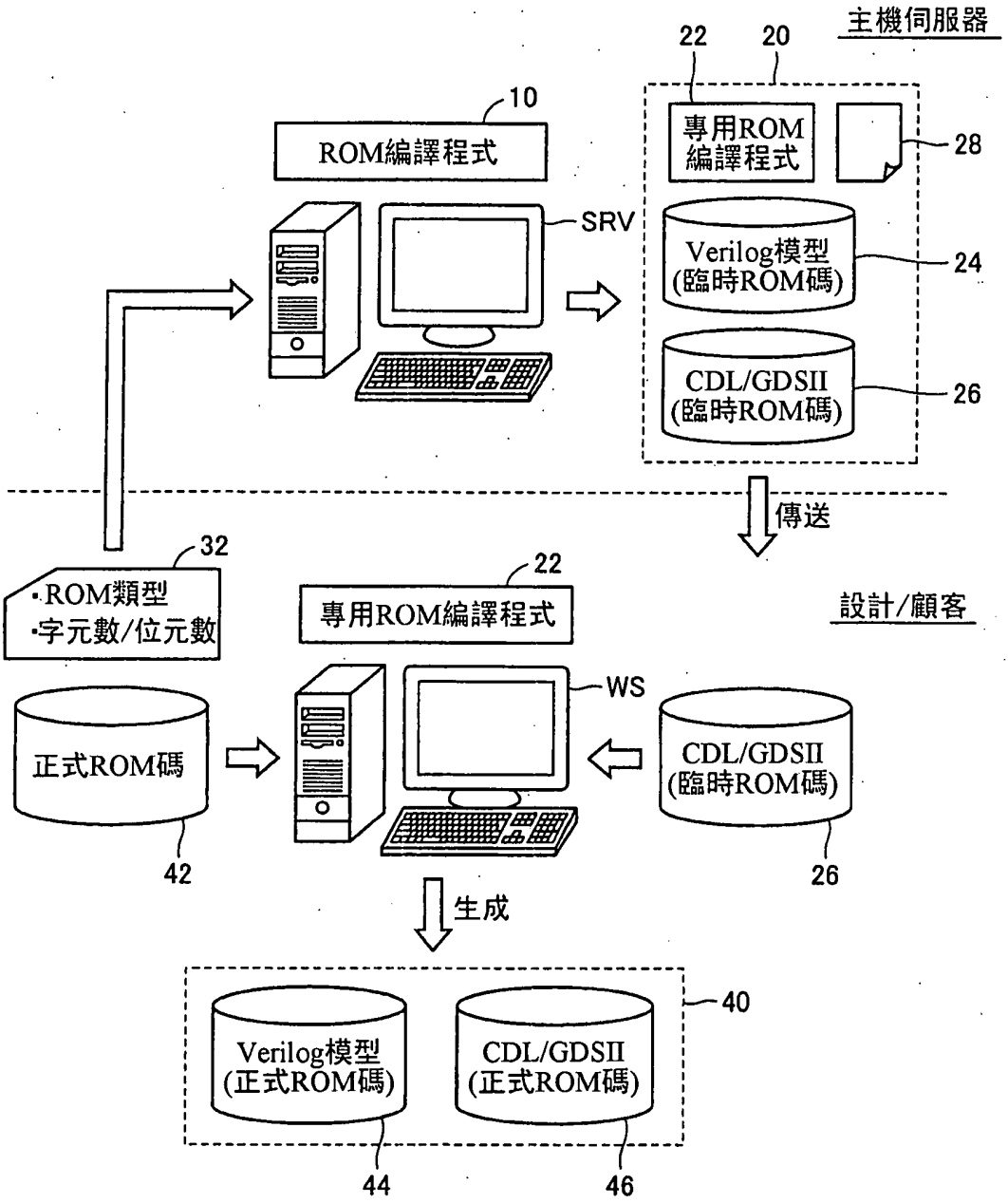

主機伺服器
22
20
10
ROM編譯程式
專用ROM
編譯程式
28
SRV
Verilog模型
(臨時ROM碼)
24
CDL/GDSII
(臨時ROM碼)
26
傳送
32
·ROM類型
·字元數/位元數
22
專用ROM編譯程式
設計/顧客
WS
正式ROM碼
CDL/GDSII
(臨時ROM碼)
42
26
生成
40
Verilog模型
(正式ROM碼)
CDL/GDSII
(正式ROM碼)
44
46

圖4

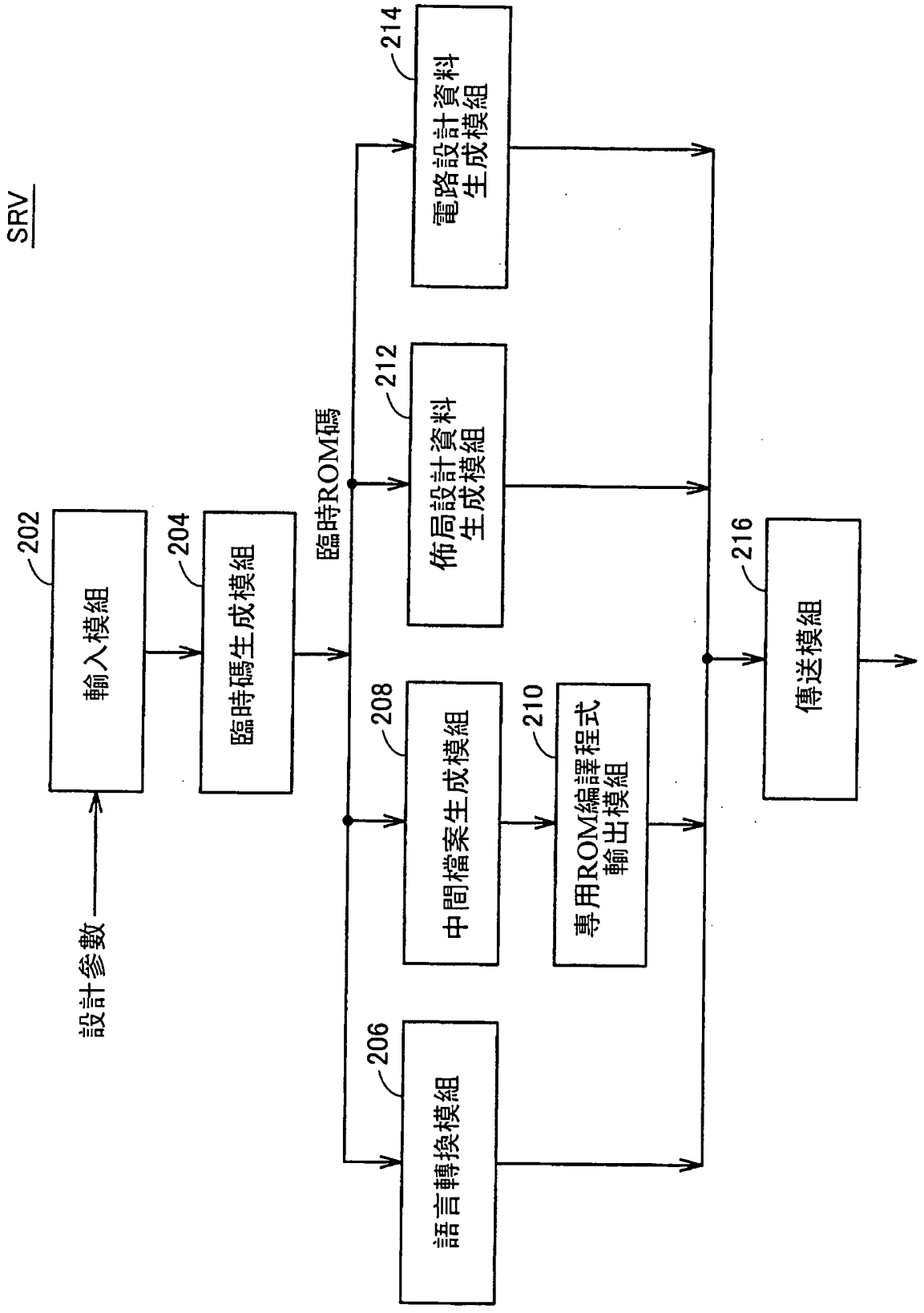

SRV
設計參數
202
輸入模組
204
臨時碼生成模組
臨時ROM碼
206
語言轉換模組
208
中間檔案生成模組
210
專用ROM編譯程式輸出模組
212
佈局設計資料生成模組
214
電路設計資料生成模組
216
傳送模組

圖5

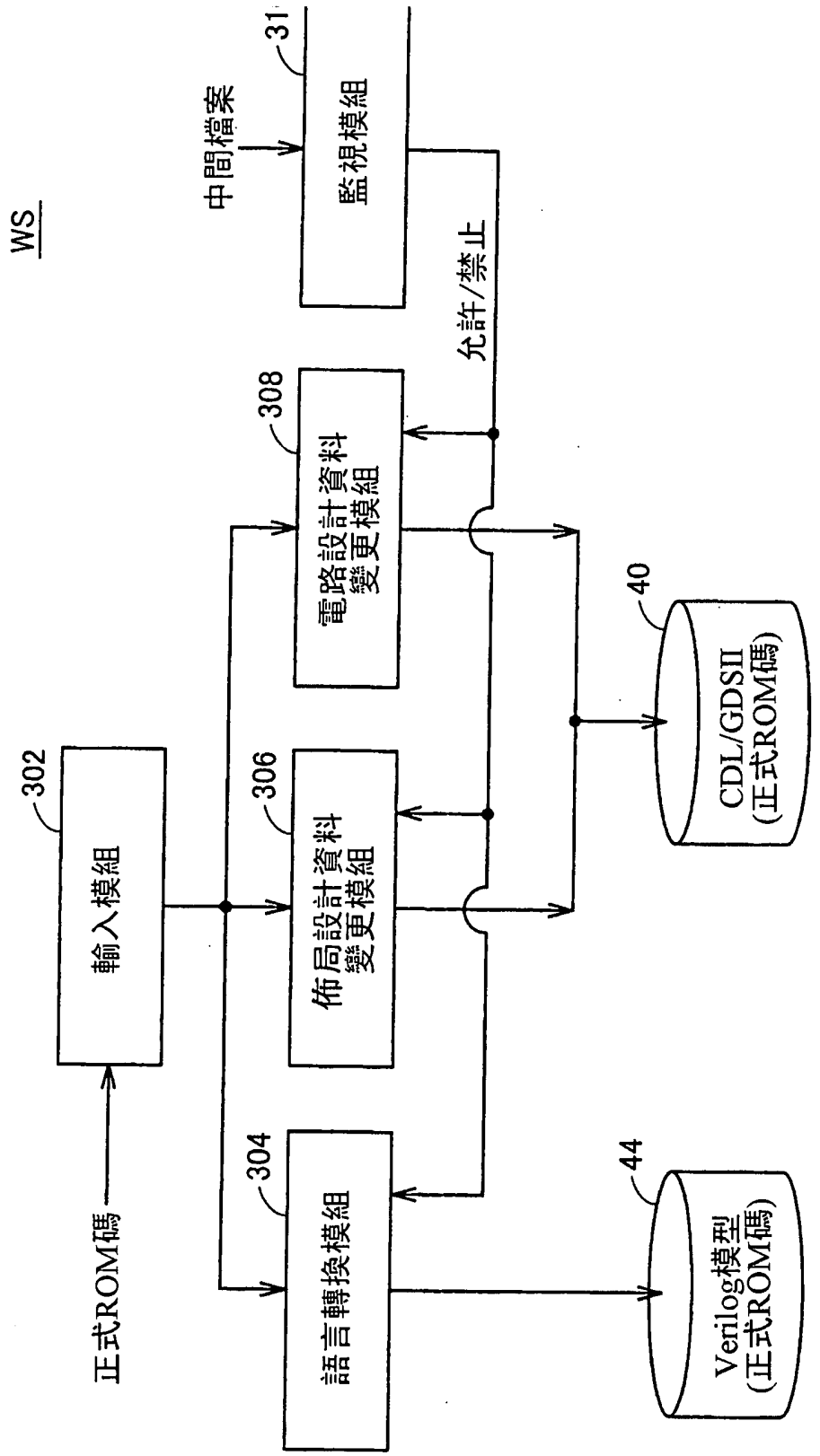

WS
中間檔案
31
監視模組
允許/禁止
308
電路設計資料
變更模組
302
輸入模組
306
佈局設計資料
變更模組
40
CDL/GDSII
(正式ROM碼)
正式ROM碼
304
語言轉換模組
44
Verilog模型
(正式ROM碼)

圖6

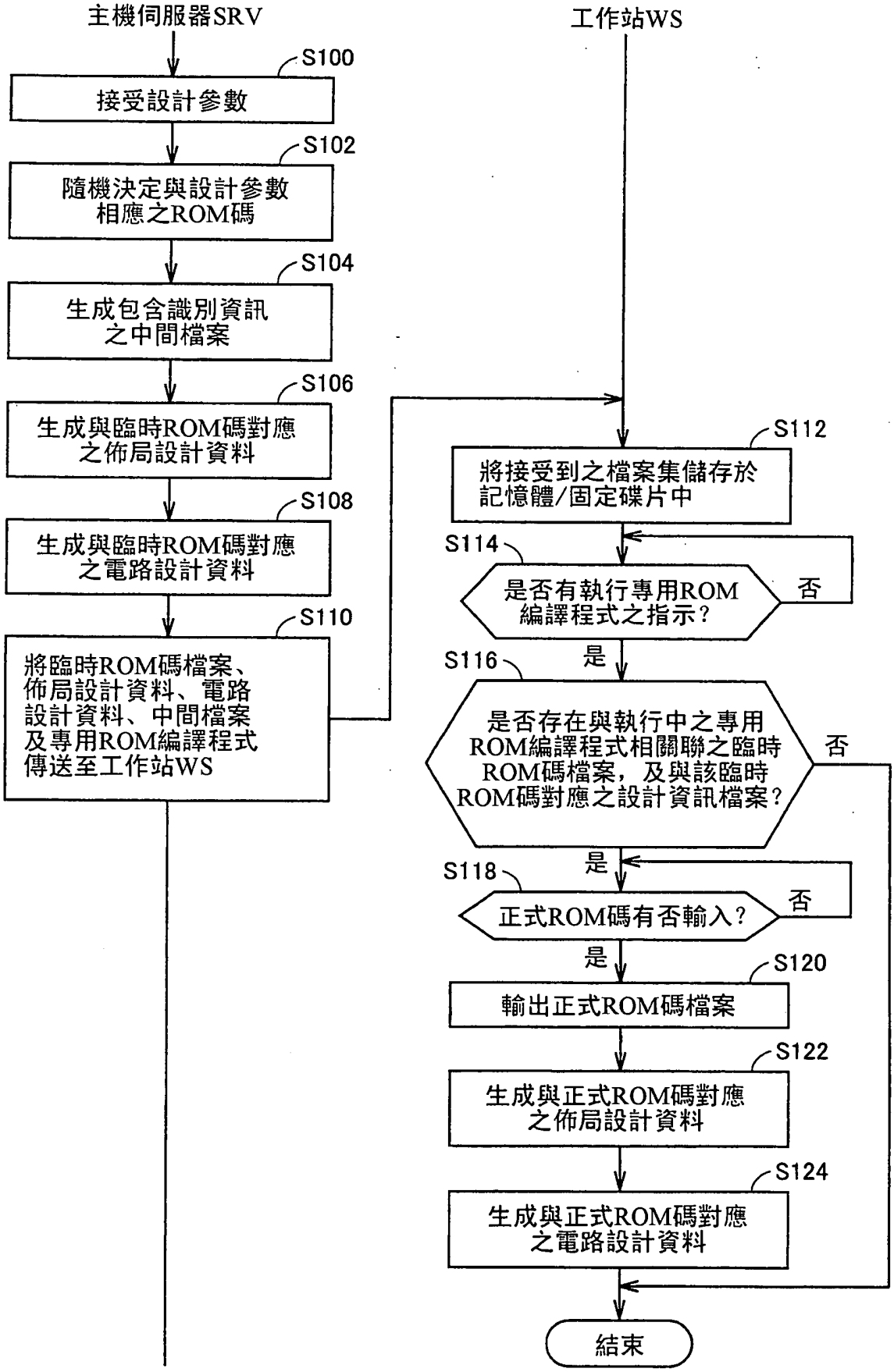

主機伺服器SRV
工作站WS
S100
接受設計參數
S102
隨機決定與設計參數相應之ROM碼
S104
生成包含識別資訊之中間檔案
S106
生成與臨時ROM碼對應之佈局設計資料
S108
生成與臨時ROM碼對應之電路設計資料
S110
將臨時ROM碼檔案、佈局設計資料、電路設計資料、中間檔案及專用ROM編譯程式傳送至工作站WS
S112
將接受到之檔案集儲存於記憶體/固定碟片中
S114
是否有執行專用ROM編譯程式之指示？
否
是
S116
是否存在與執行中之專用ROM編譯程式相關聯之臨時ROM碼檔案，及與該臨時ROM碼對應之設計資訊檔案？
否
是
S118
正式ROM碼有否輸入？
否
是
S120
輸出正式ROM碼檔案
S122
生成與正式ROM碼對應之佈局設計資料
S124
生成與正式ROM碼對應之電路設計資料
結束

圖7

四、指定代表圖：

(一)本案指定代表圖為：第（ 4 ）圖。

(二)本代表圖之元件符號簡單說明：

10	ROM 編譯程式
20	檔案集
22	專用 ROM 編譯程式
24	正式 ROM 碼檔案
26	設計資訊檔案
28	中間檔案
32	設計參數
40	CDL/GDSII(正式 ROM 碼)
42	正式 ROM 碼
44	正式 ROM 碼檔案
46	設計資訊檔案
SRV	主機伺服器
WS	工作站

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

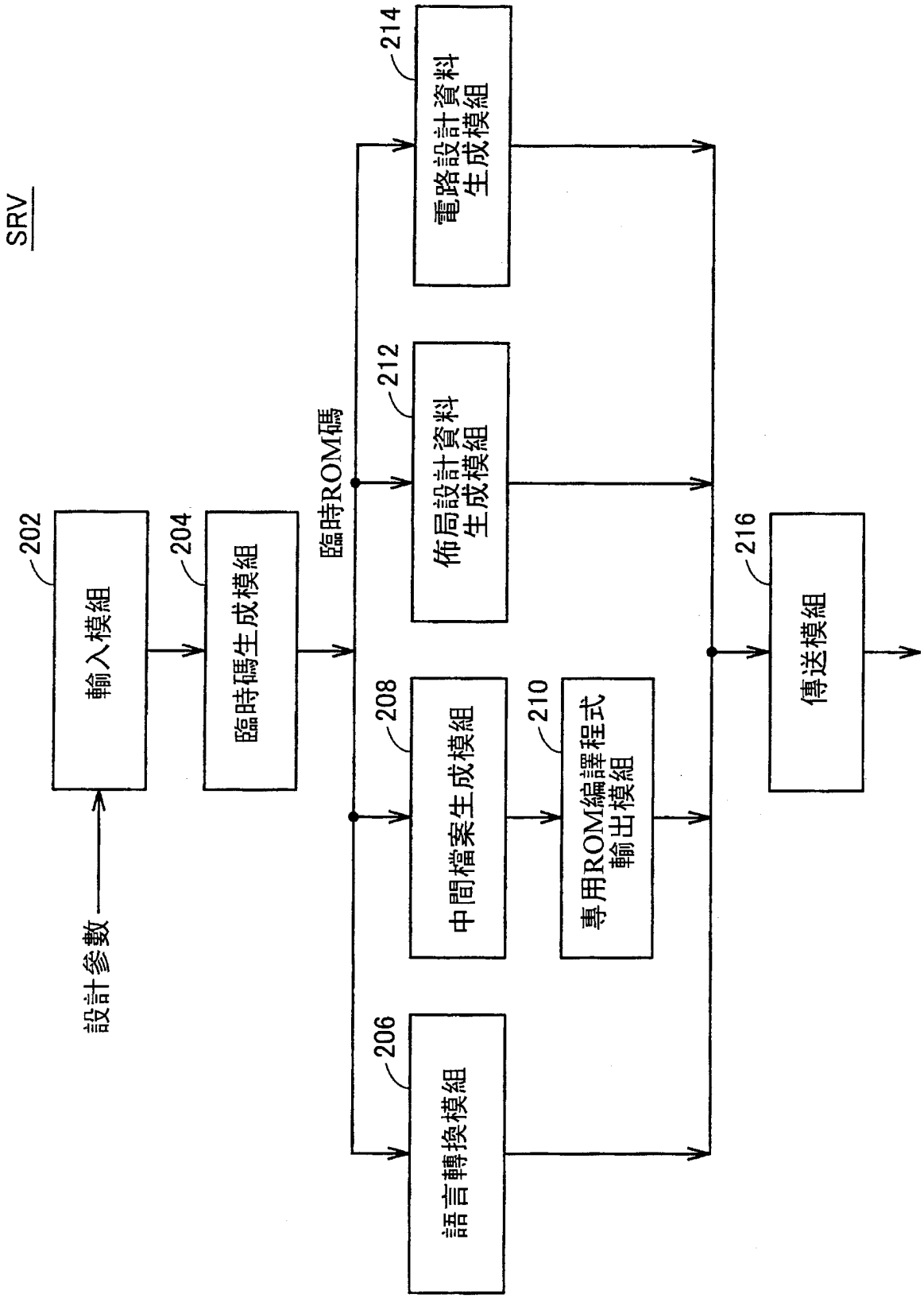

SRV
設計參數
202
輸入模組
204
臨時碼生成模組
臨時ROM碼
206
語言轉換模組
208
中間檔案生成模組
210
專用ROM編譯程式
輸出模組
212
佈局設計資料
生成模組
214
電路設計資料
生成模組
216
傳送模組

圖5

AUG 2 0 2010
替換頁

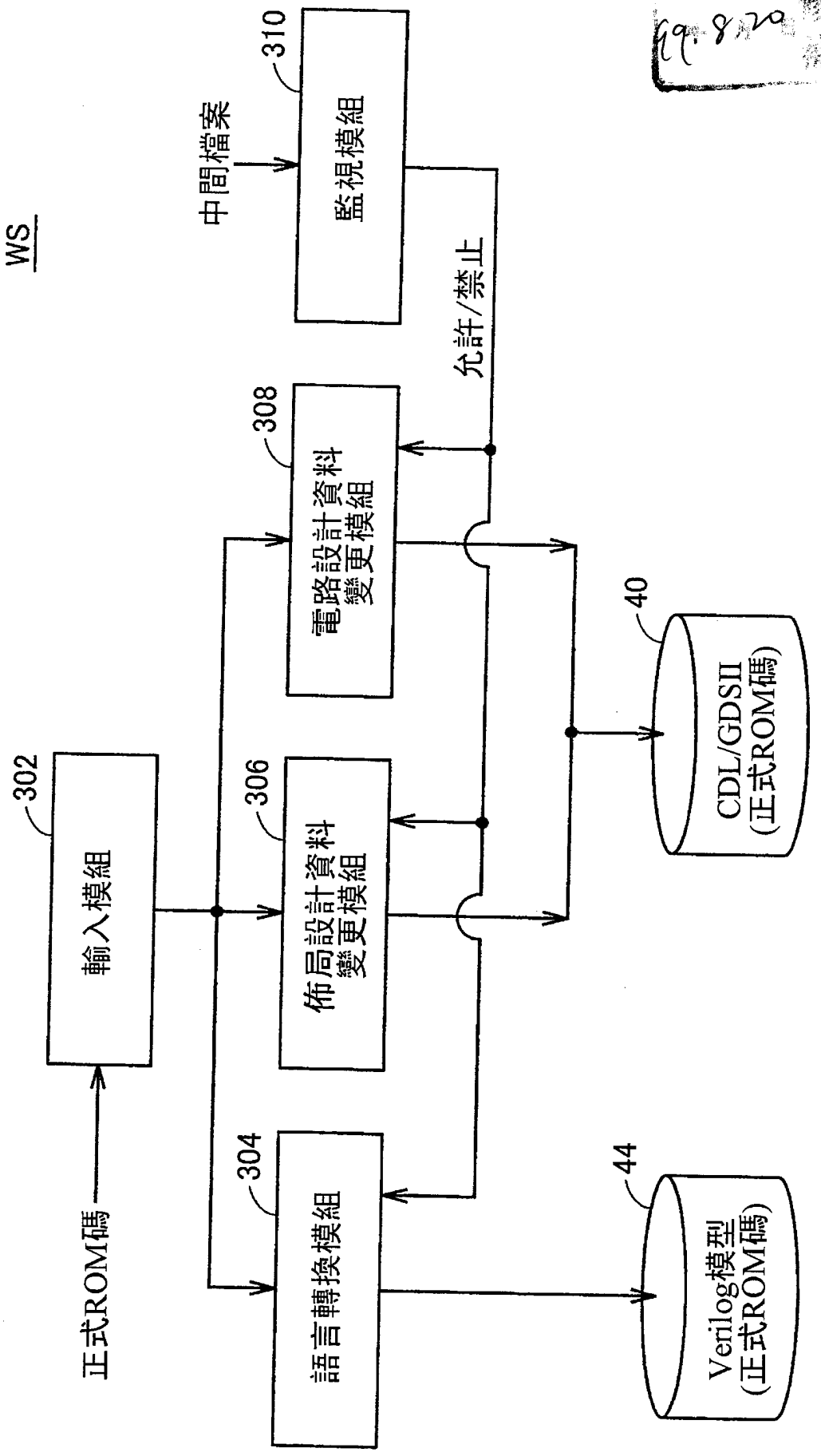


圖6