

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
【部門区分】第 6 部門第 3 区分  
【発行日】令和 1 年 5 月 9 日 (2019.5.9)

【公開番号】特開 2018-81400 (P2018-81400A)  
【公開日】平成 30 年 5 月 24 日 (2018.5.24)  
【年通号数】公開・登録公報 2018-019  
【出願番号】特願 2016-222119 (P2016-222119)  
【国際特許分類】

G 0 6 F 11/36 (2006.01)

【 F I 】

G 0 6 F 11/36 1 9 6

【手続補正書】

【提出日】平成 31 年 3 月 22 日 (2019.3.22)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

テストプログラムと、  
仮想デバイスモデルと、  
前記テストプログラムと前記仮想デバイスモデルとを対応付けるための、インターフェース部と、を備え、  
前記テストプログラムから、前記インターフェース部を介して、前記仮想デバイスモデルへ所望の制御を与える、演算装置。

【請求項 2】

請求項 1 の演算装置において、  
前記インターフェース部は、デバイス制御インターフェース部とデバイス制御ソフトウェア部とを含む、演算装置。

【請求項 3】

請求項 2 の演算装置において、  
前記テストプログラムは、シナリオ設定部を含み、  
前記デバイス制御ソフトウェア部は、複数の汎用機能を含み、  
前記シナリオ設定部の定義に基づいて、前記複数の汎用機能の所望の汎用機能を選択して、前記仮想デバイスモデルへ、前記所望の制御を与える、演算装置。

【請求項 4】

請求項 3 の演算装置において、  
前記所望の制御は、前記仮想デバイスモデルに故障状態を発生させ、または、応答の遅延を発生させる、演算装置。

【請求項 5】

請求項 4 の演算装置において、  
前記仮想デバイスモデルは、マイクロコンピュータを模擬動作するものであり、  
前記複数の汎用機能の各々は、前記マイクロコンピュータの複数の制御レジスタないし制御ビットから選択された制御レジスタないし制御ビットの値を変化させる、または、前記マイクロコンピュータの割り込みタイミングなどの挙動を制御する、汎用的な単一の制御機能である、演算装置。

【請求項 6】

請求項 5 の演算装置において、

前記シナリオ設定部は、複数のシナリオを定義可能であり、

前記複数のシナリオのそれぞれは、実行されるべき汎用機能の実行順序およびその実行されるべき汎用機能の実行時間の記述を含み、

前記複数のシナリオから 1 つのシナリオが選択された場合、前記選択されたシナリオの前記記述に従って、イベントドリブンで、選択された汎用機能が実行される、演算装置。

【請求項 7】

請求項 6 の演算装置において、

入力装置を、さらに、含み、

前記複数のシナリオは、前記入力装置からの入力により定義可能である、演算装置。

【請求項 8】

請求項 2 の演算装置において、

さらに、デバイス制御ソフトウェア部と前記仮想デバイスモデルとの間に設けられた共通インターフェースを含み、

前記仮想デバイスモデルは、マイクロコンピュータを模擬動作するものであり、

前記仮想デバイスモデルは、前記模擬動作されるマイクロプロセッサについて、それぞれ異なる言語によって作成された複数の仮想デバイスモデルから、前記共通インターフェースにより、選択された仮想デバイスモデルである、演算装置。

【請求項 9】

演算装置を含む仮想開発環境装置であって、

前記演算装置は、

テストプログラムと、

システムアプリケーションと、

仮想デバイスモデルと、

前記テストプログラムと前記仮想デバイスモデルとを連結させるための、デバイス制御インターフェース部とデバイス制御ソフトウェア部とを含む第 1 インターフェース部と、

前記デバイス制御ソフトウェア部と前記仮想デバイスモデルとの間に設けられた第 2 インターフェース部と、を実行可能であり、

前記仮想デバイスモデルは、マイクロコンピュータを模擬動作するものであり、

前記仮想デバイスモデルは、前記模擬動作されるマイクロプロセッサについて、それぞれ異なる言語によって作成された複数の仮想デバイスモデルから、前記第 2 インターフェース部により選択された仮想デバイスモデルである、仮想開発環境装置。

【請求項 10】

演算装置を含む仮想開発環境装置であって、

前記仮想開発環境装置は、エンジン制御モジュールの開発に利用されるものあり、

前記演算装置は、

エンジン制御用の車載電子制御装置に搭載されるべきエンジン制御用システムアプリケーションプログラムと、

前記エンジン制御用システムアプリケーションプログラムを検証するためのエンジン制御モジュール用テストプログラムと、

前記車載電子制御装置に採用されるべきマイクロコンピュータの動作を模擬可能な仮想デバイスモデルと、

前記エンジン制御モジュール用テストプログラムと前記仮想デバイスモデルとを連結させるためのインターフェース部と、

を実行することにより、仮想開発環境を構築し、

前記エンジン制御モジュール用テストプログラムから、前記インターフェース部を介して、前記仮想デバイスモデルへ所望の制御を与えることにより、前記仮想デバイスモデルの動作を変化させ、

前記仮想デバイスモデルの動作の変化を、前記エンジン制御用システムアプリケーション

ンプログラムに与えることで、前記エンジン制御モジュール用テストプログラムにより、前記エンジン制御用システムアプリケーションプログラムを検証する、仮想開発環境装置。

【請求項 11】

請求項 10 の仮想開発環境装置において、

前記所望の制御は、前記仮想デバイスモデルに故障状態を発生させ、または、応答の遅延を発生させる、仮想開発環境装置。