



【特許請求の範囲】

【請求項 1】

膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、
上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、
上記記憶層と上記磁化固定層の間に設けられる酸化物による絶縁層と、
を有し、

上記記憶層、上記絶縁層、上記磁化固定層を有する層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、

上記記憶層もしくは上記磁化固定層の少なくとも一方は、上記絶縁層に接する界面側から F e 膜、N i を含む膜が順に形成され、熱処理後において N i と F e の傾斜組成分布が形成されている記憶素子。

【請求項 2】

上記 N i を含む膜は N i 膜であり、

上記 F e 膜は膜厚が 0.4 ～ 0.5 nm とされ、

上記 N i 膜は膜厚が 1.7 ～ 2.5 nm とされている請求項 1 に記載の記憶素子。

【請求項 3】

上記記憶層もしくは上記磁化固定層の少なくとも一方は、酸化物による上記絶縁層と、他の酸化物層に挟まれ、上記絶縁層に接する界面側から F e 膜、N i 膜に加えさらに第 2 の F e 膜が順に形成され、該第 2 の F e 膜が上記他の酸化物層に接する構造とされ、

上記第 2 の F e 膜は膜厚が 0.2 ～ 0.7 nm とされている請求項 2 に記載の記憶素子。

【請求項 4】

上記 N i を含む膜は 20 原子%以下の B を含む N i B 膜である請求項 1 に記載の記憶素子。

【請求項 5】

上記 N i を含む膜は略 15 原子%の B を含む N i B 膜であり、

上記 F e 膜は膜厚が 0.4 ～ 0.8 nm とされ、

上記 N i B 膜は膜厚が 1.6 ～ 2.6 nm とされている請求項 1 に記載の記憶素子。

【請求項 6】

上記 N i を含む膜は略 10 原子%の B を含む N i B 膜であり、

上記 F e 膜は膜厚が 0.4 ～ 0.7 nm とされ、

上記 N i B 膜は膜厚が 1.0 ～ 3.0 nm とされている請求項 1 に記載の記憶素子。

【請求項 7】

上記 N i を含む膜は、N i と P d の合金膜又は積層膜である請求項 1 に記載の記憶素子。

【請求項 8】

上記 F e 膜に、30 原子%以下の C o を添加した請求項 1 に記載の記憶素子。

【請求項 9】

上記記憶層もしくは上記磁化固定層の少なくとも一方は、熱処理後において上記絶縁層に接する界面側で N i に対する F e の組成比が 50%以上となる傾斜組成分布が形成されている請求項 1 に記載の記憶素子。

【請求項 10】

情報を磁性体の磁化状態により保持する記憶素子と、

互いに交差する 2 種類の配線とを備え、

上記記憶素子は、膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、上記記憶層と上記磁化固定層の間に設けられる酸化物による絶縁層とを有し、上記記憶層、上記絶縁層、上記磁化固定層を有する層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録

10

20

30

40

50

が行われるとともに、上記記憶層もしくは上記磁化固定層の少なくとも一方は、上記絶縁層に接する界面側からFe膜、Niを含む膜が順に形成され、熱処理後においてNiとFeの傾斜組成分布が形成されている構成とされ、

上記2種類の配線の間上記記憶素子が配置され、

上記2種類の配線を通じて、上記記憶素子に上記積層方向の電流が流れ、スピン偏極した電子が注入されるメモリ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、強磁性層の磁化状態を情報として記憶する記憶層と、絶縁層と、磁化の向きが固定された磁化固定層とを有し、電流を流すことにより記憶層の磁化の向きを変化させる不揮発性の記憶素子及びこの記憶素子を備えたメモリ装置に関する。 10

【先行技術文献】

【特許文献】

【0002】

【特許文献1】特開2004-193595号公報

【特許文献2】特開2009-81215号公報

【背景技術】

【0003】

コンピュータなどでの情報機器ではランダム・アクセス・メモリとして、動作が高速で、高密度なDRAMが広く使われている。しかし、DRAMは電源を切ると情報が消えてしまう揮発性メモリであるため、情報が消えない不揮発のメモリが望まれている。 20

不揮発メモリの候補として、磁性体の磁化で情報を記録する磁気ランダム・アクセス・メモリ(MRAM)が注目され、開発が進められている。

【0004】

MRAMの記録を行う方法としては、電流磁場によって磁化を反転させる方法や、例えば上記特許文献1のように、スピン分極した電子を直接記録層に注入して磁化反転を起こさせる方法がある。特に、素子のサイズが小さくなるのに伴い記録電流を小さくできるスピン注入磁化反転が注目されている。

さらに、素子を微細化するために例えば特許文献2のように磁性体の磁化方向を垂直方向に向けた垂直磁化膜を用いた方法が検討されている。 30

【発明の概要】

【発明が解決しようとする課題】

【0005】

これらの磁気メモリ素子に用いる垂直磁化膜は、半導体製造プロセスを経るために、300℃から400℃程度の耐熱性が必要である。

しかしながら、一般的に知られているTbFeCoなどの非晶質垂直磁化膜は耐熱性が低い。また規則相であるFePt等は十分な特性を得るためには700℃程度の高温が必要であり、磁気メモリ素子を形成するトンネルバリアなどが高温の熱処理に耐えられない。 40

【0006】

そこで本発明は、スピントルクを利用した磁気メモリにおいて、300℃から400℃程度の適当な温度の熱処理において、垂直磁化が得られ、半導体プロセスで容易に作製可能な磁気メモリを実現することを目的とする。

【課題を解決するための手段】

【0007】

本発明の記憶素子は、膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化する記憶層と、上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、上記記憶層と上記磁化固定層の間に設けられる酸化物による絶縁層とを有し、上記記憶層、上記絶縁層、上記磁化固定層を有する層構造の積層方向にスピン偏極した電子 50

を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われる。そして上記記憶層もしくは上記磁化固定層の少なくとも一方は、上記絶縁層に接する界面側からFe膜、Niを含む膜（Ni膜、NiB膜、NiとPdの合金膜又は積層膜等）が順に形成され、熱処理後においてNiとFeの傾斜組成分布が形成されているものである。

Niを含む膜とは、Ni膜、NiB膜、NiとPdの合金膜又は積層膜等である。

【0008】

本発明のメモリ装置は、情報を磁性体の磁化状態により保持する記憶素子として上記構成の記憶素子と、互いに交差する2種類の配線とを備える。そして上記2種類の配線の上に上記記憶素子が配置され、上記2種類の配線を通じて、上記記憶素子に上記積層方向の電流が流れ、スピン偏極した電子が注入されるメモリ装置である。

10

【0009】

このような本発明では、記憶層、磁化固定層は、垂直磁化膜とするが、特にMgO等の酸化物による絶縁層との界面にFeを多く配することで界面磁気異方性を高める作用が得られる。

特に絶縁層（トンネルバリア層）を介して磁化固定層と記憶層との間に電流を流して、偏極電流によるスピントルクを利用して磁化反転を行う磁気記憶素子において、記憶層、磁化固定層は、絶縁層との界面に適当な厚さのFe膜を形成する。さらにそのFe膜に接して適当な厚さのNiを含む膜を形成し、300℃から400℃の適当な温度で熱処理を行うことによって、安定した垂直磁化膜が得られることが見いだされた。

20

【発明の効果】

【0010】

本発明によれば、記憶層、絶縁層、磁化固定層を有する層構造の積層方向にスピン偏極した電子を注入して記憶層に対して情報の記録が行われる記憶素子の記憶層、又は磁化固定層は、絶縁層との界面に適当な厚さのFe膜を形成し、さらにFe膜に接して適当な厚さのNiを含む膜を順に形成する。そして熱処理後においてNiとFeの傾斜組成分布が形成されているようにしている。この記憶素子では、300℃から400℃程度の温度で熱処理を行うことによって、安定した垂直磁化膜を得ることができ、半導体プロセスで生産性よく作製することができる。

即ち本発明の記憶素子の垂直磁化膜は耐熱性が高く、半導体プロセスへの適応が容易で、生産性に優れた不揮発メモリを実現できる。

30

【図面の簡単な説明】

【0011】

【図1】本発明の実施の形態のメモリ装置の概略構成の説明図である。

【図2】実施の形態の記憶素子の断面図である。

【図3】磁気特性測定を行った膜構成の説明図である。

【図4】300℃、350℃の熱処理後のMgO/Fe/Ni/TaのFe膜厚（ t_{Fe} ）、Ni膜厚（ t_{Ni} ）に対する垂直異方性磁場の変化を示した図である。

【図5】400℃、450℃の熱処理後のMgO/Fe/Ni/TaのFe膜厚（ t_{Fe} ）、Ni膜厚（ t_{Ni} ）に対する垂直異方性磁場の変化を示した図である。

40

【図6】磁気特性測定を行った膜構成の説明図である。

【図7】300℃、350℃の熱処理後のMgO/Fe/Pd/TaのFe膜厚（ t_{Fe} ）、Pd膜厚（ t_{Pd} ）に対する垂直異方性磁場の変化を示した図である。

【図8】400℃、450℃の熱処理後のMgO/Fe/Pd/TaのFe膜厚（ t_{Fe} ）、Pd膜厚（ t_{Pd} ）に対する垂直異方性磁場の変化を示した図である。

【図9】磁気特性測定を行った膜構成と、300℃熱処理後のMgO/Fe/Ni₈₅B₁₅/TaのFe膜厚（ t_{Fe} ）、NiB膜厚（ t_{NiB} ）に対する垂直異方性磁場の変化を示した図である。

【図10】350℃、400℃の熱処理後のMgO/Fe/Ni₈₅B₁₅/TaのFe膜厚（ t_{Fe} ）、NiB膜厚（ t_{NiB} ）に対する垂直異方性磁場の変化を示した図である。

50

【図 1 1】磁気特性測定を行った膜構成と、300℃熱処理後のMgO/Fe/Ni₉₀B₁₀/TaのFe膜厚(t_{Fe})、NiB膜厚(t_{NiB})に対する垂直異方性磁場の変化を示した図である。

【図 1 2】350℃、400℃の熱処理後のMgO/Fe/Ni₉₀B₁₀/TaのFe膜厚(t_{Fe})、NiB膜厚(t_{NiB})に対する垂直異方性磁場の変化を示した図である。

【図 1 3】磁気特性測定を行った膜構成と、350℃熱処理後のMgO/Fe/NiB/Taの膜で各NiB組成における垂直異方性磁場のNiB厚さ依存性を示した図である。

【図 1 4】磁気特性測定を行った膜構成と、400℃熱処理後のMgO/Fe/Ni-Pd/Taの膜でNi-Pdの構成を変えたときの垂直異方性磁場のNiとPdの厚さ依存性を示した図である。

【図 1 5】磁気特性測定を行った膜構成と、350℃熱処理後のMgO/Fe-Co/Ni₉₀B₁₀/Taの膜の垂直異方性磁場のFe-Co組成依存性を示した図である。

【図 1 6】磁気特性測定を行った膜構成と、400℃熱処理後のMgO/Fe/Ni/Fe/MgOの膜において、上側のFe層の膜厚に対する垂直異方性磁場の変化を示した図である。

【図 1 7】磁気特性測定を行った膜構成の説明図である。

【図 1 8】Ta/Ni₈₅B₁₅/Fe/MgOの膜の熱処理温度に対するMgO界面付近のFeのFeとNi合計に対する組成比をと垂直異方性磁場の変化、及び熱処理前と300℃熱処理後のFeとNiの組成比深さ方向の変化を示した図である。

【発明を実施するための形態】

【0012】

以下、本発明の実施の形態を次の順序で説明する。

<1. 実施の形態のメモリ装置及び記憶素子の構成>

<2. 実験>

[2-1: Fe-Ni]

[2-2: Fe-Pd]

[2-3: Fe-Ni₈₅B₁₅]

[2-4: Fe-Ni₉₀B₁₀]

[2-5: Fe-NiBでのNiB組成依存性]

[2-6: Fe-(各種Ni/Pd)での膜厚依存性]

[2-7: FeCo-NiBでの組成依存性]

[2-8: Fe-Ni-Feでの膜厚依存性]

[2-9: Fe, Niの傾斜組成分布]

【0013】

<1. 実施の形態のメモリ装置及び記憶素子の構成>

本発明の実施の形態は、スピン注入により記憶素子の記憶層の磁化の向きを反転させて、情報の記録を行うものである。記憶層は、強磁性層等の磁性体により構成され、情報を磁性体の磁化状態(磁化の向き)により保持する。

【0014】

本発明の一実施の形態としてのメモリ装置の概略構成図(斜視図)を図1に示す。

このメモリ装置は、互いに直交する2種類のアドレス配線(例えばワード線とビット線)の交点付近に、磁化状態で情報を保持することができる記憶素子3が配置されて成る。

即ち、シリコン基板等の半導体基体10の素子分離層2により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域8、ソース領域7、並びにゲート電極1が、それぞれ形成されている。このうち、ゲート電極1は、図中前後方向に延びる一方のアドレス配線(例えばワード線)を兼ねている。

ドレイン領域8は、図中左右の選択用トランジスタに共通して形成されており、このドレイン領域8には、配線9が接続されている。

【0015】

そして、ソース領域 7 と、上方に配置された、図中左右方向に延びる他方のアドレス配線（例えばビット線）6 との間に、記憶素子 3 が配置されている。この記憶素子 3 は、スピン注入により磁化の向きが反転する強磁性層から成る記憶層を有する。

また、この記憶素子 3 は、2 種類のアドレス配線 1, 6 の交点付近に配置されている。

この記憶素子 3 は、ビット線 6 と、ソース領域 7 とに、それぞれ上下のコンタクト層 4 を介して接続されている。

これにより、2 種類のアドレス配線 1, 6 を通じて、記憶素子 3 に上下方向の電流を流して、スピン注入により記憶層の磁化の向きを反転させることができる。

【0016】

また、本実施の形態のメモリ装置の記憶素子 3 の断面図を図 2 に示す。

図 2 に示すように、この記憶素子 3 は、下層側から順に、下地層 14、磁化固定層 15、絶縁層 16、記憶層 17、キャップ層 18 が積層されている。

【0017】

この場合、スピン注入により磁化 M17 の向きが反転する記憶層 17 に対して、下層に磁化固定層 15 を設けている。

スピン注入型メモリにおいては、記憶層 17 の磁化 M17 と磁化固定層 15 の磁化 M15 の相対的な角度によって情報の「0」「1」を規定している。

記憶層 17 と磁化固定層 15 との間には、トンネルバリア層（トンネル絶縁層）となる絶縁層 16 が設けられ、記憶層 17 と磁化固定層 15 とにより、MTJ 素子（Magnetic Tunneling Junction：磁気トンネル接合素子）が構成されている。

また、磁化固定層 15 の下には下地層 14 が形成され、記憶層 17 の上にはキャップ層 18 が形成されている。

【0018】

記憶層 17 は、磁化 M17 の方向が層面垂直方向に自由に変化する磁気モーメントを有する強磁性体から構成されている。磁化固定層 15 は、磁化 M15 が膜面垂直方向に固定された磁気モーメントを有する強磁性体から構成されている。

情報の記憶は一軸異方性を有する記憶層 17 の磁化の向きにより行う。書込みは、膜面垂直方向にある閾値以上の電流を流し、スピントルク磁化反転を起こすことにより行う。このように、スピン注入により磁化の向きが反転する記憶層 17 に対して、下層に磁化固定層 15 が設けられ、記憶層 17 の記憶情報（磁化方向）の基準とされる。

【0019】

磁化固定層 15 は情報の基準であるので、記録や読み出しによって磁化の方向が変化してはいけませんが、必ずしも特定の方向に固定されている必要はなく、記憶層 17 よりも保磁力を大きくするか、膜厚を厚くするか、あるいは磁気ダンピング定数を大きくして記憶層 17 よりも動きにくくすればよい。

磁化を固定する場合には PtMn、IrMn などの反強磁性体を磁化固定層 15 に接触させるか、あるいはそれらの反強磁性体に接触した磁性体を Ru 等の非磁性体を介して磁氣的に結合させ、磁化固定層 15 を間接的に固定しても良い。

【0020】

本実施の形態の記憶素子 3 は、下地層 14 からキャップ層 18 までを真空装置内で連続的に形成して、その後エッチング等の加工により記憶素子 3 のパターンを形成することにより、製造することができる。

【0021】

本実施の形態では、以上のような構成のスピントルクを利用した記憶素子 3 として、300℃から400℃程度の適当な温度の熱処理において、垂直磁化が得られ、半導体プロセスで容易に作製可能な記憶素子を実現することである。

即ち記憶層 17、或いは磁化固定層 15 として容易に垂直磁化が得られる構成を実現する。

この目的を達成するために検討を重ねた結果、記憶層 17、或いは磁化固定層 15 において、絶縁層 16（トンネルバリア層）との界面に適当な厚さの Fe 膜を形成し、さらに

10

20

30

40

50

Fe膜に接して適当な厚さのNiを含む膜を形成する。Niを含む膜とは、例えばNi膜、NiB膜、NiとPdの合金膜、又はNiとPdの積層膜等である。

この場合に、300℃から450℃の範囲内の適切な温度で熱処理を行うことによって、安定した垂直磁化膜を見いだすに至った。

熱処理後の記憶層17、或いは磁化固定層15においては、NiとFeの傾斜組成分布が形成されている。図18で後述するが、絶縁層16との界面側でNiに対するFeの組成比が大きい（50%以上）となる傾斜組成分布が形成されていることが適切である。

【0022】

絶縁層16に用いる酸化物膜としては、MgOを用いると磁気抵抗比（MR比）が大きく好ましい。MR比を高くすることによって、スピン注入の効率を向上して、記憶層17の磁化M1の向きを反転させるために必要な電流密度を低減することができるためである。

10

しかし、MgO以外の、たとえばTiO₂、MgAl₂O₄、Al₂O₃等の酸化物を絶縁層16に用いても、記憶層17或いは磁化固定層15の垂直磁化に有効である。

これらの酸化物の作製は酸化物ターゲットを用いたRFスパッタリング法で作製しても良いし、金属ターゲットを酸素雰囲気中で成膜しても良い。また、金属膜を成膜した後に酸素雰囲気あるいは酸素を含むプラズマ雰囲気中で適当な時間放置して酸化させても良いし、化学気相成長法（CVD）を用いても良い。

【0023】

酸化物に接する磁性体の界面には一定量のFeが必要で、Feが50原子%を下回ると垂直磁化が得られなくなる。

20

また界面以外にFeが多すぎると磁性体の飽和磁化が大きくなり反磁界によって垂直磁化が得られなくなる。

従って効果的に垂直磁化膜を得るためには、酸化物に接する部分にFe、それ以外をNi等の飽和磁化が小さな磁性体で構成すればよい。

ただし、熱処理を行うと各層の原子が相互に拡散し、組成が傾斜した膜になるが、Feの膜厚やNiの膜厚を適切に設定して形成し、熱処理すると良好な垂直磁化膜が得られる。

【0024】

熱処理温度はFeとNiが適当な組成分布を持って適当に混ざり合うのがよいが、酸化物層（例えば絶縁層16）との界面のFeの組成比が50%を下回らないような熱処理温度が好ましい。

30

【0025】

ここで、Niの代わりにPdを用いても、Pd中にFe原子が適当に拡散し、Pd層に磁化が生じるため、Niと同様な効果が得られる。

従って、Niを含む膜としては、NiとPdの積層あるいはNiとPdの合金を用いても良い。

また、Fe膜やNi膜に添加元素を加えても良い。Fe膜に磁性元素のCoを30原子%以下で添加しても垂直磁気異方性は大きく低下することはない。

またNiに対する添加元素をある程度加えても垂直磁化は維持される。特にBを添加した場合には、垂直磁気異方性が向上するので好ましい。

40

【0026】

実施の形態としては、このようなことから、記憶層17は、絶縁層に接する界面側からFe膜、Niを含む膜が順に形成され、熱処理後において上記界面側でNiに対するFeの組成比が大きい傾斜組成分布が形成されているようにするものである。

【0027】

例えばMgOの絶縁層16、Ta等によるキャップ層18の間の記憶層17は、絶縁層16側から見て、Fe膜、Ni膜が形成され、これが熱処理されるようにする。

この場合、Fe膜は膜厚が0.4～0.5nmとされ、Ni膜は膜厚が1.7～2.5nmとされることが好適である。

50

なお、Ni膜に代えてPd膜を形成しても、熱処理温度によっては、垂直磁化が容易となる場合もある。

【0028】

また、記憶層17は、絶縁層16側から見て、Fe膜、NiB膜が形成され、これが熱処理されるようにする。この場合、NiB膜の組成はBが20原子%以下であることが好適である。

特に略15原子%のBを含むNiB膜とした場合、Fe膜は膜厚が0.4～0.8nmとされ、NiB膜は膜厚が1.6～2.6nmとされることが好適である。

また略10原子%のBを含むNiB膜とした場合、Fe膜は膜厚が0.4～0.7nmとされ、NiB膜は膜厚が1.0～3.0nmとされることが好適である。

10

【0029】

また、記憶層17は、絶縁層16側から見て、Fe膜、NiとPdの合金膜又は積層膜が形成され、これが熱処理されるようにする。

【0030】

また、これらの記憶層17において、絶縁層16側に接するFe膜は、30原子%以下のCoを添加したものでよい。

【0031】

また記憶層17は、MgO等の酸化物による絶縁層16と、他の酸化物層、例えばMgOによるキャップ層18に挟まれ、絶縁層16に接する界面側から第1のFe膜、Ni膜、第2のFe膜が順に形成され、該第2のFe膜が他の酸化物層（キャップ層18）に接する構造とされ、これが熱処理されるようにしてもよい。

20

この場合、第1のFe膜は膜厚が0.4～0.5nmとされ、Ni膜は膜厚が1.7～2.5nmとされ、第2のFe膜は膜厚が0.2～0.7nmとされることが好適である。

もちろんこの場合に、Ni膜に代えて、NiB膜、Ni/Pd合金膜、Ni/Pd積層膜とすることも考えられる。

【0032】

また実施の形態としては、磁化固定層15も、絶縁層に接する界面側からFe膜、Niを含む膜が順に形成され、熱処理後において上記界面側でNiに対するFeの組成比が大きい（Feが50%以上となる）傾斜組成分布が形成されているようにすることが適切である。

30

【0033】

例えばMgOの絶縁層16、Ta等による下地層14の間の磁化固定層15は、絶縁層16側から見て、Fe膜、Ni膜が形成され、これが熱処理されるようにする。

この場合、Fe膜は膜厚が0.4～0.5nmとされ、Ni膜は膜厚が1.7～2.5nmとされることが好適である。

なお、Ni膜に代えてPd膜を形成しても、熱処理温度によっては、垂直磁化が容易となる場合もある。

【0034】

また、磁化固定層15は、絶縁層16側から見て、Fe膜、NiB膜が形成され、これが熱処理されるようにする。この場合、NiB膜の組成はBが20原子%以下であることが好適である。

40

特に略15原子%のBを含むNiB膜とした場合、Fe膜は膜厚が0.4～0.8nmとされ、NiB膜は膜厚が1.6～2.6nmとされることが好適である。

また略10原子%のBを含むNiB膜とした場合、Fe膜は膜厚が0.4～0.7nmとされ、NiB膜は膜厚が1.0～3.0nmとされることが好適である。

【0035】

また、磁化固定層15は、絶縁層16側から見て、Fe膜、NiとPdの合金膜又は積層膜が形成され、これが熱処理されるようにする。

【0036】

50

また、これらの磁化固定層 15 において、絶縁層 16 側に接する Fe 膜は、30 原子%以下の Co を添加したものでもよい。

【0037】

また磁化固定層 15 は、MgO 等の酸化物による絶縁層 16 と、他の酸化物層、例えば MgO による下地層 14 に挟まれ、絶縁層 16 に接する界面側から第 1 の Fe 膜、Ni 膜、第 2 の Fe 膜が順に形成され、該第 2 の Fe 膜が他の酸化物層（下地層 14）に接する構造とされ、これが熱処理されるようにしてもよい。

この場合、第 1 の Fe 膜は膜厚が 0.4 ~ 0.5 nm とされ、Ni 膜は膜厚が 1.7 ~ 2.5 nm とされ、第 2 の Fe 膜は膜厚が 0.2 ~ 0.7 nm とされることが好適である。

もちろんこの場合に、Ni 膜に代えて、NiB 膜、Ni/Pd 合金膜、Ni/Pd 積層膜とすることも考えられる。

【0038】

以上のように本実施の形態の記憶素子 3 は、記憶層 17、磁化固定層 15 の一方又は両方が、絶縁層 16 に接する界面側から Fe 膜、Ni を含む膜が順に形成され、熱処理後において酸化物による絶縁層との界面で Ni と Fe の傾斜組成分布が形成されている記憶素子 3 である。

この記憶素子 3 の垂直磁化膜（記憶層 17 又は磁化固定層 15）は耐熱性が高く、半導体プロセスへの適応が容易で、生産性に優れた不揮発メモリを実現できるものとなる。

【0039】

< 2. 実験 >

[2-1 : Fe-Ni]

実験として、酸化物層に接する界面が Fe 膜、その上に Ni 膜を形成した試料を用いて磁気特性測定を行った。まず各種膜厚に対する垂直異方性磁場の変化を調べた。

磁気特性測定用の試料としては、酸化被膜付きシリコン基板上に、図 3 に示すように、2 nm の MgO 膜を rf マグネトロンスパッタで成膜し、その上に Fe 膜、Ni 膜を DC マグネトロンスパッタで成膜し、保護膜として 5 nm の Ta を成膜した。

この場合、MgO 膜は絶縁層 16、Fe 膜と Ni 膜は記録層 17、Ta 層はキャップ層 18 のモデルと考えてよい。

或いは、MgO 膜は絶縁層 16、Fe 膜と Ni 膜は磁化固定層 15、Ta 層は下地層 14 と考えることもできる。

【0040】

この図 3 のように MgO、Fe、Ni、Ta の順番に積層した膜で、Fe 膜の厚さを t_{Fe} 、Ni 膜の厚さを t_{Ni} とした場合の垂直磁気異方性磁場 ($H_{k\perp}$) を図 4、図 5 に示す。横軸が Fe 膜の厚さ t_{Fe} 、縦軸が Ni 膜の厚さ t_{Ni} である。

垂直磁気異方性磁場 $H_{k\perp}$ が正の場合は垂直磁化膜で、負の場合は面内磁化膜である。但し、ここでの $H_{k\perp}$ は反磁界補正を行っていないものなので、磁気メモリとしての記憶素子に用いる際に微小なパターンにした場合、 $H_{k\perp}$ が負でもある程度までは垂直磁化になる。

【0041】

図 3 (a) (b)、図 4 (a) (b) は、それぞれアニール温度を 300 °C、350 °C、400 °C、450 °C とした場合の熱処理後の結果を示している。

各図の等高線は垂直異方性磁場を表し、黒丸「●」は垂直磁化曲線の角形 (M_r/M_s) が 0.5 以上、白丸「○」は角形が 0.5 未満の試料である。

M_s は飽和磁化、 M_r は残留磁化であり、完全に垂直磁化の場合は (M_r/M_s) が「1」、面内磁化の場合は (M_r/M_s) が「0」となる。0.5 以上というのはほぼ十分に垂直磁気異方性を得られることを示している。

【0042】

この図 3、図 4 からわかるように、熱処理によって垂直磁気異方性を得られる Fe 膜厚

10

20

30

40

50

、N i 膜厚が変わるが、どの熱処理温度でも垂直磁化膜が得られる条件が存在し、優れた耐熱性を有しているといえる。

特に (M_r / M_s) が 0.5 以上となる●の試料に注目すると、MgO 膜側から Fe 膜と N i 膜が順に形成される場合、Fe 膜は膜厚が 0.4 ~ 0.5 nm とされ、N i 膜は膜厚が 1.7 ~ 2.5 nm とされているようにすればよいことがわかる。

この各膜厚範囲であれば、アニール温度を 300 °C から 450 °C の範囲で適切に設定することで、良好な垂直磁気異方性が得られる。

つまりこの膜厚条件で記録層 17 又は磁化固定層 15 となる垂直磁化膜を形成することで、耐熱性が高く、半導体プロセスへの適応が容易で、生産性に優れた不揮発メモリを実現できる。

10

【0043】

[2-2: Fe-Pd]

次に、N i に代えて Pd を用いて測定をおこなった。

即ち試料としては、酸化被膜付きシリコン基板上に、図 6 に示すように、2 nm の MgO 膜を RF マグネトロンスパッタで成膜し、その上に Fe 膜、Pd 膜を DC マグネトロンスパッタで成膜し、保護膜として 5 nm の Ta を成膜した。

この場合、MgO 膜は絶縁層 16、Fe 膜と Pd 膜は記録層 17、Ta 層はキャップ層 18 のモデルとなる。或いは、MgO 膜は絶縁層 16、Fe 膜と Pd 膜は磁化固定層 15、Ta 層は下地層 14 と考えてもよい。

20

【0044】

この図 3 のように MgO、Fe、Pd、Ta の順番に積層した膜で、Fe 膜の厚さを t_{Fe} 、Pd 膜の厚さを t_{Pd} とした場合の垂直磁気異方性磁場 ($H_{k\perp}$) を図 7、図 8 に示す。横軸が Fe 膜の厚さ t_{Fe} 、縦軸が Pd 膜の厚さ t_{Pd} である。図 7、図 8 の等高線、○、●の意味は上記図 4、図 5 と同様である。

図 7 (a) (b)、図 8 (a) (b) は、それぞれアニール温度を 300 °C、350 °C、400 °C、450 °C とした場合の熱処理後の結果を示している。

【0045】

図 7、図 8 から、N i に代えて Pd を用いた場合、300 °C、350 °C の熱処理では完全な垂直磁化膜にはならないが、400 °C 以上の熱処理で、垂直磁化膜が得られることがわかる。

30

特に (M_r / M_s) が 0.5 以上となる●の試料に注目すると、MgO 膜側から Fe 膜と Pd 膜が順に形成される場合、Fe 膜は膜厚が 0.5 ~ 0.7 nm とされ、Pd 膜は膜厚が 1.5 ~ 2.5 nm とされているようにすれば、アニール温度を 400 °C から 450 °C の範囲で適切に設定することで、良好な垂直磁気異方性が得られる。

つまり Fe 膜、Pd 膜を用いる場合でも、この膜厚条件で記録層 17 又は磁化固定層 15 となる垂直磁化膜を形成することで、耐熱性が高く、半導体プロセスへの適応が容易で、生産性に優れた不揮発メモリを実現できる。

【0046】

[2-3: Fe-Ni₈₅B₁₅]

40

次に Ni₈₅B₁₅ を用いた試料で測定を行った。

即ち試料としては、酸化被膜付きシリコン基板上に、図 9 (a) に示すように、2 nm の MgO 膜を成膜し、その上に Fe 膜、Ni₈₅B₁₅ 膜を成膜し、保護膜として 5 nm の Ta を成膜した。即ち図 3 の N i 膜を、15 原子%の B (ホウ素) を含む N i に代えたものである。

この場合、MgO 膜は絶縁層 16、Fe 膜と Ni₈₅B₁₅ 膜は記録層 17、Ta 層はキャップ層 18 のモデルとなる。或いは、MgO 膜は絶縁層 16、Fe 膜と Ni₈₅B₁₅ 膜は磁化固定層 15、Ta 層は下地層 14 と考えてもよい。

【0047】

50

図 9 (a) のように MgO、Fe、Ni₈₅B₁₅、Ta を積層した膜で、Fe の厚さを t_{Fe} と NiB の厚さを t_{NiB} としたときの垂直異方性磁場 ($H_k \perp$) を図 9 (a), 図 10 (a) (b) に示す。横軸が Fe 膜の厚さ t_{Fe} 、縦軸が Ni₈₅B₁₅ 膜の厚さ t_{NiB} である。等高線、○、●の意味は上記図 4, 図 5 と同様である。

図 9 (b) は 300℃、図 10 (a) は 350℃、図 10 (b) は 400℃ の熱処理後の結果である。

【0048】

この場合、熱処理温度が上がると垂直磁気異方性の良好な領域は狭くなるが、400℃ 熱処理後においても垂直磁化が得られる領域が存在する。

特に (M_r / M_s) が 0.5 以上となる ● の試料に注目すると、MgO 膜側から Fe 膜と Ni₈₅B₁₅ 膜が順に形成される場合、Fe 膜は膜厚が 0.4 ~ 0.8 nm とされ、Ni₈₅B₁₅ 膜は膜厚が 1.6 ~ 2.6 nm とされているようにすれば、アニール温度を 300℃ から 400℃ の範囲で適切に設定することで、良好な垂直磁気異方性が得られる。

つまり Fe 膜、Ni₈₅B₁₅ 膜を用いる場合でも、この膜厚条件で記録層 17 又は磁化固定層 15 となる垂直磁化膜を形成することで、耐熱性が高く、半導体プロセスへの適応が容易で、生産性に優れた不揮発メモリを実現できる。

【0049】

[2-4: Fe-Ni₉₀B₁₀]

次に NiB 膜の B の割合を代えて実験した。

試料としては、酸化被膜付きシリコン基板上に、図 11 (a) に示すように、2 nm の MgO 膜、Fe 膜、Ni₉₀B₁₀ 膜、5 nm の Ta を成膜した。即ち NiB 膜は、10 原子 % の B を含む組成とした。

この場合も、MgO 膜は絶縁層 16、Fe 膜と Ni₉₀B₁₀ 膜は記録層 17、Ta 層はキャップ層 18 と考えてよい。或いは、MgO 膜は絶縁層 16、Fe 膜と Ni₉₀B₁₀ 膜は磁化固定層 15、Ta 層は下地層 14 と考えてもよい。

【0050】

図 11 (a) のように MgO、Fe、Ni₉₀B₁₀、Ta を積層した膜で、Fe の厚さを t_{Fe} と NiB の厚さを t_{NiB} としたときの垂直異方性磁場 ($H_k \perp$) を図 11 (a), 図 12 (a) (b) に示す。横軸が Fe 膜の厚さ t_{Fe} 、縦軸が Ni₉₀B₁₀ 膜の厚さ t_{NiB} である。等高線、○、●の意味は上記図 4, 図 5 と同様である。

図 11 (b) は 300℃、図 12 (a) は 350℃、図 12 (b) は 400℃ の熱処理後の結果である。

【0051】

この場合も、熱処理温度が上がると垂直磁化が得られる領域は狭くなるが、400℃ 熱処理後においても垂直磁化が得られる領域が存在する。

特に (M_r / M_s) が 0.5 以上となる ● の試料に注目すると、MgO 膜側から Fe 膜と Ni₉₀B₁₀ 膜が順に形成される場合、Fe 膜は膜厚が 0.4 ~ 0.7 nm とされ、Ni₉₀B₁₀ 膜は膜厚が 1.0 ~ 3.0 nm とされているようにすれば、アニール温度を 300℃ から 400℃ の範囲で適切に設定することで、良好な垂直磁気異方性が得られる。

つまり Fe 膜、Ni₉₀B₁₀ 膜を用いる場合でも、この膜厚条件で記録層 17 又は磁化固定層 15 となる垂直磁化膜を形成することで、耐熱性が高く、半導体プロセスへの適応が容易で、生産性に優れた不揮発メモリを実現できる。

【0052】

[2-5: Fe-NiB での NiB 組成依存性]

ここで図 13 (a) に示すように、MgO (2 nm)、Fe、NiB、Ta (5 nm) を積層した膜構成において、Fe の厚さを比較的垂直磁化が得やすい 0.5 nm に固定して、NiB の組成を変えて、それぞれ NiB の膜厚に対する垂直異方性磁場を測定した。その結果を図 13 (b) に示す。

NiB膜の組成としては、Bの原子%を10原子%、15原子%、20原子%とし、この各組成においてNiB膜の厚みが異なる場合で測定を行った。

図13(b)の横軸はNiB膜の厚み、縦軸は垂直異方性磁場 $H_{k\perp}$ (Oe)である。また熱処理温度は350℃とした。比較のため、NiB膜ではなく、図3のようにNi膜とした場合についても示した。

【0053】

図13(b)から、Bの添加量が多い方がNiBの膜厚に対して垂直異方性磁場の変化が少なく、広い範囲で。つまり広い範囲で垂直磁化が得られる。特に、異方性磁場の最大値はBが10原子%の付近が最も高いことがわかる。

以上の結果から、Niに対するBの添加量は20原子%以下が好ましいといえる。

10

またBを添加しない場合(Ni膜の場合)と比較すると、Bの添加により、Fe膜上に形成するNiを含む膜の厚みの自由度、或いはマージンが広くとれることになるといえる。

【0054】

[2-6: Fe-(各種Ni/Pd)での膜厚依存性]

次にFe膜上に形成する膜として、各種の膜を用いた場合を述べる。

図14(a)のように、各試料の構造は、MgO(2nm)、Fe、斜線部の膜、Ta(5nm)とした。

斜線部の膜としては、Ni膜、Pd膜、Ni₅₀Pd₅₀合金膜、Pd/Ni積層膜、Ni/Pd積層膜のそれぞれの各試料を用いた。これらの斜線部の膜厚をtとする。

20

Ni₅₀Pd₅₀合金膜は、NiとPdがそれぞれ50原子%の合金膜である。

Pd/Ni積層膜は、Fe膜上にPd膜を形成し、その上に1nm厚のNi膜を積層したものである。

Ni/Pd積層膜は、Fe膜上にNi膜を形成し、その上に1nm厚のPd膜を積層したものである。

【0055】

図14(b)に結果を示す。熱処理温度は400℃とした。横軸は図14(a)の斜線部の膜厚tで、縦軸は垂直異方性磁場 $H_{k\perp}$ (Oe)である。

なお、Pd/Ni積層膜、及びNi/Pd積層膜の場合、膜厚tは、Pd膜とNi膜の合計膜厚である。

30

この図14(b)から、NiとPdの合金および積層膜を用いる場合は、Ni単体およびPd単体の中間の特性を示すことがわかる。従って、必要な特性に合わせて組成あるいは積層の膜厚を調整すればよいといえる。

【0056】

[2-7: FeCo-NiBでの組成依存性]

次にFe膜にCoを添加した場合の垂直異方性磁場を調べた。

膜構成は、図15(a)のように、2nmのMgO、0.5nmのFeCo、2nmのNi₉₀B₁₀、5nmのTaで、熱処理は350℃で行った。

40

FeCo膜については、Fe_(100-x)Co_xとし、X原子%のCo添加とした。

図15(b)に、Co添加量(X原子%)を変化させた場合の垂直異方性磁場 $H_{k\perp}$ (Oe)を示している。

【0057】

FeへのCo添加は20原子%までは垂直磁化にあまり変化がないが、それ以上添加すると垂直磁気異方性が低下し、垂直磁化を保てる(垂直異方性磁場 $H_{k\perp}$ が正の値となる)のは30原子%のCo添加までである。

つまりFe膜にCoを添加する場合、30原子%以下のCoを添加することが適切である。

【0058】

50

[2 - 8 : F e - N i - F e での膜厚依存性]

次に上下に M g O 層を形成する場合について述べる。

試料として図 1 6 (a) に示すように、酸化被膜付きシリコン基板上に、2 n m の M g O 膜、第 1 F e 膜、N i 膜、第 2 F e 膜、2 n m の M g O を成膜した。

この場合、図中下側の M g O 膜は絶縁層 1 6、第 1 F e 膜と N i 膜と第 2 F e 膜は記録層 1 7、図中上側の M g O 層はキャップ層 1 8 と考えてよい。

或いは、図中下側の M g O 膜は下地層 1 4、第 1 F e 膜と N i 膜と第 2 F e 膜は磁化固定層 1 5、図中上側の M g O 層は絶縁層 1 6 と考えてもよい。

第 1 F e 膜の膜厚は 0 . 5 n m、N i 膜の膜厚は 2 n m とした。そして第 2 F e 膜の膜厚 t_{Fe} を変化させた試料を用意した。

【 0 0 5 9 】

第 2 F e 膜の膜厚 t_{Fe} を変化させた場合の垂直異方性磁場 $H_{k \perp}$ (O e) の F e 厚さ依存性を図 1 6 (b) に示す。熱処理温度は 4 0 0 ° C とした。

第 2 F e 膜の厚さが 0 . 2 n m 以上 0 . 7 n m 以下で垂直異方性磁場の増加が顕著である。

【 0 0 6 0 】

このように記憶層 1 7 又は磁化固定層 1 5 に相当する層の上下に酸化物層 (例えば M g O 層) を設ける場合、その上下の酸化物層との界面に F e 膜を配置することで、上下界面での界面磁気異方性を強化でき、垂直磁化膜の形成に有利である。

つまり記憶層 1 7 もしくは磁化固定層 1 5 の少なくとも一方は、酸化物による絶縁層 1 6 と、他の酸化物層 (キャップ層 1 8 又は下地層 1 4) に挟まれ、絶縁層 1 6 に接する界面側から第 1 F e 膜、N i 膜、第 2 F e 膜が順に形成され、第 2 F e 膜が他の酸化物層に接する構造とする。この場合、第 2 F e 膜は膜厚が 0 . 2 ~ 0 . 7 n m とされていることが適切である。

【 0 0 6 1 】

[2 - 9 : F e , N i の傾斜組成分布]

次に、図 1 7 に示すように、5 n m の T a 層、2 n m の $Ni_{85}B_{15}$ 膜、0 . 5 n m の F e 膜、1 n m の M g O 層の順に成膜して、熱処理温度に対する M g O の界面の F e / (N i + F e) の組成比と垂直磁気異方性の変化を調べた。

組成の分析はイオンエッチングの際に、飛散する原子を質量分析して行った。

【 0 0 6 2 】

図 1 8 (a) に、アニール温度 (横軸) に対する M g O 層に対する界面での F e 組成比 $F e / (N i + F e)$ と (左縦軸 : %)、垂直磁気異方性 $H_{k \perp}$ (右縦軸 : O e) を示す。

熱処理温度が高くなるに従って、F e と N i が拡散し M g O 層との界面の F e 組成比が減少する。特に F e 組成比が 5 0 % 以下になる 4 0 0 ° C の熱処理後には、垂直磁気異方性 $H_{k \perp}$ が大きく減少することがわかる。

【 0 0 6 3 】

図 1 8 (b) に上記試料の熱処理前と 3 0 0 ° C で熱処理後の F e と N i の組成比を深さ方向 (厚み方向) にプロットしたものを示す。M g O 層との界面付近を深さ「 0 」としている。

この図から、熱処理によって F e と N i が拡散し、傾斜組成膜になっていることが分かる。

【 0 0 6 4 】

この実験から、記憶層 1 7 もしくは磁化固定層 1 5 としての層は、絶縁層 1 6 の界面において、F e 組成が 5 0 % 以上であることが適切であることがわかる。

そして、F e 膜と、N i を含む膜は、熱処理によって F e と N i が拡散し、傾斜組成分布が形成されるが、従って、図 3、図 9、図 1 1、図 1 3 (a)、図 1 4 (a)、図 1 5

10

20

30

40

50

(a)、図16(a)で述べた場合も、FeとNiの傾斜組成分布が形成される。ここで、Jこれらの層構造において、熱処理後の状態で、絶縁層16の界面において、Fe組成が50%以上の傾斜組成分布が形成されていることが適切となる。

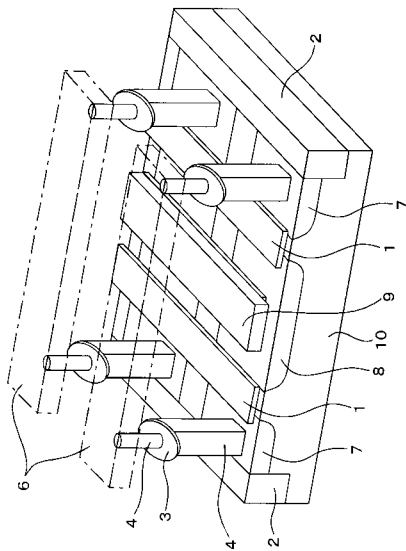
つまり実施の形態としては、Fe膜、Ni膜（又はNiB膜、NiとPdの合金膜や積層膜）の各膜厚が上述してきた各膜厚に設定されて、熱処理温度が適切に選定されていることによれば、熱処理後において絶縁層16との界面側でNiに対するFeの組成比が50%以上の傾斜組成分布が形成されている記憶素子が形成できる。

【符号の説明】

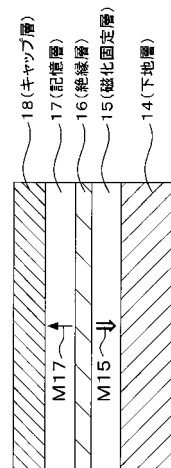
【0065】

1 ゲート電極、3 記憶素子、6 ビット線、7 ソース領域、8 ドレイン領域、10 配線、10 半導体基体、14 下地層、15 磁化固定層、16 絶縁層、17 記憶層、18 キャップ層

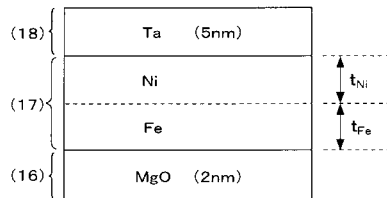
【図1】



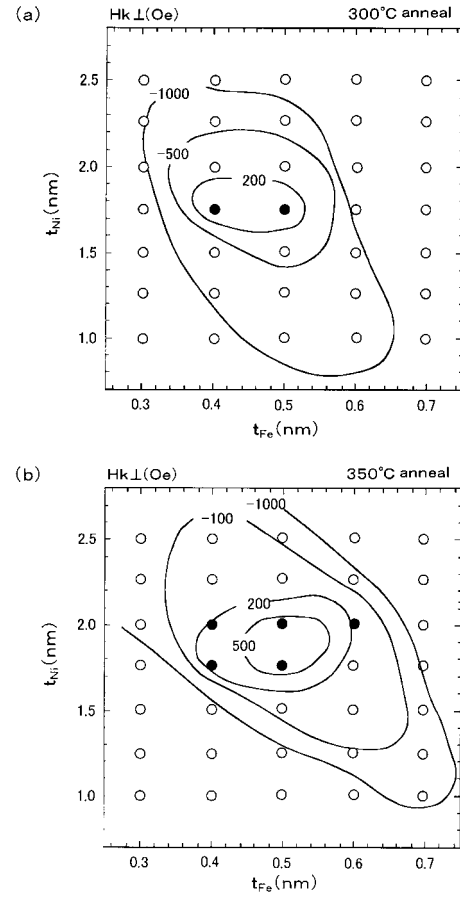
【図2】



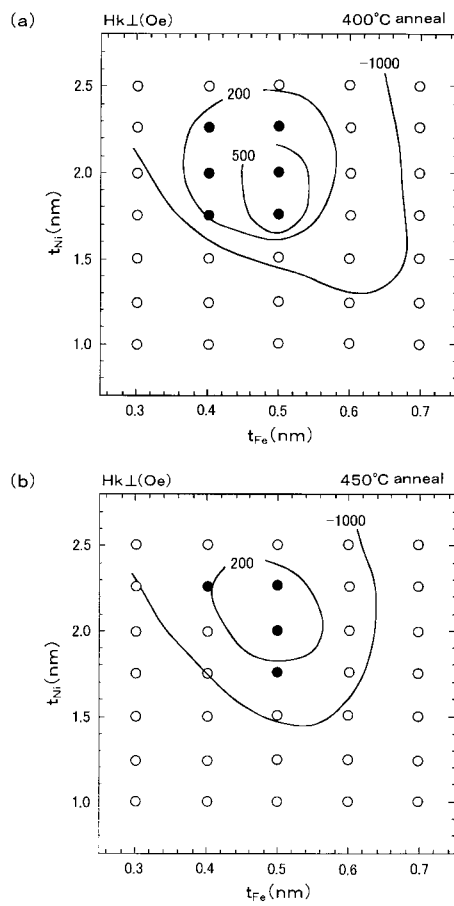
【図 3】



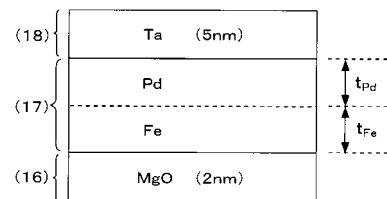
【図 4】



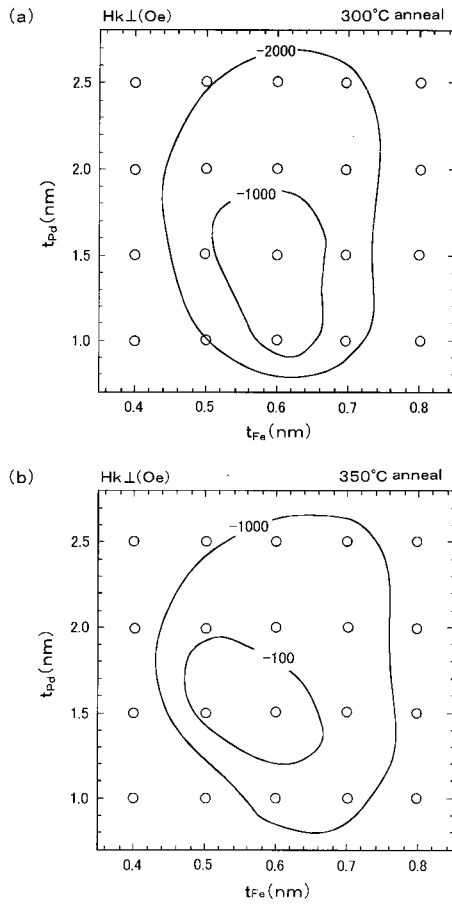
【図 5】



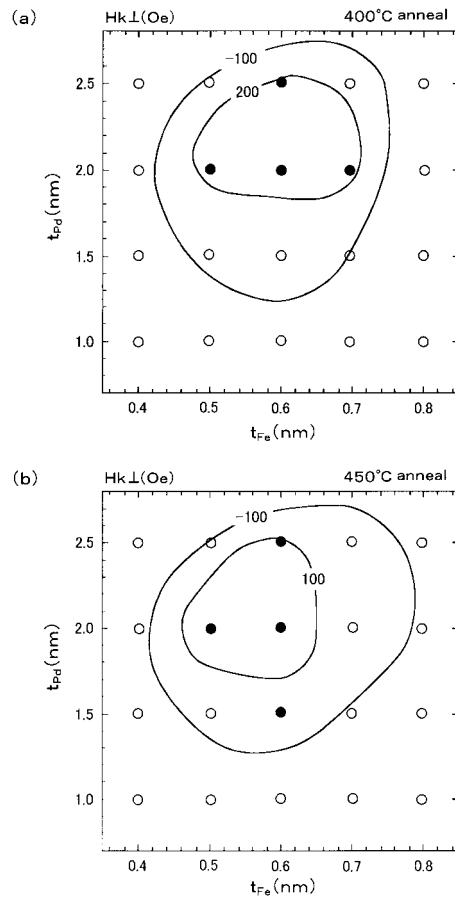
【図 6】



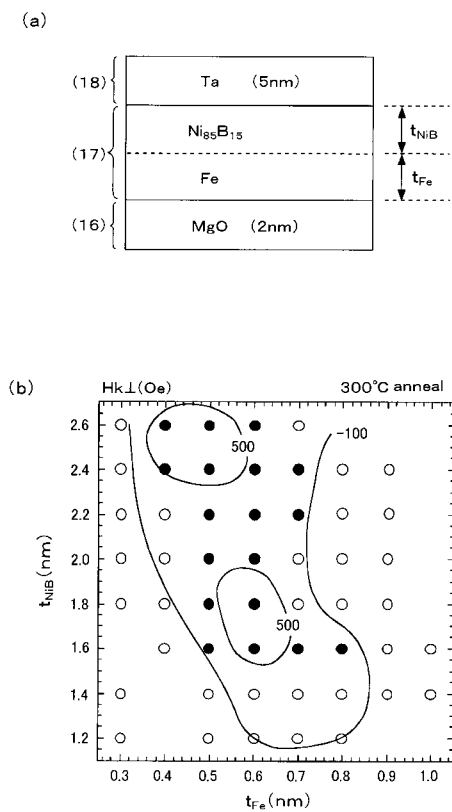
【図 7】



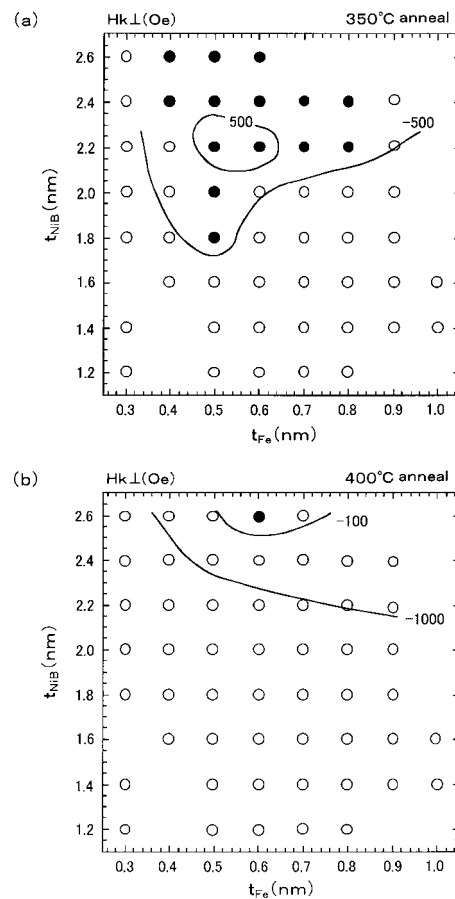
【図 8】



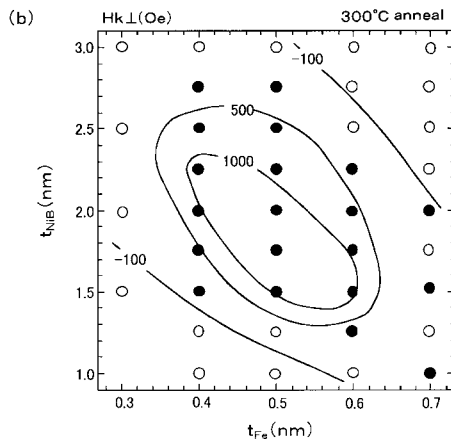
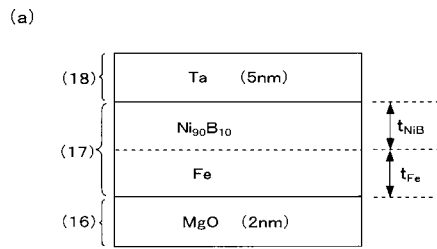
【図 9】



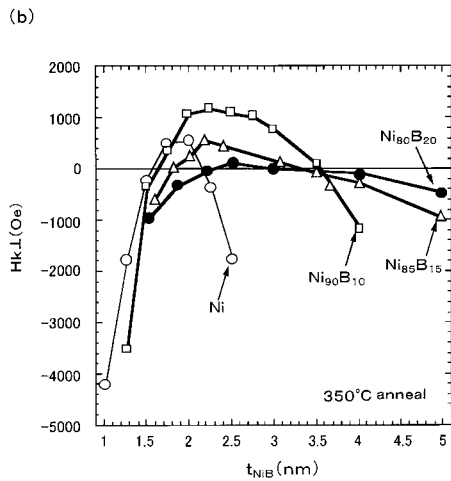
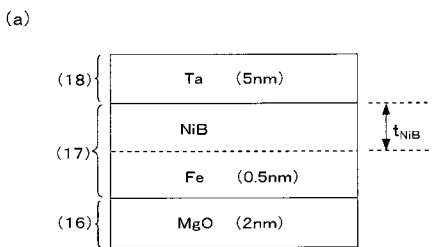
【図 10】



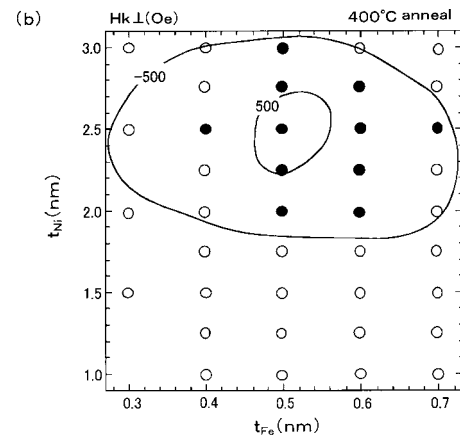
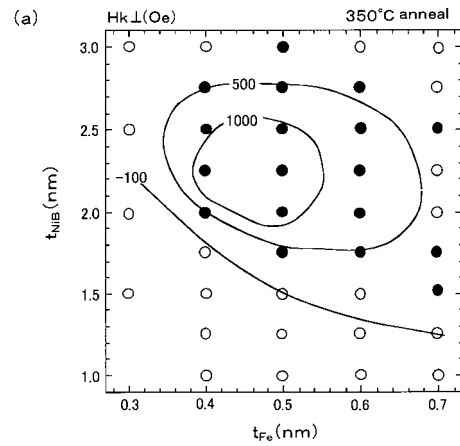
【図 1 1】



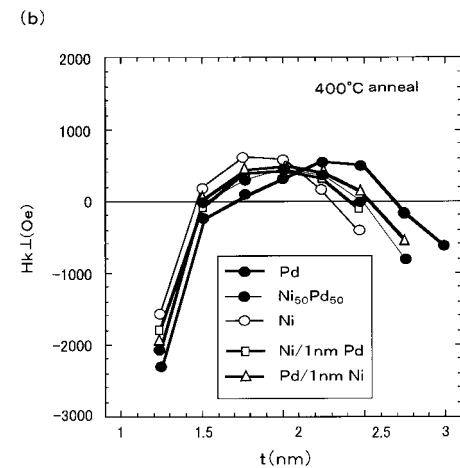
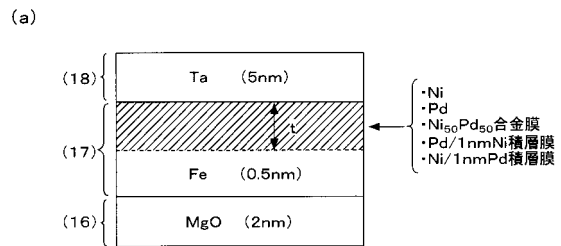
【図 1 3】



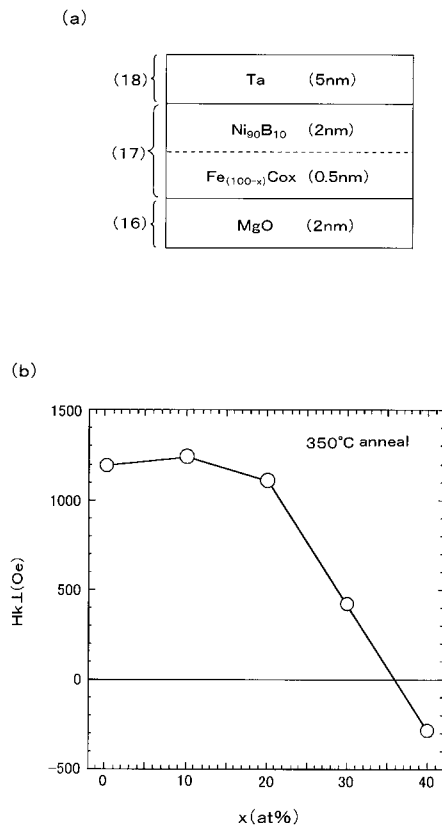
【図 1 2】



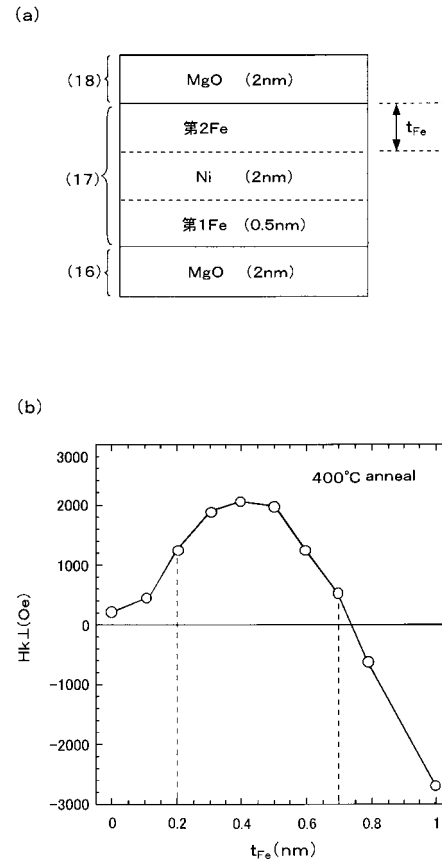
【図 1 4】



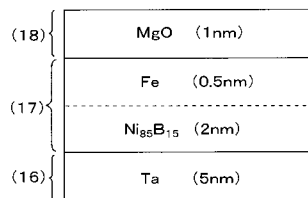
【図 15】



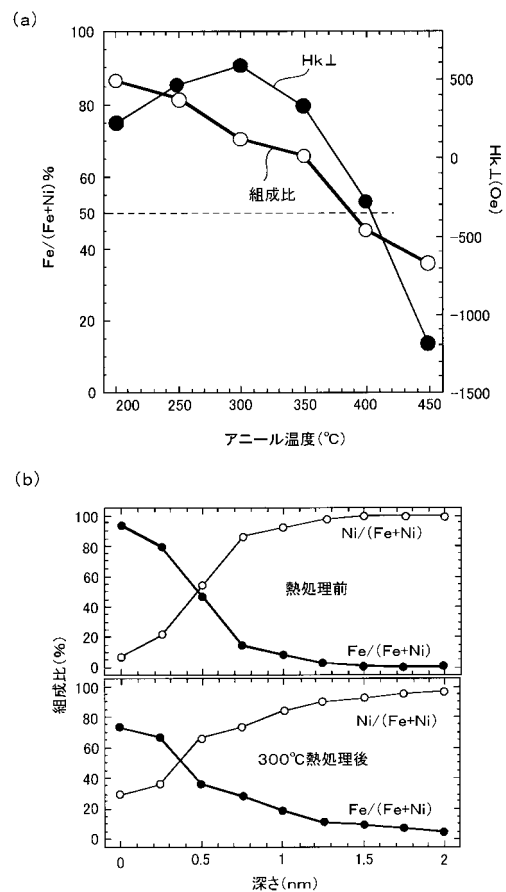
【図 16】



【図 17】



【図 18】



フロントページの続き

- (72)発明者 別所 和宏
東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内
- (72)発明者 肥後 豊
東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内
- (72)発明者 山根 一陽
東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内
- (72)発明者 内田 裕行
東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内
- (72)発明者 浅山 徹哉
東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内

F ターム(参考) 4M119 AA03 AA19 BB01 CC05 DD05 DD06 DD17 DD33 DD45 DD55
EE22 EE27 FF05 FF13 FF16 FF17 JJ09
5F092 AA08 AA11 AB08 AC12 AD03 AD23 AD25 BB10 BB17 BB22
BB23 BB34 BB35 BB36 BB42 BB43 BB53 BC04 BC07 BC12
BC13 BE24 BE25 BE27 CA25