

(12) 发明专利申请

(10) 申请公布号 CN 102437737 A

(43) 申请公布日 2012. 05. 02

(21) 申请号 201110288613. 6

(22) 申请日 2011. 09. 22

(30) 优先权数据

10-2010-0093421 2010. 09. 27 KR

(71) 申请人 快捷韩国半导体有限公司

地址 韩国京畿道

(72) 发明人 严炫喆 朴星玟

(74) 专利代理机构 北京同达信恒知识产权代理

有限公司 11291

代理人 黄志华

(51) Int. Cl.

H02M 3/335(2006. 01)

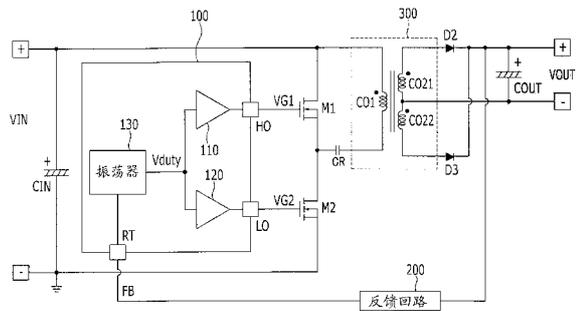
权利要求书 4 页 说明书 14 页 附图 12 页

(54) 发明名称

均衡占空比的振荡器

(57) 摘要

本发明涉及一种均衡占空比的振荡器,即一种能够实现占空比均衡的振荡器。所述振荡器确定变换器的开关频率,所述变换器根据开关的开关操作来转换输入电压以产生输出电压。所述振荡器根据对应于所述输出电压的反馈信号使用基准电流确定占空比信号的第一半周期,所述占空比信号确定所述开关频率。所述振荡器使用频率设定单元的输出来感测第一半周期的时段,且在所述第一半周期之后确定与所述第一半周期相同的时段作为占空比信号的第二半周期。



1. 一种确定变换器的开关频率的振荡器,所述变换器根据开关的开关操作来转换输入电压以产生输出电压,所述振荡器包括:

频率设定单元,所述频率设定单元根据对应于所述输出电压的反馈信号使用基准电流确定占空比信号的第一半周期,所述占空比信号确定所述开关频率;

占空比均衡电路,所述占空比均衡电路通过使用所述频率设定单元的输出来感测第一半周期的时段,且在所述第一半周期之后将与所述第一半周期相同的时段确定为所述占空比信号的第二半周期。

2. 如权利要求 1 所述的振荡器,其中,

所述占空比均衡电路在所述第一半周期之后,以与在所述第一半周期期间均衡控制电压增加的恒定斜度相同的斜度减少均衡控制电压,来确定所述占空比信号的所述第二半周期。

3. 如权利要求 2 所述的振荡器,其中,

所述占空比均衡电路包括均衡电容器,所述均衡电容器在所述第一半周期期间通过充电电流充电,且在所述第二半周期期间以与所述充电电流相同的电流放电,

充电到所述电容器的电压是所述均衡控制电压,且

所述占空比均衡电路在所述第一半周期之后,将所述均衡控制电压与最小基准电压比较,以确定所述第二半周期。

4. 如权利要求 3 所述的振荡器,其中,

所述第二半周期是所述第一半周期时段之后到所述均衡控制电压降低到所述最小基准电压的时间的时段。

5. 如权利要求 3 所述的振荡器,其中,

所述占空比均衡电路包括:

充电电流源,所述充电电流源在所述第一半周期期间对所述均衡电容器充电;

放电电流源,所述放电电流源在所述第一半周期之后使所述均衡电容器放电;及

均衡比较器,所述均衡比较器比较所述均衡控制电压和所述最小基准电压。

6. 如权利要求 1 所述的振荡器,其中,

所述频率设定单元产生根据所述基准电流而增加的设定控制电压,且将自所述设定控制电压开始增加的时间到所述设定控制电压达到所述峰值基准电压的时间设定为所述第一半周期。

7. 如权利要求 6 所述的振荡器,其中,

所述频率设定单元包括:

预定电容器,所述预定电容器通过所述基准电流充电;及

设定比较器,所述设定比较器比较充电到所述电容器的电压和所述峰值基准电压;且

充电到所述电容器的电压是设定控制电压。

8. 如权利要求 1 所述的振荡器,其中,

所述振荡器还包括:

SR 锁存器,所述 SR 锁存器包括第一输入端子、第二输入端子和输出端子,所述第一输入端子以所述频率设定单元的输出为输入,所述第二输入端子以所述占空比均衡电路的输出为输入,所述输出端子输出所述占空比信号;及

所述 SR 锁存器同步于所述第一输入端子信号来改变所述占空比信号的电平,和同步于所述第二输入端子的信号电平来改变所述占空比信号的电平。

9. 如权利要求 8 所述的振荡器,其中,

所述占空比均衡电路包括:

均衡电容器,所述均衡电容器在所述第一半周期期间通过充电电流充电,且在所述第二半周期内以与所述充电电流相同的电流放电;

充电电流源,所述充电电流源在所述第一半周期期间对所述均衡电容器充电;

放电电流源,所述放电电流源在所述第一半周期之后使所述均衡电容器放电;及

均衡比较器,所述均衡比较器比较所述均衡控制电压和所述最小基准电压,且包括连接到所述 SR 锁存器的所述第二输入端子的输出端子,

其中所述占空比均衡电路在所述第一半周期之后,比较所述均衡控制电压和所述最小基准电压,以确定所述第二半周期。

10. 如权利要求 9 所述的振荡器,其中,

所述第二半周期是自所述第一半周期到所述均衡控制电压降低到所述最小基准电压的时间的时段。

11. 如权利要求 9 所述的振荡器,其中,

所述频率设定单元包括:

预定电容器,所述预定电容器通过基准电流充电;和

设定比较器,所述设定比较器比较充电到所述电容器的电压和所述峰值基准电压,且所述设定比较器的输出端子连接到所述 SR 锁存器的所述第一输入端子,且

充电到所述电容器的电压是设定控制电压。

12. 如权利要求 1 所述的振荡器,其中,

当所述第一半周期短于阈值周期的对应于极限频率的半周期,则对应于极限频率的半周期被确定为所述第一半周期。

13. 如权利要求 12 所述的振荡器,其中,

所述占空比均衡电路在所述第一半周期之后,通过以与在所述第一半周期期间均衡控制电压增加的恒定斜度相同的斜度减少均衡控制电压,来产生确定所述占空比信号的所述第二半周期的输出。

14. 如权利要求 13 所述的振荡器,其中,

所述振荡器还包括:

频率限制单元,所述频率限制单元通过使用所述占空比均衡电路的输出和所述均衡控制电压产生根据所述阈值周期占空比均衡的第一占空比控制信号。

15. 如权利要求 14 所述的振荡器,其中,

所述频率限制单元包括:

限制比较器,所述限制比较器将均衡控制电压和确定所述阈值周期的半周期的阈值基准电压比较;和

第一 SR 锁存器,所述第一 SR 锁存器包括第一输入端子、第二输入端子和输出端子,所述第一输入端子以所述限制比较器的输出为输入,所述第二输入端子以所述占空比均衡电路的输出为输入,所述输出端子输出所述占空比控制信号,

其中所述第一 SR 锁存器根据所述限制比较器的输出产生确定所述第一半周期的所述第一占空比控制信号,且根据所述占空比均衡电路的输出产生确定所述第二半周期的所述第一占空比控制信号。

16. 如权利要求 15 所述的振荡器,其中,

所述频率设定单元包括:

预定电容器,所述预定电容器通过所述基准电流充电;和

设定比较器,所述设定比较器比较充电到所述电容器的电压和所述峰值基准电压,

所述占空比均衡电路包括:

均衡电容器,所述均衡电容器在所述第一半周期期间通过所述充电电流充电,且在所述第二半周期期间以与所述充电电流相同的电流放电;和

均衡比较器,所述均衡比较器比较充电到所述均衡电容器的电压和最小基准电压,以产生所述占空比均衡电路的输出,

所述振荡器还包括:

第二 SR 锁存器,所述第二 SR 锁存器包括第一输入端子、第二输入端子和输出端子,所述第一输入端子以所述设定比较器的输出为输入,所述第二输入端子以所述占空比均衡电路的输出为输入,所述输出端子输出第二占空比控制信号,且

所述第二 SR 锁存器同步于所述第一输入端子信号的电平来改变所述第二占空比控制信号的电平,且同步于所述第二输入端子信号的电平来改变所述第二占空比控制信号的电平。

17. 如权利要求 16 所述的振荡器,其中,

所述振荡器还包括:

逻辑运算器,所述逻辑运算器将所述第一占空比控制信号和所述第二占空比控制信号中具有更短的工作周期的信号作为占空比信号输出。

18. 如权利要求 1 所述的振荡器,其中,

如果周期计数信号在所述第一半周期期间根据数字时钟信号自基准计数值增加,且在所述第一半周期之后根据数字时钟信号基于在所述第一半周期期间计数的所述周期计数信号降低,使得所述周期计数信号达到所述基准计数值,则所述占空比均衡电路产生将自所述第一半周期到所述周期计数信号达到所述基准计数值的时间的时段确定为所述第二半周期的输出。

19. 如权利要求 18 所述的振荡器,其中,

所述占空比均衡电路还包括:

计数器,所述计数器根据所述占空比信号确定增加的计数模式和减少的计数模式中的一个,且根据确定的模式和根据数字时钟信号来增加或减少所述周期计数信号;及

逻辑运算器,逻辑运算器接收所述周期计数信号且确定所述周期计数信号是否到达所述基准计数值,以产生所述占空比均衡电路的输出。

20. 如权利要求 19 所述的振荡器,其中,

所述振荡器还包括:

SR 锁存器,所述 SR 锁存器包括第一输入端子、第二输入端子和输出端子,所述第一输入端子以所述频率设定单元的输出为输入,所述第二输入端子以所述占空比均衡电路的输

出为输入,所述输出端子输出所述占空比信号,且

所述 SR 锁存器同步于所述第一输入端子信号的电平来改变所述占空比信号的电平,且同步于所述第二输入端子信号的电平来改变所述占空比信号的电平。

21. 如权利要求 18 所述的振荡器,其中,

当所述第一半周期短于阈值周期的对应于所述极限频率的半周期时,则对应于所述极限频率的半周期被确定为所述第一半周期。

22. 如权利要求 21 所述的振荡器,其中,

所述振荡器还包括:

频率限制单元,所述频率限制单元使用所述占空比均衡电路的输出和所述均衡控制电压产生根据所述阈值周期占空比均衡的第一占空比控制信号。

23. 如权利要求 22 所述的振荡器,其中,

所述频率限制单元包括:

最小计数比较单元,所述最小计数比较单元根据对应于所述阈值周期的半周期的最小计数的比较结果而产生所述周期计数信号和输出;和

第一 SR 锁存器,所述第一 SR 锁存器包括第一输入端子、第二输入端子和输出端子,所述第一输入端子以所述最小计数比较单元的输出为输入,所述第二输入端子以所述占空比均衡电路的输出为输入,所述输出端子输出所述第一占空比控制信号,及

所述第一 SR 锁存器根据所述最小计数比较单元的输出产生确定所述第一半周期的所述第一占空比控制信号,且根据所述占空比均衡电路产生确定所述第二半周期的所述第一占空比控制信号。

24. 如权利要求 23 所述的振荡器,其中,

所述振荡器还包括:

第二 SR 锁存器,所述第二 SR 锁存器包括第一输入端子、第二输入端子和输出端子,所述第一输入端子以所述频率设定单元的输出为输入,所述第二输入端子以所述占空比均衡电路的输出为输入,所述输出端子输出所述第二占空比控制信号,

其中所述第二 SR 锁存器同步于所述第一输入端子信号的电平来改变所述第二占空比控制信号的电平,且同步于所述第二输入端子信号的电平来改变所述第二占空比控制信号的电平。

25. 如权利要求 24 所述的振荡器,其中,

所述振荡器还包括:

逻辑运算器,所述逻辑运算器将所述第一占空比控制信号和所述第二占空比控制信号中具有更短的工作周期的信号作为占空比信号输出。

均衡占空比的振荡器

技术领域

[0001] 本发明涉及一种确定两个开关的开关频率的振荡器,所述两个开关控制变换器的操作。

背景技术

[0002] 在脉冲频率调制 (PFM) 型的变换器中,通过电源开关的开关操作实现电源转换。这里,电源开关被操作为对应于 50% 的均衡占空比 (duty balance)。即,控制电源的开关的占空比 (duty) 相等。

[0003] 然而,由于变换器的供电线内产生的噪声而在电源开关间产生占空比不均衡。占空比不均衡包括变换器的次级均方根电流,使得电源转换效率降低。

[0004] 此背景部分公开的上述信息仅仅是为了帮助理解本发明的背景知识,因此它可能会包括不构成在本国内为本领域的普通技术人员已知的现有技术的信息。

发明内容

[0005] 本发明的一个实施方式的目的旨在一种用于在电源开关间提供均衡占空比的占空比均衡振荡器。

[0006] 根据本发明的实施方式的振荡器根据开关的开关操作来转换输入电压,以确定产生输出电压的所述变换器的开关频率。所述振荡器包括:频率设定单元,所述频率设定单元根据对应于所述输出电压的反馈信号使用基准电流确定占空比信号的第一半周期,所述占空比信号确定所述开关频率;及占空比均衡电路,所述占空比均衡电路通过使用所述频率设定单元的输出来感测第一半周期的时段,且在所述第一半周期之后将与所述第一半周期相同的时段确定为所述占空比信号的第二半周期。

[0007] 所述占空比均衡电路在所述第一半周期之后,以与增加的斜度相同的斜度减少均衡控制电压来确定所述占空比信号的所述第二半周期,所述均衡控制电压在所述第一半周期期间以恒定的斜度增加。

[0008] 所述占空比均衡电路包括均衡电容器,所述均衡电容器在所述第一半周期期间通过充电电流充电,且在所述第二半周期期间以与所述充电电流相同的电流放电,充电到所述电容器的电压是所述均衡控制电压,且所述占空比均衡电路在所述第一半周期之后比较所述均衡控制电压和最小基准电压,以确定所述第二半周期。所述第二半周期是所述第一半周期时段之后到所述均衡控制电压降低到所述最小基准电压的时间的时段。

[0009] 所述占空比均衡电路包括:充电电流源,所述充电电流源在所述第一半周期期间对所述均衡电容器充电;放电电流源,所述放电电流源在所述第一半周期之后使所述均衡电容器放电;及均衡比较器,所述均衡比较器比较所述均衡控制电压和所述最小基准电压。

[0010] 所述频率设定单元产生根据所述基准电流而增加的设定控制电压,且将自所述设定控制电压开始增加的时间到所述设定控制电压达到所述峰值基准电压的时间设定为所述第一半周期。所述频率设定单元包括:预定电容器,所述预定电容器通过所述基准电流

充电;及设定比较器,所述设定比较器比较充电到所述电容器的电压和所述峰值基准电压;且充电到所述电容器的电压是设定控制电压。

[0011] 所述振荡器还包括:SR锁存器,所述SR锁存器包括第一输入端子、第二输入端子和输出端子,所述第一输入端子以所述频率设定单元的输出为输入,所述第二输入端子以所述占空比均衡电路的输出为输入,所述输出端子输出所述占空比信号;所述SR锁存器同步于所述第一输入端子的信号来改变所述占空比信号的电平,和同步于所述第二输入端子的信号电平来改变所述占空比信号的电平。

[0012] 所述占空比均衡电路包括:均衡电容器,所述均衡电容器在所述第一半周期期间通过充电电流充电,且在所述第二半周期内以与所述充电电流相同的电流放电;充电电流源,所述充电电流源在所述第一半周期期间对所述均衡电容器充电;放电电流源,所述放电电流源在所述第一半周期之后使所述均衡电容器放电;及均衡比较器,所述均衡比较器比较所述均衡控制电压和所述最小基准电压,且包括连接到所述SR锁存器的所述第二输入端子的输出端子,其中所述占空比均衡电路在所述第一半周期之后,比较所述均衡控制电压和所述最小基准电压,以确定所述第二半周期。

[0013] 所述第二半周期是自所述第一半周期到所述均衡控制电压降低到所述最小基准电压的时间的时段。

[0014] 当所述第一半周期短于阈值周期的对应于极限频率的半周期,则对应于极限频率的半周期被确定为所述第一半周期。所述振荡器还包括:频率限制单元,所述频率限制单元使用所述占空比均衡电路的输出和所述均衡控制电压产生根据所述阈值周期占空比均衡的第一占空比控制信号。

[0015] 所述频率限制单元包括:限制比较器,所述限制比较器比较均衡控制电压和确定所述阈值周期的半周期的阈值基准电压;和第一SR锁存器,所述第一SR锁存器包括第一输入端子、第二输入端子和输出端子,所述第一输入端子以所述限制比较器的输出为输入,所述第二输入端子以所述占空比均衡电路的输出为输入,所述输出端子输出所述占空比控制信号,其中所述第一SR锁存器根据所述限制比较器的输出产生确定所述第一半周期的所述第一占空比控制信号,且根据所述占空比均衡电路的输出产生确定所述第二半周期的所述第一占空比控制信号。

[0016] 所述振荡器还包括:第二SR锁存器,所述第二SR锁存器包括第一输入端子、第二输入端子和输出端子,所述第一输入端子以所述设定比较器的输出为输入,所述第二输入端子以所述占空比均衡电路的输出为输入,所述输出端子输出第二占空比控制信号。所述第二SR锁存器同步于所述第一输入端子信号的电平来改变所述第二占空比控制信号的电平,且同步于所述第二输入端子信号的电平来改变所述第二占空比控制信号的电平。

[0017] 所述振荡器还包括:逻辑运算器,所述逻辑运算器将所述第一占空比控制信号和所述第二占空比控制信号中具有更短的工作周期的信号作为占空比信号输出。

[0018] 如果周期计数信号在所述第一半周期期间根据数字时钟信号自基准计数值增加,且在所述第一半周期之后根据数字时钟信号基于在所述第一半周期期间计数的所述周期计数信号降低,使得所述周期计数信号达到所述基准计数值,则所述占空比均衡电路产生将自所述第一半周期到所述周期计数信号达到所述基准计数值的时间的时段确定为所述第二半周期的输出。

[0019] 所述占空比均衡电路还包括：计数器，所述计数器根据所述占空比信号确定增加的计数模式和减少的计数模式中的一个，且根据确定的模式和根据数字时钟信号来增加或减少所述周期计数信号；及逻辑运算器，逻辑运算器接收所述周期计数信号且确定所述周期计数信号是否达到所述基准计数值，以产生所述占空比均衡电路的输出。

[0020] 所述振荡器还包括：SR 锁存器，所述 SR 锁存器包括第一输入端子、第二输入端子和输出端子，所述第一输入端子以所述频率设定单元的输出为输入，所述第二输入端子以所述占空比均衡电路的输出为输入，所述输出端子输出所述占空比信号。所述 SR 锁存器同步于所述第一输入端子的信号的电平来改变所述占空比信号的电平，且同步于所述第二输入端子的信号的电平来改变所述占空比信号的电平。

[0021] 所述振荡器还包括：频率限制单元，所述频率限制单元使用所述占空比均衡电路的输出和所述均衡控制电压产生根据所述阈值周期占空比均衡的第一占空比控制信号。

[0022] 所述频率限制单元包括：最小计数比较单元，所述最小计数比较单元根据对应于所述阈值周期的半周期的最小计数的比较结果而产生所述周期计数信号和输出；和第一 SR 锁存器，所述第一 SR 锁存器包括第一输入端子、第二输入端子和输出端子，所述第一输入端子以所述最小计数比较单元的输出为输入，所述第二输入端子以所述占空比均衡电路的输出为输入，输出端子输出所述第一占空比控制信号，及所述第一 SR 锁存器根据所述最小计数比较单元的输出产生确定所述第一半周期的所述第一占空比控制信号，且根据所述占空比均衡电路产生确定所述第二半周期的所述第一占空比控制信号。

[0023] 所述振荡器还包括：第二 SR 锁存器，所述第二 SR 锁存器包括第一输入端子、第二输入端子和输出端子，所述第一输入端子以所述频率设定单元的输出为输入，所述第二输入端子以所述占空比均衡电路的输出为输入，所述输出端子输出所述第二占空比控制信号，其中所述第二 SR 锁存器同步于所述第一输入端子的信号的电平来改变所述第二占空比控制信号的电平，且同步于所述第二输入端子的信号的电平来改变所述第二占空比控制信号的电平。

[0024] 所述振荡器还包括：逻辑运算器，所述逻辑运算器将所述第一占空比控制信号和所述第二占空比控制信号中具有更短的工作周期的信号作为占空比信号输出。

[0025] 本发明的实施方式提供占空比均衡振荡器，该占空比均衡振荡器能够在电源开关间提供均衡占空比。

附图说明

[0026] 图 1 是包括根据本发明的示例实施方式的振荡器的谐振变换器的示意图。

[0027] 图 2 是根据本发明的第一示例实施方式的占空比均衡电路的振荡器的示意图。

[0028] 图 3 是示出根据本发明的第一示例实施方式的两个控制电压和占空比信号的波形图。

[0029] 图 4 是根据本发明第二示例实施方式的振荡器的示意图。

[0030] 图 5 是示出当开关频率低于极限频率时由根据本发明的第二示例实施方式的振荡器产生的占空比信号的示意图。

[0031] 图 6 是示出当开关频率高于极限频率时由根据本发明的第二示例实施方式的振荡器产生的占空比信号的示意图。

[0032] 图 7 是示出根据本发明第三示例实施方式的振荡器的示意图。

[0033] 图 8 是示出根据本发明的第三示例实施方式的控制电压、占空比计数信号和占空比信号的波形图。

[0034] 图 9 是根据本发明第四示例实施方式的振荡器的示意图。

[0035] 图 10 是示出当开关频率低于极限频率时由本发明的第四示例实施方式的振荡器产生的占空比信号的示意图。

[0036] 图 11 是示出当开关频率高于极限频率时由根据本发明的第四示例实施方式的振荡器产生的占空比信号的示意图。

[0037] 图 12 是示出通用的 LLC 变换器的示意图。

具体实施方式

[0038] 在以下的详细描述中,仅通过说明的方式示出和描述了本发明的具体示例实施方式。本领域技术人员将理解,描述的实施方式可以以各种不同方式改变,而不脱离本发明的精神或范围。因此,附图和说明书实际上是作为解释而非限制。整个说明书中,相同的附图标记表示相同的元件。

[0039] 此说明书及随后的权利要求中,当描述一个部件“连接”到另一部件时,该部件可以是“直接连接”到其它部件,或通过第三部件“电连接”到其它部件。此外,除非另有明确的相反描述,措辞“包括”及其变型将理解为暗示含有现有的部件,但不排除任意其它部件。

[0040] 图 1 是包括根据本发明的示例实施方式的振荡器的谐振变换器的示意图。

[0041] 谐振变换器包含高压侧开关 M1、低压侧开关 M2、脉冲频率调节器 (PFM) 100、反馈回路 200 和变压器 300。

[0042] 整流输出二极管 D1 整流变压器 300 的次级线圈 C021 的电流,且控制电流流向输出端子 (+)。输出二极管 D2 整流流向变压器 300 的次级线圈 C022 的电流,且控制电流流向输出端子 (+)。电容器 COUT 平滑输出电压 VOUT。电容器 CIN 平滑输入电压 VIN。

[0043] 高压侧开关 M1 和低压侧开关 M2 在形成均衡占空比时可以交替地导通 / 断开。高压侧开关 M1 由脉冲频率调节器 100 传输的栅极信号 VG1 控制,低压侧开关 M2 由栅极信号 VG2 控制。根据本发明的示例实施方式的高压侧开关 M1 和低压侧开关 M2 由 N 沟道类型金属氧化物半导体场效应晶体管 (MOSFET) 实现。高压侧开关 M1 和低压侧开关 M2 的开关操作的频率被称为开关频率。

[0044] 输入电压 VIN 通过高压侧开关 M1 和低压侧开关 M2 的开关操作变为方波,使得变压器 300 和电容器 CR 之间产生谐振。谐振产生在包括初级线圈 C01、次级线圈 C021 和 C022 的变压器 300 的漏磁电感、磁化电感和谐振电容器 CR 之间。

[0045] 根据通过谐振在初级线圈 C01 中产生的谐振电流而在次级线圈 C021 和 C022 中产生电流。在次级线圈 C021 中产生的电流通过整流二极管 D1 流向输出端子 (+),在次级线圈 C022 中产生的电流通过整流二极管 D2 流向输出端子 (+)。

[0046] 脉波频率调节器 100 包括第一栅极驱动器 110、第二栅极驱动器 120 和振荡器 130。振荡器 130 包括根据本发明示例实施方式的占空比均衡电路。

[0047] 第一栅极驱动器 110 根据来自振荡器 130 的占空比信号 Vduty 产生用于高压侧开关 M1 的开关操作的第一栅极信号 VG1。第二栅极驱动器 120 根据占空比信号 Vduty 产生用

于低压侧开关 M2 的开关操作的第二栅极信号 VG2。

[0048] 第一栅极驱动器 110 与占空比信号 Vduty 的上升沿同步地产生导通高压侧开关 M1 的第一栅极信号 VG1, 并且与占空比信号 Vduty 的下降沿同步地产生将高压侧开关 M1 断开的第一栅极信号 VG1。

[0049] 第二栅极驱动器 120 与占空比信号 Vduty 的下降沿同步地产生导通低压侧开关 M2 的第二栅极信号 VG2, 并且与占空比信号 Vduty 的上升沿同步地产生断开低压侧开关 M2 的第二栅极信号 VG2。

[0050] 本发明的栅极驱动器不局限于此, 且本发明的栅极驱动器产生第一栅极信号 VG1 和第二栅极信号 VG2, 以根据占空比信号 Vduty 交替的导通和断开高压侧开关 M1 和低压侧开关 M2。

[0051] 反馈回路 200 根据输出电压 VOUT 产生反馈信号 IFB, 并将其发送到脉冲频率调节器 100。

[0052] 根据本发明示例实施例的反馈信号 IFB 在负载增加时降低, 导致输出电压 VOUT 降低, 在负载降低时反馈信号 IFB 增加, 导致输出电压 VOUT 升高。

[0053] 振荡器 130 根据反馈电流 IFB 产生确定开关频率的占空比信号 Vduty。

[0054] 脉冲频率调节器 100 包括用从反馈回路 200 输入反馈电流 IFB 的管脚 RT、输出第一栅极信号 VG1 的管脚 HO 和输出第二栅极信号 VG2 的管脚 LO。

[0055] 图 2 是示出包括根据本发明的第一示例实施方式的占空比均衡电路的振荡器的示意图。

[0056] 振荡器 130 包括频率确定单元 210、占空比均衡电路 220 和 SR 锁存器 230。

[0057] 频率确定单元 210 根据通过管脚 RT 传输的反馈电流 IFB 并根据开关频率确定的开关周期的半周期。

[0058] 占空比均衡电路 220 确定与由频率确定单元 210 确定的开关半周期相同的半周期。

[0059] 之后, 频率确定单元 210 确定的半周期作为第一半周期, 占空比均衡电路 220 确定的半周期作为第二半周期。

[0060] SR 锁存器 230 根据第一半周期和第二半周期产生并输出占空比信号 Vduty。

[0061] 接下来, 将参照图 2 描述每一个配置。

[0062] 频率确定单元 210 感测反馈电流 IFB 以产生基准电流 ICT1, 并用基准电流 ICT1 给设定电容器 CT1 充电。充电到设定电容器 CT1 的设定控制电压 VCT1 从开始增加到达到预定的峰值基准电压 (在本发明的第一示例实施方式中为 5V) 的时段被确定为第一半周期。

[0063] 频率确定单元 210 包括误差放大器 211、电流镜 212、受控电流源 213、设定电容器 CT1、两个开关 SS1 和 SS2 以及设定比较器 214。

[0064] 两个开关 SS1 和 SS2 为 N 沟道晶体管。这只是一个示例实施方式, 本发明不局限于此。

[0065] 误差放大器 211 包括输入 2V 的基准电压的非反相端子和连接到管脚 RT 的反相端子。误差放大器 211 的输出端子连接到开关 SS1 的栅极。开关 SS1 的源电极连接到管脚 RT。

[0066] 误差放大器 211 将管脚 RT 的电压与 2V 的基准电压的差值放大且输出。因此, 根

据管脚 RT 的电压和 2V 的基准电压的差值调整开关 SS1 的导通程度。

[0067] 如果反馈电流 IFB 根据负载的减少而增加,则管脚 RT 的电压减小。随着管脚 RT 的电压减小使得管脚 RT 的电压小于 2V 的基准电压,误差放大器 211 的输出电压增加。因此,通过开关 SS1 输出的基准电流 ICT1 增加。如果基准电流 ICT1 增加,第一半周期减小且开关频率增加。如上所述,如果管脚 RT 的电压根据负载的减少而减少,则开关频率增加使得供给输出端子的电源减小。

[0068] 相反,如果反馈电流 IFB 根据负载的减少而减小,则管脚 RT 的电压增加。随着管脚 RT 的电压增加使得管脚 RT 的电压接近 2V 的基准电压,则误差放大器 211 的输出电压减小。这样,通过开关 SS1 输出的基准电流 ICT1 减小。如果基准电流 ICT1 减小,第一半周期延长且开关频率减小。如上所述,如果管脚 RT 的电压根据负载的增加而增加,则开关频率会减小使得供应给输出端子的电能增加。

[0069] 电流镜 212 复制基准电流 ICT1,且将其传输给受控电流源 213。在本发明的第一示例实施方式中,电流镜 212 以 1 : 1 的比率复制基准电流 ICT1,且将其传输给受控电流源 213。这是为更好理解的详细的描述,且本发明并不限于此。

[0070] 受控电流源 213 将自电流镜 212 传输的基准电流 ICT1 传输给设定电容器 CT1。在开关 SS2 断开的期间内,设定电容器 CT1 被基准电流 ICT1 充电。如果 SS2 导通,设定电容器 CT1 快速放电。设定控制电压 VCT1 是充电到设定电容器 CT1 的电压,使得在开关 SS2 在断开状态期间该电压增加,并且如果开关 SS2 导通时,该电压变为 0。

[0071] 设定比较器 214 包括输入设定控制电压 VCT1 的非反相端子 (+) 和输入 5V 基准电压的反相端子 (-)。当非反相端子 (+) 的输入大于反相端子 (-) 的输入时,设定比较器产生高电平,否则产生低电平。

[0072] 当设定端子 S 的输入是高电平时,SR 锁存器通过输出端子 Q 输出高电平,并且当重置端子 R 的输入是高电平时,SR 锁存器通过输出端子 Q 输出低电平。

[0073] 当设定控制电压 VCT1 达到基准电压 5V 时,设定比较器 214 输出高电平信号。如果设定控制电压 VCT1 达到 5V,占空比信号 Vduty 变为高电平使得开关 SS2 导通。因此,在设定控制电压 VCT1 达到 5V 之后将快速降低。

[0074] 频率设定单元 210 确定设定控制电压 VCT1 增加的时段为第一半周期,并且产生输出,使得占空比信号 Vduty 同步于自设定控制电压 VCT1 增加的時刻开始的第一半周期的完成而增加。本发明不局限于此,频率设定单元 210 的输出的产生使得占空比信号 Vduty 同步于设定控制电压 VCT1 开始增加的時刻开始的第一半周期的完成而减小。占空比信号 Vduty 的边沿由频率设定单元 210 的输出产生。

[0075] 占空比均衡电路 220 通过使用频率设定单元 210 的输出感测第一半周期,并确定与检测到的第一半周期相同的第二半周期。

[0076] 占空比均衡电路 220 包括第一半周期期间的均衡控制电压 VCT2。占空比均衡电路 220 在第一半周期之后降低均衡控制电压 VCT2,并确定其达到最小基准电压 (在本发明的第一示例实施方式中为 1V) 所需的时间作为第二半周期。这里,在第一半周期内均衡控制电压 VCT2 增加的斜率绝对值和在第一半周期内均衡控制电压 VCT2 降低的斜率绝对值相同。因此,第一半周期和第二半周期被控制为相同的时间。

[0077] 占空比均衡电路 220 包括充电电流源 221、放电电流源 222、放电开关 DS、均衡电容

器 CT2 和均衡比较器 223。这说明了放电开关 DS 通过高电平信号导通,且通过低电平信号断开。放电电流源 222 的放电电流 ICT3 是充电电流源 221 的充电电流 ICT2 的两倍。

[0078] 充电电流源 221 连接到均衡电容器 CT2 的一个端子,且是为均衡电容器 CT2 充电的电流源。放电电流源 222 连接到均衡电容器 CT2 的一个端子,且是为均衡电容器 CT2 放电的电流源。

[0079] 均衡电容器 CT2 的一个端子连接到均衡比较器 223 的反相端子 (-)。均衡比较器 223 的非反相端子 (+) 输入 1V 的基准电压。均衡比较器 223 的输出连接到 SR 锁存器 230 的重置端子 R。

[0080] 在放电开关 DS 处于断开状态的期间,由充电电流 ICT2 为均衡电容器 CT2 充电。均衡控制电压 VCT2 以由充电电流 ICT2 确定的斜率增加。

[0081] 在放电开关 DS 处于导通状态的期间,均衡电容器 CT2 以自放电电流 ICT3 中减去的充电电流 ICT2 的电流放电,即以与充电电流 ICT2 相同的电流放电。因此,均衡控制电压 VCT2 的增加斜度和降低斜度的绝对值相同。

[0082] 接着,将参照图 3 描述根据占空比均衡电路 220 的操作的确定与第一半周期相同的第二半周期的方法。

[0083] 图 3 是根据本发明的第一示例实施方式的两个控制电压和占空比信号的波形图。

[0084] 设定控制电压 VCT1 自时间 T1 通过基准电流 ICT1 开始增加。这里,占空比信号 Vduty 是低电平使得放电开关 DS 处于断开状态,且均衡控制电压 VCT2 通过放电电流 ICT2 增加。

[0085] 如果设定控制电压 VCT1 在时间 T2 达到 5V 的基准电压,则通过设定比较器 214 的输出,占空比信号 Vduty 变为高电平。这样,开关 SS2 导通,使得设定控制电压 VCT1 快速降低。通过高电平的占空比信号 Vduty 放电开关 DS 导通,且均衡控制电压 VCT2 以与增加期间的斜度相同的斜度降低。

[0086] 如果均衡控制电压 VCT2 在时间 T3 降低到 1V 的基准电压,则均衡比较器 223 的输出变为高电平,且占空比信号 Vduty 是低电平。

[0087] 这样,开关 SS2 断开,设定控制电压 VCT1 自时间 T3 又开始增加,且放电开关 DS 断开使得均衡控制电压 VCT2 自时间 T3 又开始增加。通过此方法,第一半周期被确定为设定控制电压 VCT1 到达 5V 的基准电压的时段。在第一半周期期间自 1V 的基准电压增加的控制电压 VCT2,从第一半周期的结束时间起以相同的斜度降低,使得到达 1V 的基准电压的时间所需的时段被确定为第二半周期。因此,第一半周期和第二半周期具有相同的时段。因此,占空比信号 Vduty 的占空比被精确地控制在 50%,因此实现了占空比均衡。

[0088] 在图 3 中,基准电流 ICT1 降低,且设定控制电压 VCT1 的增加斜度降低。当设定实现占空比均衡时,基准电流 ICT1 根据反馈电流 IFB 变化,但本发明并不限于此。

[0089] 即,尽管重复地增加/降低基准电流 ICT1,如果设定了第一半周期,则第二半周期被设定与第一半周期相同,使得实现占空比均衡。

[0090] 在缓启动阶段或无负载状态开关频率可能过度增加。如果开关频率过高,则导通时间非常短使得开关可能不导通且开关损耗可能增加,且因此必须用适当的极限频率来限制开关频率。

[0091] 根据本发明的第二示例实施方式的振荡器还包括频率限制单元,当开关频率趋于

超过极限频率时,该频率限制单元将开关频率保持在极限频率。

[0092] 图 4 是示出根据本发明的第二示例实施方式的振荡器的示意图。

[0093] 与第一示例实施方式相比,根据第二示例实施方式的振荡器 130' 还包括频率限制单元 240 以将开关频率保持在极限频率。

[0094] 当第一半周期是预定阈值周期的对应于极限频率的半个周期时,频率限制单元 240 通过使用占空比均衡电路 220 的输出和均衡控制电压 VCT2 将对应于极限频率的该半个周期确定为第一半周期。

[0095] 详细地,频率限制单元 240 通过使用均衡控制电压 VCT2 和占空比均衡电路 220 的输出产生和输出符合阈值周期的且占空比均衡的占空比控制信号 QFF2。

[0096] 根据第二示例实施方式的振荡器 130' 还包括与门 250 以根据频率限制单元 240 的输出和 SR 锁存器 235 的输出产生占空比信号。

[0097] 与第一示例实施方式中相同的频率设定单元和占空比均衡电路采用相同的附图标记表示,且省略其描述。

[0098] 如图 4 所示,频率限制单元 240 包括比较器 241 和 SR 锁存器 245。

[0099] 比较器 241 根据平衡控制电压 VCT2 和 1.5V 的基准电压的比较结果产生输出信号。比较器 241 包括输入均衡控制电压 VCT2 的非反相端子 (+) 和输入 1.5V 的基准电压的反相端子 (-),且如果非反相端子 (+) 的输入大于反相端子 (-) 的输入,比较器 241 则输出高电平的信号,否则输出低电平的信号。如果均衡控制电压 VCT2 达到 1.5V 的基准电压,则比较器 241 输出高电平的信号,且如果均衡控制电压 VCT2 低于基准电压 1.5V,则比较器 241 输出低电平的信号。

[0100] 当设定端子 S 的输入是高电平时,SR 锁存器 235 和 SR 锁存器 245 通过输出端子 Q 输出高电平,当重置端子 R 的输入是高电平时,SR 锁存器 235 和 SR 锁存器 245 通过输出端子 Q 输出低电平。

[0101] SR 锁存器 245 根据比较器 241 的输出和占空比均衡电路 220 的输出产生占空比控制信号 QFF2。SR 锁存器 245 在比较器 241 的输出变为高电平的时间产生高电平的占空比控制信号 QFF2,且在占空比均衡电路 220 的输出变为高电平的时间输出低电平的占空比控制信号 QFF2。

[0102] SR 锁存器 235 根据频率设定单元 210 的输出和占空比均衡电路 220 的输出产生占空比控制信号 QFF1。

[0103] 与门 250 通过两个占空比控制信号 QFF1 和 QFF2 的与逻辑运算产生占空比信号 Vduty' 。

[0104] 当开关频率小于极限频率时,在第一半周期期间均衡控制电压 VCT2 变为大于 1.5V 的基准电压的电压,占空比控制信号 QFF2 的占空比宽于占空比控制信号 QFF1 的占空比。因此,占空比信号 Vduty' 与占空比控制信号 QFF1 相同。

[0105] 然而,当开关频率大于极限频率时,在第一半周期期间均衡控制电压 VCT2 没有达到 1.5V 的基准电压,使得占空比控制信号 QFF1 的占空比宽于占空比控制信号 QFF2 的占空比。因此占空比信号 Vduty' 与占空比控制信号 QFF2 相同。

[0106] 接着,将参照图 5 和图 6 描述包括频率限制单元 240 的振荡器 130' 的操作和占空比信号 Vduty' 。

[0107] 图 5 是示出当开关频率低于极限频率时由根据本发明的第二示例实施方式的振荡器产生的占空比信号的示意图。

[0108] 图 6 是示出当开关频率高于极限频率时由根据本发明的第二示例实施方式的振荡器产生的占空比信号的示意图。

[0109] 如图 5 所示, 设定控制电压 VCT1 在时间 T11 通过基准电流 ICT1 开始增加, 且均衡控制电压 VCT2 通过充电电流 ICT2 开始增加。

[0110] 如果均衡控制电压 VCT2 在时间 T12 到达 1.5V 的基准电压, 则比较器 241 的输出增加到高电平, 且 SR 锁存器 245 产生高电平的占空比控制信号 QFF2。

[0111] 如果设定控制电压 VCT1 在时间 T13 达到 5V 的基准电压, 则 SR 锁存器 235 产生高电平的占空比控制信号 QFF1。这样, 占空比信号 Vduty' 自时间 T13 变为高电平, 且时间 T11-T13 被设定为第一半周期。

[0112] 占空比信号 Vduty' 自时间 T13 变为高电平, 使得设定控制电压 VCT1 通过开关 SS2 的导通而快速降低, 且均衡控制电压 VCT2 通过放电电流 ICT3 采用与增加期间相同的斜度降低。

[0113] 如果均衡控制电压 VCT2 在时间 T14 达到 1V 的基准电压, 则占空比均衡电路 220 的输出变为高电平使得 SR 锁存器 245 产生低电平的占空比控制信号 QFF2。SR 锁存器 235 根据占空比均衡电路 220 的高电平的输出产生低电平的占空比控制信号 QFF1。

[0114] 在时间 T14, 占空比信号 Vduty' 通过占空比控制信号 QFF1 和占空比控制信号 QFF2 变为低电平。

[0115] 如上所述, 当开关频率小于极限频率时, 占空比控制信号 QFF1 的占空比小于占空比控制信号 QFF2 的占空比, 使得占空比信号 Vduty' 等于占空比控制信号 QFF1。

[0116] 参照图 6, 将描述开关频率大于极限频率的情况下的占空比信号 Vduty'。

[0117] 如图 6 所示, 设定控制电压 VCT1 在时间 T21 通过基准电流 ICT1 开始增加, 且均衡控制电压 VCT2 通过充电电流 ICT2 开始增加。

[0118] 如果在时间 T22 设定控制电压 VCT1 达到 5V 的基准电压, 则 SR 锁存器 235 产生高电平的占空比控制信号 QFF1。

[0119] 如果均衡控制电压 VCT2 在时间 T23 到达 1.5V 的基准电压, 则比较器 241 的输出增加到高电平, 且 SR 锁存器 245 产生高电平的占空比控制信号 QFF2。

[0120] 这样, 占空比信号 Vduty' 自时间 T23 变为高电平, 且时段 T21-T23 被设定为第一半周期。

[0121] 占空比信号 Vduty' 自时间 T23 变为高电平, 使得设定控制电压 VCT1 通过开关 SS2 的导通而快速降低, 且均衡控制电压 VCT2 通过放电电流 ICT3 以与增加时段相同的斜度降低。

[0122] 如果均衡控制电压 VCT2 在时间 T24 达到 1V 的基准电压, 则占空比均衡电路 220 的输出变为高电平, 使得 SR 锁存器 245 产生低电平的占空比控制信号 QFF2。SR 锁存器 235 根据高电平的占空比均衡电路 220 的输出产生低电平的占空比控制信号 QFF1。

[0123] 在时间 T24, 占空比信号 Vduty' 通过占空比控制信号 QFF1 和占空比控制信号 QFF2 变为低电平。

[0124] 如上所述, 在开关频率大于极限频率的情况下, 占空比控制信号 QFF2 的占空比小

于占空比控制信号 QFF1 的占空比,使得占空比信号 $Vduty'$ 等于占空比控制信号 QFF2。

[0125] 在第一半周期期间均衡控制电压 $VCT2$ 也以与增加斜度相同的斜度降低,使得第二半周期被确定,因此实现占空比均衡。

[0126] 接着,将描述根据本发明的第三示例实施方式的振荡器 130''。

[0127] 图 7 是示出根据本发明的第三示例实施方式的振荡器的示意图。

[0128] 根据本发明的第三示例实施方式的振荡器 130'' 根据数字时钟信号 DCLK 对第一半周期计数,且根据第一半周期期间的计数结果确定第二半周期。

[0129] 详细地,振荡器 130'' 产生周期计数信号 PCNT,该周期计数信号在第一半周期期间根据数字时钟信号 DCLK 自基准计数值开始增加,且在第一半周期之后根据数字时钟信号 DCLK 降低到基准计数值。

[0130] 数字时钟信号 DCLK 是具有恒定频率的信号,使得如果在第一半周期期间自基准计数值增加的周期计数信号 PCNT 在第一半周期之后根据数字时钟信号 DCLK 降低到基准计数值,则周期计数信号 PCNT 降低的时段与第一半周期相同。这里,如果周期计数信号 PCNT 降低的时段被设定为第二半周期,则第一半周期和第二半周期设定为具有相同的时段。

[0131] 参照图 7,将描述振荡器 130''。后文中,基准计数值设定为 0。

[0132] 振荡器 130'' 包括频率设定单元 210、占空比均衡电路 270 和 SR 锁存器 260。

[0133] 根据本发明的第三示例实施方式的频率设定单元 210 与第一和第二示例实施方式中的频率设定单元 210 具有相同的结构和功能,使得它们采用相同的附图标记表示,且省略其描述。

[0134] SR 锁存器 260 包括以频率设定单元 210 的输出为输入的设定端子 S,和以占空比均衡电路 270 的输出为输入的重置端子 R。如果设定端子 S 输入高电平的信号,则 SR 锁存器 260 产生高电平的占空比信号 $Vduty''$,且如果重置端子 R 输入高电平的信号,则产生低电平的占空比信号 $Vduty''$ 。

[0135] 占空比均衡电路 270 使用频率设定单元 210 的输出感测第一半周期,且确定与感测的第一半周期相同的第二半周期。

[0136] 占空比均衡电路 270 在第一半周期期间根据数字时钟信号 DCLK 自基准计数值增加周期计数信号 PCNT。在第一半周期之后,占空比均衡电路 270 根据数字时钟信号 DCLK 降低在第一半周期期间计数的周期计数信号 PCNT,使得如果周期计数信号 PCNT 达到基准计数值,在第一半周期之后到周期计数信号 PCNT 到达基准计数值的时间的时段确定为第二半周期。

[0137] 占空比均衡电路 270 包括计数器 271 和或非 (NOR) 门 272。

[0138] 根据占空比信号 $Vduty''$,计数器 271 被确定为增加的计数模数和降低的计数模式中的一种,使得周期计数信号 PCNT 根据数字时钟信号 DCLK 增加或降低。计数器 271 包括输入占空比信号 $Vduty''$ 的模式端子 Mode、输入数字时钟信号 DCLK 的输入端子和输出周期计数信号 PCNT 的输出端子 OUT。

[0139] 在占空比信号 $Vduty''$ 是低电平的期间,计数器 271 以增加的计数模式操作。即,计数器 271 根据数字时钟信号 DCLK 增加周期计数信号 PCNT。计数器 271 可以将周期计数信号 PCNT 表示为 N- 比特信号。

[0140] 在占空比信号 $Vduty''$ 是高电平的时段,计数器 271 以降低的计数模式操作。即,

计数器 271 根据数字时钟信号 DCLK 降低周期计数信号 PCNT。

[0141] 占空比均衡电路 270 包括或非门 272 以确定周期计数信号 PCNT 是否到达基准计数值。

[0142] 本发明并不局限于此。如果基准计数值不是 0 而是一个不同的值,占空比均衡电路 270 可以通过使用另一电路而不是或非门确定周期计数信号 PCNT 是否到达基准计数值。

[0143] 当所有的输入都是低电平时,或非门 272 输出高电平。如果周期计数信号 PCNT 到达作为基准计数值的 0 时,N- 比特信号的所有比特为 0,使得或非门 272 输出高电平。

[0144] SR 锁存器 260 通过或非门 272 的高电平输出来输出低电平的占空比信号 Vduty'' 。

[0145] 如上所述,通过使用相同的数字时钟信号,在第一半周期期间增加计数的周期计数信号 PCNT 被降低计数来设定第二半周期,使得第一半周期和第二半周期彼此相等。因此,实现占空比均衡。

[0146] 接着,将参照图 8 描述根据第三示例实施方式的振荡器 130'' 的操作和占空比信号 Vduty'' 。

[0147] 图 8 是示出根据本发明的第三示例实施方式的控制电压、周期计数信号和占空比信号的波形图。

[0148] 如图 8 所示,设定控制电压 VCT1 在时间 T31 通过基准电流 ICT1 开始增加。这里,占空比信号 Vduty'' 是低电平使得计数器 271 根据数字时钟信号 DCLK 开始增加计数,来开始周期计数信号 PCNT 的增加。

[0149] 如果设定控制电压 VCT1 在时间 T32 达到 5V 的基准电压,则 SR 锁存器 260 的设定端子 S 输入高电平,使得输出高电平的占空比信号 Vduty'' 。开关 SS2 通过高电平的占空比信号 Vduty'' 导通,使得设定控制电压 VCT1 快速降低。

[0150] 占空比信号 Vduty'' 是高电平,使得计数器 271 自时间 T32 开始根据数字时钟信号 DCLK 降低计数,且因此周期计数信号开始降低。

[0151] 如果周期计数信号 PCNT 在时间 T33 达到作为基准计数值的 0,或非门 272 输出高电平。因此,SR 锁存器 260 产生低电平的占空比信号 Vduty'' 。

[0152] 可以在第三示例实施方式中增加用于控制占空比信号的开关频率不超过极限频率的结构。

[0153] 根据本发明的第四示例实施方式的振荡器 130'' ' 在提供占空比均衡时使用数字时钟信号,使得占空比信号的开关频率被控制不超过极限频率。

[0154] 后文,将参照图 9 到图 11 描述根据本发明的第四示例实施方式的振荡器 130'' ' 和操作。

[0155] 图 9 是示出根据本发明的第四示例实施方式的振荡器的示意图。

[0156] 振荡器 130'' ' 包括频率确定单元 210、占空比均衡电路 270 和 SR 锁存器 265,且与根据第三示例实施方式的振荡器 130'' 相比,还包括频率限制单元 280。还增加了频率限制单元 280 的输出使得第四示例实施方式还包括与门 290。

[0157] 频率确定单元 210 与前述示例实施方式具有相同的功能和结构,由此采用相同的附图标记表示,且省略其描述。在占空比均衡电路 270 的结构中,与第三示例实施方式的占空比均衡电路 270 相同的计数器 271 和或非门 272 采用相同的附图标记表示,且省略其描

述。

[0158] SR 锁存器 265 根据频率确定单元 210 的输出和占空比均衡电路 270 的输出产生占空比控制信号 QFF3。当输入到设定端子 S 的频率确定单元 210 的输出是高电平时,SR 锁存器 265 产生高电平的占空比控制信号 QFF3,且当输入到重置端子 R 的占空比均衡电路 270 的输出是高电平时,SR 锁存器 265 产生低电平的占空比控制信号 QFF3。

[0159] 当第一半周期短于阈值周期的半周期时,振荡器 130'' 使用周期计数信号 PCNT 和占空比均衡电路 270 的输出确定对应于极限频率的半周期为第一半周期。为此振荡器 130'' 还包括频率限制单元 280。

[0160] 详细地,频率限制单元 280 通过使用周期计数信号 PCNT 和占空比均衡电路 270 的输出产生和输出符合阈值周期且占空比均衡的占空比控制信号 QFF4。

[0161] 频率限制单元 280 包括最小计数比较单元 281 和 SR 锁存器 285。最小计数比较单元 281 将周期计数信号 PCNT 与对应于阈值周期的半周期的最小计数 mcnt (参照图 10 和图 11) 比较。如果周期计数信号 PCNT 小于最小计数 mcnt,则最小计数比较单元 281 输出低电平的信号,且如果周期计数信号 PCNT 大于最小计数 mcnt,则最小计数比较单元 281 输出高电平的信号。

[0162] SR 锁存器 285 根据最小计数比较单元 281 的输出和占空比均衡电路 270 的输出产生占空比控制信号 QFF4。当输入到设定端子 S 的最小计数比较单元 281 的输出是高电平时,SR 锁存器 285 产生高电平的占空比控制信号 QFF4,且当输入到重置端子 R 的占空比均衡电路 270 的输出时高电平,SR 锁存器 285 产生低电平的占空比控制信号 QFF4。

[0163] 与门 290 通过占空比控制信号 QFF3 和占空比控制信号 QFF4 的逻辑乘运算产生占空比信号 Vduty'' 。

[0164] 当开关频率小于极限频率时,周期计数信号 PCNT 是比第一半周期期间内的最小计数 mcnt 大的值,使得占空比控制信号 QFF4 的占空比宽于占空比控制信号 QFF3 的占空比。因此,占空比信号 Vduty'' 等于占空比控制信号 QFF3。

[0165] 然而,当开关频率大于极限频率时,在第一半周期期间内周期计数信号 PCNT 没有达到最小计数 mcnt,使得占空比控制信号 QFF3 的占空比宽于占空比控制信号 QFF4 的占空比。因此,占空比信号 Vduty'' 等于占空比控制信号 QFF4。

[0166] 后文,将参照图 10 和图 11 描述包括频率限制单元 280 的振荡器 130' 的操作和占空比信号 Vduty'' 。

[0167] 图 10 是示出当开关频率低于极限频率时由根据本发明的第四示例实施方式的振荡器产生的占空比信号的示意图。

[0168] 图 11 是示出当开关频率高于极限频率时由根据本发明的第四示例实施方式的振荡器产生的占空比信号的示意图。

[0169] 在图 10 和图 11 中,周期计数信号 PCNT 连续地增加或降低,然而这仅是为了解释本发明的示例实施方式,且周期计数信号 PCNT 是数字信号。周期计数信号 PCNT 是根据数字时钟信号 DCLK 增加或降低的 N 比特的数字值。然而,在图 10 和图 11 中,为量化表示周期计数信号 PCNT 的值,周期计数信号 PCNT 连续地增加或减小。

[0170] 如图 10 所示,设定控制电压 VCT1 在时间 T41 通过基准电流 ICT1 开始增加,且周期计数信号 PCNT 开始根据数字时钟信号 DCLK 增加。

[0171] 如果周期计数信号 PCNT 在时间 T42 达到最小计数 $mcnt$, 则最小计数比较单元 281 的输出被增加到高电平, 且 SR 锁存器 285 产生高电平的占空比控制信号 QFF4。

[0172] 如果设定控制电压 VCT1 在时间 T43 达到 5V 的基准电压, 则 SR 锁存器 265 产生高电平的占空比控制信号 QFF3。这样, 占空比信号 $Vduty'''$ 自时间 T43 变为高电平, 且时间 T41-T43 被设定为第一半周期。

[0173] 占空比信号 $Vduty'''$ 自时间 T43 变为高电平, 使得设定控制电压 VCT1 通过开关 SS2 的导通快速地降低, 且周期计数信号 PCNT 根据数字时钟信号 DCLK 来降低。

[0174] 如果周期计数信号 PCNT 在时间 T44 到达基准计数值, 则占空比均衡电路 270 的输出变为高电平, 使得 SR 锁存器 285 产生低电平的占空比控制信号 QFF4。SR 锁存器 265 根据高电平的占空比均衡电路 270 的输出产生低电平的占空比控制信号 QFF3。

[0175] 占空比信号 $Vduty'''$ 在时间 T44 通过占空比控制信号 QFF3 和占空比控制信号 QFF4 变为低电平。

[0176] 如上所述, 当开关频率低于极限频率时, 占空比控制信号 QFF3 的占空比小于占空比控制信号 QFF4 的占空比, 使得占空比信号 $Vduty'''$ 等于占空比控制信号 QFF3。

[0177] 参照图 11, 将描述当开关频率大于极限频率时的占空比信号 $Vduty'''$ 。

[0178] 如图 11 所示, 设定控制电压 VCT1 在时间 T51 通过基准电流 ICT1 开始增加, 且周期计数信号 PCNT 开始根据数字时钟信号 DCLK 增加。

[0179] 如果设定控制电压 VCT1 在时间 T52 达到 5V 的基准电压, 则 SR 锁存器 265 产生高电平的占空比控制信号 QFF3。

[0180] 如果周期计数信号 PCNT 在时间 T53 达到最小计数 $mcnt$, 则最小计数比较单元 281 的输出增加到高电平, 且 SR 锁存器 285 产生高电平的占空比控制信号 QFF4。

[0181] 这样, 占空比信号 $Vduty'''$ 自时间 T53 变为高电平, 且时段 T51-T53 被设定为第一半周期。

[0182] 占空比信号 $Vduty'''$ 自时间 T53 变为高电平, 使得设定控制电压 VCT1 通过开关 SS2 的导通而快速地降低, 且周期计数信号根据数字时钟信号 DCLK 降低。

[0183] 如果周期计数信号 PCNT 在时间 T54 到达基准计数值, 则占空比均衡电路 270 的输出变为高电平, 使得 SR 锁存器 285 产生低电平的占空比控制信号 QFF4。SR 锁存器 265 根据占空比均衡电路 270 的高电平输出产生低电平的占空比控制信号 QFF3。

[0184] 在时间 T54, 通过占空比控制信号 QFF3 和占空比控制信号 QFF4, 占空比信号 $Vduty'''$ 变为低电平。

[0185] 如上所述, 当开关频率大于极限频率时, 占空比控制信号 QFF4 的占空比小于占空比控制信号 QFF3 的占空比, 使得占空比信号 $Vduty'''$ 与占空比控制信号 QFF4 相同。

[0186] 在第一半周期期间, 周期计数信号 PCNT 根据数字时钟信号自基准计数值增加。第一半周期之后, 周期计数信号 PCNT 根据数字时钟信号 DCLK 达到基准计数值的时段被确定为第二半周期, 使得第一半周期和第二半周期彼此相等。因此, 可以实现占空比均衡。

[0187] 图 12 是通用的 LLC 变换器的示意图。

[0188] 在图 12 中, 供电线内产生的且由粗线表示的噪声会对反馈信号产生噪声, 该反馈信号通过反馈回路输入到脉冲宽度调节集成电路 (PFM IC)。如果对反馈信号产生噪声, 则会产生占空比不均衡。

[0189] 根据本发明的示例实施方式,即使对供电线产生噪声,也会产生等于第一半周期的第二半周期,使得实现占空比均衡。

[0190] 以上描述的附图和详细的描述是用于本发明的示例,且解释本发明,且权利要求中描述的本发明的范围不限于此。因此,本领域技术人员应理解,可以做出各种改变和其它等同实施方式是可行的。因此,本发明的实质范围必须由所附权利要求的精神确定。

[0191] 符号说明

[0192] 谐振变换器 1, 高压侧开关 M1, 低压侧开关 M2

[0193] 脉冲频率调节器 100, 反馈回路 200, 变压器 300

[0194] 二极管 D1 和 D2, 初级线圈 C01, 磁极线圈 C021 和 C022

[0195] 电容器 CIN, 设定电容器 CT1, 均衡电容器 CT2

[0196] 第一栅极驱动器 110, 第二栅极驱动器 120, 振荡器 130

[0197] 频率确定单元 210, 占空比均衡电路 220 和 270

[0198] SR 锁存器 230、235、245、260、265、285, 误差放大器 211

[0199] 电流镜 212, 受控电流源 213, 开关 SS1 和 SS2

[0200] 设定比较器 214, 充电电流源 221

[0201] 放电电流源 222, 放电开关 DS

[0202] 均衡比较器 223, 频率限制单元 240 和 280

[0203] 比较器 241, 与门 250 和 290

[0204] 计数器 271, 或非门 272, 最小计数比较单元 281

[0205] 占空比控制信号 QFF1、QFF2、QFF3、QFF4

[0206] 占空比信号 Vduty、Vduty'、Vduty''、Vduty'''

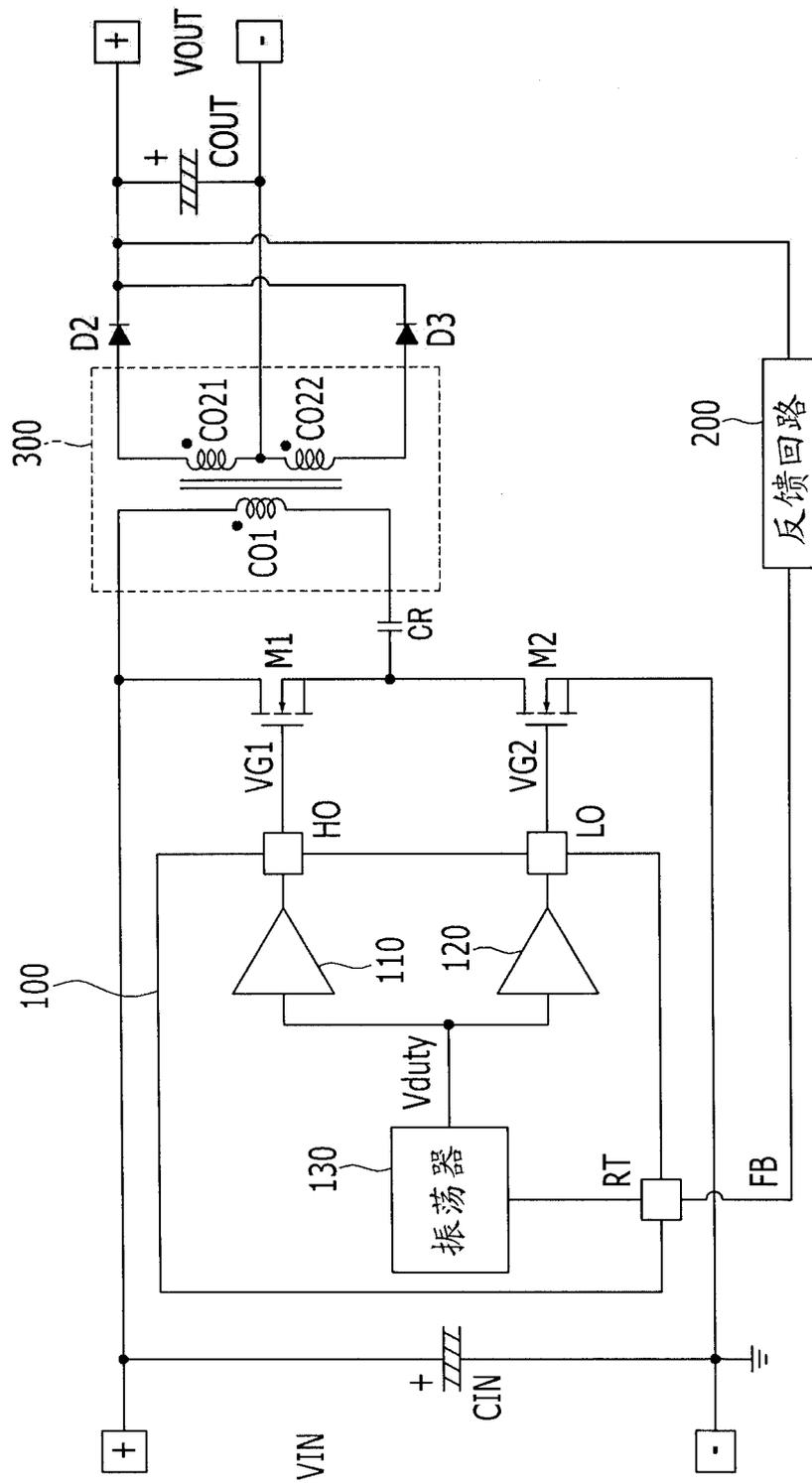


图 1

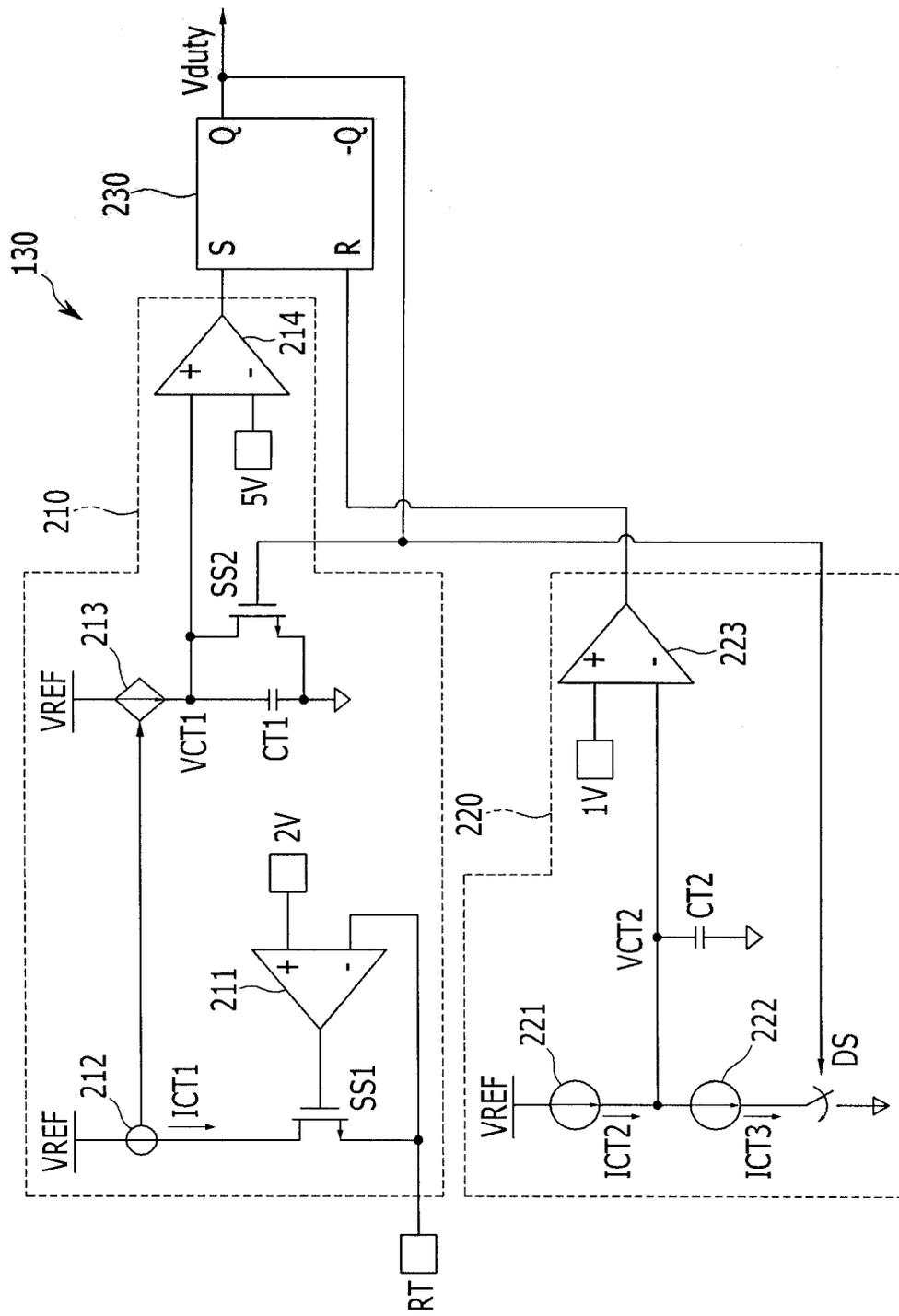


图 2

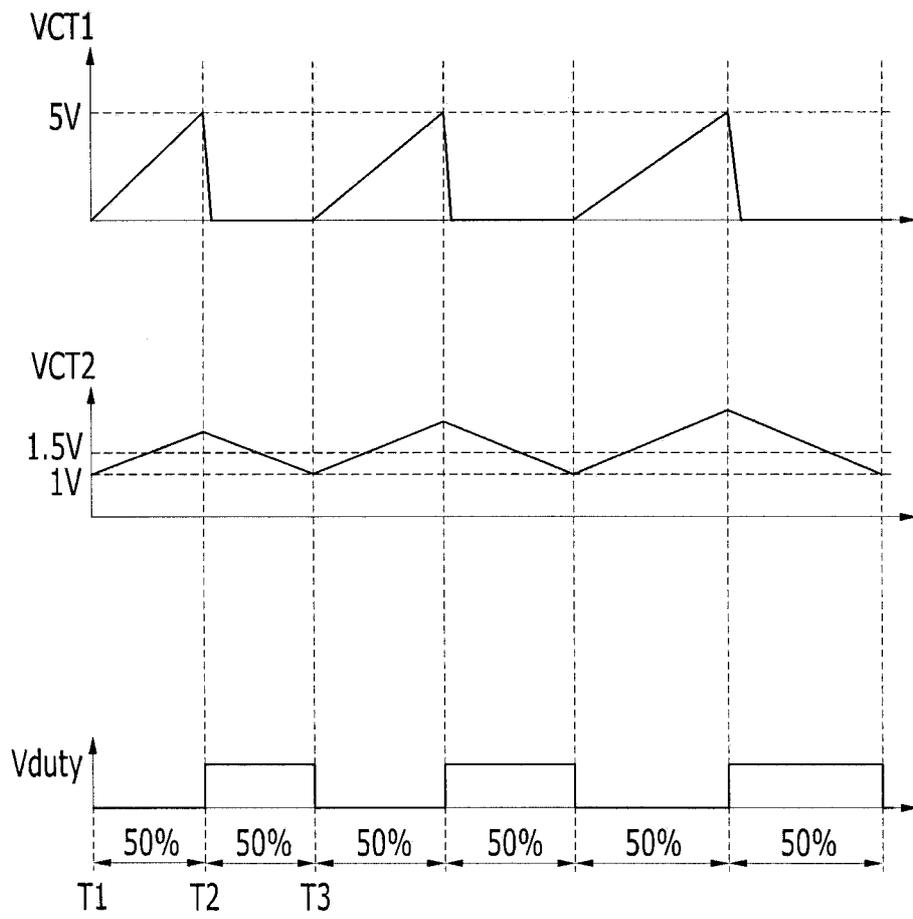


图 3

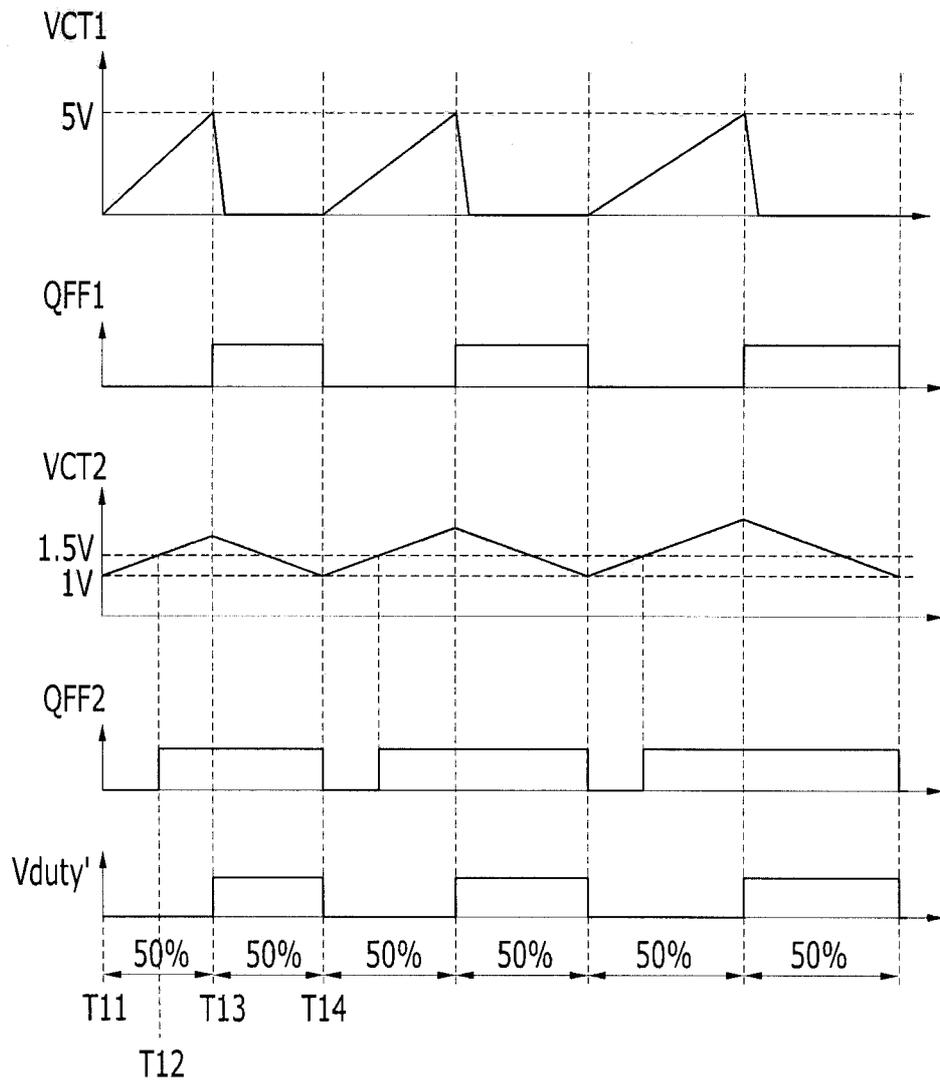


图 5

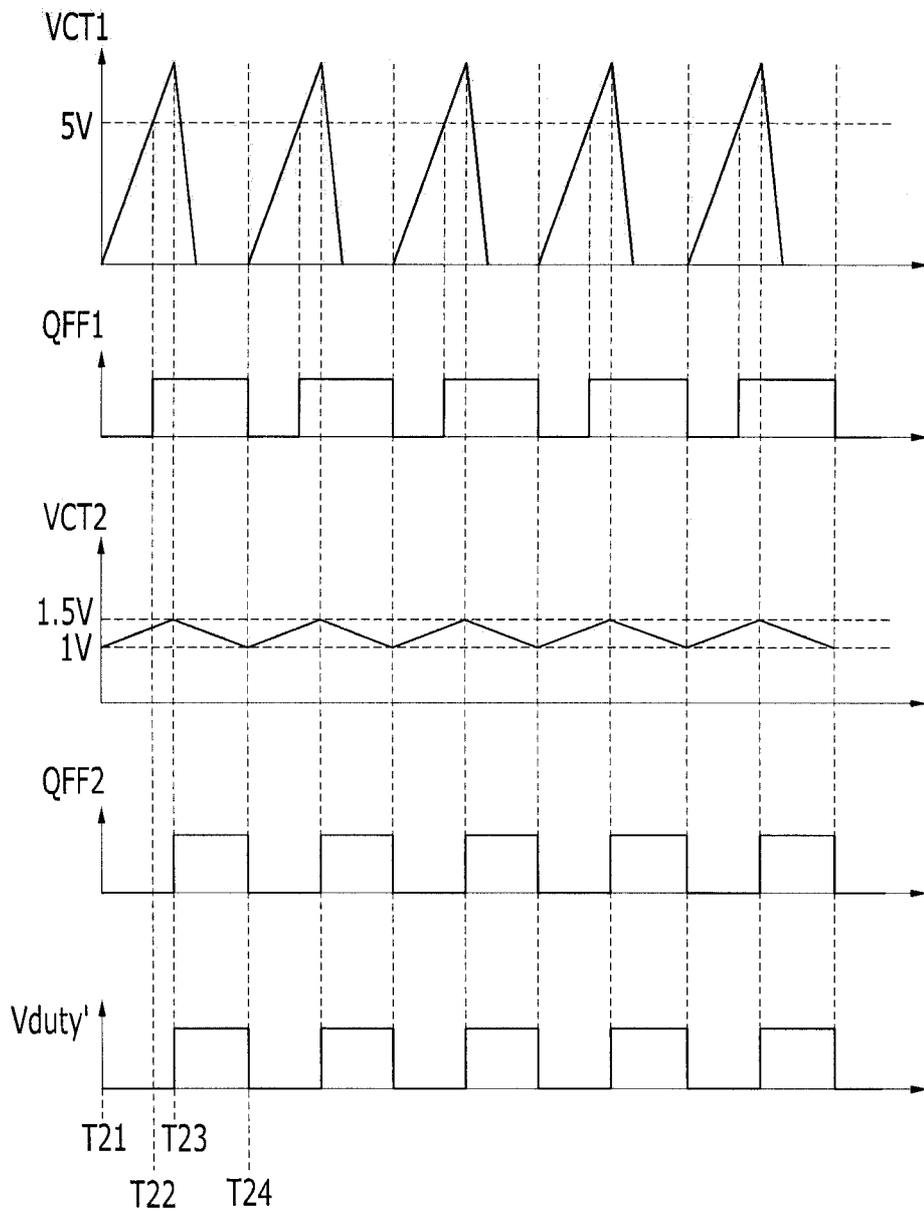


图 6

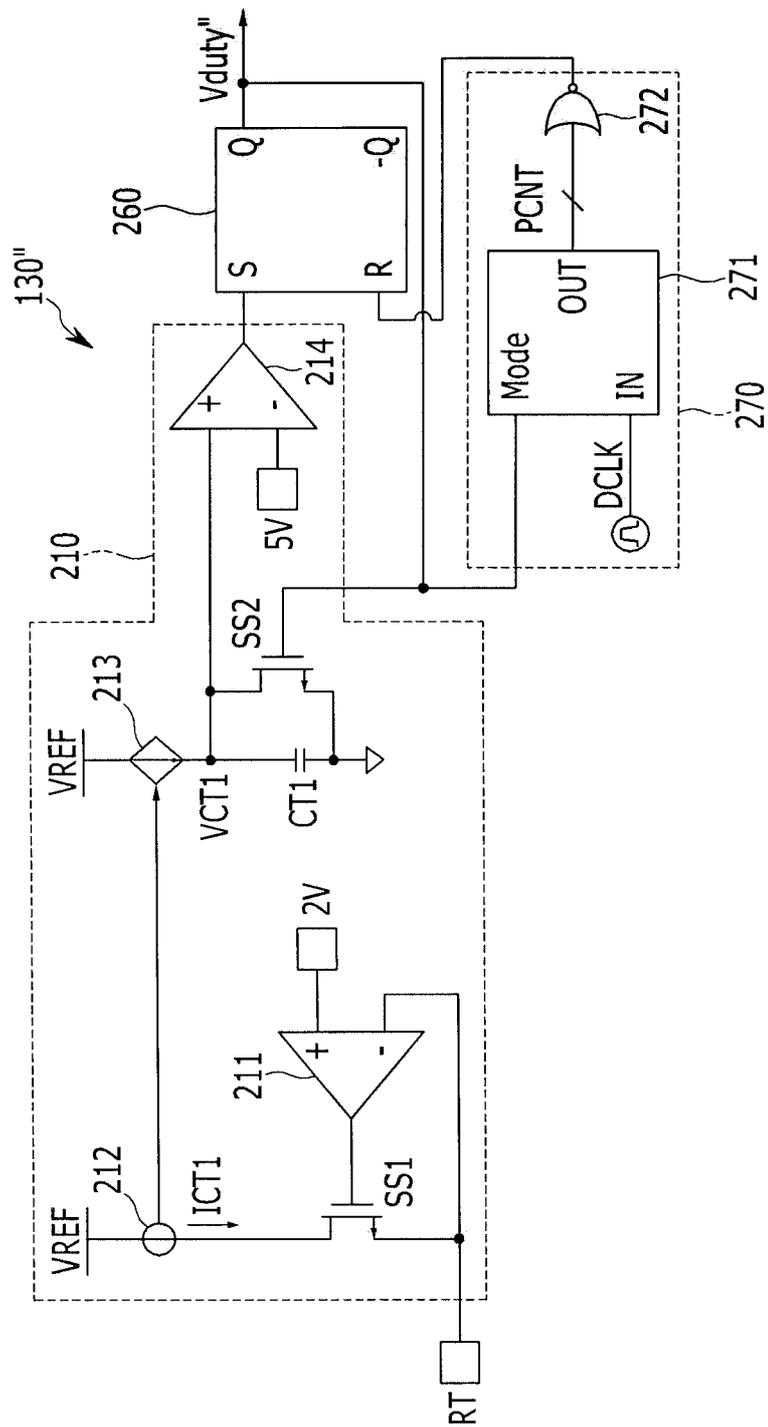


图 7

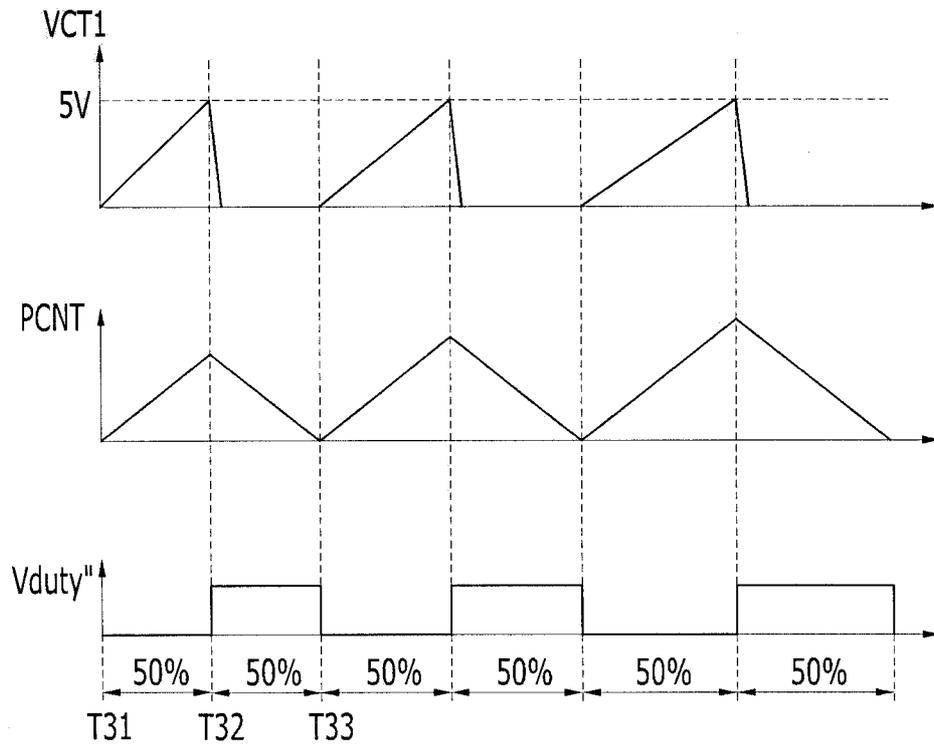


图 8

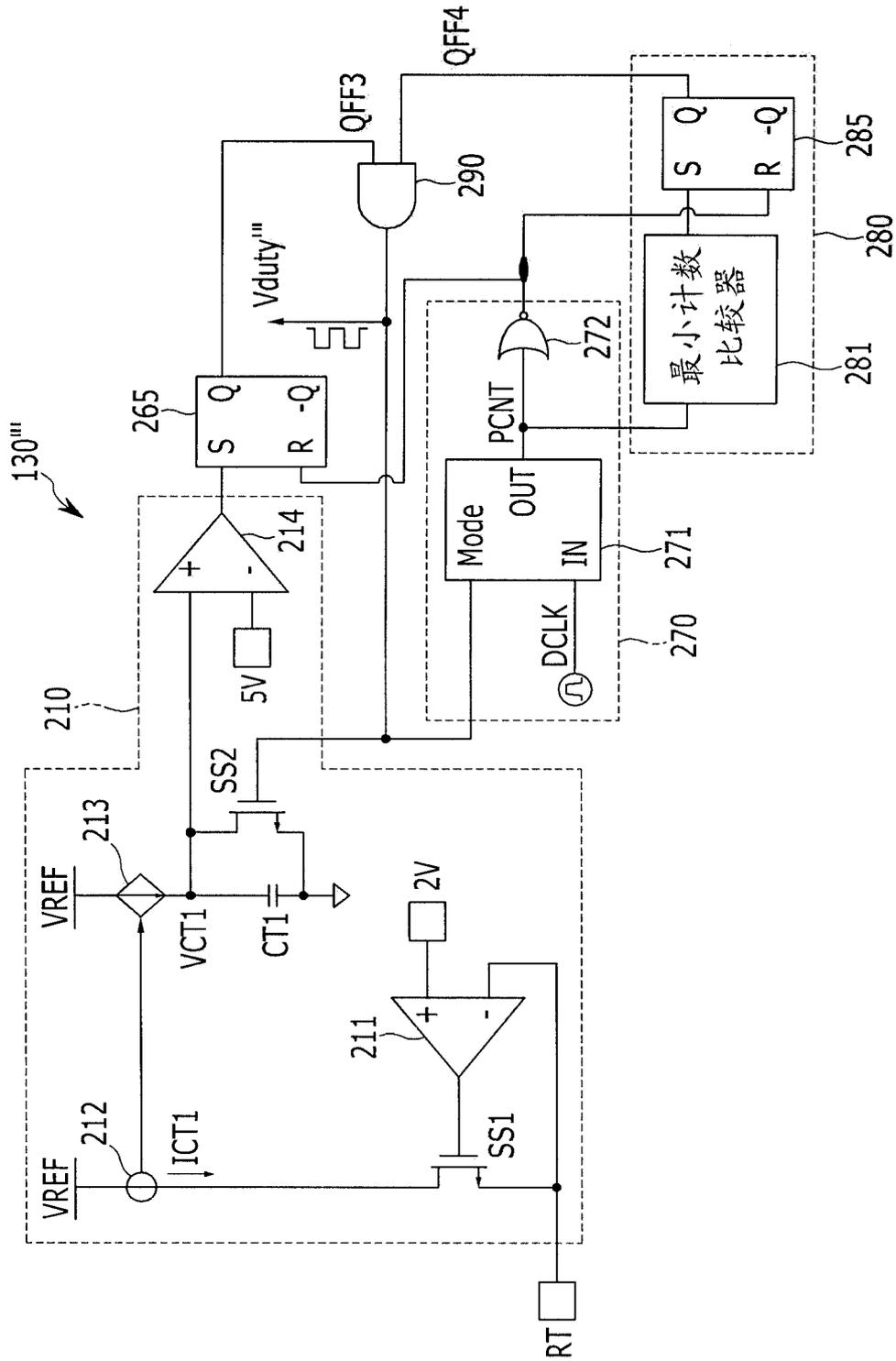


图 9

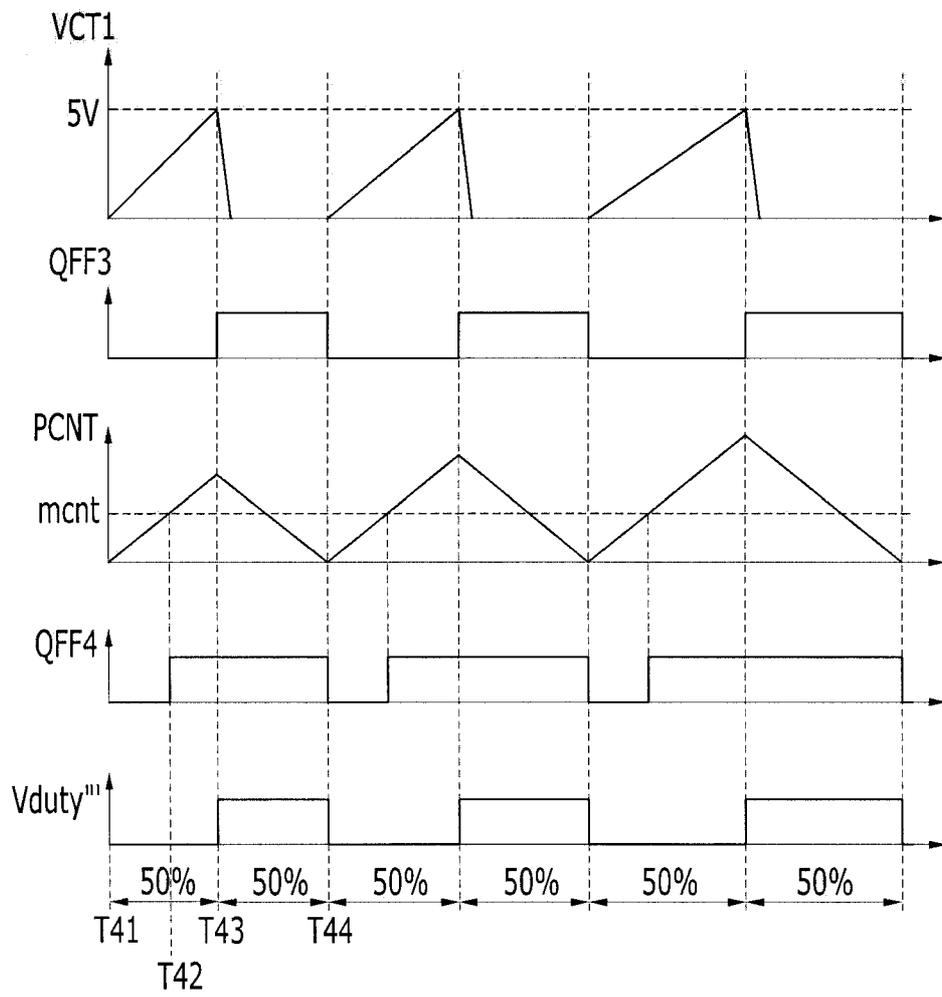


图 10

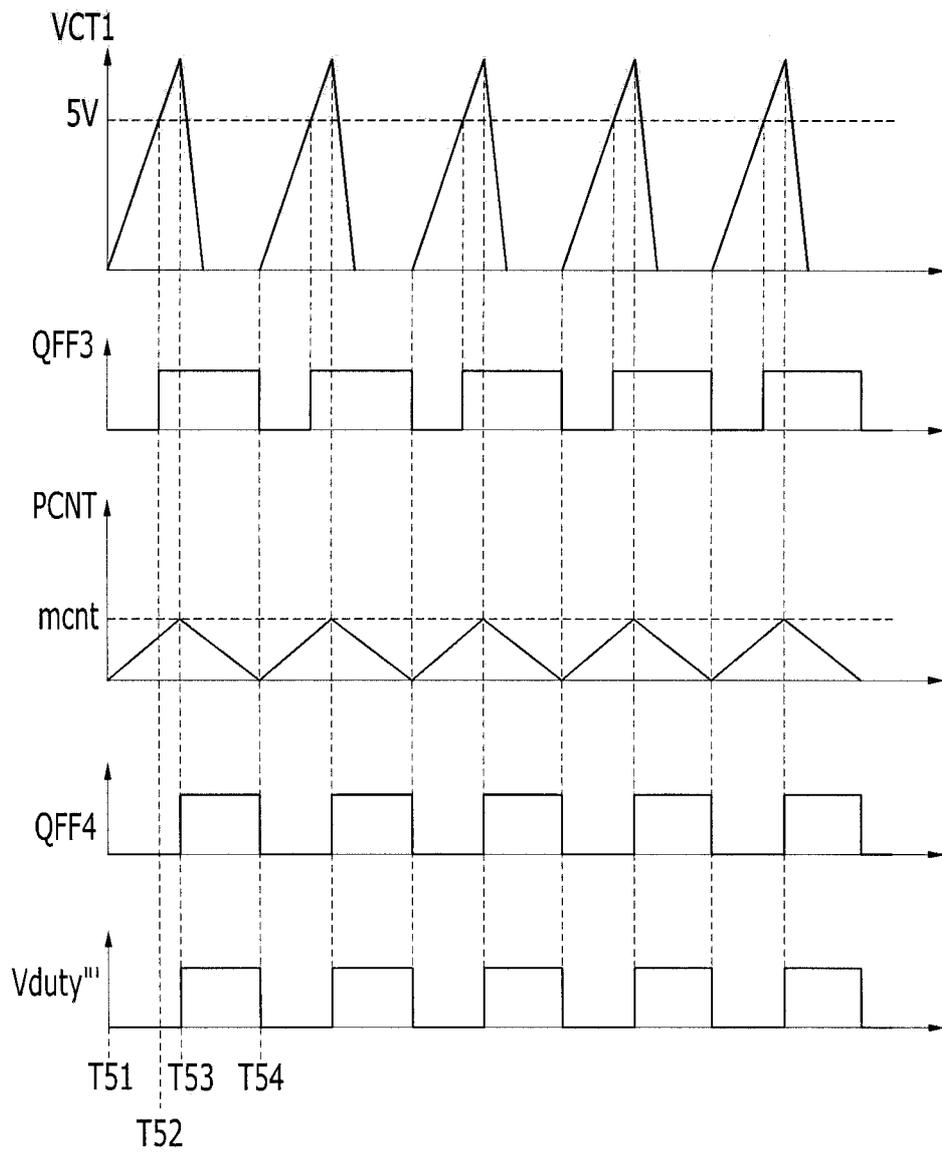


图 11

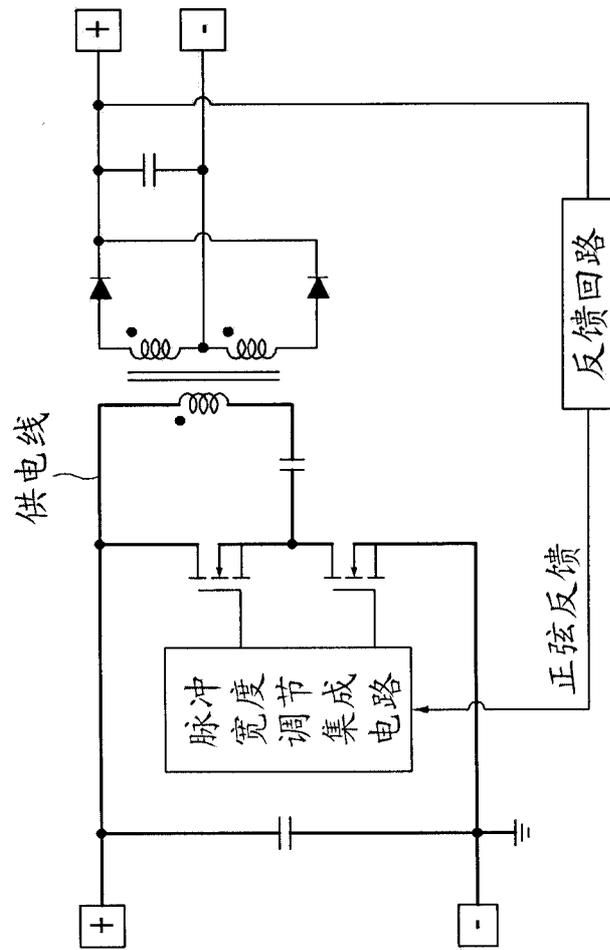


图 12