(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 7 月 14 日(14.07.2016)

WIPO | PCT

(10) 国際公開番号
WO 2016/110896 A1

(51) 国際特許分類:
H01L 33/22 (2010.01) *H01L 21/306* (2006.01)
H01L 33/30 (2010.01)

(21) 国際出願番号: PCT/JP2015/006121

(22) 国際出願日: 2015 年 12 月 9 日(09.12.2015)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2015-003128 2015 年 1 月 9 日(09.01.2015) JP

(71) 出願人: 信越半導体株式会社(SHIN-ETSU HANDOTAI CO., LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目２番１号 Tokyo (JP).

(72) 発明者: 石崎　順也(ISHIZAKI, Junya); 〒3790196 群馬県安中市磯部２丁目１３番１号信越半導体株式会社　半導体磯部研究所内 Gunma (JP). 古屋翔吾(FURUYA, Shogo); 〒3790196 群馬県安中市磯部２丁目１３番１号信越半導体株式会社　半導体磯部研究所内 Gunma (JP).

(74) 代理人: 好宮　幹夫(YOSHIMIYA, Mikio); 〒1100005 東京都台東区上野７丁目６番１１号第一下谷ビル８Ｆ Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

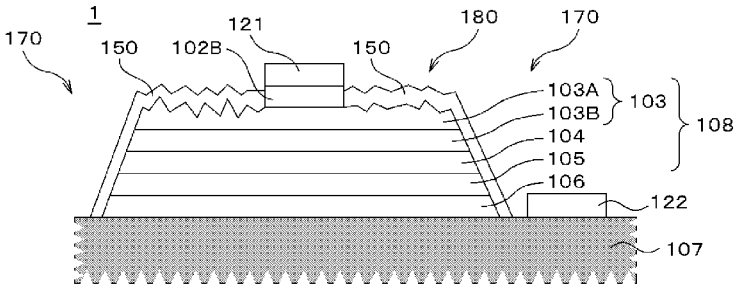
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

(54) **Title**: LIGHT-EMITTING ELEMENT AND METHOD OF MANUFACTURING LIGHT-EMITTING ELEMENT

(54) 発明の名称 : 発光素子及び発光素子の製造方法



(57) **Abstract**: The present invention pertains to a light-emitting element having: a window layer and supporting substrate; and a light-emitting part which is provided on the window layer and supporting substrate and includes a second semiconductor layer of a second conductive type, an active layer, and a first semiconductor layer of a first conductive type in the stated order, the light-emitting element being characterized in that a first ohmic electrode is provided on the first semiconductor layer, at least portions of the outer surface of the first semiconductor layer and a side surface of the light-emitting part are covered with an insulating and protective film, the outer surface of the first semiconductor layer and the outer surface of the window layer and supporting substrate are roughened, the first semiconductor layer comprises a structure of at least two or more layers, and the layers at the side subjected to the roughening comprise a material having a lower A1 composition than the layers at the active layer side. Consequently, the light-emitting element is provided which restricts an etching depth required for obtaining a desired rough surface feature while maintaining a carrier confinement effect in a cladding layer and suppresses the occurrence of chip cracking during wire bonding.

(57) 要約:

[続葉有]

WO 2016/110896 A1

本発明は、窓層兼支持基板と、該窓層兼支持基板上に設けられ、第二導電型の第二半導体層と、活性層と、第一導電型の第一半導体層とをこの順に含む発光部とを有する発光素子において、前記第一半導体層上に第一オーミック電極が設けられ、前記第一半導体層の表面及び前記発光部の側面の少なくとも一部は絶縁保護膜で被覆され、前記第一半導体層の表面及び前記窓層兼支持基板の表面が粗面化され、前記第一半導体層は、少なくとも二層以上の構造からなり、粗面化処理が施された側の層が、活性層側の層に比べ、ＡｌＩ組成が少ない材料からなるものであることを特徴とする発光素子である。これにより、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さを抑制し、ワイヤーボンディング時にチップ割れが生じることを抑制した発光素子が提供される。

明　細　書

発明の名称 ： 発光素子及び発光素子の製造方法

技術分野

[0001] 本発明は、発光素子、及び発光素子の製造方法に関し、特に基板上にエピタキシャル成長によって第一半導体層、活性層、第二半導体層、窓層兼支持基板を形成し、基板を除去した後に電極を形成した発光素子基板へ粗面化処理を施す際の構造及び製造方法に関する。

背景技術

[0002] 近年、発光ダイオード（ＬＥＤ）の高効率化が進み、照明器具への適用が進んでいる。従来の照明器具はＩｎＧａＮ系の青色ＬＥＤと蛍光剤を組み合わせた器具がほとんどであった。しかし、蛍光剤を使用した際には原理的にストークスロスの発生が避けられず、蛍光剤が受光した全ての光を別の波長に変換はできない問題があった。特に青色より相対的に長波長の黄色や赤色といった領域でこの問題が顕著である。

[0003] この問題を解決するために、黄色や赤色ＬＥＤと青色ＬＥＤを組み合わせる技術が近年採用されている。その際、ＣＯＢ（ｃｈｉｐ　ｏｎ　ｂｏａｒｄ）型のように一方の面に光を取り出すのではなく、ボードの上にＬＥＤを並べてフィラメント型で発光させる電球タイプの照明器具が普及しつつある。このタイプの器具に適用するＬＥＤ素子は、フィラメント全面にわたって光を取り出す必要があるため、素子の一方に光を取り出すタイプは適しておらず、チップの全方位に光を取り出す配光を有する素子が理想的である。

[0004] 青色ＬＥＤであるＩｎＧａＮ系ＬＥＤはサファイア基板を用いるのが一般的であり、サファイア基板は発光波長に対して透明であるため、前述の照明器具に対しては理想的な形態になっている。しかし、黄色や赤色のＬＥＤにおいては、発光波長に対して光吸収基板となるＧａＡｓやＧｅを出発基板にしており、前記の用途には適さない。

[0005] この問題を解決するために、特許文献１に示すように発光部に透明基板を

接合する方法や、特許文献２に示すように支持基板に用いられるような厚さまで窓層を成長し、光吸収基板である出発基板を除去してＬＥＤにする技術が開示されている。

[0006] 特許文献１で開示される方法では、必要な厚さ以上の透明基板を接合する必要があり、接合後に基板を所定の厚さまで削る必要があるため、コストアップの要因となる。また、通常、接合に用いられる基板は２００μｍ以上の厚さがある。ＬＥＤ素子に要求される膜厚は、配光特性及び他の素子とのアセンブリ性を考慮すると、せいぜい１００μｍ前後であるため、この程度の厚さまで薄膜化加工する必要がある。薄膜化加工にあたり、加工を行うことによる工数の増加、及び、ウェーハが割れるリスクも増大し、コストアップ及び歩留まり低下要因となる。

[0007] 一方、特許文献２に開示される支持基板に用いることができる厚さまで結晶成長により成長した窓層を支持基板として利用する方法では、所望の厚さまで窓層を成長すればよく、薄膜化加工や基板接合・接着の工程が不要のため、低コストでの形成が可能であり、優れた方法である。

[0008] また、前述のような透明支持基板を有する発光素子においては、発光素子内部での多重反射を防止し、光吸収を抑制することで発光効率を上げる手法が取られるのが一般的である。特許文献３では、厚い窓層兼電流拡散層と厚い窓層兼支持基板が発光部を挟む構造において、窓層兼電流拡散層及び窓層兼支持基板に粗面をかけ、発光部には粗面をかけない方法が提案されている。ただ、この方法は窓層兼電流拡散層部を貫通する深いトレンチを形成する必要があり、コストがかかるだけでなく、上部と下部の電極の高低差が大きすぎるため、ワイヤーボンディングを行うことが難しい。フリップチップ型に適用するに際しても、厚い絶縁膜と非常に長い金属ビアを形成する必要があり、コストアップ要因となる。従って、上部電極部である窓層兼電流拡散層部が薄いことが望まれる。

[0009] 窓層兼電流拡散層の厚さが薄く、上部電極部と下部電極部の高低差が少なく、かつ、光取り出し部もしくは光反射部に粗面を有する開示技術として、

特許文献４及び５が挙げられる。特許文献４では、光取り出し面側と反対側のｎ型半導体層表面に粗面を形成しているが、フリップチップ型への技術開示であり、電極側から窓層側への効率的な光反射を目的としている。また、窓層兼支持基板と発光部両者へ粗面をかけることの難しさが開示されている。

[0010] 特許文献５では、ＡｌＧａｌｎＰ系クラッド層表面の粗面化処理を施す技術が開示されており、特許文献５によればクラッド層を$(Al_{0.5}Ga_{0.5})_{0.5}In_{0.5}P$とし、クラッド層上部に$(Al_xGa_{1-x})_{0.5}In_{0.5}P$（０．５＜ｘ）からなるウインドウ層を積層する技術が開示されている。すなわち、粗面化処理を施す層がクラッド層より高いＡｌ組成からなる層であることに関する技術について開示している。

先行技術文献

特許文献

[0011] 特許文献1：特許第５４２７５８５号公報

特許文献2：特許第４５６９８５８号公報

特許文献3：特許第４７１５３７０号公報

特許文献4：特開２００７－０５９５１８号公報

特許文献5：特開２０１０－２５１５３１号公報

発明の概要

発明が解決しようとする課題

[0012] しかしながら、窓層兼支持基板部と発光部を有する設計の発光素子において、発光部表面に細線を伴う電極を配置し、発光部にエッチングによって粗面化処理を行う場合においては、Ａｌ含有比率が高くなるほど、エッチング速度が速くなり、粗面をかけづらくなる傾向がある。このため、所望の粗面を得るためには、エッチング深さを増大させる必要がある。その結果、パッド電極形成面より大きく過度のエッチングがされるため、パッド電極部の機械強度が低下してしまう。これによって、ワイヤーボンディング時にチップ

割れが生じるリスクが増大するという問題がある。

[0013] 一方、活性層に注入したキャリアを閉じ込める効果を高めるためには、クラッド層のＡｌ含有量を高める必要がある。しかしながら、上述したように、Ａｌ含有量を高めた場合、所望の粗面を得るためには、エッチング深さが大きくなるため、これに応じてクラッド層の厚さを、キャリア閉じ込め機能に対して必要最低限の厚さより大幅に厚くする必要もある。

[0014] 従って、クラッド層のキャリア閉じ込め効果を維持し、ボンディングパッドの機械強度を維持しつつ、効果的に粗面をかけることができる技術はこれまでに開示されていない。

[0015] 本発明は上記問題に鑑みてなされたものであって、窓層兼支持基板と発光部を有し、発光部の表面に粗面液（エッチング液）で粗面を形成する際に、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さを抑制し、ワイヤーボンディング時にチップ割れが生じることを抑制した発光素子を提供することを目的とする。

課題を解決するための手段

[0016] 上記目的を達成するために、本発明によれば、窓層兼支持基板と、該窓層兼支持基板上に設けられ、第二導電型の第二半導体層と、活性層と、第一導電型の第一半導体層とをこの順に含む発光部とを有する発光素子において、

前記第一半導体層上に第一オーミック電極が設けられ、前記第一半導体層の表面及び前記発光部の側面の少なくとも一部は絶縁保護膜で被覆され、前記第一半導体層の表面及び前記窓層兼支持基板の表面が粗面化され、

前記第一半導体層は、少なくとも二層以上の構造からなり、粗面化処理が施された側の層が、活性層側の層に比べ、Ａｌ組成が少ない材料からなるものであることを特徴とする発光素子を提供する。

[0017] このような発光素子であれば、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さを抑制し、ワイヤーボンディング時にチップ割れが生じることを抑制した発光素子とすることができる。

[0018] このとき、前記発光部の一部が除去された除去部と、該除去部以外の非除去部と、該非除去部の前記第一半導体層上に設けられた前記第一オーミック電極と、

前記除去部の前記窓層兼支持基板上または前記第二半導体層上に設けられた第二オーミック電極とを有するものであることが好ましい。

このようなものであれば、本発明が特に有効に作用する。

[0019] このとき、前記第一半導体層の粗面化処理が施される側の層は、

$(Al_xGa_{1-x})_yIn_{1-y}P$（$0 \leqq x < 0.6$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0 \leqq z \leqq 0.3$）からなり、

前記第一半導体層の活性層側の層は、

$(Al_xGa_{1-x})_yIn_{1-y}P$（$0.6 \leqq x \leqq 1$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0.3 < z \leqq 1$）からなるものであることが好ましい。

このようなものであれば、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さを抑制し、ワイヤーボンディング時にチップ割れが生じることを抑制した発光素子とすることが確実にできる。

[0020] また、本発明によれば、基板上に、該基板と格子整合系の材料で第一半導体層、活性層、第二半導体層を順次エピタキシャル成長により成長させて発光部を形成する工程と、該発光部の上に前記基板に対して非格子整合系の材料で窓層兼支持基板をエピタキシャル成長により形成する工程と、前記基板を除去する工程と、前記第一半導体層上に第一オーミック電極を形成する工程と、前記第一半導体層の表面に粗面化処理を行う第一粗面化処理工程と、前記発光部の一部を除去して除去部と、それ以外の非除去部を形成する素子分離工程と、前記発光部が除去された窓層兼支持基板上に第二オーミック電極を形成する工程と、前記第一半導体層表面及び前記発光部の側面の少なくとも一部を絶縁保護膜で被覆する工程と、前記窓層兼支持基板の表面及び側面を粗面化する第二粗面化処理工程からなり、

前記発光部を形成する工程において、

前記第一半導体層を、少なくとも二層以上の構造からなり、粗面化処理が施される側の層が、活性層側の層に比べ、ＡｌＩｎＰ組成が少ない材料からなるもので形成することを特徴とする発光素子の製造方法を提供する。

[0021] このような製造方法であれば、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さを抑制し、ワイヤーボンディング時にチップ割れが生じることを抑制した発光素子を製造することができる。

[0022] このとき、前記第一半導体層の粗面化処理が施される側の層を、

$(Al_xGa_{1-x})_yIn_{1-y}P$（$0 \leqq x < 0.6$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0 \leqq z \leqq 0.3$）とし、

前記第一半導体層の活性層側の層を、

$(Al_xGa_{1-x})_yIn_{1-y}P$（$0.6 \leqq x \leqq 1$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0.3 < z \leqq 1$）とすることが好ましい。

このようなものであれば、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さを抑制し、ワイヤーボンディング時にチップ割れが生じることを抑制した発光素子を確実に製造することができる。

[0023] このとき、前記第一粗面化処理工程は、

有機酸と無機酸の混合液が用いられ、前記有機酸は、クエン酸・マロン酸・蟻酸・酢酸・酒石酸のいずれか一種類以上含有し、前記無機酸は塩酸・硫酸・硝酸・弗酸のいずれか一種類以上を含有する溶液を用いて行い、

前記第二粗面化処理工程は、

有機酸と無機酸を含む混合液が用いられ、前記有機酸は、クエン酸・マロン酸・蟻酸・酢酸・酒石酸のいずれか１種類以上を含み、かつ、前記無機酸は塩酸、硫酸、硝酸、弗酸のいずれか１種類以上を含み、かつ、沃素を含む溶液を用いて行うことが好ましい。

[0024] このようにすれば、確実に求める凹凸の大きさの粗面を有する発光素子を

製造することができる。

発明の効果

[0025] 本発明によれば、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さを抑制し、ワイヤーボンディング時にチップ割れが生じることを抑制した発光素子を実現できる。

また、本発明の発光素子の製造方法では、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さを抑制し、ワイヤーボンディング時にチップ割れが生じることを抑制した発光素子を製造することができる。

図面の簡単な説明

[0026] [図1]本発明の発光素子の一例を示した概略図である。

[図2]本発明の発光素子の製造方法の一例を示した工程図である。

[図3]本発明の発光素子の製造方法の製造過程における基板上に選択エッチング層と発光部と窓層兼支持基板を成長させたエピタキシャル基板を示す概略図である。

[図4]本発明の発光素子の製造方法の製造過程におけるエピタキシャル基板から基板及び第二選択エッチング層を除去した発光素子基板を示す概略図である。

[図5]本発明の発光素子の製造方法の製造過程における第一オーミック電極が形成された発光素子基板の概略図である。

[図6]本発明の発光素子の製造方法の製造過程における第一粗面化処理が行われた発光素子基板の概略図である。

[図7]本発明の発光素子の製造方法の製造過程における素子分離工程を行った発光素子基板の概略図である。

[図8]本発明の発光素子の製造方法の製造過程における第二オーミック電極を形成し、絶縁保護膜を形成した発光素子基板の概略図である。

発明を実施するための形態

[0027] 以下、本発明について実施の形態を説明するが、本発明はこれに限定され

るものではない。

[0028] 前述のように、近年、粗面液で発光部に粗面を形成した場合、粗面を形成した層のＡｌ組成がクラッド層部と同等かそれ以上のＡｌ組成を有する場合、エッチングが速すぎることの影響により、粗面の凹凸差異が減少し、効果的に粗面化処理ができない問題があった。そこで、本発明者らは、粗面エッチング時の速いエッチング速度と、それに伴う凹凸不足を防止するために鋭意検討を重ねた。

[0029] その結果、発光部上面に粗面を形成する際に、第一半導体層を二種類以上のＡｌ組成を有する層で構成し、第一半導体層の粗面化処理が施される側の層の材料が活性層側の層の材料よりＡｌ組成が少ない材料であれば、クラッド層のキャリア閉じ込め効果を維持しつつ、過度のエッチングにより、パッド電極部の機械強度が低下し、ワイヤーボンディング時にチップ割れが生じることを抑制し、求める凹凸を有する粗面を得ることができるということに想到した。そして、これらを実施するための最良の形態について精査し、本発明を完成させた。

[0030] まず、本発明の発光素子について図１を参照して説明する。

図１に示すように、本発明の発光素子１は、窓層兼支持基板１０７と、窓層兼支持基板１０７上に設けられ、第二導電型の第二半導体層１０５と、活性層１０４と、第一導電型の第一半導体層１０３とをこの順に含む発光部１０８とを有している。

[0031] 第一半導体層１０３上には、第一オーミック電極１２１が設けられている。また、第一半導体層１０３表面及び発光部１０８の側面の少なくとも一部は絶縁保護膜１５０で被覆され、第一半導体層１０３の表面と、窓層兼支持基板１０７の表面及び側面が粗面化されたものである。

第一オーミック電極１２１は、図１に示すように、第一半導体層１０３上に、第一選択エッチング層１０２Ｂを介して設けたものであっても良い。

[0032] ここで、第一半導体層１０３は、図１に示すように、少なくとも二層以上の構造からなるものである。そして、粗面化処理が施された側の層（以下、

低ＡｌＧａＩｎＰ組成層１０３Ａという）が、活性層側の層（以下、高ＡｌＧａＩｎＰ組成層１０３Ｂという）に比べ、Ａｌ組成が少ない材料からなるものである。

[0033] 具体的には、低ＡｌＧａＩｎＰ組成層１０３Ａは、$(Al_xGa_{1-x})_yIn_{1-y}P$（$0 \leqq x < 0.6$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0 \leqq z \leqq 0.3$）からなり、高ＡｌＧａＩｎＰ組成層１０３Ｂは、$(Al_xGa_{1-x})_yIn_{1-y}P$（$0.6 \leqq x \leqq 1$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0.3 < z \leqq 1$）からなるものとすることができる。

[0034] 発光素子１は、発光部１０８の少なくとも第一半導体層１０３と活性層１０４が除去された除去部１７０と、除去部１７０以外の非除去部１８０とが形成されたものであることが好ましい。なお、活性層１０４までを除去した場合、除去部１７０の表面は第二半導体層１０５となり緩衝層１０６まで除去した場合、除去部１７０の表面は窓層兼支持基板１０７となる。

そして、非除去部１８０の第一半導体層１０３上に設けられた第一オーミック電極１２１と、除去部１７０の窓層兼支持基板１０７上または第二半導体層１０５上に設けられた第二オーミック電極１２２とを有するものであることが好ましい。

このようなものであれば、本発明が特に有効に作用する。

[0035] このような本発明の発光素子であれば、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さを抑制し、ワイヤーボンディング時にチップ割れが生じることを抑制した発光素子を実現することができる。

[0036] 次に、本発明の発光素子の製造方法について図２－図８を参照して説明する。

まず、図３に示すように出発基板として、基板１０１を用意する（図２のＳＰ１）。

[0037] 基板１０１としては、ＧａＡｓまたはＧｅを好適に用いることができる。

このようにすれば、後述する活性層１０４の材料を格子整合系でエピタキシャル成長を行うことができるため、活性層１０４の品質を向上させやすく

、輝度上昇や寿命特性の向上が得られる。

[0038] 次に、基板１０１の上に選択エッチング層１０２を形成してもよい（図２のＳＰ２）。

選択エッチング層１０２は、基板１０１の上に、例えばＭＯＶＰＥ法（有機金属気相成長法）やＭＢＥ（分子線エピタキシー法）、ＣＢＥ（化学線エピタキシー法）により形成することができる。

選択エッチング層１０２は、二層以上の層構造から成り、基板１０１に接する第二選択エッチング層１０２Ａと、後述する第一半導体層１０３に接する第一選択エッチング層１０２Ｂを少なくとも有することが好ましい。第二選択エッチング層１０２Ａと第一選択エッチング層１０２Ｂは異なる材料あるいは組成から構成しても良い。

[0039] 次に、基板１０１と格子整合系の第一導電型の第一半導体層１０３、活性層１０４、第二導電型の第二半導体層１０５を順次エピタキシャル成長により成長させて発光部１０８を形成する（図２のＳＰ３）。

[0040] 次に、発光部１０８の上に基板１０１に対して非格子整合系の材料で窓層兼支持基板１０７をエピタキシャル成長により形成して、エピタキシャル基板１０９を作製する（図２のＳＰ４）。

[0041] 上記ＳＰ３、４において、具体的には、図３に示すように、第一導電型の第一半導体層１０３、活性層１０４、第二導電型の第二半導体層１０５からなる発光部１０８上に、緩衝層１０６、窓層兼支持基板１０７をこの順にエピタキシャル成長したエピタキシャル基板１０９を作製することができる。

なお、窓層兼支持基板１０７は、ＨＶＰＥ法（ハイドライド気相成長法）により形成してもよい。

[0042] 活性層１０４は発光波長に応じて（$Al_xGa_{1-x})_yIn_{1-y}P$（$0 \leqq x \leqq 1$、０．４≦ｙ≦０．６）または$Al_zGa_{1-z}As$（$0 \leqq z \leqq 0.45$）で形成することができる。例えば、可視光照明に適用する場合、ＡｌＧａＩｎＰを選択するのが好適であり、赤外照明に適用する場合、ＡｌＧａＡｓを選択するのが好適である。ただし、活性層１０４の設計に関しては、超格子等

の利用により波長は材料組成に起因する波長以外に調整可能であるため、上記の材料に限られない。

[0043] 第一半導体層１０３、第二半導体層１０５はＡｌＧａｌｎＰもしくはＡｌＧａＡｓが選択され、その選択は活性層１０４と必ずしも同一の材料系でなくともよい。

[0044] 本実施形態においては、最も単純な構造である第一半導体層１０３、活性層１０４、第二半導体層１０５が同一材料であるＡｌＧａｌｎＰの場合を例示するが、第一半導体層１０３あるいは第二半導体層１０５は特性向上のため、各層内には複数層が含まれるのが一般的であり、第一半導体層１０３あるいは第二半導体層１０５が単一層であることに限定されないことは言うまでもない。

[0045] このとき、第一半導体層１０３は二層以上の構造からなるものとする。第一半導体層１０３の粗面化処理が施される側の低Ａｌ組成層１０３Ａが、活性層側の高Ａｌ組成層１０３Ｂに比べ、Ａｌ組成が少ない材料からなるもので形成する。

ここで、高Ａｌ組成層１０３Ｂはクラッド層の機能を有する機能層であり、単一組成あるいは単一条件層に限定されない。

[0046] 具体的には、低Ａｌ組成層１０３Ａを、$(Al_xGa_{1-x})_yIn_{1-y}P$（０≦ｘ＜０．６、０．４≦ｙ≦０．６）あるいは$Al_zGa_{1-z}As$（０≦ｚ≦０．３）とし、高Ａｌ組成層１０３Ｂを、$(Al_xGa_{1-x})_yIn_{1-y}P$（０．６≦ｘ≦１、０．４≦ｙ≦０．６）あるいは$Al_zGa_{1-z}As$（０．３＜ｚ≦１）とすることができる。

[0047] 窓層兼支持基板１０７としては、ＧａＰ、ＧａＡｓＰ、ＡｌＧａＡｓ、サファイア（Al_2O_3）、石英（SiO_2）、ＳｉＣ等を好適に用いることができる。窓層兼支持基板１０７をＧａＡｓＰまたはＧａＰで形成した場合、緩衝層１０６はＧａｌｎＰで形成するのが最も好適であるが、緩衝層１０６は、緩衝機能のある材料であればいかなる材料の選択も可能で、これに限定されないことは言うまでもない。

また、窓層兼支持基板１０７として、ＧａＡｓＰを選択すると、耐候性が良好である。

しかし、ＧａＡｓＰと、ＡｌＧａＩｎＰ系材料またはＡｌＧａＡｓ系材料との間には大きな格子不整合が存在するため、ＧａＡｓＰには高密度のひずみや貫通転位が入る。その結果、エピタキシャル基板１０９は大きな反りを有する。

[0048] ここで、自然超格子の形成による波長シフトを防止するため、発光部１０８は、成長面に対して結晶学的に１２度以上傾斜して成長が行われることが好ましい。この傾斜方向は、どの方向に選択することも可能だが、スクライブ・ブレーキング工程で素子を分離する工程を採用する場合、スクライブ線の一方には結晶軸が傾斜せず直交する方向を選択し、スクライブ線の他方には結晶軸が傾斜する方向を選択すれば、素子側面が素子表面及び裏面に対して傾斜する面を少なくできる。従って、通常はスクライブ線の一方は傾斜しない方向が選択されるが、２０度程度の素子側面の傾斜は、アセンブリ上は大きな問題にならない。従って、上記直交方向は、厳密に一致する必要はなく、直交方向より±２０度程度の角度範囲は直交方向に概念的に含まれる。

[0049] 次に、エピタキシャル基板１０９から基板１０１及び第二選択エッチング層１０２Ａを除去して、図４に示すように発光素子基板１１０の第一半導体層１０３の表面に第一選択エッチング層１０２Ｂのみを残留させる（図２のＳＰ５）。

具体的には、エピタキシャル基板１０９から第二選択エッチング層１０２Ａを用いてウェットエッチング法により基板１０１を除去することで、第一半導体層１０３の表面に第一選択エッチング層１０２Ｂのみを残留させることができる。

[0050] 次に、図５に示すように、第一半導体層１０３上の第一選択エッチング層１０２Ｂの表面に、発光素子へ電位を供給するための第一オーミック電極１２１を形成する（図２のＳＰ６）。

[0051] 次に、図５に示すように、第一オーミック電極１２１の下部以外の領域の

第一選択エッチング層１０２Ｂを除去する（図２のＳＰ７）。

具体的には、第一オーミック電極１２１をエッチングマスクとし、第一オーミック電極１２１の下部以外の領域の第一選択エッチング層１０２Ｂを、エッチングにより除去することができる。

[0052] 次に、図６に示すように第一半導体層１０３の表面に粗面化処理を行う第一粗面化処理工程を行う（図２のＳＰ８）。

[0053] 第一粗面化処理工程は、有機酸と無機酸の混合液が用いられ、前記有機酸としてカルボン酸、特には、クエン酸・マロン酸・蟻酸・酢酸・酒石酸のいずれか一種類以上含有し、前記無機酸は塩酸・硫酸・硝酸・弗酸のいずれか一種類以上を含有する溶液を用いて行うことができる。

このようにすれば、確実に表面を粗面化することができる。

[0054] このとき、第一粗面液は主として低ＡＩ組成層１０３Ａに対して第一粗面化処理を施すことが好ましい。低ＡＩ組成層１０３Ａと高ＡＩ組成層１０３Ｂが同系統の材料、例えば、両者共にＡＩＧａＩｎＰ系の材料で形成した場合、高ＡＩ組成層１０３Ｂの方が低ＡＩ組成層１０３Ａよりエッチングが速くなるため、高ＡＩ組成層１０３Ｂへのエッチングが好ましくない場合は低ＡＩ組成層１０３Ａの厚さを、エッチング予定幅より厚く形成することが好ましい。

一方、低ＡＩ組成層１０３Ａで生じた凹凸をエッチング用パターンとして高ＡＩ組成層１０３Ｂの一部をエッチングし、凹凸を大きくしたい場合は、エッチング予定幅より薄く低ＡＩ組成層１０３Ａを形成することが好ましい。

[0055] なお、第一粗面化処理工程において、粗面の凹凸の大きさは、低ＡＩ組成層１０３ＡのＡＩ含有率により決定することができる。例えば、粗さＲａ（算術平均粗さ）を０．３μｍ程度にするためには、前記組成の低ＡＩ組成層１０３Ａに対して、例えば、０．３～０．６μｍの幅のエッチング深さでエッチングすると良い。

一方、エッチング深さを０．３～０．６μｍの幅より小さくすればＲａを

小さくすることができる。また、エッチング深さを０．３～０．６μｍの幅より大きくすれば、粗面が平坦化するため、Ｒａを小さくすることができる。

Ｒａを大きくする場合、低ＡＩ組成層１０３Ａをエッチング予定幅よりわずかに薄く形成する。低ＡＩ組成層のエッチング速度は遅く、高ＡＩ組成層のエッチング速度は速いため、低ＡＩ組成層がエッチングにより失われた部分からエッチング速度が速くなり、前記部分が深くエッチングされるため、Ｒａを大きくすることができる。

[0056] なお、第一選択エッチング層１０２Ｂを第一粗面液に対して選択エッチング性がある材料で構成することで、第一粗面液は第一オーミック電極の形状に沿ってファセット面を形成する。このようにして、第一選択エッチング層１０２Ｂを第一オーミック電極１２１の下部に設けることにより、第一オーミック電極１２１の下部へのオーバーエッチングの発生を防止することができるので、発光部表面の電極の剥離を抑制することができる。

[0057] 次に、図７に示すように、発光部１０８の一部を除去して除去部１７０と、それ以外の非除去部１８０を形成する素子分離工程を行う（図２のＳＰ９）。

[0058] 素子分離工程は、例えば、フォトリソグラフィー法により、レジストで第一半導体層１０３上の所定の領域（図６における第二オーミック電極形成領域１４０、スクライブ領域１４１）を開口させたパターンを形成し、このレジストをエッチングマスクとして用いてエッチングすることによって行うことができる。

上記エッチングは、塩酸を含有するウェットエッチング液によるウェットエッチング法により、第二半導体層１０５、緩衝層１０６もしくは窓層兼支持基板１０７を露出させた除去部１７０と、除去部１７０以外の非除去部１８０を形成することができる。

[0059] また、素子分離工程は、上記で例示したウェットエッチング法の他、ハロゲンガス、好ましくは塩化水素を含有するガスを用いるＲＩＥ法もしくはＩ

ＣＰ法等の、ドライエッチング法にて行うこともできる。

[0060] 次に、図８に示すように、発光部１０８が除去された窓層兼支持基板１０７上または第二半導体層１０５上の除去部１７０上に第二オーミック電極１２２を形成する（図２のＳＰ１０）。

[0061] 次に、図８に示すように、第一半導体層１０３表面及び発光部１０８の側面の少なくとも一部を絶縁保護膜１５０で被覆する（図２のＳＰ１１）。

絶縁保護膜１５０は透明で絶縁性を有する材料であれば、どのような材料でも可能である。絶縁保護膜１５０としては、例えばSiO_2もしくはSiN_xを用いることが好適である。このようなものであれば、フォトリソグラフィー法と弗酸を含有したエッチング液によって、第一オーミック電極１２１の上部を開口する加工を容易に行うことができる。

[0062] 次に、図１に示すように、窓層兼支持基板１０７の表面及び側面を粗面化する第二粗面化処理工程を行う（図２のＳＰ１２）。

[0063] 第二粗面化処理を行う前に、まず、除去部１７０に沿ってスクライブ線をけがき、ブレーキングを行うことで発光素子を分離して、発光素子ダイスを形成することが好ましい。発光素子ダイス形成後、窓層兼支持基板１０７が上面になるように発光素子ダイスを保持テープに転写してから、下記の第二粗面化処理を行うことが好ましい。

[0064] 第二粗面化処理工程は、有機酸と無機酸を含む混合液が用いられ、前記有機酸は、クエン酸・マロン酸・蟻酸・酢酸・酒石酸のいずれか１種類以上を含み、かつ、前記無機酸は塩酸、硫酸、硝酸、弗酸のいずれか１種類以上を含み、かつ、沃素を含む溶液を用いて行うことができる。

このようにすれば、確実に表面を粗面化することができる。

[0065] 上述した第一粗面化処理工程で用いた第一半導体層１０３に施す第一粗面液と、第二粗面化処理工程で窓層兼支持基板１０７に施す第二粗面液とは液組成が異なる。そのため、エッチング特性が異なるため、必然的に第一半導体層１０３と窓層兼支持基板１０７が有する粗面の形状及びR_aは異なったものとなる。

[0066] 上述したような方法により、クラッド層のキャリア閉じ込め効果を維持しつつ、過度のエッチングによる、パッド電極部の機械強度が低下し、ワイヤーボンディング時にチップ割れが生じることを抑制し、求める凹凸の大きさの粗面を得る発光素子を製造することができる。

実施例

[0067] 以下、本発明の実施例及び比較例を示して本発明をより具体的に説明するが、本発明はこれらに限定されるものではない。

[0068] （実施例）

結晶軸が［００１］方向より［１１０］方向に１５°傾斜した厚さ２８０μｍのｎ型ＧａＡｓからなる基板１０１上にｎ型ＧａＡｓバッファ層（不図示）を０．５μｍ、ｎ型ＡｌＩｎＰ層からなる第二選択エッチング層１０２Ａを１μｍ、ｎ型ＧａＡｓ層から成る第一選択エッチング層１０２Ｂを１μｍ成長させた後、ＭＯＶＰＥ法でＡＩＧａＩｎＰから成るｎ型クラッド層（第一半導体層１０３）、活性層１０４、ｐ型クラッド層（第二半導体層１０５）で構成される発光部１０８を５．５μｍ形成し、更にｐ型ＧａＩｎＰからなる緩衝層１０６を０．３μｍ形成し、ＧａＰ窓層兼支持基板１０７の一部としてｐ型ＧａＰからなる層を１μｍ形成した。次に、ＨＶＰＥ炉に移してｐ型ＧａＰからなる窓層兼支持基板１０７を１２０μｍ成長させ、エピタキシャル基板１０９を得た（図３参照）。

[0069] 活性層１０４はＡＩＧａＩｎＰから成る多層構造とした。

[0070] 第一半導体層は、低Ａｌ組成層１０３Ａと、高Ａｌ組成層１０３Ｂからなる二層構造とした。

高Ａｌ組成層１０３Ｂは厚さ２．０μｍの$(Al_xGa_{1-x})_{0.5}In_{0.5}P$（０．７０≦ｘ≦１）から成る多層構造とし、低Ａｌ組成層１０３Ａは厚さ０．６μｍの$(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P$とした。

[0071] 第二半導体層１０５は厚さ１．５μｍの$(Al_xGa_{1-x})_{0.5}In_{0.5}P$（０．３≦ｘ≦１）の多層構造とした。

[0072] 次に、基板１０１、ＧａＡｓバッファ層および第二選択エッチング層１０

２Ａをエッチング除去して、第一選択エッチング層１０２Ｂを残留させた発光素子基板１１０を作製した（図４参照）。

[0073] 次に、発光素子基板１１０の第一選択エッチング層１０２Ｂ上へ第一オーミック電極１２１を形成し（図５参照）、第一オーミック電極１２１をマスクとしてＳＰＭ処理にて第一選択エッチング層１０２Ｂを選択的に除去した。

[0074] 次に、第一半導体層１０３の最も上の層に位置する低ＡＩ組成層１０３Ａ表面に第一粗面化処理工程を施した（図６参照）。第一粗面液は酢酸と塩酸の混合液を作製し、常温で１分エッチングすることで粗面化処理を実現した。このときの第一半導体層１０３表面の粗面の粗さＲａを測定した。

また、このときのエッチング深さの最大値、最小値及び、平均値についても測定した。なお、第一粗面化処理により形成された凹凸の最浅点をエッチング深さの最小値、最深点を最大値とし、最浅点と最深点の中間点付近をエッチング深さの平均値と定義した。

上記のようにして測定した結果を表１に示した。なお、表１には、後述する比較例の結果も併せて記した。

[0075] [表1]

	エッチング深さの最大値［μm］	エッチング深さの最小値［μm］	エッチング深さの平均値［μm］	Ra［μm］
実施例	0.54	0.11	0.41	0.32
比較例	1.17	0.71	0.92	0.33

[0076] 表１に示したように、実施例のR_a＝０．３２μｍであった。また、エッチング深さの最大値は、０．５４μｍ、最小値は、０．１１μｍ、平均値は０．４１μｍであった。一方、後述する比較例では、R_a＝０．３３μｍと実施例と同程度の値であったが、この粗さを実現するために、第一粗面化処理のエッチング深さの平均は０．９２μｍであった。

このように、後述する比較例に比べて、実施例では、所望の粗面形状を得るために必要なエッチング深さを抑制することができた。

[0077] 次に、フォトリソグラフィー法により、第二オーミック電極形成領域１４０及びスクライブ領域１４１（図６参照）以外をレジストで被覆し、塩酸を含有するウェットエッチング液によるウェットエッチング法で素子分離工程を実施し、発光部１０８を除去して窓層兼支持基板１０７が露出した除去部１７０と、それ以外の非除去部１８０を形成した（図７参照）。

[0078] 次に、除去部１７０に第二オーミック電極１２２を形成した（図８参照）。次に、SiO_2からなる絶縁保護膜１５０を積層し、第一半導体層１０３表面及び発光部１０８の側面を絶縁保護膜１５０で被覆した。そして、第一オーミック電極１２１の部分をフォトリソグラフィー法と弗酸エッチングにより、絶縁保護膜１５０に開口部を形成した。

[0079] 次に、露出させた除去部１７０に沿ってスクライブ線をけがき、スクライブ線に沿ってクラック線を伸ばし、その後、ブレーキングを行うことで素子を分離し、発光素子ダイスを形成した。

[0080] 発光素子ダイス形成後、第一オーミック電極が設けられている面がテープ面側になるように保持テープに発光素子ダイスを転写し、その後、第二粗面化処理工程を実施した。第二粗面化処理工程で窓層兼支持基板の粗面化を行う際に用いる粗面液は、酢酸と弗酸、沃素の混合液を作製した。そして、常温で１分エッチングすることで第二粗面化処理を行った。このときの窓層兼支持基板１０７の表面および側面の粗面の粗さを測定したところ、R_a＝０．５μｍであった。

このように、クラッド層のキャリア閉じ込め効果を維持しつつ、所望の粗面形状を得るために必要なエッチング深さが抑制された発光素子を製造することができた。

[0081] そして、ワイヤーボンディングを行い、ＬＥＤチップを製造した。

その結果、ワイヤーボンディング時にチップ割れを起こさずに、ＬＥＤチップを製造することができた。

[0082] （比較例）

第一粗面化処理層に低ＡｌＩ組成層を形成せずに実施例と同じ厚さのｎ型ク

ラッド層を形成したことを除き実施例と同様の工程で発光素子を製造した。

その後、実施例と同様にして、ワイヤーボンディングを行い、ＬＥＤチップを作製した。

[0083] 実施例と同様に、第一粗面化処理後の表面粗さを測定し、その測定結果を上記したように表１に示した。

表１に示したように、第一粗面化処理後の粗さＲａ＝０．３３であった。この粗さを実現するため第一粗面化処理のエッチング深さの最大値は、１．１７μｍ、最小値は、０．７１μｍ、平均値は０．９２μｍであった。

[0084] また、実施例と同様に、第二粗面化処理後の粗さを測定したところ、Ｒａ＝０．５μｍであった。

また、比較例では、ワイヤーボンディング時の衝撃吸収力が低下し、チップ割れを起こした。

[0085] なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

請求の範囲

[請求項1] 窓層兼支持基板と、該窓層兼支持基板上に設けられ、第二導電型の第二半導体層と、活性層と、第一導電型の第一半導体層とをこの順に含む発光部とを有する発光素子において、

前記第一半導体層上に第一オーミック電極が設けられ、前記第一半導体層の表面及び前記発光部の側面の少なくとも一部は絶縁保護膜で被覆され、前記第一半導体層の表面及び前記窓層兼支持基板の表面が粗面化され、

前記第一半導体層は、少なくとも二層以上の構造からなり、粗面化処理が施された側の層が、活性層側の層に比べ、ＡＩ組成が少ない材料からなるものであることを特徴とする発光素子。

[請求項2] 前記発光部の一部が除去された除去部と、該除去部以外の非除去部と、該非除去部の前記第一半導体層上に設けられた前記第一オーミック電極と、

前記除去部の前記窓層兼支持基板上または前記第二半導体層上に設けられた第二オーミック電極とを有するものであることを特徴とする請求項１に記載の発光素子。

[請求項3] 前記第一半導体層の粗面化処理が施される側の層は、

$(Al_xGa_{1-x})_yIn_{1-y}P$（$0 \leqq x < 0.6$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0 \leqq z \leqq 0.3$）からなり、

前記第一半導体層の活性層側の層は、

$(Al_xGa_{1-x})_yIn_{1-y}P$（$0.6 \leqq x \leqq 1$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0.3 < z \leqq 1$）からなるものであることを特徴とする請求項１又は請求項２に記載の発光素子。

[請求項4] 基板上に、該基板と格子整合系の材料で第一半導体層、活性層、第二半導体層を順次エピタキシャル成長により成長させて発光部を形成する工程と、該発光部の上に前記基板に対して非格子整合系の材料で窓層兼支持基板をエピタキシャル成長により形成する工程と、前記基

板を除去する工程と、前記第一半導体層上に第一オーミック電極を形成する工程と、前記第一半導体層の表面に粗面化処理を行う第一粗面化処理工程と、前記発光部の一部を除去して除去部と、それ以外の非除去部を形成する素子分離工程と、前記発光部が除去された窓層兼支持基板上に第二オーミック電極を形成する工程と、前記第一半導体層表面及び前記発光部の側面の少なくとも一部を絶縁保護膜で被覆する工程と、前記窓層兼支持基板の表面及び側面を粗面化する第二粗面化処理工程からなり、

前記発光部を形成する工程において、

前記第一半導体層を、少なくとも二層以上の構造からなり、粗面化処理が施される側の層が、活性層側の層に比べ、ＡＩ組成が少ない材料からなるもので形成することを特徴とする発光素子の製造方法。

[請求項5] 前記第一半導体層の粗面化処理が施される側の層を、

$(Al_xGa_{1-x})_yIn_{1-y}P$（$0 \leqq x < 0.6$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0 \leqq z \leqq 0.3$）とし、

前記第一半導体層の活性層側の層を、

$(Al_xGa_{1-x})_yIn_{1-y}P$（$0.6 \leqq x \leqq 1$、$0.4 \leqq y \leqq 0.6$）あるいは$Al_zGa_{1-z}As$（$0.3 < z \leqq 1$）とすることを特徴とする請求項４に記載の発光素子の製造方法。

[請求項6] 前記第一粗面化処理工程は、

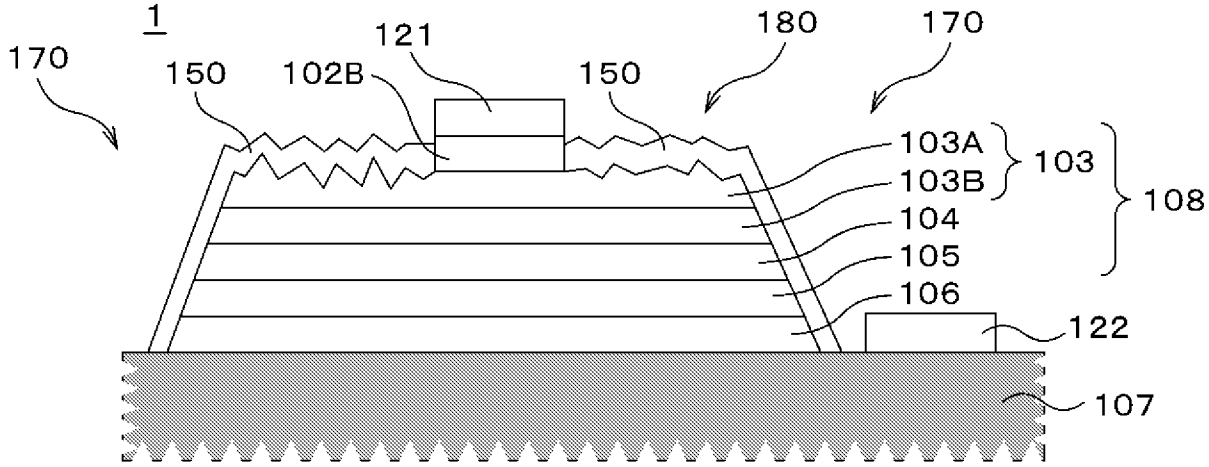
有機酸と無機酸の混合液が用いられ、前記有機酸は、クエン酸・マロン酸・蟻酸・酢酸・酒石酸のいずれか一種類以上含有し、前記無機酸は塩酸・硫酸・硝酸・弗酸のいずれか一種類以上を含有する溶液を用いて行い、

前記第二粗面化処理工程は、

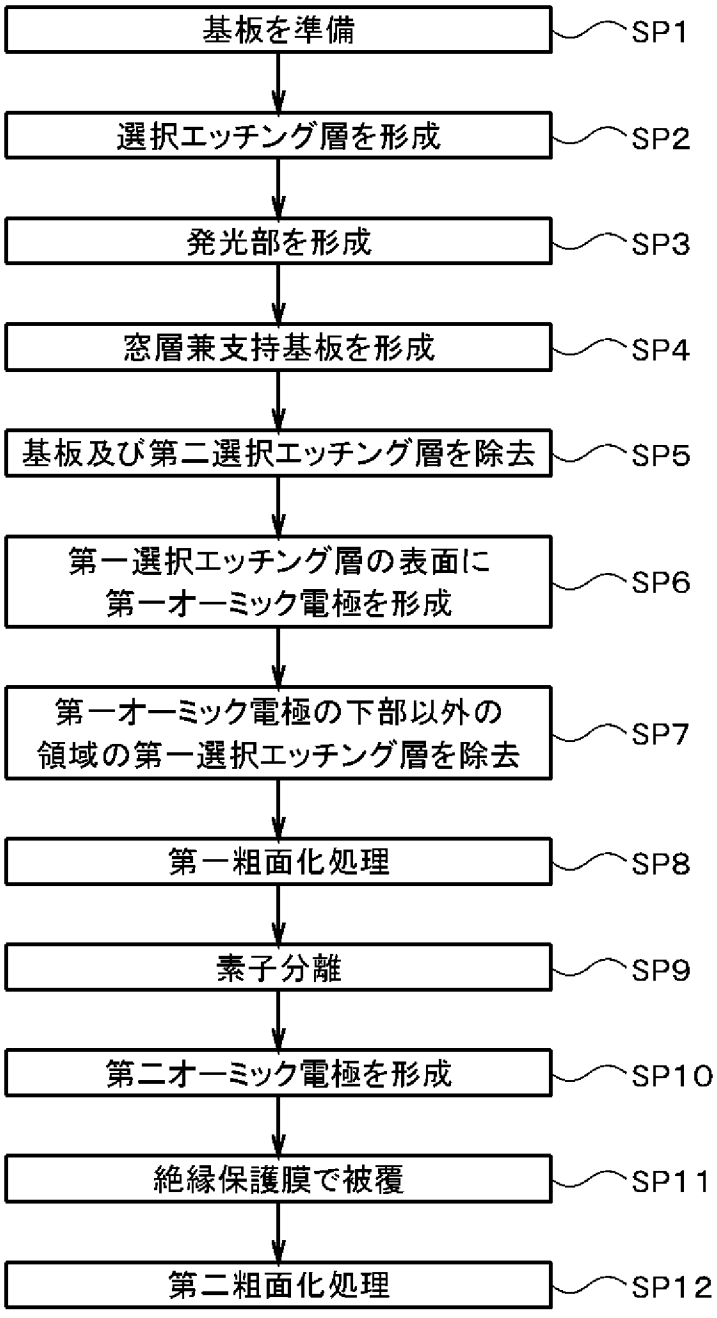
有機酸と無機酸を含む混合液が用いられ、前記有機酸は、クエン酸・マロン酸・蟻酸・酢酸・酒石酸のいずれか１種類以上を含み、かつ、前記無機酸は塩酸、硫酸、硝酸、弗酸のいずれか１種類以上を含み

、かつ、沃素を含む溶液を用いて行うことを特徴とする請求項４又は請求項５に記載の発光素子の製造方法。

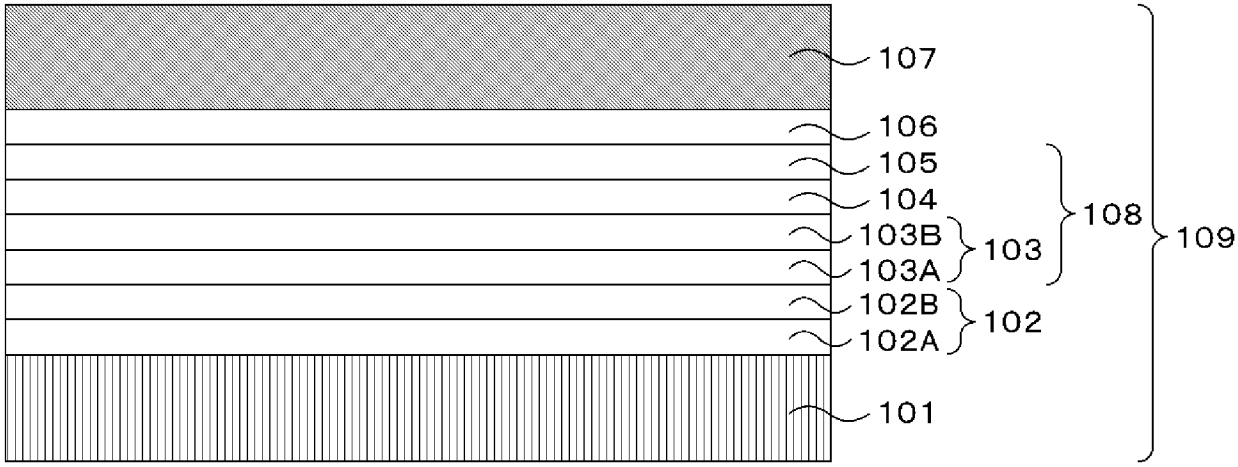
[図1]


1
170
150
102B
121
150
180
170
103A
103B
103
104
105
106
108
122
107

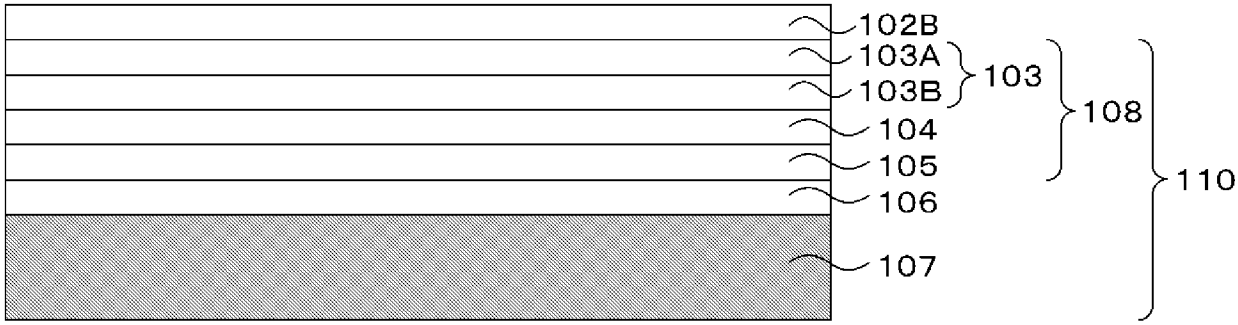
[図2]


基板を準備
SP1
選択エッチング層を形成
SP2
発光部を形成
SP3
窓層兼支持基板を形成
SP4
基板及び第二選択エッチング層を除去
SP5
第一選択エッチング層の表面に
第一オーミック電極を形成
SP6
第一オーミック電極の下部以外の
領域の第一選択エッチング層を除去
SP7
第一粗面化処理
SP8
素子分離
SP9
第二オーミック電極を形成
SP10
絶縁保護膜で被覆
SP11
第二粗面化処理
SP12

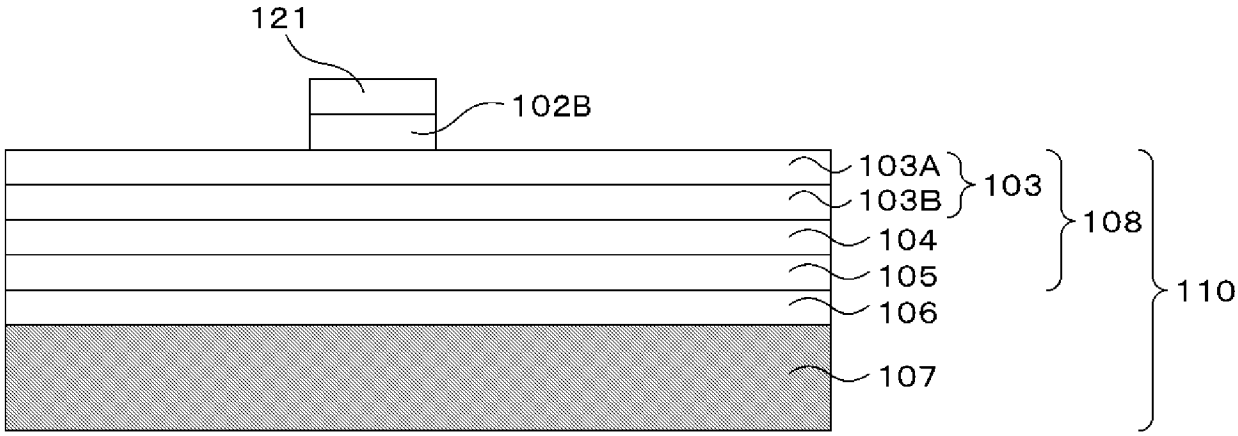
[図3]


107
106
105
104
103B
103A
103
102B
102A
102
101
108
109

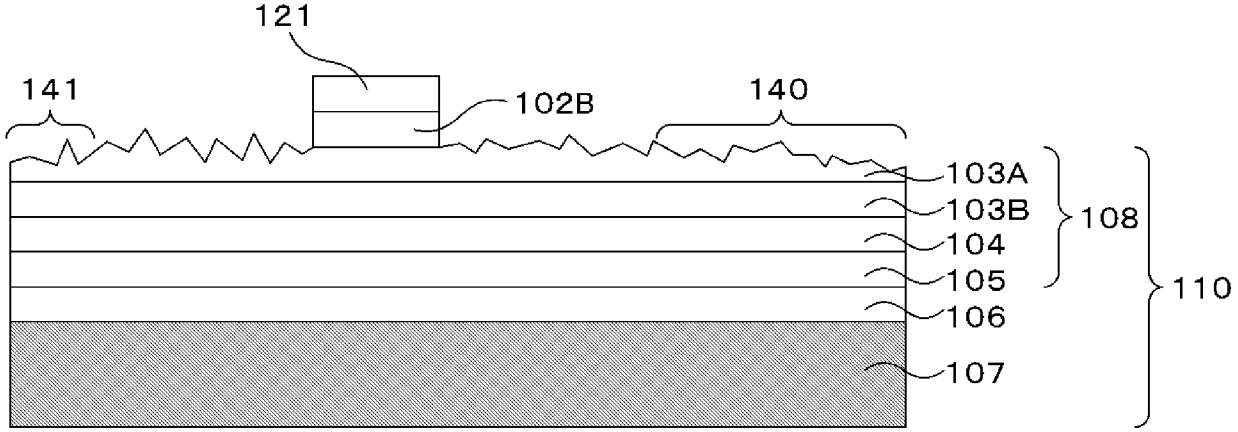
[図4]


102B
103A
103B
103
104
105
106
107
108
110

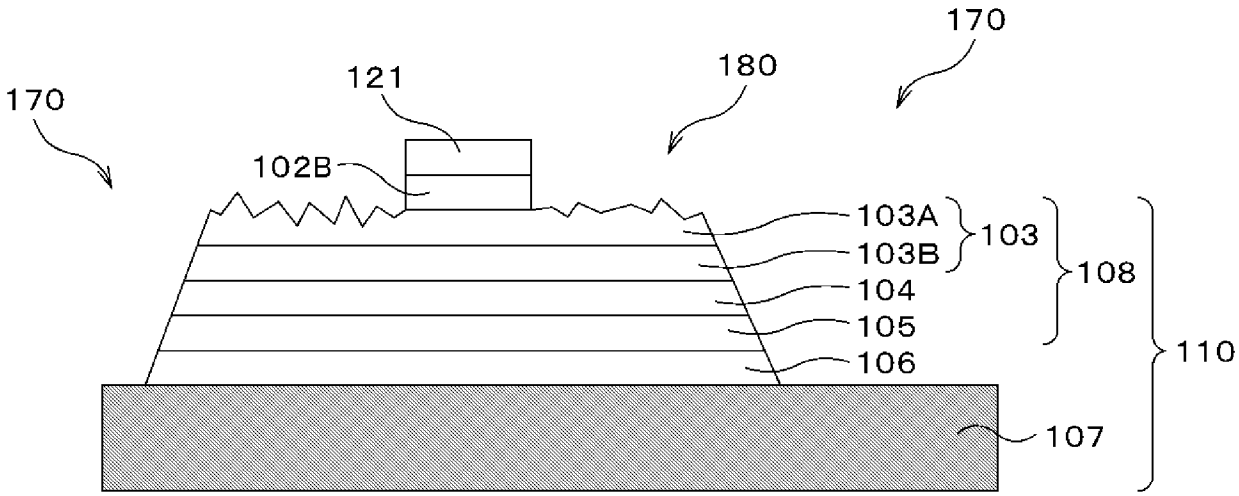
[図5]


121
102B
103A
103B
103
104
105
106
107
108
110

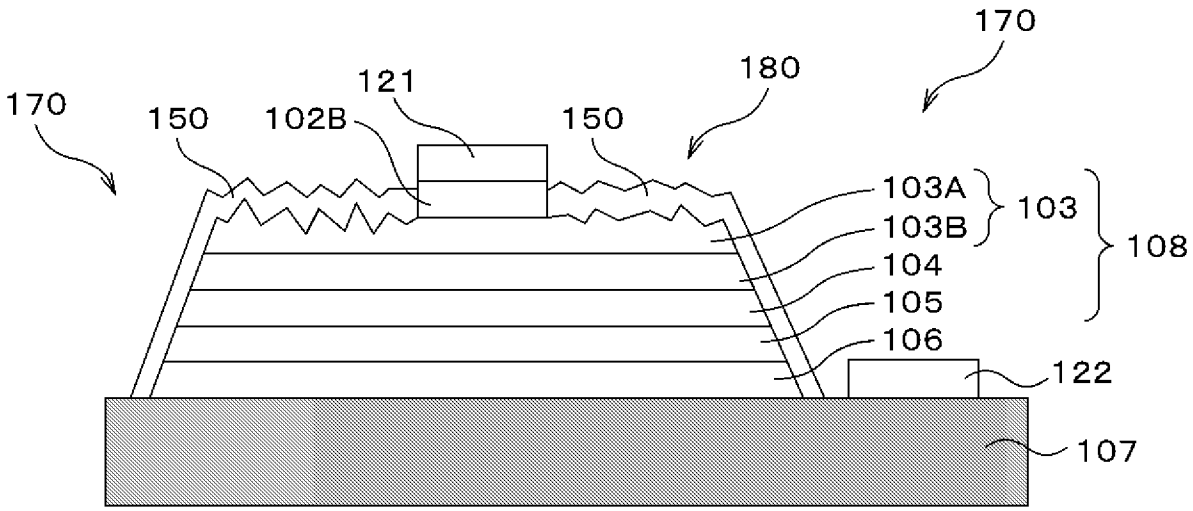
[図6]


121
141
102B
140
103A
103B
104
105
106
107
108
110

[図7]


170
121
180
170
102B
103A
103B
103
104
105
106
108
110
107

[図8]


170
180
121
170
150
102B
150
103A
103B
103
104
105
106
108
122
107

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/006121

A. CLASSIFICATION OF SUBJECT MATTER
H01L33/22(2010.01)i, *H01L33/30*(2010.01)i, *H01L21/306*(2006.01)n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L33/00-33/64

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-103627 A (Hitachi Cable Ltd.), 01 May 2008 (01.05.2008), paragraphs [0061], [0090], [0108], [0109]; fig. 1 & US 2008/0093612 A1 paragraphs [0092], [0093], [0164]; fig. 8 & CN 101165931 A	1-6
A	JP 2012-142508 A (Hitachi Cable Ltd.), 26 July 2012 (26.07.2012), paragraph [0008]; fig. 1 (Family: none)	1-6
A	JP 2006-270001 A (Tokyo University of Science), 05 October 2006 (05.10.2006), paragraphs [0015], [0017]; fig. 2(a) (Family: none)	1-6

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
05 January 2016 (05.01.16)	12 January 2016 (12.01.16)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/006121

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-142231 A (Hitachi Cable Ltd.), 21 July 2011 (21.07.2011), entire text; all drawings (Family: none)	1-6
A	JP 2009-252860 A (Hitachi Cable Ltd.), 29 October 2009 (29.10.2009), entire text; all drawings (Family: none)	1-6
A	JP 2014-195069 A (Asahi Kasei E-materials Corp.), 09 October 2014 (09.10.2014), entire text; all drawings (Family: none)	1-6

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１５／００６１２１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L33/22(2010.01)i, H01L33/30(2010.01)i, H01L21/306(2006.01)n

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L33/00-33/64

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１６年
日本国実用新案登録公報	１９９６－２０１６年
日本国登録実用新案公報	１９９４－２０１６年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2008-103627 A (日立電線株式会社) 2008.05.01, [0061][0090][0108][0109]図１ & US 2008/0093612 A1 [0092][0093][0164]fig8 & CN 101165931 A	1-6
A	JP 2012-142508 A (日立電線株式会社) 2012.07.26, [0008]図１(ファミリーなし)	1-6
A	JP 2006-270001 A (学校法人東京理科大学) 2006.10.05, [0015][0017]図２(a) (ファミリーなし)	1-6

☑　Ｃ欄の続きにも文献が列挙されている。　　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０５．０１．２０１６	１２．０１．２０１６

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｋ　３２０７
村井　友和
電話番号　０３－３５８１－１１０１　内線　３２５５

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2011-142231 A（日立電線株式会社）2011.07.21，全文全図（ファミリーなし）	1-6
A	JP 2009-252860 A（日立電線株式会社）2009.10.29，全文全図（ファミリーなし）	1-6
A	JP 2014-195069 A（旭化成イーマテリアルズ株式会社）2014.10.09，全文全図（ファミリーなし）	1-6