

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 19 年 10 月 18 日 (2007.10.18)

【公表番号】特表 2007-504716 (P2007-504716A)

【公表日】平成 19 年 3 月 1 日 (2007.3.1)

【年通号数】公開・登録公報 2007-008

【出願番号】特願 2006-524859 (P2006-524859)

【国際特許分類】

H 0 3 B 5/02 (2006.01)

H 0 1 L 23/52 (2006.01)

H 0 1 L 21/60 (2006.01)

H 0 3 B 5/08 (2006.01)

H 0 3 B 5/12 (2006.01)

【F I】

H 0 3 B 5/02 B

H 0 1 L 23/52 E

H 0 1 L 21/60 3 0 1 A

H 0 3 B 5/08 A

H 0 3 B 5/12 B

【手続補正書】

【提出日】平成 19 年 8 月 27 日 (2007.8.27)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

2 つの出力ノードを有する能動発振器と、

前記出力ノードに結合されたインダクターループと、

コンデンサと、抵抗と、第 1 のスイッチとを含み、前記出力ノードの 1 つに結合された少なくとも 1 つの容量性回路であって、前記抵抗が、前記第 1 のスイッチが開いているとき前記コンデンサにバイアス電圧を送り、前記第 1 のスイッチが、前記コンデンサを前記能動発振器の前記出力ノードに結合し、分断し、前記能動発振器および容量性回路が、集積回路チップを含む半導体パッケージ内で含まれる、容量性回路とを備え、前記インダクターループが、

前記チップ上の第 1 のボンディングパッドを前記パッケージの第 1 の入出力ピンに接続する第 1 の導体と、

前記ループ内で前記第 1 の入出力ピンに接続される前記パッケージの第 2 の入出力ピンに、前記チップ上の第 2 のボンディングパッドを接続する第 2 の導体とを含むことを特徴とする発振器回路。

【請求項 2】

前記インダクターループは、

前記第 1 の入出力ピンを前記第 2 の入出力ピンに接続するメタライゼーション層を含む第 3 の導体をさらに備えることを特徴とする請求項 1 に記載の発振器回路。

【請求項 3】

前記メタライゼーション層が前記パッケージの基板と共に含まれることを特徴とする請求項 2 に記載の発振器回路。

【請求項 4】

前記メタライゼーション層は、前記基板の表面上にあることを特徴とする請求項 2 に記載の発振器回路。

【請求項 5】

前記メタライゼーション層が前記基板の表面下の層内で含まれることを特徴とする請求項 2 に記載の発振器回路。

【請求項 6】

前記第 1 の入出力ピンと前記第 2 の入出力ピンが、少なくとも第 3 の入出力ピンによって分離されることを特徴とする請求項 2 に記載の発振器回路。

【請求項 7】

前記インダクターループは、
前記チップ上の前記第 1 のボンディングパッドを前記パッケージの前記第 1 の入出力ピンに接続する第 3 の導体と、
前記チップ上の前記第 2 のボンディングパッドを前記パッケージの前記第 2 の入出力ピンに接続する第 4 の導体とをさらに備えることを特徴とする請求項 1 に記載の発振器回路。

【請求項 8】

前記第 1 の導体および前記第 2 の導体は、ボンディングワイアであることを特徴とする請求項 1 に記載の発振器回路。

【請求項 9】

前記第 1 の入出力ピンと前記第 2 の入出力ピンは、隣接するピンであることを特徴とする請求項 1 に記載の発振器回路。

【請求項 10】

前記第 1 の入出力ピンと前記第 2 の入出力ピンが、少なくとも第 3 の入出力ピンによって分離されることを特徴とする請求項 1 に記載の発振器回路。

【請求項 11】

前記第 1 の入出力ピンと前記第 2 の入出力ピンが、隣接し、互いに接触することを特徴とする請求項 1 に記載の発振器回路。

【請求項 12】

前記第 1 の入出力ピンと前記第 2 の入出力ピンは、単一構造を有することを特徴とする請求項 1 に記載の発振器回路。

【請求項 13】

2 つの出力ノードを有する能動発振器と、
前記出力ノードに結合されたインダクターループと、
コンデンサと、抵抗と、第 1 のスイッチとを含み、前記出力ノードの 1 つに結合された少なくとも 1 つの容量性回路であって、前記抵抗が、前記第 1 のスイッチが開いているとき前記コンデンサにバイアス電圧を送り、前記第 1 のスイッチが、前記コンデンサを前記能動発振器の前記出力ノードに結合し、分断し、前記能動発振器および容量性回路が、集積回路チップを含む半導体パッケージ内で含まれる、容量性回路とを備え、前記インダクターループが、前記チップ上の第 1 のボンディングパッドと前記パッケージの第 1 の入出力ピンとの間で結合された複数の導体を含むことを特徴とする発振器回路。

【請求項 14】

前記第 1 の導体および前記第 2 の導体は、ボンディングワイアであることを特徴とする請求項 13 に記載の発振器回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正の内容】

【0040】

半導体パッケージはまた、パッケージ内に自己内蔵したインダクタループ 220 を含む。インダクタループは、いくつかのサブループを含む。第 1 のサブループは、導体 222 および 223 をチップ上の第 1 のボンディングパッド 224 とパッケージの入出力ピン 226 との間で接続することによって形成される。第 2 のサブループは、導体 232 および 233 をチップ上の第 2 のボンディングパッド 234 とパッケージの第 2 の入出力ピン 236 との間で接続することによって形成される。導体は、ボンディングワイアであることが好ましい。第 1 および第 2 の実施形態と異なり、インダクタループ内で接続されたピンは、単一構造を有する。すなわち、ピンは、1 つの連続する部片で形成されるが、プリント回路板または他の外部回路に接続するために、それぞれ別個のリードを有することができる。第 1 および第 2 の導体をこれらのピンに接続することにより、確実にループが完成し、ループの長さに基づく所望のインダクタンス値が確立される。インダクタループが形成された後で、それを使用して、集積回路チップ上の 1 つまたは複数の回路を制御することができる。