

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】平成19年10月18日(2007.10.18)

【公表番号】特表2007-504716(P2007-504716A)

【公表日】平成19年3月1日(2007.3.1)

【年通号数】公開・登録公報2007-008

【出願番号】特願2006-524859(P2006-524859)

【国際特許分類】

H 03B	5/02	(2006.01)
H 01L	23/52	(2006.01)
H 01L	21/60	(2006.01)
H 03B	5/08	(2006.01)
H 03B	5/12	(2006.01)

【F I】

H 03B	5/02	B
H 01L	23/52	E
H 01L	21/60	3 0 1 A
H 03B	5/08	A
H 03B	5/12	B

【手続補正書】

【提出日】平成19年8月27日(2007.8.27)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

2つの出力ノードを有する能動発振器と、

前記出力ノードに結合されたインダクターラープと、

コンデンサと、抵抗と、第1のスイッチとを含み、前記出力ノードの1つに結合された少なくとも1つの容量性回路であって、前記抵抗が、前記第1のスイッチが開いているとき前記コンデンサにバイアス電圧を送り、前記第1のスイッチが、前記コンデンサを前記能動発振器の前記出力ノードに結合し、分断し、前記能動発振器および容量性回路が、集積回路チップを含む半導体パッケージ内で含まれる、容量性回路とを備え、前記インダクターラープが、

前記チップ上の第1のボンディングパッドを前記パッケージの第1の入出力ピンに接続する第1の導体と、

前記ループ内で前記第1の入出力ピンに接続される前記パッケージの第2の入出力ピンに、前記チップ上の第2のボンディングパッドを接続する第2の導体とを含むことを特徴とする発振器回路。

【請求項2】

前記インダクターラープは、

前記第1の入出力ピンを前記第2の入出力ピンに接続するメタライゼーション層を含む第3の導体をさらに備えることを特徴とする請求項1に記載の発振器回路。

【請求項3】

前記メタライゼーション層が前記パッケージの基板と共に含まれることを特徴とする請求項2に記載の発振器回路。

【請求項 4】

前記メタライゼーション層は、前記基板の表面上にあることを特徴とする請求項2に記載の発振器回路。

【請求項 5】

前記メタライゼーション層が前記基板の表面下の層内で含まれることを特徴とする請求項2に記載の発振器回路。

【請求項 6】

前記第1の入出力ピンと前記第2の入出力ピンが、少なくとも第3の入出力ピンによって分離されることを特徴とする請求項2に記載の発振器回路。

【請求項 7】

前記インダクタープは、

前記チップ上の前記第1のボンディングパッドを前記パッケージの前記第1の入出力ピンに接続する第3の導体と、

前記チップ上の前記第2のボンディングパッドを前記パッケージの前記第2の入出力ピンに接続する第4の導体とをさらに備えることを特徴とする請求項1に記載の発振器回路。

【請求項 8】

前記第1の導体および前記第2の導体は、ボンディングワイヤであることを特徴とする請求項1に記載の発振器回路。

【請求項 9】

前記第1の入出力ピンと前記第2の入出力ピンは、隣接するピンであることを特徴とする請求項1に記載の発振器回路。

【請求項 10】

前記第1の入出力ピンと前記第2の入出力ピンが、少なくとも第3の入出力ピンによって分離されることを特徴とする請求項1に記載の発振器回路。

【請求項 11】

前記第1の入出力ピンと前記第2の入出力ピンが、隣接し、互いに接触することを特徴とする請求項1に記載の発振器回路。

【請求項 12】

前記第1の入出力ピンと前記第2の入出力ピンは、単一構造を有することを特徴とする請求項1に記載の発振器回路。

【請求項 13】

2つの出力ノードを有する能動発振器と、

前記出力ノードに結合されたインダクタープと、

コンデンサと、抵抗と、第1のスイッチとを含み、前記出力ノードの1つに結合された少なくとも1つの容量性回路であって、前記抵抗が、前記第1のスイッチが開いているとき前記コンデンサにバイアス電圧を送り、前記第1のスイッチが、前記コンデンサを前記能動発振器の前記出力ノードに結合し、分断し、前記能動発振器および容量性回路が、集積回路チップを含む半導体パッケージ内で含まれる、容量性回路とを備え、前記インダクタープが、前記チップ上の第1のボンディングパッドと前記パッケージの第1の入出力ピンとの間で結合された複数の導体を含むことを特徴とする発振器回路。

【請求項 14】

前記第1の導体および前記第2の導体は、ボンディングワイヤであることを特徴とする請求項13に記載の発振器回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正の内容】

【0040】

半導体パッケージはまた、パッケージ内に自己内蔵したインダクターラープ 220 を含む。インダクターラープは、いくつかのサブループを含む。第1のサブループは、導体 222 および 223 をチップ上の第1のボンディングパッド 224 とパッケージの入出力ピン 226との間で接続することによって形成される。第2のサブループは、導体 232 および 233 をチップ上の第2のボンディングパッド 234 とパッケージの第2の入出力ピン 236との間で接続することによって形成される。導体は、ボンディングワイヤであることが好ましい。第1および第2の実施形態と異なり、インダクターラープ内で接続されたピンは、単一構造を有する。すなわち、ピンは、1つの連続する部片で形成されるが、プリント回路板または他の外部回路に接続するために、それぞれ別個のリードを有することができる。第1および第2の導体をこれらのピンに接続することにより、確実にループが完成し、ループの長さに基づく所望のインダクタンス値が確立される。インダクターラープが形成された後で、それを使用して、集積回路チップ上の1つまたは複数の回路を制御することができる。