

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 23 年 9 月 15 日 (2011.9.15)

【公開番号】特開 2009-65133 (P2009-65133A)

【公開日】平成 21 年 3 月 26 日 (2009.3.26)

【年通号数】公開・登録公報 2009-012

【出願番号】特願 2008-198466 (P2008-198466)

【国際特許分類】

H 0 1 L 21/3065 (2006.01)

H 0 1 L 21/205 (2006.01)

H 0 1 L 21/683 (2006.01)

C 2 3 C 16/458 (2006.01)

【F I】

H 0 1 L 21/302 1 0 1 G

H 0 1 L 21/205

H 0 1 L 21/68 R

C 2 3 C 16/458

【手続補正書】

【提出日】平成 23 年 8 月 1 日 (2011.8.1)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

プレートと、第 1 の誘電体コンポーネントを有する静電チャックの少なくとも一部分を再生するための方法において、

上記第 1 の誘電体コンポーネントは、前記プレートに挿入されたチューブ又は多孔性プラグのうち 1 つを含み、上記プレートはプレナムを画成するためチャンネル内に位置するように適応され、上記第 1 の誘電体コンポーネントは、前記プレナムに結合する流体通路の少なくとも一部分を与えるものであり、上記方法は、

上記静電チャックの上記プレートから上記第 1 の誘電体コンポーネントを取り外すステップ、を備え、基板が上記静電チャック上に配置されるとき、上記第 1 の誘電体コンポーネントは、上記静電チャックに面する上記基板の後面に流体を供給するように位置し、

更に、上記第 1 の誘電体コンポーネントを第 2 の誘電体コンポーネントと置き換えるステップ、を備える方法。

【請求項 2】

上記第 1 の誘電体コンポーネントを露出するように誘電体層の少なくとも一部分を取り除くステップと、

上記第 1 の誘電体コンポーネントを上記第 2 の誘電体コンポーネントと置き換えた後、上記誘電体層の上記取り除いた少なくとも一部分を上記誘電体層の新しい少なくとも一部分と置き換えるステップと、

を更に備えた、請求項 1 に記載の方法。

【請求項 3】

上記第 2 の誘電体コンポーネントは、上記プレートにおける開口へ圧力ばめされる、請求項 1 又は 2 に記載の方法。

## 【請求項 4】

上記第 2 の誘電体コンポーネントは、チューブを含む、請求項 1 又は 2 に記載の方法。

## 【請求項 5】

上記第 2 の誘電体コンポーネントは、多孔性プラグを含む、請求項 1 又は 2 に記載の方法。

## 【請求項 6】

上記第 1 又は第 2 の誘電体コンポーネントのうち少なくとも 1 つは、セラミックを含む、請求項 1 又は 2 に記載の方法。

## 【請求項 7】

上記セラミックは、アルミナを含む、請求項 6 に記載の方法。

## 【請求項 8】

上記取り外すステップは、上記第 1 の誘電体コンポーネントをドリリングする段階を含む、請求項 1 又は 2 に記載の方法。

## 【請求項 9】

上記置き換えられた誘電体層を研磨するステップを更に含む、請求項 2 に記載の方法。

## 【請求項 10】

チャンネルを含む本体と、

開口を含み、プレナムを形成するため上記チャンネルに結合されるように適応されたプレートと、

上記プレナムからの流体通路の少なくとも一部分を画成するため上記開口に配置された誘電体コンポーネントと、

基板支持表面を形成するため上記本体の少なくとも一部分及び上記プレートの少なくとも一部分を覆う誘電体層と、

上記流体通路の部分を形成するために上記誘電体コンポーネントを覆う多孔性誘電体層と、  
を備える静電チャック。

## 【請求項 11】

上記流体通路は、上記プレナムから上記基板支持表面への視線路を形成していない、請求項 10 に記載の静電チャック。

## 【請求項 12】

上記誘電体コンポーネントは、第 1 の端部、第 2 の端部及び軸方向貫通孔を含む誘電体チューブであり、上記誘電体チューブは、上記プレートにおける上記開口内へ配置されており、上記誘電体層は、上記誘電体チューブの上記第 1 の端部の少なくとも一部分を覆っており、上記軸方向貫通孔及び上記誘電体層の上記少なくとも一部分は、上記流体通路を形成している、請求項 10 に記載の静電チャック。

## 【請求項 13】

半導体基板を処理するための装置において、

処理領域を画成するチャンバと、

上記処理領域に半導体基板を保持するための請求項 10 から 12 のいずれか 1 項 に記載の静電チャックと、  
を備える装置。

## 【請求項 14】

静電チャックを形成する方法において、

プレナムを形成するため本体におけるチャンネルへプレートを配置するステップと、

誘電体コンポーネントを上記プレートにおける開口へ挿入するステップと、を備え、上記誘電体コンポーネントは、第 1 の端部、第 2 の端部、及び上記第 1 の端部及び上記第 2 の端部を接続する軸方向貫通孔を備える誘電体チューブを備え、

更に、上記チャンネル内に上記誘電体チューブの上記軸方向貫通孔に対向して誘電体エンドキャップを配置して、上記誘電体チューブの上記第 2 の端部を上記誘電体エンドキャップの内側に、ギャップを形成するように上記誘電体エンドキャップから離間して配置する

ステップと、

支持表面を形成するため上記本体の少なくとも一部分及び上記プレートの少なくとも一部分を覆う誘電体層を堆積するステップと、

上記誘電体層を特定の厚さまで研磨するステップと、

上記支持表面と上記プレナムとの間の通路を画成するため、上記誘電体層及び上記誘電体コンポーネントを貫通する開口を形成し、上記ギャップと上記軸方向貫通孔が前記通路を形成するようにするステップと、を備える方法。

【請求項 15】

上記誘電体チューブを上記開口内へ配置し、上記第 1 の端部の少なくとも一部分を上記誘電体層で覆い、上記誘電体層の少なくとも一部分が上記通路を形成するようにするステップ、

を更に備える、請求項 14 に記載の方法。